



(12)发明专利申请

(10)申请公布号 CN 108510945 A

(43)申请公布日 2018.09.07

(21)申请号 201810184690.9

(22)申请日 2018.03.06

(71)申请人 福建华佳彩有限公司

地址 351100 福建省莆田市涵江区涵中西
路1号

(72)发明人 不公告发明人

(74)专利代理机构 福州市景弘专利代理事务所
(普通合伙) 35219

代理人 林祥翔 徐剑兵

(51)Int.Cl.

G09G 3/3233(2016.01)

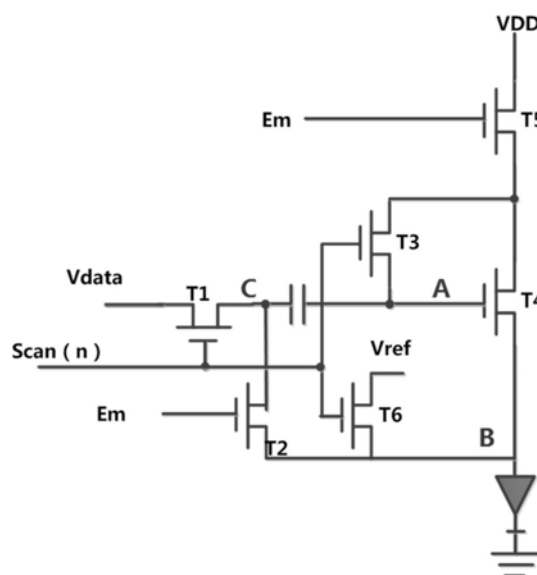
权利要求书1页 说明书4页 附图6页

(54)发明名称

OLED像素补偿电路

(57)摘要

一种OLED像素补偿电路,包括开关管T1、T3、T4、T6,所述开关管T1、T3、T6的使能端与扫描驱动信号连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还与输入电压VDD连接;T4的源极还与输入电压VDD连接,T4的漏极与OLED正极连接;T1的源极还与T6的源极连接,所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。解决现有技术补偿电压提取不够精密,像素补偿效果不好的问题。



1. 一种OLED像素补偿电路,其特征在于,包括开关管T1、T3、T4、T6,所述开关管T1、T3、T6的使能端与扫描驱动信号连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还与输入电压VDD连接;T4的源极还与输入电压VDD连接,T4的漏极与OLED正极连接;T1的源极还与T6的源极连接,所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。

2. 根据权利要求1所述的OLED像素补偿电路,其特征在于,还包括电容C1,所述电容C1的一端与T1的源端连接,另一端与T3的漏极连接。

3. 根据权利要求2所述的OLED像素补偿电路,其特征在于,还包括开关管T2,所述开关管T2的使能端与发光驱动信号连接,T1的源极还通过T2与T6的源极连接。

4. 根据权利要求1所述的OLED像素补偿电路,其特征在于,T4的源端通过开关管T5与输入电压VDD连接,所述开关管T5的使能端与发光驱动信号连接。

5. 根据权利要求1-4任一项所述的OLED像素补偿电路,其特征在于,所述开关管为薄膜晶体管。

OLED像素补偿电路

技术领域

[0001] 本发明涉及OLED面板显示技术,尤其涉及一种能够有效抑制TFT对OLED发光亮度影响的像素补偿电路。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)依驱动方式可分为被动式矩阵驱动(Passive Matrix OLED,PMOLED)和主动式矩阵驱动(Active Matrix OLED,AMOLED)两种。其中,PMOLED是当数据未写入时并不发光,只在数据写入期间发光。这种驱动方式结构简单、成本较低、较容易设计,主要适用于中小尺寸的显示器。

[0003] 最后,AM代表Active Matrix,是相对于Passive Matrix而言的,是指每个OLED像素的驱动方式。在Passive Matrix中,每个像素的控制是通过一个复杂的电极网络来实现的,从而实现某个像素的充放电,总体来说,Passive Matrix的控制方式相对速度较慢,控制精度也稍低。而与Passive Matrix不同,Active Matrix则是在每个LED上都加装了TFT和电容层,这样在某一行某一列通电激活相交的那个像素时,像素中的电容层能够在两次刷新之间保持充电状态,从而实现更快速和更精确的像素发光控制。

[0004] 由于AMOLED面板上的电压VDD于每个像素间都连接在一起,当驱动发光时,电压VDD上会有电流流过。考虑到VDD金属线本身具有阻抗,会有压降存在,造成每一像素的VDD会出现差异,导致不同像素间存在电流差异。如此一来,流经OLED的电流不同,所产生的亮度也不同,进而AMOLED面板不均匀。另外,由于制程的影响,每一像素中的薄膜晶体管的阈值电压均不相同,即使提供相同数值的电压Vdata,其所产生的电流仍然会有差异,这也将造成面板不均匀。此外,如果采用像素补偿电路对上述电压进行补偿,大部分补偿电路又会受限于扫描时间太短而影响补偿效果。

[0005] 有鉴于此,如何设计一种用于AMOLED面板的像素补偿电路,以有效地改进或消除上述面板不均匀等诸多缺陷,是业内相关技术人员亟待解决的一项课题。

发明内容

[0006] 为此,需要提供一种新的OLED像素补偿电路,解决现有技术补偿电压提取不够精密,像素补偿效果不好的问题。

[0007] 为实现上述目的,发明人提供了一种OLED像素补偿电路,包括开关管T1、T3、T4、T6,所述开关管T1、T3、T6的使能端与扫描驱动信号连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还与输入电压VDD连接;T4的源极还与输入电压VDD连接,T4的漏极与OLED正极连接;T1的源极还与T6的源极连接,所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。

[0008] 进一步地,还包括电容C1,所述电容C1的一端与T1的源端连接,另一端与T3的漏极连接。

[0009] 优选地,还包括开关管T2,所述开关管T2的使能端与发光驱动信号连接,T1的源极

还通过T2与T6的源极连接。

[0010] 可选地,T4的源端通过开关管T5与输入电压VDD连接,所述开关管T5的使能端与发光驱动信号连接。

[0011] 优选地,所述开关管为薄膜晶体管。

[0012] 区别于现有技术,上述技术方案通过增加缓存量提供内存变频时候的数据输出,使得内存在进行变频的时候都不会显示卡顿,并且能够进一步达到任意时刻进行DDR变频而不影响显示的效果。

附图说明

[0013] 图1为具体实施方式所述的像素补偿电路示意图;

[0014] 图2为具体实施方式所述的补偿讯号示意图;

[0015] 图3为具体实施方式所述的复位阶段电路信号示意图;

[0016] 图4为具体实施方式所述的阈值电压提取阶段电路信号示意图;

[0017] 图5为具体实施方式所述的维持阶段电路信号示意图;

[0018] 图6为具体实施方式所述的发光阶段电路信号示意图;

[0019] 图7为具体实施方式所述的仿真结果示意图;

[0020] 图8为具体实施方式所述的仿真结果示意图。

具体实施方式

[0021] 为详细说明技术方案的技术内容、构造特征、所实现目的及效果,以下结合具体实施例并配合附图详予说明。

[0022] 请参阅图1,一种OLED像素补偿电路,开关管T1、T3、T4、T6,所述开关管T1、T3、T6的使能端与扫描驱动信号连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还与输入电压VDD连接;T4的源极还与输入电压VDD连接,T4的漏极与OLED正极连接;所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。这里所述的开关管可以是P场效应管、N场效应管、三极管等多种实施方式,对应的使能端为栅极或基极,其余的开关管端根据本领域技术人员的常识可以确定接通即可,如我们说开关管T4的源端通过T5与电源电压VDD相连接,在开关管为三极管的情况下,即为三极管T1的源极与T5的发射极连接,T5的集电极再与电源电压VDD连接,在三极管替换为场效应管的实施例下,只需要对应安装相应的源极、漏极即可。接下来我们以开关管为TFT薄膜晶体管为例进行说明,请参阅图1,所述开关管T1、T3、T6的使能端与扫描驱动信号scan n连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还与输入电压VDD连接;T4的源极还与输入电压VDD连接,T4的漏极与OLED正极连接;T1的源极还与T6的源极连接,所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。其中扫描驱动信号是对于像素的行与行间间隔触发的时序脉冲信号,发光驱动信号为驱动面板发光的信号。

[0023] 这里请看图2,为补偿讯号的时序示意图,从图中可以看到根据扫描驱动信号scan及发光驱动信号Em的交叠产生了共计四个阶段,我们将其分别命名为复位阶段t1、阈值电压提取和数据写入阶段t2、维持阶段t3和发光期间t4。更具体地说,在复位阶段t1,主要复

位A和B点电压,在写入阶段t2主要提取T4TFT的 V_{Th} ,在维持阶段,各电位电压不变,最后在发光阶段,在驱动OLED device时,提取OLED的驱动电压(阳极电压)实现对OLED device补偿,Vdata能够提取到更为精确的数据电压,能够达到精确补偿像素电压的效果。因此,在图3所示的进一步的实施例中,通过T1、T3、T4、T6的设置,能够使得,在t1阶段开始后,T1、T3、T4、T6TFT全部打开,此时C点电位为Vdata,A点电位为VDD,B点电位为Vref,其中VDD为高电压,保证T4TFT能够打开,Vref为低电位,保证OLED device关闭,此阶段完成A、B和C节点电位的复位。因此Vdata能够提取OLED的驱动电压(阳极电压)实现对OLED device补偿,Vdata能够提取到更为精确的数据电压,上述设计能够达到精确复位本发明像素补偿电路电压的效果。

[0024] 进一步的实施例中,我们的方案还包括开关管T2、T5,所述开关管T2的使能端与发光驱动信号连接,T1的源极还通过T2与T6的源极连接。T4的源端通过开关管T5与输入电压VDD连接,所述开关管T5的使能端与发光驱动信号连接。进而,在发光驱动信号变为低电平时,本电路能够控制T2、T5的关闭,使得在发光驱动信号关闭的时候,C和B点电压维持不变,分别为Vdata和Vref电压,而A点电压发生变化,A点在这个阶段的起始电压为VDD,由于T4TFT打开,A点电压会慢慢变低,A点电压会经T3、T4和T6流向Vref,当A点和B点电压差 $V_{gs}(T4) = V_{th}$ 时,T4关闭,此时A点电压变为 $V_{ref} + V_{th}$ 。A点电压与T4TFT V_{th} 相关,完成T4TFT V_{th} 提取。因此通过上述开关管T2、T5的设计,能够达到更加精确地进行电压差 V_{th} 提取的效果。

[0025] 其他一些进一步的实施例中,图中还包括电容C1,所述电容C1的一端与T1的源端连接,另一端与T3的漏极连接。通过上述设计,C1能够在发光驱动信号结束后,扫描驱动信号结束前,在一段时间内维持BC点的电压,使A点电压能够在这段时间内维持放电降低状态,使得最终的T4TFT V_{th} 的提取数值更加的精确,更好地解决了像素电压补偿的问题。

[0026] 作为一个优选的实施例,包括TFT薄膜晶体管T1-T6、电容C1;所述开关管T1、T3、T6的使能端与扫描驱动信号连接;T1的源端与T4的使能端连接,漏极接阈值电压输出端;所述T4的使能端还与T3的漏极连接,T3的源端还通过开关管T5与输入电压VDD连接;T4的源极还通过开关管T5与输入电压VDD连接,T4的漏极与OLED正极连接;所述开关管T5的使能端与发光驱动信号连接;T1的源极还通过T2与T6的源极连接,开关管T2的使能端与发光驱动信号连接,所述T6的源端与OLED的正极连接,T6的漏极与参考电压Vref连接。所述电容C1的一端与T1的源端连接,另一端与T3的漏极连接。

[0027] 基于上面所述的装置,能够实现如下文介绍的一种具体补偿流程,图2为本发明补偿讯号示意图,共计四个阶段,分别为复位阶段t1、阈值电压提取和数据写入阶段t2、维持阶段t3和发光期间t4。更具体地,在复位阶段,主要复位A和B点电压,在补偿阶段主要提取T4TFT的 V_{Th} ,在维持阶段,各电位电压不变,最后在发光阶段,在驱动OLED device时,提取OLED的驱动电压(阳极电压)实现对OLED device补偿。以下为各阶段的具体过程

[0028] 图3展示了t1复位阶段中的电路原理图:scan和Em讯号全部为高电位,T1~T6TFT全部打开,此时C点电位为Vdata,A点电位为VDD,B点电位为Vref,其中VDD为高电压,保证T4TFT能够打开,Vref为低电位,保证OLED device关闭,此阶段完成A、B和C节点电位的复位。

[0029] 图4展示了t2阈值电压提取阶段的电路原理图:T2和T5TFT关闭,其它TFT仍正常打

开,C和B点电压维持不变,分别为Vdata和Vref电压,而A点电压发生变化,A点在这个阶段的起始电压为VDD,由于T4TFT打开,A点电压会慢慢变低,A点电压会经T3、T4和T6流向Vref,当A点和B点电压差 $V_{gs}(T4) = V_{th}$ 时,T4关闭,此时A点电压变为 $V_{ref} + V_{th}$ 。A点电压与T4 TFT V_{th} 相关,完成T4 TFT V_{th} 提取。

[0030] 图5展示了维持阶段的电路原理示意图:scan和Em讯号都为低电位,所有的TFT都是关闭状态,故各点电位保持不变。

[0031] 图6为发光阶段的电路原理示意图:scan仍为低,Em讯号变成高电位,T2、T5和T4TFT打开,其它的TFT处于关闭状态,

[0032] 此时各点电位变化如下:

[0033] 由于此时OLED处于发光阶段,B点电位为OLED驱动电压 V_{OLED}

[0034] B: V_{OLED}

[0035] T2TFT打开,C点电位由Vdata转变为 V_{OLED}

[0036] C: V_{OLED}

[0037] A点电位会受到电容C耦合效应,电容C两端在T2和T3阶段的电压分别是Vdata (C点)和 $V_{th} + V_{ref}$ (A点),当到T4阶段时,C点电压变为 V_{OLED} ,故A点电压变为:

[0038] A: $V_{ref} + V_{th} - V_{data} + V_{OLED}$

[0039] 上述结果是认为A点电位是受电容100%耦合效应,即A点处电容C外无其它寄生电容。

[0040] 有饱和区电流公式 $I_{oled} = 1/2 * k * (V_{GS_T4} - V_{Th})^2$ 可得,OLED器件的最终驱动电流为:

[0041] $I_{oled} = 1/2K (V_{ref} - V_{data})^2$

[0042] (K是与TFT的size、mobility等相关的参数), I_{oled} 只有数据讯号和参考电压Vref相关,而与 V_{th_T4} 和 V_{OLED} 无关;进而补偿T4晶体管的阈值电压飘逸和OLED器件驱动电压变化引起的显示不均。

[0043] 图7和图8给出本发明的仿真结果,其中,图7为OLED device飘移下 I_{oled} 变化,图8为TFT device恶化下OLED阳极电压变化。两幅图中可以看到,与传统的2T1C比较,本发明的补偿电路的电压表现相对平稳,说明如上方案记述的像素补偿电路对TFT和OLED device恶化有很好的补偿效果。证明本发明提供的OLED补偿电路可有效抑制驱动晶体管阈值电压变化和OVDD阻抗阻抗不均对OLED器件发光亮度的影响。

[0044] 需要说明的是,尽管在本文中已经对上述各实施例进行了描述,但并非因此限制本发明的专利保护范围。因此,基于本发明的创新理念,对本文所述实施例进行的变更和修改,或利用本发明说明书及附图内容所作的等效结构或等效流程变换,直接或间接地将以以上技术方案运用在其他相关的技术领域,均包括在本发明的专利保护范围之内。

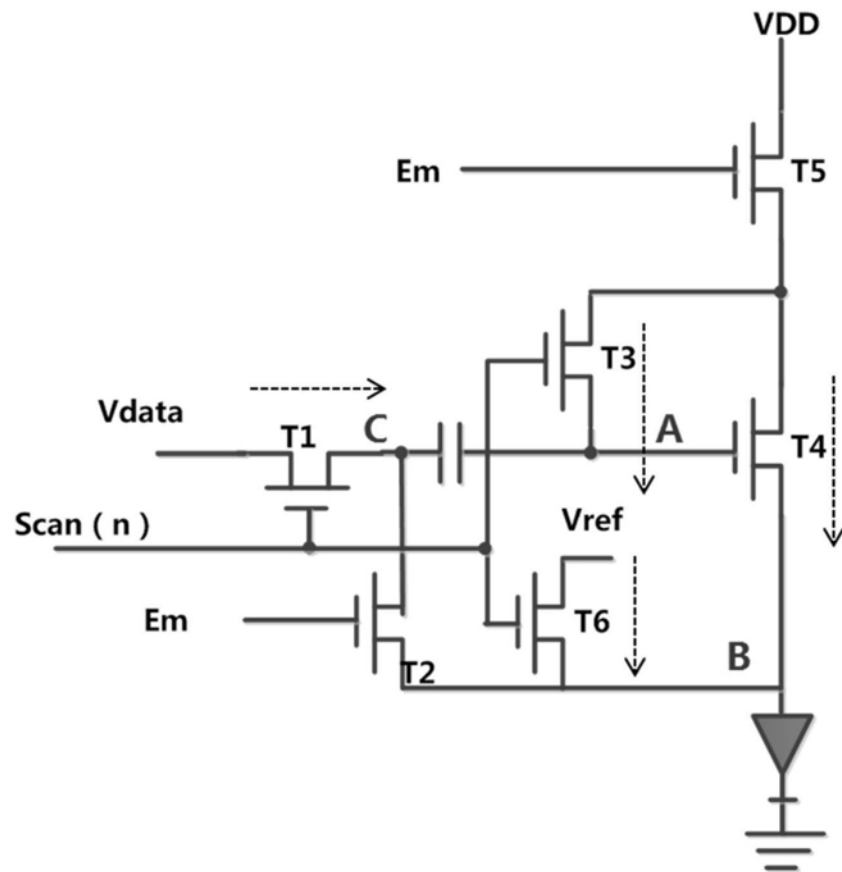


图4

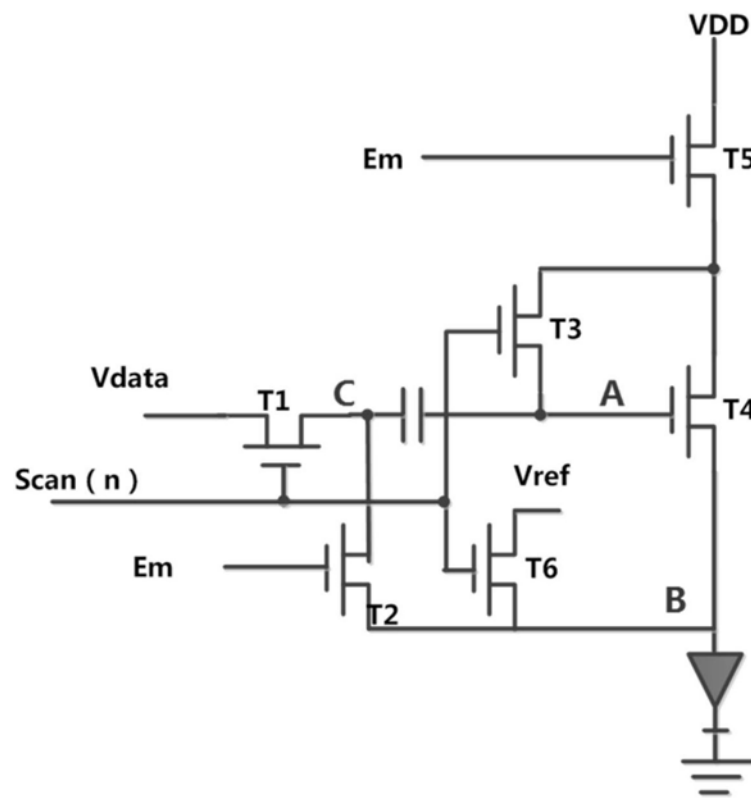


图5

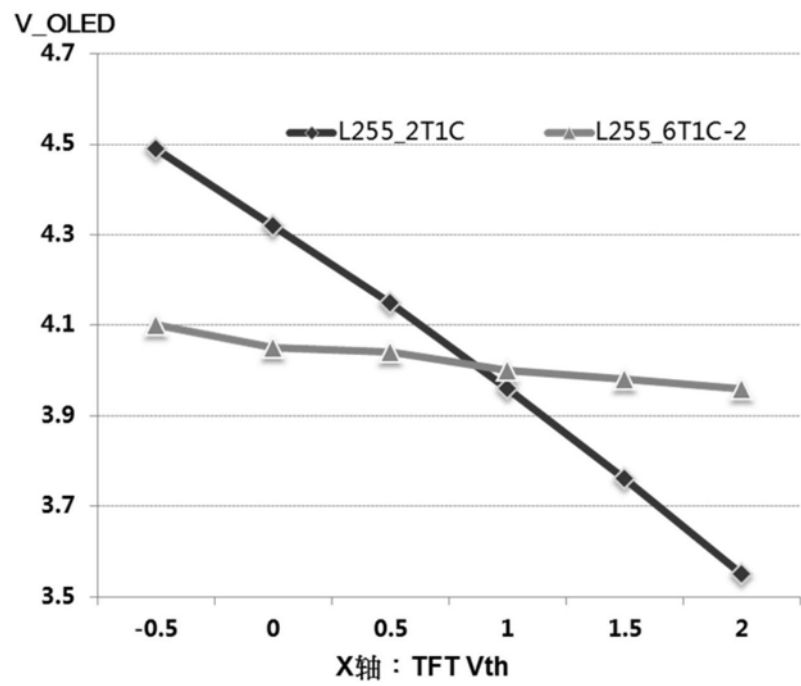


图8

专利名称(译)	OLED像素补偿电路		
公开(公告)号	CN108510945A	公开(公告)日	2018-09-07
申请号	CN201810184690.9	申请日	2018-03-06
[标]发明人	不公告发明人		
发明人	不公告发明人		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233		
代理人(译)	徐剑兵		
其他公开文献	CN108510945B		
外部链接	Espacenet SIPO		

摘要(译)

一种OLED像素补偿电路，包括开关管T1、T3、T4、T6，所述开关管T1、T3、T6的使能端与扫描驱动信号连接；T1的源端与T4的使能端连接，漏极接阈值电压输出端；所述T4的使能端还与T3的漏极连接，T3的源端还与输入电压VDD连接；T4的源极还与输入电压VDD连接，T4的漏极与OLED正极连接；T1的源极还与T6的源极连接，所述T6的源端与OLED的正极连接，T6的漏极与参考电压Vref连接。解决现有技术补偿电压提取不够精密，像素补偿效果不好的问题。

