



(12) 发明专利申请

(10) 申请公布号 CN 103855326 A

(43) 申请公布日 2014. 06. 11

(21) 申请号 201310616089. X

(22) 申请日 2013. 11. 27

(30) 优先权数据

10-2012-0139044 2012. 12. 03 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金孝妍 宋河珍 李相雨 沈穗娟

李欣承 韩洁 表相祐

(74) 专利代理机构 北京英赛嘉华知识产权代理

有限责任公司 11204

代理人 余滕 王艳春

(51) Int. Cl.

H01L 51/56 (2006. 01)

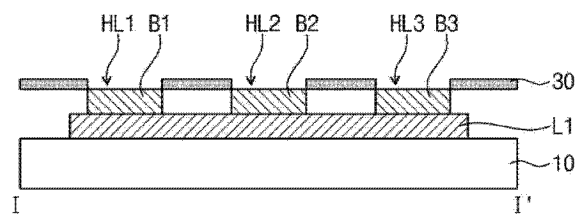
权利要求书1页 说明书7页 附图9页

(54) 发明名称

使用掩模衬底制造有机电致发光显示器的方法

(57) 摘要

第一导电构件定位在基底衬底上。第二导电构件定位在第一导电构件上, 第二导电构件电联接至第一导电构件, 并且第二导电构件的电阻率高于第一导电构件的电阻率。掩模衬底定位在第二导电构件上。掩模衬底的接触第二导电构件的部分被去除。



1. 一种制造有机电致发光显示器的方法,包括:
 - 在基底衬底上定位第一导电构件;
 - 在所述第一导电构件上定位第二导电构件,所述第二导电构件电联接至所述第一导电构件并且所述第二导电构件的电阻率大于所述第一导电构件的电阻率;
 - 在所述第二导电构件上定位掩模衬底;
 - 通过所述第一导电构件向所述第二导电构件传输电流以从所述第二导电构件生成热能,从而去除所述掩模衬底的接触所述第二导电构件的部分,以形成掩模孔;
 - 在所述掩模衬底上定位阵列衬底;
 - 从所述阵列衬底和所述掩模衬底去除所述第一导电构件、所述第二导电构件以及所述基底衬底,以穿过所述掩模孔暴露所述阵列衬底的一部分;以及
 - 在所述阵列衬底的被暴露部分上形成有机发光层。
2. 如权利要求 1 所述的方法,其中所述掩模衬底呈膜状。
3. 如权利要求 2 所述的方法,其中所述掩模衬底包括聚合物材料。
4. 如权利要求 1 所述的方法,其中所述掩模衬底的接触所述第二导电构件的部分通过所述热能燃烧而被去除。
5. 如权利要求 1 所述的方法,其中所述热能是通过所述电流从所述第二导电构件生成的焦耳热。
6. 如权利要求 1 所述的方法,其中,所述第一导电构件包括在所述基底衬底上延伸的多个邻近的线,以及在所述第一导电构件上定位第二导电构件的步骤包括在所述第一导电构件上定位多个所述第二导电构件。
7. 如权利要求 6 所述的方法,其中所述多个第一导电构件彼此间隔开,并且所述多个第二导电构件彼此间隔开。
8. 如权利要求 7 所述的方法,其中所述阵列衬底包括多个像素区域,并且所述多个像素区域穿过所述掩模衬底的被去除部分被暴露。
9. 如权利要求 1 所述的方法,其中所述阵列衬底包括多个像素区域,并且所述多个像素区域穿过所述掩模孔被暴露。
10. 如权利要求 1 所述的方法,其中在所述阵列衬底的被暴露部分上形成有机发光层包括:
 - 在所述掩模衬底和所述阵列衬底上沉积初步有机发光层;以及
 - 从所述阵列衬底去除所述掩模衬底和所述初步有机发光层的位于所述掩模衬底上的部分以形成所述有机发光层。
11. 如权利要求 1 所述的方法,还包括:
 - 在所述阵列衬底上形成所述有机发光层之后,在所述有机发光层上形成公共电极;以及
 - 联接密封剂衬底与所述阵列衬底,其中所述阵列衬底上形成有像素电极,并且在所述阵列衬底上形成所述有机发光层之前,所述阵列衬底的所述像素电极穿过所述掩模孔被暴露。

使用掩模衬底制造有机电致发光显示器的方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2012 年 12 月 3 日向韩国知识产权局提交的第 10-2012-0139044 号韩国专利申请的优先权和权益,其全部内容通过引用并入本文。

技术领域

[0003] 本公开涉及制造掩模衬底的方法以及使用该掩模衬底制造有机电致发光显示器的方法。

背景技术

[0004] 近年来,有机电致发光显示器作为下一代显示装置受到关注,因为相比于液晶显示装置,有机电致发光显示器具有优越的亮度和视角,并且不需要包括单独的光源。因而,有机电致发光显示器具有纤薄和重量轻的优点。此外,有机电致发光显示器通常具有相对较快的响应速度、低驱动电压、以及高亮度。

[0005] 通常,有机电致发光显示器包括阳极电极、阴极电极、和插设在阳极电极与阴极电极之间的有机发光层。空穴和电子分别通过阳极电极和阴极电极注入有机发光层,并且在有机发光层中再结合以生成激子(电子空穴对)。当激子从激发态回到基态时释放能量如光。

[0006] 另一方面,除有机发光层之外的元件,例如阳极电极和阴极电极,可容易地使用广泛应用于制造液晶显示装置的工序进行制造。然而,形成有机发光层使用并不用于制造液晶显示装置的工序。因而,有机电致发光显示器的显示质量和产品收得率取决于用于形成有机发光层的工序。

发明内容

[0007] 根据本公开的实施方式提供了相对容易地制造掩模衬底的方法。

[0008] 本公开提供了使用掩模衬底容易地制造有机电致发光显示器的方法。

[0009] 本发明的实施方式提供制造如下掩模衬底的方法。

[0010] 在根据本发明的一实施方式中,制造掩模衬底的方法包括:在基底衬底上定位第一导电构件;在第一导电构件上定位第二导电构件,该第二导电构件电联接至第一导电构件,并且第二导电构件的电阻率大于第一导电构件的电阻率;在第二导电构件上定位掩模衬底;以及去除掩模衬底的接触第二导电构件的部分。

[0011] 掩模衬底可呈膜状。

[0012] 掩模衬底可包括聚合物材料。

[0013] 去除掩模衬底的所述部分可包括通过第一导电构件向第二导电构件传输电流以从第二导电构件生成热能。

[0014] 掩模衬底的接触第二导电构件的部分可通过热能被烧掉并被去除。

[0015] 该热能可以是通过电流从第二导电构件生成的焦耳热。

[0016] 第一导电构件可包括在基底衬底上延伸的邻近的线,以及在第一导电构件上定位第二导电构件的步骤可包括在第一导电构件上定位多个第二导电构件。

[0017] 第一导电构件可彼此间隔开,并且第二导电构件可彼此间隔开。

[0018] 该方法还可包括在去除掩模衬底的所述部分后从掩模衬底去除第一导电构件、第二导电构件以及基底衬底。

[0019] 在根据本发明的另一实施方式中,制造有机电致发光显示器的方法包括:在基底衬底上定位第一导电构件;在第一导电构件上定位第二导电构件,该第二导电构件电联接至第一导电构件,并且该第二导电构件的电阻率高于第一导电构件的电阻率;以及在第二导电构件上定位掩模衬底。该方法还包括:通过经过第一导电构件向第二导电构件传输电流以从第二导电构件生成热能,去除掩模衬底的接触第二导电构件的部分,以形成掩模孔;在掩模衬底上定位阵列衬底;从阵列衬底和掩模衬底去除第一导电构件、第二导电构件以及基底衬底,以穿过掩模孔暴露阵列衬底的一部分;以及在阵列衬底的被暴露部分上形成有机发光层。

[0020] 掩模衬底可呈膜状。

[0021] 掩模衬底可包括聚合物材料。

[0022] 掩模衬底的接触第二导电构件的部分可通过热能被烧掉并被去除。

[0023] 该热能可以是电流从第二导电构件生成的焦耳热。

[0024] 第一导电构件可包括形成为在基底衬底上延伸的邻近的线的多个第一导电构件,而第二导电构件可包括设置在第一导电构件上的多个第二导电构件。

[0025] 第一导电构件可彼此间隔开,并且第二导电构件可以彼此间隔开。

[0026] 阵列衬底可包括多个像素区域,并且像素区域可穿过掩模衬底的被去除的部分被暴露。

[0027] 阵列衬底可包括多个像素区域,并且像素区域可穿过掩模孔被暴露。

[0028] 在阵列衬底的被暴露部分上形成有机发光层可包括:在掩模衬底和阵列衬底上沉积初步有机发光层;以及从阵列衬底去除掩模衬底和该初步有机发光层的位于掩模衬底上的部分,以形成有机发光层。

[0029] 该方法还可包括:在阵列衬底上形成有机发光层之后,在有机发光层上形成公共电极;以及联接密封剂衬底与阵列衬底,其中像素电极形成在阵列衬底上,并且在阵列衬底上形成有机发光层之前,阵列衬底的像素电极穿过掩模孔被暴露。

[0030] 根据上文所述,因为掩模衬底使用通过第一导电构件和第二导电构件生成的热能被制造,所以穿过掩模衬底形成掩模孔的区域可通过使用施加至第一导电构件和第二导电构件的电流而相对容易地控制。

[0031] 此外,掩模衬底可由聚合物材料形成以呈膜状,并因此可减小掩模衬底的重量。因此,可减少或防止制造过程中掩模衬底的下垂。

[0032] 另外,掩模衬底可由聚合物材料形成以呈膜状,并因此可减少掩模衬底的制造费用。

附图说明

[0033] 通过结合附图参考以下详细描述,本公开的实施方式的以上及其他方面将变得显

而易见,在附图中:

[0034] 图 1、图 2A、图 2B、图 3 是示出了根据本公开示例性实施方式的制造掩模衬底的方法的示意图;

[0035] 图 4A、图 4B、图 5、图 6、图 7、以及图 8 是示出了使用参照图 1 至图 3 所描述的掩模衬底制造有机电致发光显示器的方法的示意图;以及

[0036] 图 9 是示出了根据本公开另一示例性实施方式的制造有机电致发光显示器的方法的示意图。

具体实施方式

[0037] 应理解,当谈到元件或层位于另一元件或层“上”、“连接至”或“联接至”另一元件或层时,其可直接位于另一元件或层上、连接至另一元件或层或者联接至另一元件或层,或者可存在插入的元件或者层。相反,在谈到元件或层“直接”位于另一元件或者层“上”、“直接连接至”或“直接联接至”另一元件或者层时,不存在插入的元件或层。在整个说明书中,相同的附图标记表示相同的元件。如本文中所用,术语“和/或”包括所列举的相关项目中的一个或多个的任何组合和所有组合。

[0038] 应理解,虽然本文中可使用术语第一、第二等来描述各种元件、部件、区域、层和/或部分,但是这些元件、部件、区域、层和/或部分不应由这些术语所限制。这些术语仅用来将一个元件、部件、区域、层或部分与另一元件、部件、区域、层或部分区分开。因此,下文所讨论的第一元件、部件、区域、层或部分也可称为第二元件、部件、区域、层或部分,而不背离本公开的教导。

[0039] 本文中可使用空间相对术语,如“在……之下”、“在……下方”、“下面”、“在……上方”、“上面”等,以便于描述附图中所示的一个元件或特征与另一元件或特征的关系。应理解,空间相对术语旨在包含装置使用或操作时除图中所示定位之外的不同定位。例如,如果图中的装置翻转,那么描述为在其他元件或特征“下方”或“之下”的元件将定位为在其他元件“上方”。因此,示例性术语“在……下方”可包括上方方向和下方方向。此外,装置可以以其他方式定向(例如,旋转 90 度或者位于其他方向)从而相应地理解本文中使用的空间相对描述语。

[0040] 本文中所使用的术语仅用于描述具体实施方式的目的,而并非旨在对本公开进行限制。如本文中所使用的,单数形式“一个(a)”、“一个(an)”、以及“该(the)”也旨在包括复数形式,除非上下文中清楚地另有指示。还应理解,说明书中所使用的术语“包括(includes 和/或 including)”时,表示存在所述的特征、整数、步骤、操作、元件、部件、和/或其组合,但并不排除存在或附加有一个或多个其他特征、整数、步骤、操作、元件、部件、和/或其组合。

[0041] 除非另有定义,本文中所使用的所有术语(包括技术术语和科学术语)与本公开所属领域的普通技术人员通常理解的含义相同。还应理解,术语,诸如那些在常用字典中所定义的术语,应解释为具有与其相关领域的背景中的含义一致的含义,并且不应以理想化或者过于正式的方式进行理解,除非在本文中清楚地如此定义。

[0042] 下文中,将参照附图详细解释本公开。

[0043] 图 1、图 2A、图 2B、图 3 是示出了根据本公开示例性实施方式的制造掩模衬底的方

法的示意图。

[0044] 参照图 1, 制备了基底衬底 10。在该示例性实施方式中, 基底衬底 10 包括绝缘材料如玻璃, 并且具有基底衬底 10 的外部以约 100 摄氏度的温度加热不变形的特性。

[0045] 然后, 基底衬底 10 上形成有第一导电构件 CM1。在本示例性实施方式中, 第一导电构件 CM1 包括多个导电线。图 1 示出导电线中的第一导电线 L1、第二导电线 L2、以及第三导电线 L3, 而省略了其他导电线。

[0046] 在本示例性实施方式中, 第一至第三导电线 L1、L2、和 L3 设置成在第一方向 D1 上彼此相邻且彼此间隔开, 并且第一至第三导电线 L1、L2、和 L3 在基底衬底 10 上在第二方向 D2 上横向地延伸, 第二方向 D2 基本上垂直于第一方向 D1 并且基本上平行于基底衬底 10 的面。此外, 第一至第三导电线 L1、L2、和 L3 中每个由具有低电阻率的金属形成, 如铜、金、银、以及钨、或碳纳米管。

[0047] 形成第一至第三导电线 L1、L2、和 L3 的方法根据第一至第三导电线 L1、L2、和 L3 中每个的尺寸来确定。例如, 在第一至第三导电线 L1、L2、和 L3 中每个的宽度大约对应于有机电致发光显示器的一个像素区域(例如, 图 4B 中的 PA1 或 PA2) 的宽度的情况下, 第一至第三导电线 L1、L2、和 L3 可通过化学气相沉积法和溅射法形成。可替代地, 在第一至第三导电线 L1、L2、和 L3 中每个的宽度大约对应于包括有机电致发光显示器的整个像素区域的显示区域的宽度的情况下, 第一至第三导电线 L1、L2、和 L3 可通过在基底衬底 10 上定位先前制造的导电条而形成。

[0048] 在本示例性实施方式中, 提供了电联接至第一至第三导电线 L1、L2、和 L3 的布线。从而, 电流通过布线施加至第一至第三导电线 L1、L2、和 L3。

[0049] 在基底衬底 10 上形成第一至第三导电线 L1、L2、和 L3 之后, 在第一至第三导电线 L1、L2、和 L3 上形成包括多个导电层的第二导电构件。图 1 中示出了该多个导电层中的第一导电层 B1、第二导电层 B2、第三导电层 B3、第四导电层 B4、第五导电层 B5、第六导电层 B6、第七导电层 B7、第八导电层 B8、和第九导电层 B9, 而省略了其他导电层。

[0050] 第一至第三导电层 B1、B2、和 B3 设置在第一导电线 L1 上, 并且联接至或直接接触第一导电线 L1。第一至第三导电层 B1、B2、和 B3 还设置在第二方向上 D2 上并且彼此间隔开。第四至第六导电层 B4、B5、和 B6 设置在第二导电线 L2 上, 并且联接至或直接接触第二导电线 L2。第四至第六导电层 B4、B5、和 B6 还设置在第二方向上 D2 上并且彼此间隔开。第七至第九导电层 B7、B8、和 B9 设置在第三导电线 L3 上, 并且联接至或直接接触第三导电线 L3。第七至第九导电层 B7、B8、和 B9 还设置在第二方向上 D2 上并且彼此间隔开。

[0051] 当第一导电层 B1 至第九导电层 B9 中每个都由具有第一电阻率的导电材料形成而第一至第三导电线 L1、L2、和 L3 中每个都由具有第二电阻率的导电材料形成时, 第一电阻率可大于第二电阻率。例如, 当第一至第三导电线 L1、L2、和 L3 中每个都由铜形成时, 第一导电层 B1 至第九导电层 B9 中每个可由电阻率大于铜的镍铬合金形成。例如, 因为铜的电阻率为约 $1.69 \times 10^{-8} \Omega \cdot m$ 而镍铬合金的电阻率为约 $1.09 \times 10^{-6} \Omega \cdot m$, 所以第一电阻率比第二电阻率大约 100 倍。因而, 由第一导电层 B1 至第九导电层 B9 生成的焦耳热的温度高于由第一至第三导电线 L1、L2、和 L3 产生的焦耳热的温度。

[0052] 参照图 2A 和图 2B(图 2B 是沿图 2A 的线 I-I' 的剖视图), 在第一导电层 B1 至第九导电层 B9 上定位有初步掩模衬底 20 并且该初步掩模衬底 20 可接触第一导电层 B1 至第九

导电层 B9。在本示例性实施方式中,初步掩模衬底 20 以具有约 10 微米(μm)至约 100 μm 的厚度的形状(例如,膜状)形成。初步掩模衬底 20 由合适的聚合物材料如聚甲基丙烯酸甲酯(PMMA)、聚碳酸酯(PC)、聚苯乙烯(PS)形成。

[0053] 参照图 1 至图 3,当向第一至第三导电线 L1、L2、和 L3 施加电流时,电流流过第一至第三导电线 L1、L2、和 L3,并且电流并存地(或者同时地)流过与第一至第三导电线 L1、L2、和 L3 之一接触的第一导电层 B1 至第九导电层 B9。

[0054] 另一方面,如上所述,当第一导电层 B1 至第九导电层 B9 中每个的电阻率大于第一至第三导电线 L1、L2、和 L3 中每个的电阻率时,相对容易保证每单位时间由第一导电层 B1 至第九导电层 B9 生成的焦耳热的温度高于由第一至第三导电线 L1、L2、和 L3 产生的焦耳热的温度。

[0055] 因此,如图 3 所示,当调节电流强度时,初步掩模衬底 20 的接触第一导电层 B1 至第九导电层 B9 的部分通过第一导电层 B1 至第九导电层 B9 中生成的焦耳热被烧掉并被去除。因此,初步掩模衬底 20 被图案化,以允许多个掩模孔(例如包括第一掩模孔 HL1、第二掩模孔 HL2、以及第三掩模孔 HL3)形成为穿过初步掩模衬底 20 且暴露第一导电层 B1 至第九导电层 B9 的与基底衬底 10 相反的表面,因此形成掩模衬底 30。详细地,第一掩模孔 HL1 形成在与第一导电层 B1 接触初步掩模衬底 20 的区域相对应的位置,第二掩模孔 HL2 形成在与第二导电层 B2 接触初步掩模衬底 20 的区域相对应的位置,而第三掩模孔 HL3 形成在与第三导电层 B3 接触初步掩模衬底 20 的区域相对应的位置。

[0056] 然后,从掩模衬底 30 去除基底衬底 10、第一至第三导电线 L1、L2、和 L3、以及第一导电层 B1 至第九导电层 B9。

[0057] 图 4A、图 4B、图 5、图 6、图 7、和图 8 是示出了使用图 1 至图 3 所示的掩模基板制造有机电致发光显示器的方法的示意图。在图 4A、图 4B、图 5、图 6、图 7、和图 8 中,相同的附图标记表示图 1 至图 3 中相同的元件,因此将省略相同元件的详细描述。

[0058] 参照图 4A 和图 4B(图 4B 是示意性地示出图 4A 的一部分的放大图),掩模衬底 30 上定位有阵列衬底 40。阵列衬底 40 包括多个像素区域,并且在下文中将详细描述设置在像素区域的第一像素区域 PA1 和第二像素区域 PA2 中的像素的结构。

[0059] 如图 4B 所示,阵列衬底 40 包括绝缘衬底 45、第一薄膜晶体管 TR1、第二薄膜晶体管 TR2、第一像素电极 PE1、第二像素电极 PE2、栅绝缘层 IL1、中间绝缘层 IL2、平面化层 IL3、以及像素限定层 PDL,其中绝缘衬底 45 具有第一像素区域 PA1 和第二像素区域 PA2。

[0060] 第一薄膜晶体管 TR1 和第二薄膜晶体管 TR2 形成在(或位于)绝缘衬底 45 上。在本示例性实施方式中,第一薄膜晶体管 TR1 电联接至第一像素电极 PE1,以开关提供至第一像素电极 PE1 的功率信号。第二薄膜晶体管 TR2 电联接至第二像素电极 PE2,以开关提供至第二像素电极 PE2 的功率信号。

[0061] 下面将详细描述作为第一薄膜晶体管 TR1 和第二薄膜晶体管 TR2 的代表例的第一薄膜晶体管 TR1 的结构。第一薄膜晶体管 TR1 包括栅电极 GE、有源图案 AP、源电极 SE、以及漏电极 DE。源电极 SE 电联接至传输功率信号的功率供给线(未示出),而漏电极 DE 电联接至第一像素电极 PE1。因而,当第一薄膜晶体管 TR1 导通时,功率信号从功率供给线通过第一薄膜晶体管 TR1 施加至第一像素电极 PE1。

[0062] 在本示例性实施方式中,有源图案 AP 包括半导体材料,而半导体材料包括非晶硅

或者晶体硅,但是半导体材料并不限于此或不受此限制。根据实施方式,有源图案 AP 可包括氧化物半导体,如 ZnO、SnO₂、In₂O₃、Zn₂SnO₄、Ge₂O₃、以及 HfO₂,或者有源图案 AP 可包括化合物半导体,如 GsAs、GaP、以及 InP。

[0063] 栅绝缘层 IL1 覆盖有源图案 AP,以使栅电极 GE 与有源图案 AP 彼此绝缘,而中间绝缘层 IL2 覆盖栅电极 GE,以使源电极 SE 和漏电极 DE 与栅电极 GE 绝缘。平面化层 IL3 具有绝缘特性并且覆盖第一薄膜晶体管 TR1 和第二薄膜晶体管 TR2,而且平面化层 IL3 具有足够的厚度以使其上表面平面化。

[0064] 第一像素电极 PE1 和第二像素电极 PE2 定位在平面化层 IL3 上。第一像素电极 PE1 电联接至第一薄膜晶体管 TR1 的漏电极 DE,而第二像素电极 PE2 电联接至第二薄膜晶体管 TR2 的漏电极 DE。

[0065] 像素限定层 PDL 形成在平面化层 IL3 上。像素限定层 PDL 包括贯穿地形成以分别对应于第一像素区域 PA1 和第二像素区域 PA2 的第一开口 OP1 和第二开口 OP2。在随后的工序中,有机发光层 EL (图 7 中示出) 穿过第一开口 OP1 和第二开口 OP2 形成在第一像素电极 PE1 和第二像素电极 PE2 上。

[0066] 另一方面,当阵列衬底 40 定位在掩模衬底 30 上时,掩模衬底 30 的第一掩模孔 HL1 至第三掩模孔 HL3 设置成与阵列衬底 40 的第一像素区域 PA1 至第三像素区域 PA3 一一对应。即,掩模孔 HL1 至掩模孔 HL3 与第一像素区域 PA1 至第三像素区域 PA3 对准。

[0067] 参照图 5,基底衬底 10、第一导线 L1 至第三导线 L3、以及第一导电层 B1 至第九导电层 B9 被从阵列衬底 40 和掩模衬底 30 去除。因此,阵列衬底 40 的部分穿过掩模衬底 30 的第一掩模孔 HL1 至第三掩模孔 HL3 暴露至外部。即,阵列衬底 40 的表面的多个部分分别穿过掩模衬底 30 的第一掩模孔 HL1 至第三掩模孔 HL3 被暴露,而掩模衬底 30 保持覆盖阵列衬底 40 的表面的其他部分。

[0068] 例如,位于阵列衬底 40 的第一像素区域 PA1 中的第一像素电极 PE1 (例如,图 4B 所示) 穿过第一掩模孔 HL1 暴露至外部,位于阵列衬底 40 的第二像素区域 PA2 中的第二像素电极 PE2 (例如,图 4B 所示) 穿过第二掩模孔 HL2 暴露至外部,而位于阵列衬底 40 的第三像素区域 PA3 中的另一像素电极穿过第三掩模孔 HL3 暴露至外部。

[0069] 参照图 6 和图 7,掩模衬底 30 和阵列衬底 40 上形成有初步有机发光层 EL0。在本示例性实施方式中,初步有机发光层 EL0 通过使有机材料蒸发并且将蒸发的有机材料沉积在掩模衬底 30 和阵列衬底 40 上而形成。

[0070] 然后,如图 7 所示,掩模衬底 30 被从阵列衬底 40 去除。因此,初步有机发光层 EL0 的形成在掩模衬底 30 上的部分与掩模衬底 30 一起被去除,而初步有机发光层 EL0 的其他部分保持在第一像素区域 PA1 和第二像素区域 PA2 中。因此,初步有机发光层 EL0 被图案化以形成有机发光层 EL,并且有机发光层 EL 分别穿过第一开口 OP1 和第二开口 OP2 接触第一像素电极 PE1 和第二像素电极 PE2。

[0071] 参照图 8,有机发光层 EL 上形成有公共电极 CE。密封剂衬底 50 形成在阵列衬底 40 之上且联接至阵列衬底 40,并且填充层 80 插设在密封剂衬底 50 与阵列衬底 40 之间。因此,制造了有机电致发光显示器。

[0072] 图 9 是示出了根据本公开另一示例性实施方式制造有机电致发光显示器的方法的示意图。

[0073] 参照图 9, 在本示例性实施方式中, 掩模衬底 35 通过与图 1 至图 3 所示的掩模衬底 30 基本相同的工序制造, 然而, 穿过掩模衬底 35 形成的掩模孔 HL 的尺寸大于图 3 所示的第一掩模孔 HL1 至第三掩模孔 HL3 的尺寸。

[0074] 因此, 阵列衬底 40 的包括第一像素区域 PA1 和第二像素区域 PA2 的像素区域都穿过掩模孔 HL 暴露至外部。具有上述结构的掩模衬底 35 称为开放式掩模。当使用掩模衬底 35 时, 像素区域中形成有具有单层式结构的有机发光层 EL'。

[0075] 在本示例性实施方式中, 有机发光层 EL' 发出白光。因此, 像素区域中还形成有滤色器, 以及将白光转换为彩色光, 从而从像素区域发出彩色光。

[0076] 虽然已经描述本公开的示例性实施方式, 但是应理解, 本公开不应限于这些示例性实施方式, 而是能够在由所附权利要求及其等同限定的本公开的精神和范围内由本领域技术人员做出各种改变和修改。

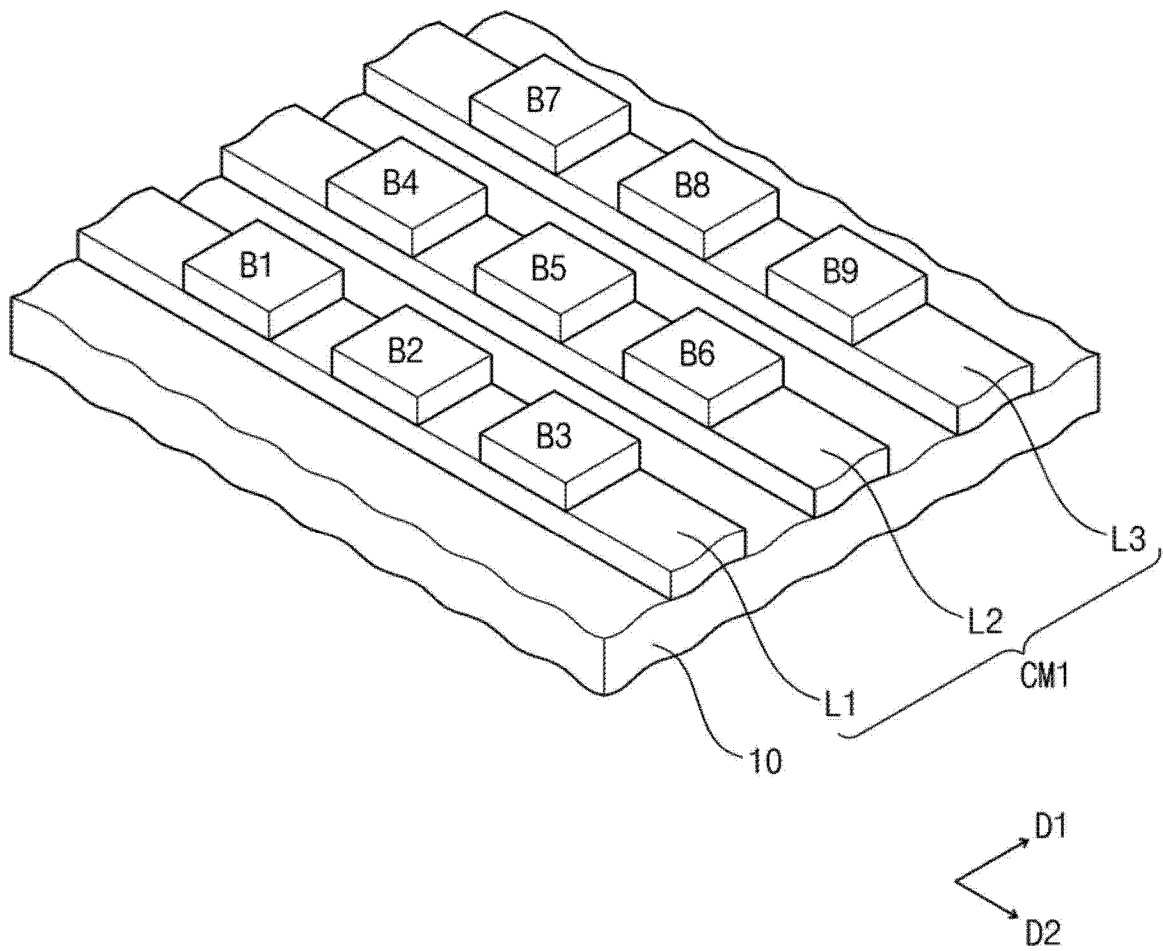


图 1

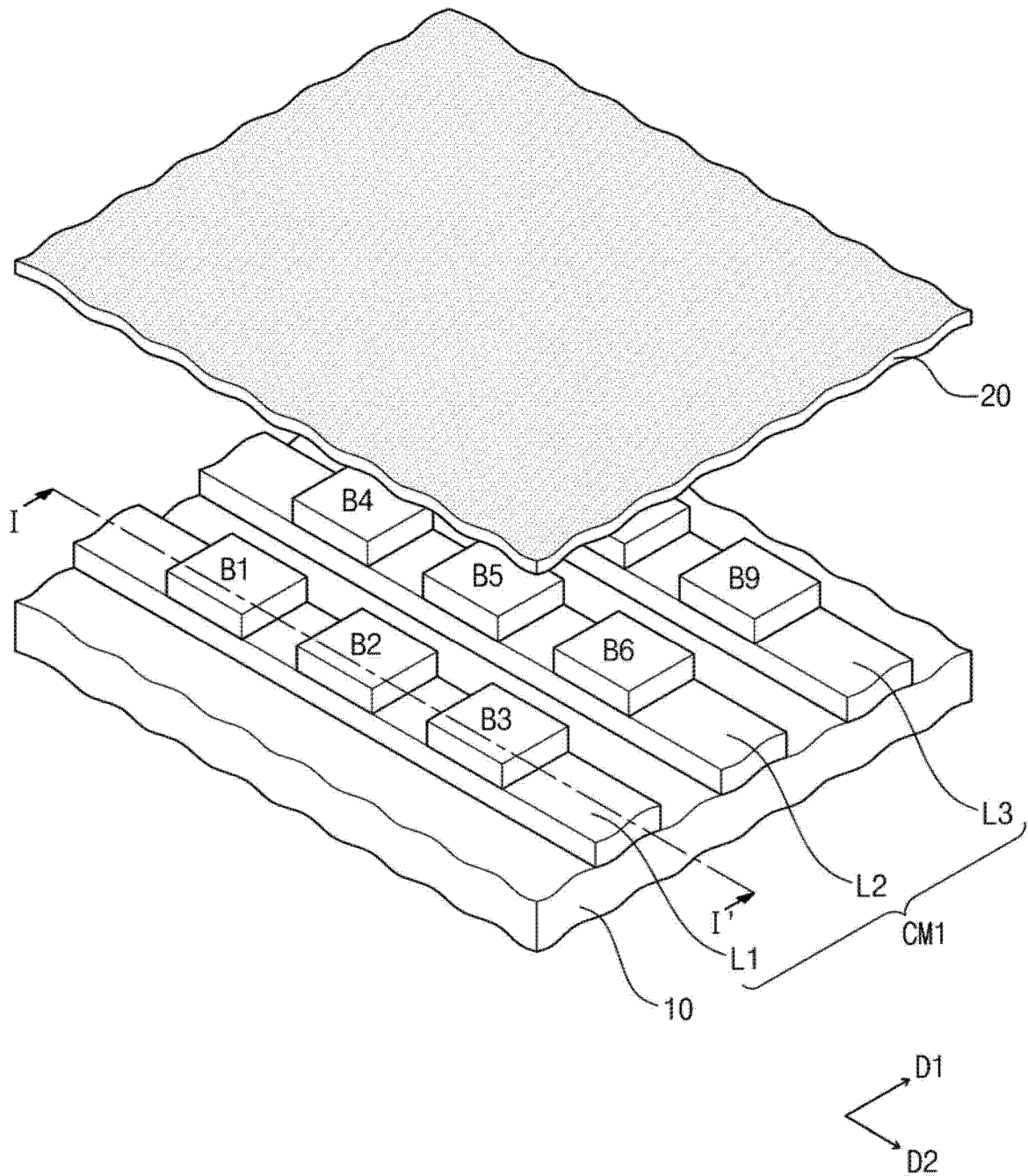


图 2A

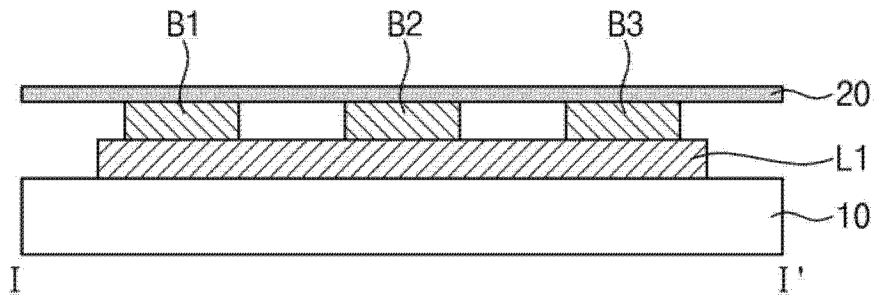


图 2B

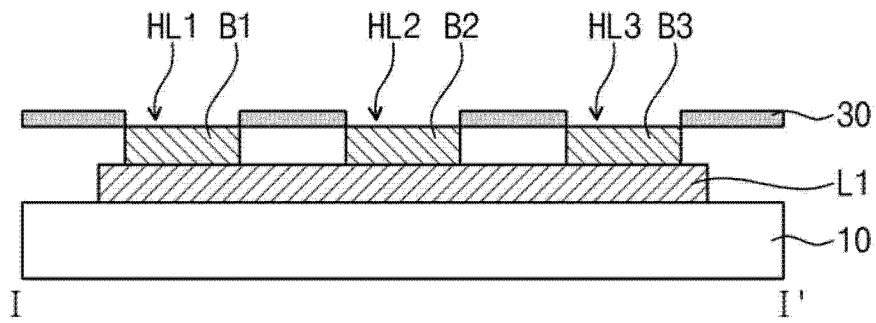


图 3

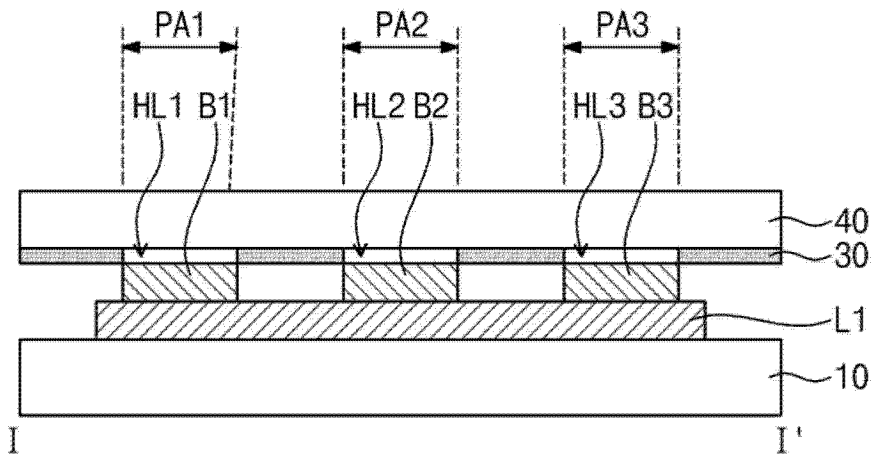


图 4A

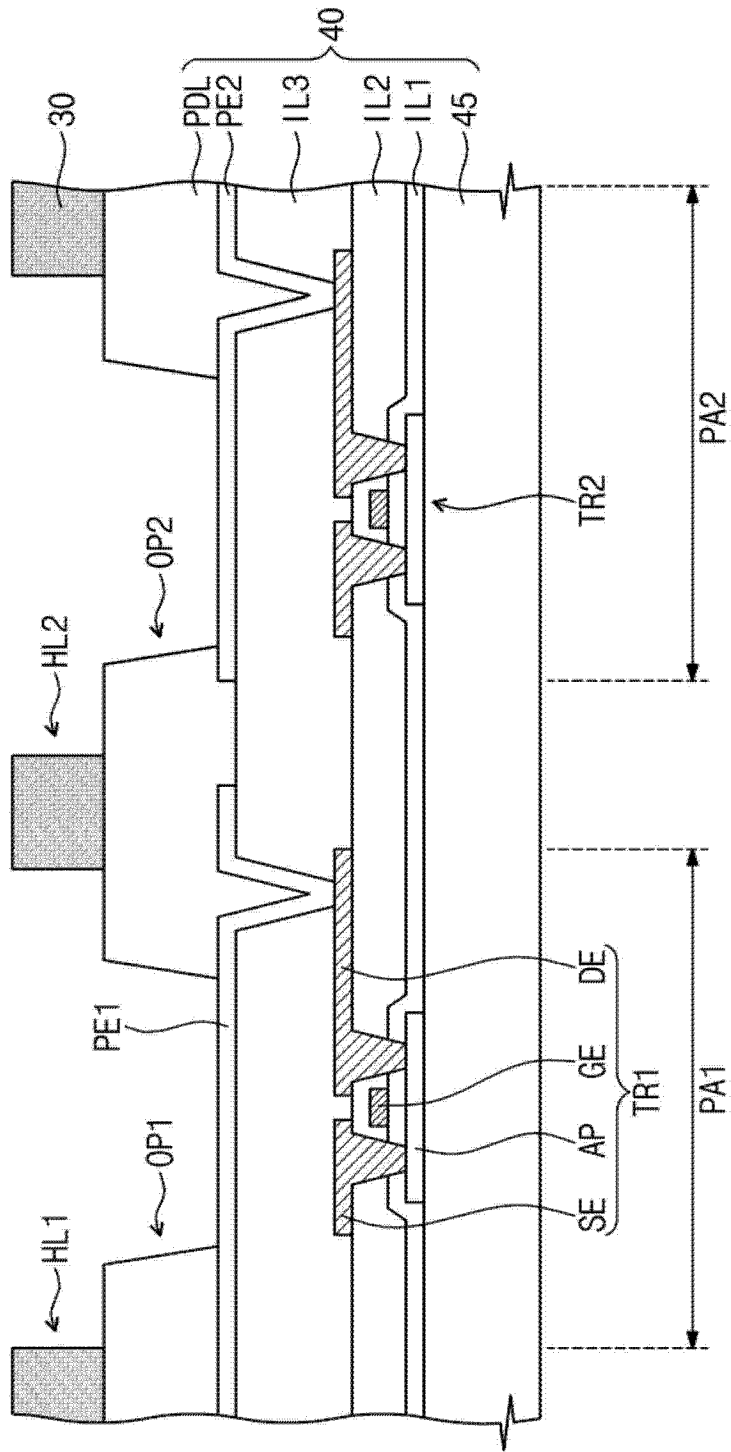


图 4B

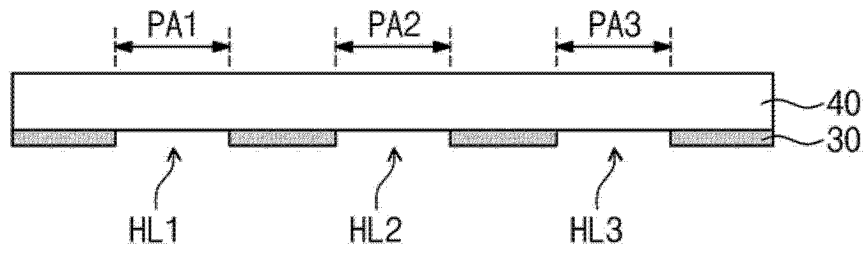


图 5

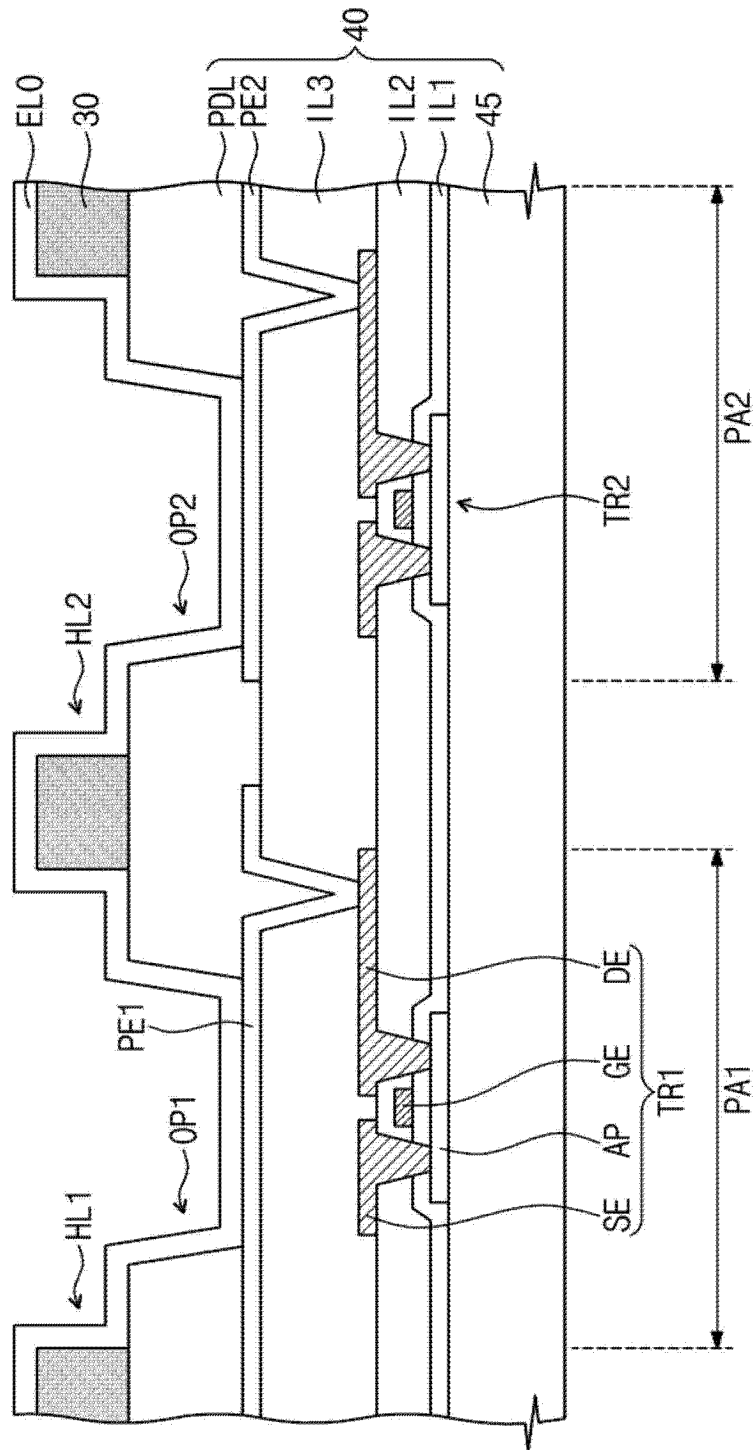


图 6

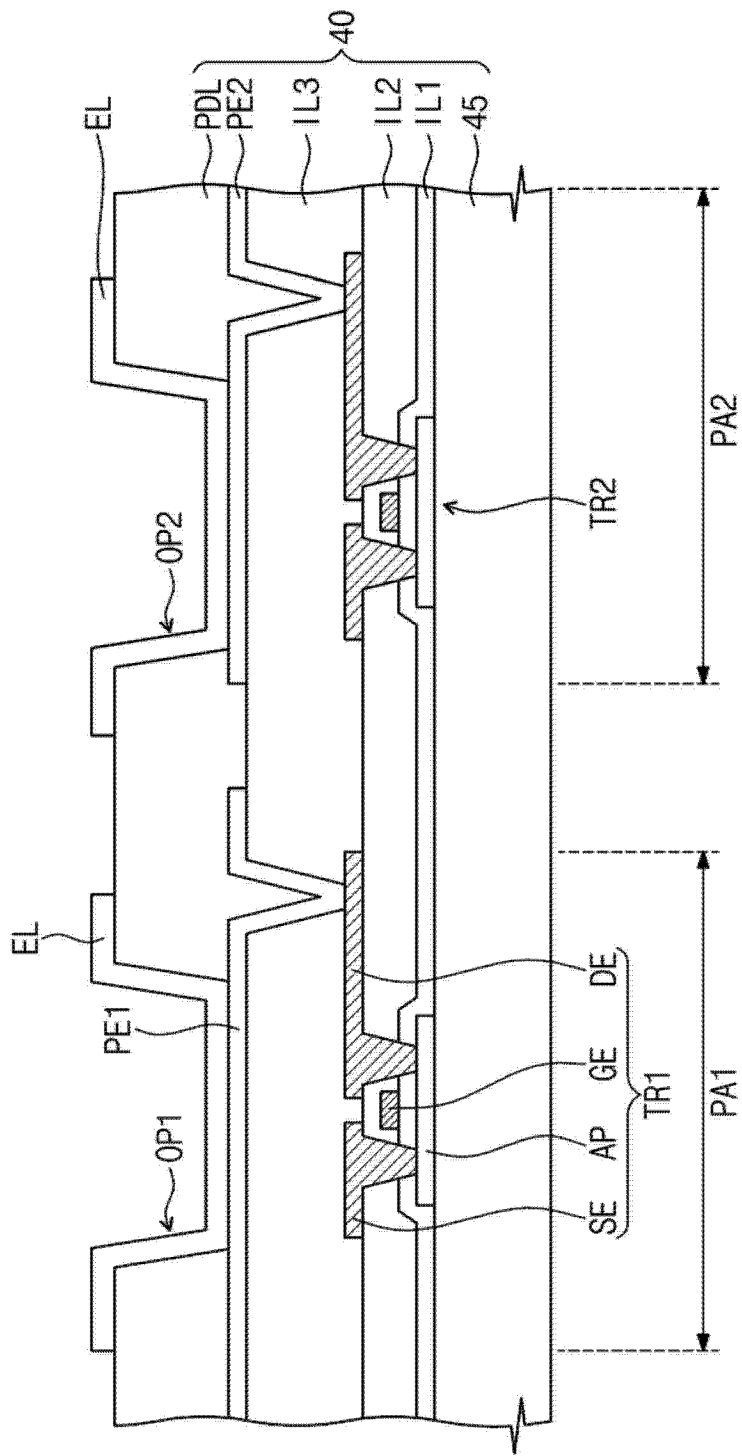


图 7

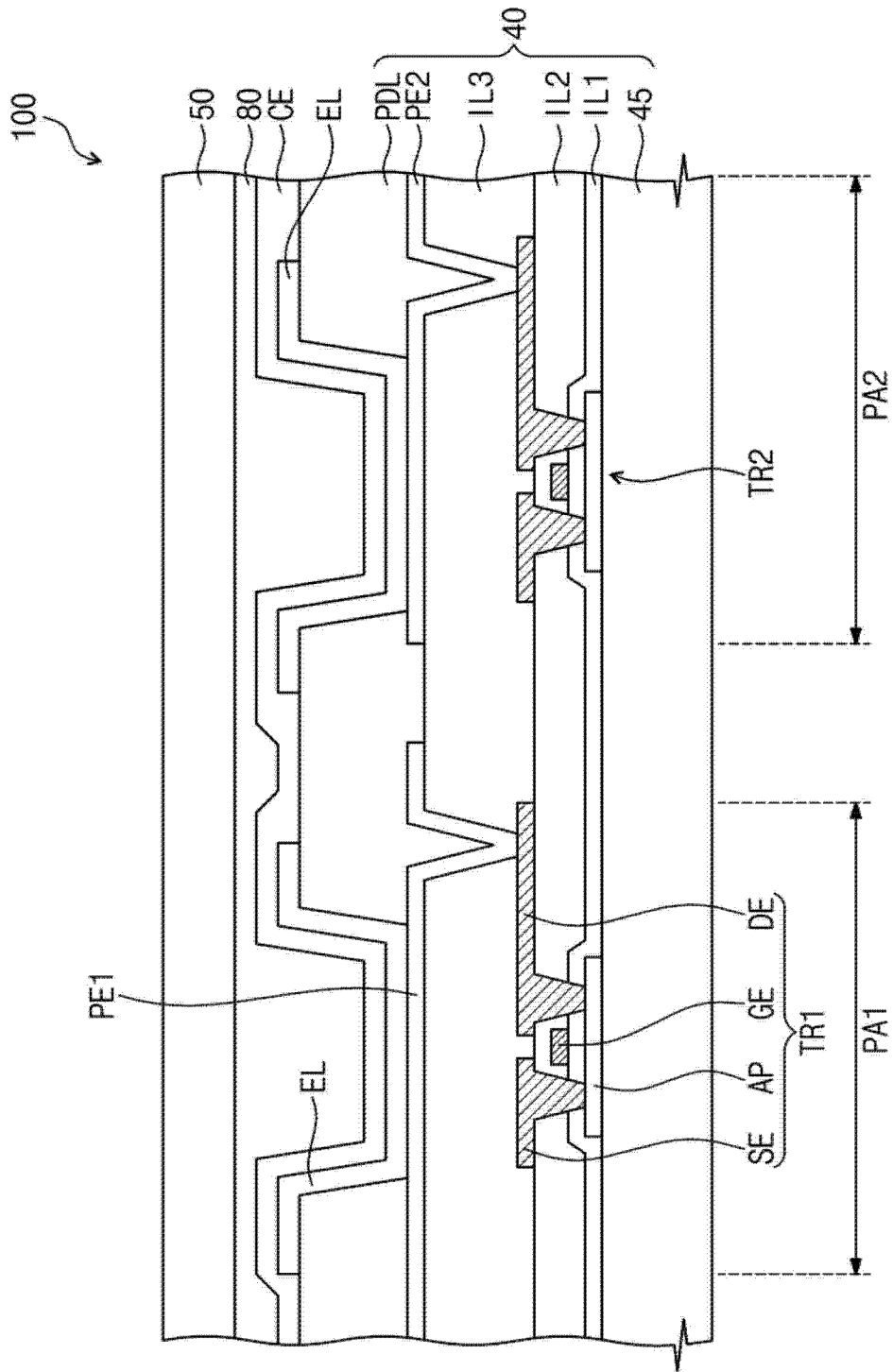


图 8

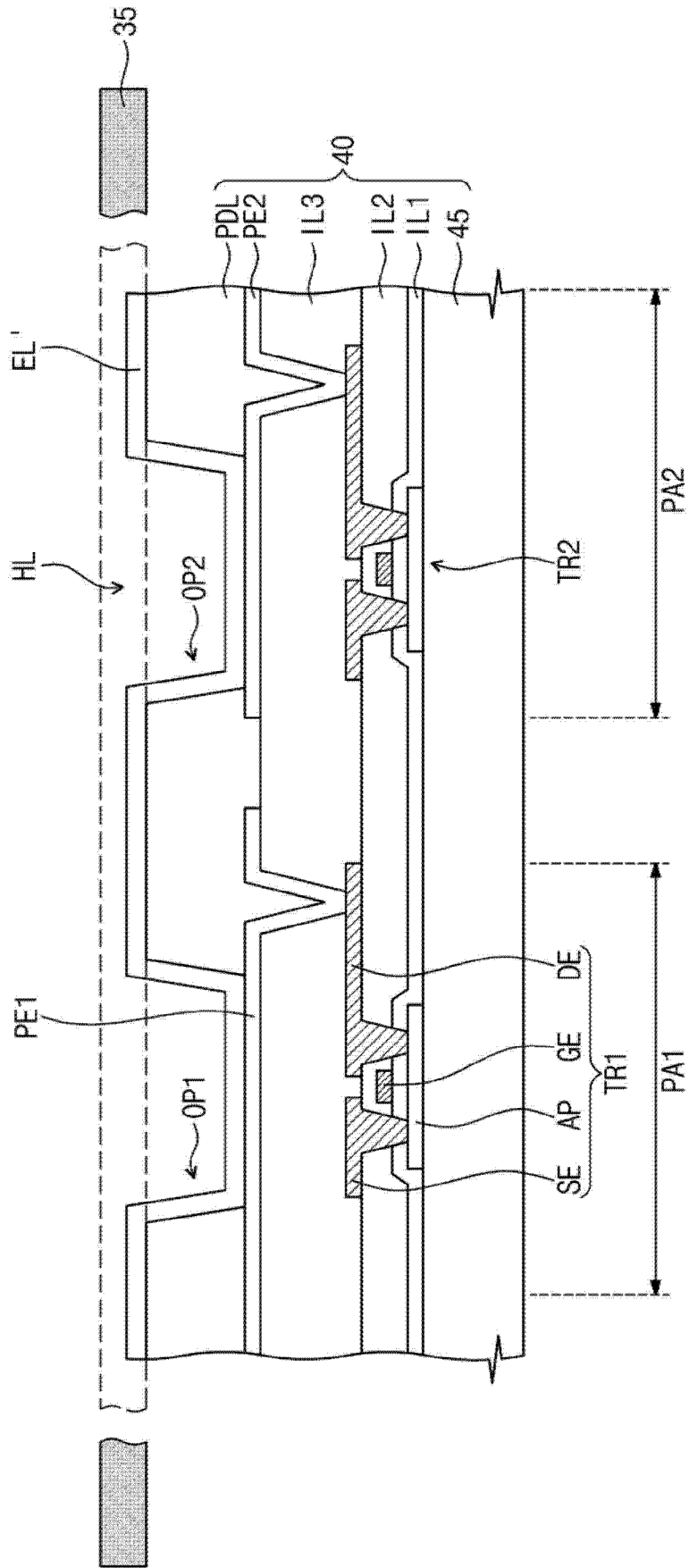


图 9

专利名称(译)	使用掩模衬底制造有机电致发光显示器的方法		
公开(公告)号	CN103855326A	公开(公告)日	2014-06-11
申请号	CN201310616089.X	申请日	2013-11-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金孝妍 宋河珍 李相雨 沈穗娟 李欣承 韩洁 表相祐		
发明人	金孝妍 宋河珍 李相雨 沈穗娟 李欣承 韩洁 表相祐		
IPC分类号	H01L51/56		
CPC分类号	H01L27/3241 H01L51/0011 H01L51/56		
代理人(译)	王艳春		
优先权	1020120139044 2012-12-03 KR		
外部链接	Espacenet SIPO		

摘要(译)

第一导电构件定位在基底衬底上。第二导电构件定位在第一导电构件上，第二导电构件电联接至第一导电构件，并且第二导电构件的电阻率高于第一导电构件的电阻率。掩模衬底定位在第二导电构件上。掩模衬底的接触第二导电构件的部分被去除。

