



(12)发明专利申请

(10)申请公布号 CN 111128061 A
(43)申请公布日 2020.05.08

(21)申请号 201911037736.5

(22)申请日 2019.10.29

(30)优先权数据

10-2018-0131241 2018.10.30 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 张旻揆

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 孙东喜 刘久亮

(51)Int.Cl.

G09G 3/00(2006.01)

G09G 3/3208(2016.01)

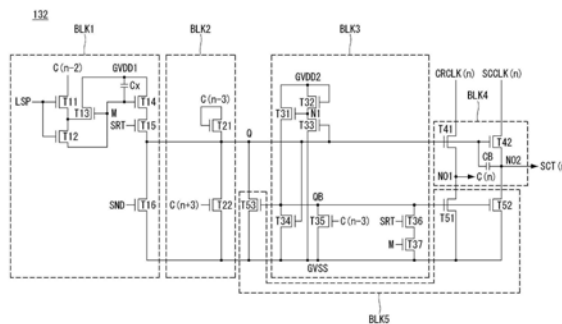
权利要求书3页 说明书13页 附图8页

(54)发明名称

栅极驱动器、包括其的有机发光显示设备及其操作方法

(57)摘要

栅极驱动器、包括其的有机发光显示设备及其操作方法。一种栅极驱动器具有多个级,用于在显示驱动时输出用于成像的栅极信号,并且在显示驱动之后的感测驱动时输出用于感测的栅极信号。多个级中的每级包括像素行选择单元和输出单元,像素行选择单元在显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电,并且在感测驱动期间根据栅极导通电压的感测开始信号和第一节点的充电电压用第一高电位电源电压对第二节点进行充电,输出单元在第二节点在感测驱动时保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的栅极信号,其中,第一高电位电源电压在感测驱动时比在显示驱动时高。



1. 一种栅极驱动器,该栅极驱动器具有多个级,用于在显示驱动时输出用于成像的栅极信号,并且在所述显示驱动之后的感测驱动时输出用于感测的栅极信号,

其中,所述多个级中的每一级包括:

像素行选择单元,该像素行选择单元被配置为在所述显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电,并且在所述感测驱动期间根据栅极导通电压的感测开始信号和所述第一节点的充电电压用第一高电位电源电压对第二节点进行充电;以及

输出单元,该输出单元被配置为在所述第二节点在所述感测驱动时保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的所述栅极信号,

其中,在所述感测驱动时的第一高电位电源电压高于在所述显示驱动时的第一高电位电源电压。

2. 根据权利要求1所述的栅极驱动器,其中,在所述感测驱动时的第一高电位电源电压高于在所述显示驱动时的第一高电位电源电压,并且低于连接到具有所述第一高电位电源电压的输入端的晶体管的击穿电压。

3. 根据权利要求1所述的栅极驱动器,其中,

所述多个级中的每级进一步包括:

逆变器单元,该逆变器单元在所述第二节点在所述感测驱动期间维持所述充电状态的同时切断第二高电位电源电压的输入端与第三节点之间的电连接,

其中,在所述感测驱动时,所述第一高电位电源电压高于所述第二高电位电源电压。

4. 根据权利要求3所述的栅极驱动器,其中,所述第二高电位电源电压在所述显示驱动和所述感测驱动时相同。

5. 根据前述权利要求中任一项所述的栅极驱动器,其中,

所述像素行选择单元包括:

第一晶体管和第二晶体管,该第一晶体管和该第二晶体管串联连接在所述第一前级进位信号的输入端和所述第一节点之间,并且被配置为根据所述栅极导通电压的所述像素行选择信号同时导通;

第三晶体管,该第三晶体管具有第一电极和第二电极,该第一电极与所述第一高电位电源电压的输入端连接,该第二电极连接在所述第一晶体管和所述第二晶体管之间,并且所述第三晶体管被配置为根据所述第一节点的充电电压而被导通;

第四晶体管,该第四晶体管具有与所述第一高电位电源电压的输入端连接的第一电极并且被配置为根据所述第一节点的充电电压而被导通;以及

第五晶体管,该第五晶体管具有与所述第四晶体的第二电极连接的第一电极和与所述第二节点连接的第二电极,并且被配置为根据所述栅极导通电压的所述感测开始信号而被导通。

6. 根据权利要求5所述的栅极驱动器,其中,

所述像素行选择单元进一步包括:

第六晶体管,该第六晶体管具有与所述第二节点连接的第一电极和与低电位电源电压的输入端连接的第二电极,并且被配置为根据所述栅极导通电压的感测结束信号而被导通。

7. 根据权利要求3所述的栅极驱动器,其中,

所述逆变器单元被配置为:首先,在所述显示驱动期间,根据具有在所述第一前级进位信号的相位之前的栅极导通电压的相位的第二前级进位信号将所述第三节点放电至低电位电源电压,

第二,在所述显示驱动期间,根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压,

在所述显示驱动期间,根据所述第二节点的放电电压用所述第二高电位电源电压对所述第三节点进行充电,

第三,在所述感测驱动期间,根据所述栅极导通电压的所述感测开始信号和所述第一节点的充电电压将所述第三节点放电至所述低电位电源电压,以及

第四,在所述感测驱动期间,根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压。

8. 根据权利要求7所述的栅极驱动器,其中,

所述逆变器单元包括:

第一晶体管,该第一晶体管具有与所述第二高电位电源电压的输入端连接的第一电极和与所述第三节点连接的第二电极;

第二晶体管,该第二晶体管具有与所述第二高电位电源电压的输入端连接的第一电极和栅极,以及与所述第一晶体管的栅极连接的第二电极;

第三晶体管,该第三晶体管具有与所述第一晶体管的栅极连接的第一电极、与所述低电位电源电压的输入端连接的第二电极以及与所述第二节点连接的栅极;

第四晶体管,该第四晶体管具有与所述第三节点连接的第一电极、与所述低电位电源电压的输入端连接的第二电极以及与所述第二节点连接的栅极;

第五晶体管,该第五晶体管具有与所述第三节点连接的第一电极、与所述低电位电源电压的输入端连接的第二电极以及施加有所述栅极导通电压的所述第二前级进位信号的栅极;

第六晶体管,该第六晶体管具有与所述第三节点连接的第一电极和施加有所述栅极导通电压的所述感测开始信号的栅极;以及

第七晶体管,该第七晶体管具有与所述第六晶体管的第二电极连接的第一电极、与所述低电位电源电压的输入端连接的第二电极以及与所述第一节点连接的栅极。

9. 一种有机发光显示设备,该有机发光显示设备包括:

根据权利要求1至8中任一项所述的栅极驱动器;以及

多个像素,所述多个像素通过栅极线与所述栅极驱动器连接并且根据用于成像的栅极信号和用于感测的栅极信号进行驱动。

10. 一种用于操作根据权利要求1至8中任一项所述的栅极驱动器的方法,该方法包括以下步骤:

对所述像素行选择单元进行操作,以在所述显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电,并且在所述感测驱动期间根据栅极导通电压的感测开始信号和所述第一节点的充电电压用第一高电位电源电压对第二节点进行充电;以及

对所述输出单元进行操作,以在所述第二节点在所述感测驱动期间保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的所述栅极信号,

其中,在所述感测驱动时的第一高电位电源电压高于在所述显示驱动时的第一高电位电源电压。

11.根据权利要求10所述的方法,其中,所述感测驱动时的所述第一高电位电源电压低于与所述第一高电位电源电压的输入端连接的晶体管的击穿电压。

12.根据权利要求10或11中任一项所述的方法,其中,

所述多个级中的每级进一步包括:

逆变器单元,该逆变器单元被配置为在所述第二节点在所述感测驱动上维持所述充电状态的同时切断第二高电位电源电压的输入端与第三节点之间的电连接,

其中,在所述感测驱动时,所述第一高电位电源电压高于所述第二高电位电源电压。

13.根据权利要求12所述的方法,其中,所述第二高电位电源电压在所述显示驱动和所述感测驱动时相同。

14.根据权利要求10所述的方法,其中,所述第一前级进位信号的栅极导通电压间隔和所述像素行选择信号的栅极导通电压间隔彼此相同。

15.根据权利要求12所述的方法,其中,

所述逆变器单元:首先,在所述显示驱动期间,根据具有在所述第一前级进位信号的相位之前的栅极导通电压的相位的第二前级进位信号将所述第三节点放电至低电位电源电压,

第二,在所述显示驱动期间,根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压,

在所述显示驱动期间,根据所述第二节点的放电电压用所述第二高电位电源电压对所述第三节点进行充电,

第三,在所述感测驱动期间,根据所述栅极导通电压的所述感测开始信号和所述第一节点的充电电压将所述第三节点放电至所述低电位电源电压,以及

第四,在所述感测驱动期间,根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压。

栅极驱动器、包括其的有机发光显示设备及其操作方法

技术领域

[0001] 本文涉及栅极驱动器、包括该栅极驱动器的有机发光显示设备以及用于操作该栅极驱动器的方法。

背景技术

[0002] 有源矩阵型有机发光显示设备包括有机发光二极管(OLED)，该有机发光二极管(OLED)自身发光并且具有高响应速度、高发光效率、高亮度和宽视角。

[0003] 有机发光显示设备包括用于驱动设置在像素中的开关元件的栅极驱动器。开关元件的栅极通过栅极线连接到栅极驱动器。栅极驱动器生成栅极信号(扫描信号)，并且将栅极信号(扫描信号)顺序地提供给栅极线。

发明内容

[0004] 有机发光显示器采用外部补偿技术来增强图像质量。该外部补偿技术根据像素的驱动特性(或电特性)感测像素电压或电流，并且基于感测结果调制输入图像的数据，从而补偿像素之间的驱动特性变化。为了在未写入输入图像的预定时间期间感测像素的驱动特性，栅极驱动器在该预定时间期间操作特定级以输出用于感测驱动的栅极信号。在感测驱动的情况下，为了输出期望的栅极信号，特定级的Q节点必须充分地充有栅极导通电压。由于在感测驱动的情况下Q节点充电路径较长，并且与显示驱动的情况相比，用于感测驱动所花费的时间非常短，所以在感测驱动的情况下Q节点的电荷电平不足。如果在感测驱动的情况下不施加期望的栅极信号，则可能不能准确地感测像素的驱动特性，这导致补偿性能的降低。

[0005] 本公开提供一种在感测驱动的情况下能够通过增强Q节点的电荷电平来确保期望的栅极输出特性的栅极驱动器、包括该栅极驱动器的有机发光显示设备以及用于操作该栅极驱动器的方法。

[0006] 该目的通过独立权利要求的特征来解决。在从属权利要求中给出了优选实施方式。

[0007] 在一方面，栅极驱动器具有多个级，用于在显示驱动时输出用于成像的栅极信号，并且在所述显示驱动之后的感测驱动时输出用于感测的栅极信号。所述级中的每个级包括像素行选择单元和输出单元，所述像素行选择单元被配置为在所述显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电，并且被配置为在所述感测驱动期间根据栅极导通电压的感测开始信号和所述第一节点的充电电压用第一高电位电源电压对第二节点进行充电，所述输出单元在所述第二节点在所述感测驱动时保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的所述栅极信号，其中，所述第一高电位电源电压在所述感测驱动时比在所述显示驱动时高。

[0008] 所述感测驱动时的所述第一高电位电源电压可以高于所述显示驱动时的所述第一高电位电源电压，并且低于连接到所述第一高电位电源电压的输入端的晶体管的击穿电

压。

[0009] 所述级中的每个级还可以包括逆变器单元,该逆变器单元在所述第二节点在所述感测驱动时保持所述充电状态的同时切断第二高电位电源电压的输入端与第三节点之间的电连接,其中,在所述感测驱动时所述第一高电位电源电压高于所述第二高电位电源电压。

[0010] 所述第二高电位电源电压可以在所述显示驱动和所述感测驱动时相同。

[0011] 所述第一前级进位信号的栅极导通电压间隔和所述像素行选择信号的栅极导通电压间隔可以彼此相同。

[0012] 在这些级中,其中所述第一节点可以在所述显示驱动期间根据所述栅极导通电压的所述像素行选择信号被充以所述第一前级进位信号的激活级的数目是一,并且所述激活级的位置可以在每个预定时间改变。

[0013] 可以根据所述第一前级进位信号和所述像素行选择信号的所述栅极导通电压间隔,在每一帧随机地改变所述激活级的位置。

[0014] 可以在输出用于感测的所述栅极信号之前将所述感测开始信号作为栅极导通电压同时输入到所述级,并且可以在终止输出用于感测的所述栅极信号之后将感测结束信号作为栅极导通电压同时输入到所述级。

[0015] 可以在写入图像数据的垂直激活时段内执行所述显示驱动,并且可以在不写入所述图像数据的垂直消隐时段内执行所述感测驱动。

[0016] 所述像素行选择单元可以包括:第一晶体管和第二晶体管,该第一晶体管和该第二晶体管串联连接在所述第一前级进位信号的输入端和所述第一节点之间,并且被配置为根据所述栅极导通电压的所述像素行选择信号同时被导通;第三晶体管,该第三晶体管具有第一电极和第二电极,该第一电极与所述第一高电位电源电压的输入端连接,该第二电极连接在所述第一晶体管和所述第二晶体管之间,并且所述第三晶体管根据所述第一节点的充电电压而被导通;第四晶体管,该第四晶体管具有与所述第一高电位电源电压的所述输入端连接的第一电极并且根据所述第一节点的所述充电电压而被导通;以及第五晶体管,该第五晶体管具有与所述第四晶体管的第二电极连接的第一电极和与所述第二节点连接的第二电极,并且根据所述栅极导通电压的所述感测开始信号而被导通。

[0017] 所述像素行选择单元还可以包括第六晶体管,该第六晶体管具有连接到所述第二节点的第一电极和连接到低电位电源电压的输入端的第二电极,并且根据所述栅极导通电压的所述感测结束信号而被导通。

[0018] 所述像素行选择单元还可以包括电容器,该电容器连接在所述第一高电位电源电压的所述输入端和所述第一节点之间。

[0019] 所述逆变器单元可以被配置为:首先,在所述显示驱动期间,根据具有领先于所述第一前级进位信号的栅极导通电压的相位的第二前级进位信号将所述第三节点放电至最低电位电源电压;其次,在所述显示驱动期间根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压、在所述显示驱动期间根据所述第二节点的放电电压用所述第二高电位电源电压对所述第三节点进行充电;第三,在所述感测驱动期间,根据所述栅极导通电压的所述感测开始信号和所述第一节点的所述充电电压将所述第三节点放电至所述最低电位电源电压;以及第四,在所述感测驱动期间,根据所述第二节点的所述充电电压将所

述第三节点放电至所述低电位电源电压。

[0020] 所述逆变器单元可以包括：第一晶体管，该第一晶体管具有连接到所述第二高电位电源电压的所述输入端的第一电极和连接到低电位电源电压的输入端的第二电极；第二晶体管，该第二晶体管具有连接到所述第二高电位电源电压的所述输入端的第一电极和栅极，以及连接到所述第一晶体管的栅极的第二电极；第三晶体管，该第三晶体管具有连接到所述第一晶体管的所述栅极的第一电极和连接到低电位电源电压的所述输入端的第二电极，并且被配置为根据所述第二节点的所述充电电压导通；第四晶体管，该第四晶体管具有连接到所述第三节点的第一电极和连接到低电位电源电压的所述输入端的第二电极，并且根据所述第二节点的所述充电电压导通；第五晶体管，该第五晶体管具有连接到所述第三节点的第一电极和连接到低电位电源电压的所述输入端的第二电极，并且根据所述栅极导通电压的所述第二前级进位信号导通；第六晶体管，该第六晶体管具有连接到所述第三节点的第一电极并且根据所述栅极导通电压的所述感测开始信号导通；以及第七晶体管，该第七晶体管具有连接到所述第六晶体管的第二电极的第一电极和连接到低电位电源电压的所述输入端的第二电极，并且被配置为根据所述第一节点的所述充电电压导通。

[0021] 所述逆变器单元可以包括：第一晶体管，该第一晶体管具有连接到所述第二高电位电源电压的所述输入端的第一电极和连接到所述第三节点的第二电极；第二晶体管，该第二晶体管具有连接到所述第二高电位电源电压的所述输入端的第一电极和栅极，以及连接到所述第一晶体管的栅极的第二电极；第三晶体管，该第三晶体管具有连接到所述第一晶体管的所述栅极的第一电极、连接到所述低电位电源电压的所述输入端的第二电极、以及与所述第二节点连接的栅极；第四晶体管，该第四晶体管具有连接到所述第三节点的第一电极、连接到所述低电位电源电压的所述输入端的第二电极、以及与所述第二节点连接的栅极；第五晶体管，该第五晶体管具有连接到所述第三节点的第一电极、连接到所述低电位电源电压的所述输入端的第二电极、以及施加有所述栅极导通电压的所述第二前级进位信号的栅极；第六晶体管，该第六晶体管具有连接到所述第三节点的第一电极和施加有所述栅极导通电压的所述感测开始信号的栅极；以及第七晶体管，该第七晶体管具有连接到所述第六晶体管的第二电极的第一电极、连接到所述低电位电源电压的所述输入端的第二电极、以及与所述第一节点连接的栅极。

[0022] 有机发光显示设备可以包括根据本发明的一个方面的栅极驱动器，以及通过栅极线连接到所述栅极驱动器并且根据用于成像的栅极信号和用于感测的栅极信号进行驱动的多个像素。

[0023] 在另一方面，根据本发明的一个方面的用于操作栅极驱动器的方法包括：操作所述像素行选择单元，以在所述显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电，并且在所述感测驱动期间根据栅极导通电压的感测开始信号和所述第一节点的充电电压用第一高电位电源电压对第二节点进行充电；以及操作所述输出单元，以在所述第二节点在所述感测驱动时保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的所述栅极信号，其中，所述第一高电位电源电压在所述感测驱动时比在所述显示驱动时高。

[0024] 所述感测驱动时的所述第一高电位电源电压可以低于连接到所述第一高电位电

源电压的输入端的晶体管的击穿电压。

[0025] 所述级中的每个级还可以包括逆变器单元,该逆变器单元被配置为在所述第二节点在所述感测驱动时保持所述充电状态的同时切断第二高电位电源电压的输入端与第三节点之间的电连接,并且在所述感测驱动时所述第一高电位电源电压可以高于所述第二高电位电源电压。

[0026] 所述第二高电位电源电压可以在所述显示驱动和所述感测驱动时相同。

[0027] 所述第一前级进位信号的栅极导通电压间隔和所述像素行选择信号的栅极导通电压间隔可以彼此相同。

[0028] 所述逆变器单元可以:首先,在所述显示驱动期间,根据具有领先于所述第一前级进位信号的栅极导通电压的相位的第二前级进位信号将所述第三节点放电至低电位电源电压;其次,在所述显示驱动期间根据所述第二节点的充电电压将所述第三节点放电至所述低电位电源电压(GVSS)、在所述显示驱动期间根据所述第二节点的放电电压用所述第二高电位电源电压对所述第三节点进行充电;第三,在所述感测驱动期间,根据所述栅极导通电压的所述感测开始信号和所述第一节点的所述充电电压将所述第三节点放电至所述低电位电源电压;以及第四,在所述感测驱动期间,根据所述第二节点的所述充电电压将所述第三节点放电至所述低电位电源电压。

附图说明

[0029] 图1示出了根据本公开实施方式的有机发光显示器。

[0030] 图2示出了构成图1的栅极移位寄存器的级之间的连接结构。

[0031] 图3是示出根据本公开的实施方式的级的电路图。

[0032] 图4是示出基于从图2和图3的级输出的栅极信号执行显示驱动和感测驱动的定时的图。

[0033] 图5是示出在感测驱动期间施加到每一级的第一高电位电源电压高于在显示驱动期间施加到每一级的第一高电位电源电压的视图。

[0034] 图6是示出在显示驱动期间施加到各级的第一高电位电源电压和第二高电位电源电压相等并且在感测驱动期间第一高电位电源电压高于第二高电位电源电压的曲线图。

[0035] 图7是示出在显示驱动和感测驱动期间根据图5和图6中的第一高电位电源电压的Q节点电压的变化的视图。

[0036] 图8是示出连接到图3的级的像素和连接到该像素的数据驱动器的视图。

[0037] 图9是示出用于感测驱动的栅极信号和数据信号的视图。

[0038] 图10A是与图9的设置时段相对应的像素的等效电路图。

[0039] 图10B是与图9的感测时段相对应的像素的等效电路图。

[0040] 图10C是与图9的重置时段相对应的像素的等效电路图。

具体实施方式

[0041] 将通过参照附图描述的以下实施方式来阐明本公开的优点和特征及其实现方法。然而,本公开可以按照不同的形式来实施,不应视为局限于所述的示例性实施方式。相反,提供这些实施方式使得本公开将是彻底和完整的,并且将向本领域技术人员完全传达本公

开的范围。此外,本公开仅由权利要求的范围限定。

[0042] 在附图中公开的用于描述本公开的实施方式的形状、尺寸、比率、角度、数量等是说明性的,并且不限于本公开中示出的那些形状、尺寸、比率、角度、数量等。相同的附图标记在整个说明书中表示相同的元件。此外,在本公开的描述中,如果确定本公开的要点可能被不必要地模糊,则将省略对已知相关技术的详细描述。

[0043] 在解释元件时,尽管没有明确的描述,元件被解释为包括误差范围。

[0044] 在描述位置关系的过程中,例如,当描述两个部分为“在...上”、“在...之上”、“在...下方”或者“在...侧”时,除非使用了“紧接”或“直接”,一个或多个其他部分可以位于这两个部分之间。

[0045] 应当理解,尽管可在本文中使术语“第一”、“第二”等来描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于区分一个元件与另一个元件。例如,在不脱离本公开的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0046] 在本公开中,形成在显示面板的基板上的像素电路和栅极驱动器可以实现为具有n型金属氧化物半导体场效应晶体管(MOSFET)结构的薄膜晶体管(TFT),但是不限于此,像素电路和栅极驱动器也可以实现为具有p型MOSFET结构的TFT。TFT是包括栅极、源极和漏极的三电极元件。源极是向晶体管提供载流子的电极。在TFT中,载流子开始从源极流动。漏极是载流子通过其从TFT离开的电极。即,在MOSFET中,载流子从源极流向漏极。在n型TFT的情况下,载流子是电子,因此,源极电压具有低于漏极电压的电压,使得电子可以从源极流到漏极。在n型TFT中,电子从源极流到漏极,因此,电流从漏极流到源极。相反,在p型TFT(PMOS)的情况下,由于载流子是空穴,所以源极电压高于漏极电压,使得空穴可以从源极流到漏极。在p型TFT中,由于空穴从源极流到漏极,所以电流从源极流到漏极。应当注意,MOSFET的源极和漏极不是固定的。例如,MOSFET的源极和漏极可以根据所施加的电压而改变。因此,在实施方式的描述中,源极和漏极中的一个被称为第一电极,而另一个被称为第二电极。

[0047] 以下,将参考附图详细描述本发明的实施方式。在以下实施方式中,将主要描述包括有机发光材料的有机发光显示设备作为显示设备。然而,应当注意,本公开的技术思想不限于有机发光显示设备,而是可以应用于诸如液晶显示器的任何其他显示设备。

[0048] 在描述本公开时,如果对相关已知功能或构造的详细描述被认为不必要地转移了本公开的要点,则这种解释已被省略,但对于本领域技术人员来说是可以理解的。

[0049] 在以下描述中,“前级”指的是位于参考级上方并且生成与从该参考级输出的栅极信号相比相位超前的栅极信号的级。此外,“后续级”是指位于参考级之下并且生成与从参考级输出的栅极信号相比相位滞后的栅极信号的级。在以下描述中,构成本公开的栅极驱动器的开关元件可以实现为氧化物元件、非晶硅元件和多晶硅元件中的至少任何一种。激活特定级是指对该级的Q节点充以栅极导通电压,而去激活特定级是指将所述级的Q节点放电到栅极截止电压。

[0050] 图1示出了根据本公开实施方式的有机发光显示设备。

[0051] 参照图1,本公开的有机发光显示设备包括显示面板100、数据驱动器、栅极驱动器和定时控制器110。

[0052] 在显示面板100中,多条数据线和多条栅极线彼此交叉,并且像素以矩阵形式布置在交叉点处,从而形成像素阵列。像素阵列还可以包括连接到每个像素的参考线。

[0053] 每个像素可以包括有机发光二极管(OLED)、驱动薄膜晶体管(TFT)、存储电容器和至少一个开关TFT。TFT可以实现为P型、N型或其中P型和N型混合的混合型。此外,每个TFT的半导体层可以包括非晶硅、多晶硅或氧化物。

[0054] 定时控制器110通过各种已知的接口方案从外部主机系统接收图像数据RGB。定时控制器110可以基于实时感测的感测结果来校正图像数据RGB以补偿像素的驱动特性的变化,并且随后将校正的图像数据发送到源极驱动IC 120。

[0055] 定时控制器110从主机系统接收诸如垂直同步信号Vsync、水平同步信号Hsync和数据使能信号DE的定时信号。定时控制器110基于来自主机系统的定时信号和用于控制栅极驱动器的操作定时的栅极定时控制信号,生成用于控制数据驱动器的操作定时的源极定时控制信号。源极定时控制信号包括源极采样时钟(SSC)、源极输出使能信号(SOE)等。源极采样时钟SSC是基于上升沿或下降沿来控制源极驱动IC 120中的数据的采样定时的时钟信号。源极输出使能信号SOE是用于控制数据电压的输出定时的信号。

[0056] 定时控制器110基于源极定时控制信号和栅极定时控制信号来控制显示面板100的像素行的显示驱动定时和感测驱动定时,使得可以在图像显示期间实时感测像素的驱动特性。

[0057] 这里,像素行是指其中像素在水平方向上相邻的一行的像素集合。感测驱动是指对将感测数据写入布置在特定像素行中的像素以感测对应像素的驱动特性进行驱动并基于感测结果对更新用于补偿对应像素的驱动特性的变化的补偿值进行驱动。在下文中,用于在感测驱动时将感测数据写入到布置在特定像素行中的像素中的操作将被称为感测数据写入(SDW)驱动。

[0058] 显示驱动是指将输入图像数据RGB写入一帧内的像素行以在显示面板100上再现输入图像。在下文中,显示驱动将被称为图像数据写入(IDW)驱动。

[0059] 定时控制器110可以在一帧的垂直激活时段期间实现IDW驱动,并且可以在不执行IDW驱动的垂直消隐时段内实现SDW驱动。

[0060] 数据驱动器包括多个源极驱动IC 120。源极驱动IC 120从定时控制器110接收图像数据RGB。源极驱动器IC 120响应于来自定时控制器110的源极定时控制信号将图像数据RGB转换为伽马补偿电压,以生成数据电压并使数据电压与栅极信号同步,并且将与栅极信号同步的数据电压提供给面板100的数据线。源极驱动IC可以通过玻璃上芯片(COG)工艺或带式自动键合(TAB)工艺连接到显示面板100的数据线。

[0061] 栅极驱动器包括连接到栅极线的栅极移位寄存器130和对从定时控制器110输出的信号的电压电平进行升压并将升压后的电压电平提供给栅极移位寄存器130的电平移位器150。

[0062] 电平移位器150将从定时控制器110输入的栅极定时控制信号的晶体管-晶体管-逻辑(TTL)电平电压升压到能够切换形成在显示面板100上的TFT的栅极导通电压和栅极截止电压。电平移位器150将电平移位的栅极定时控制信号提供给栅极移位寄存器130。栅极定时控制信号包括栅极起始信号VSP、栅极移位时钟CLK、像素行选择信号LSP、感测起始信号SRT和感测结束信号SND。栅极移位时钟CLK被实现为具有不同相位的N相(N是自然数)时

钟。

[0063] 栅极移位寄存器130包括多个级,该多个级基于从电平移位器150输入的栅极定时控制信号和从电源电路(未示出)输入的驱动功率(高电位电源电压、低电位电源电压),在IDW驱动情况下输出用于成像的栅极信号,并且在IDW驱动之后的SDW驱动的情况下输出用于感测的栅极信号。除了用于IDW驱动的输入单元之外,每个级还包括用于SDW驱动的像素行选择单元。为了输出用于成像的期望栅极信号和用于感测的栅极信号,对应级的Q节点(第二节点)必须被充分充电以用于IDW驱动和SDW驱动。然而,由于像素行选择单元的Q节点电荷路径比输入单元的Q节点电荷路径长,并且SDW驱动所花费的时间非常短,因此用于输出用于感测的栅极信号的Q节点电荷电压可以小于目标值。

[0064] 为了充分确保用于SDW驱动的Q节点电荷电压,电源电路将施加到各级的高电位电源电压二元化为施加到像素行选择单元的第一高电位电源电压GVDD1和施加到逆变器单元的第二高电位电源电压GVDD2,并且周期性地改变第一高电位电源电压GVDD1的电压电平。即,电源电路将第一高电位电源电压GVDD1设定为在SDW驱动时比在IDW驱动时高。然而,电源电路可以将第二高电位电源电压GVDD2设置为在IDW驱动时等于第一高电位电源电压GVDD1,以确保各级的操作稳定性。第二高电位电源电压GVDD2保持恒定而不周期性地改变。

[0065] 栅极移位寄存器130可以以板内栅极(GIP)方式直接形成在显示面板100的基板上。栅极移位寄存器130可以形成在显示面板100上不显示图像的区域(即,边框(BZ)区域)中,但不限于此。为了使由于RC延迟引起的栅极信号的失真最小化,栅极移位寄存器130可以以双排方式形成在显示面板100的第一侧边框区域BZ和第二侧边框区域BZ处,但不限于此。

[0066] 图2示出了信号线和包括在图1的栅极移位寄存器130中的级132之间的连接结构。

[0067] 参照图2,根据本公开实施方式的栅极移位寄存器130包括彼此级联的多个级132。级132可以是以GIP(面板中的栅极驱动器)方式形成的GIP元件。可进一步在最上一级的前一级处提供至少一个上虚设级,并且可进一步在最下一级的后一级处提供至少一个下虚设级。然而,本公开不限于此。

[0068] 级132分别连接到显示面板100的栅极线。

[0069] 级132基于高电位电源电压GVDD1和GVDD2、低电位电源电压GVSS、栅极起始信号VSP、进位信号C(n)至C(n+3)、栅极移位时钟CLK、像素行选择信号LSP、感测起始信号SRT、感测结束信号SND等来生成栅极信号。栅极信号可以包括扫描信号SCT(n)至SCT(n+3)以及进位信号C(n)至C(n+3),并且可以进一步包括感测信号(未示出)。

[0070] 图3中示出了生成扫描信号SCT(n)和进位信号C(n)作为栅极信号的级配置。图3的级132生成扫描信号SCT(n),并且将生成的扫描信号SCT(n)提供给显示面板100的栅极线GL_n,并且生成进位信号C(n),并且将生成的进位信号C(n)提供给前级和后级。

[0071] 级132独立地生成进位信号C(n)至C(n+3),从而防止进位信号由于栅极负载而失真。级132生成进位信号C(n)至C(n+3),并将它们作为起始信号提供给后级之一,并将它们作为复位信号提供给前级中的任一级。

[0072] 级132中的每一级根据每一帧施加到开始端的栅极起始信号VSP或前一级进位信号来激活Q节点的操作。前级信号是从前级中的任一级施加的进位信号。级132中的每一级根据每一帧施加到复位端的后续级进位信号而停用Q节点的操作。后级进位信号是从后级

中的一级施加的进位信号。

[0073] 栅极起始时钟VSP、栅极移位时钟CLK、像素行选择信号LSP、感测开始信号SRT和感测结束信号SND被共同提供给级132。实现为具有不同相位的N相(N是自然数)时钟的栅极移位时钟CLK可以包括N相进位时钟和N相扫描时钟。

[0074] 扫描时钟是用于生成用于成像或感测的扫描信号SCT(n)至SCT(n+3)的时钟信号,并且进位时钟是用于生成前级或后级进位信号C(n)至C(n+3)的时钟信号。扫描时钟在栅极导通电压和栅极截止电压之间摆动,以便与扫描信号SCT(n)至SCT(n+3)同步。进位时钟在栅极导通电压和栅极截止电压之间摆动,以便与进位信号C(n)至C(n+3)同步。

[0075] 在IDW驱动的情况下,在一帧中激活所有级132,以顺序地输出用于成像的扫描信号SCT(n)至SCT(n+3),并且顺序地输出用于成像的进位信号C(n)至C(n+3)。同时,在SDW驱动的情况下,在一帧中仅激活一个特定级132以输出用于感测的扫描信号。

[0076] 像素行选择信号LSP被输入到特定级132,作为IDW驱动时的栅极导通电压。栅极导通电压间隔被设置为使得像素行选择信号LSP与在IDW驱动时输入到特定级132的第一前级进位信号同步。因此,栅极导通电压的第一前级进位信号根据栅极导通电压的像素行选择信号LSP被充到特定级132的M节点(第一节点)。

[0077] 同时,在IDW驱动时,像素行选择信号LSP作为栅极导通电压被输入到除特定级132之外的其他剩余级132。然而,由于输入到其他剩余级132的前一级进位信号在栅极导通电压间隔中不与像素行选择信号LSP重叠,所以其他剩余级132的M节点在IDW驱动时不用栅极导通电压进行充电。

[0078] 如上所述,激活级(其指的是特定级,在该级中,M节点由在栅极导通电压间隔中与像素行选择信号LSP重叠的第一前级进位信号充有栅极导通电压)的数目是每预定时间(例如,一帧)为1。该激活级的位置在每个预定时间改变。例如,根据第一前级进位信号和像素行选择信号LSP的栅极导通电压间隔的设置,激活级的位置可以在每一帧随机改变。

[0079] 在SDW驱动时,感测开始信号SRT作为栅极导通电压被输入到特定级132。因此,根据特定级132的M节点的充电电压的感测开始信号SRT和栅极导通电压,特定级132的Q节点被充有第一高电位电源电压GVDD1。这里,由于第一高电位电源电压GVDD1被设置为在IDW驱动的情况下比在SDW驱动的情况下高,所以Q节点可以在SDW驱动时被快速充至栅极导通电压。

[0080] 同时,在SDW驱动时,感测开始信号SRT作为栅极导通电压被输入到除特定级132之外的其他剩余级132。然而,由于其他剩余级132的M节点未被充电,所以其他剩余级132的Q节点在SDW驱动时可不被充有栅极导通电压。

[0081] 感测结束信号SND在SDW驱动时作为栅极导通电压被输入到特定级132,以将特定级132的Q节点放电到栅极截止电压。在用于感测的扫描信号从特定级132输出之后,感测结束信号SND被输入到特定级132。

[0082] 同时,在SDW驱动时,感测结束信号SND可以作为栅极导通电压输入到除特定级132之外的其他剩余级132。

[0083] 图3是示出根据本公开的实施方式的级的电路图。图4是示出基于从图2和图3的级输出的栅极信号执行IDW驱动和SDW驱动的定时的图。

[0084] 图3中的级132是用于输出用于成像和感测的第n个扫描信号SCT(n)和用于成像的

第 n 个进位信号 $C(n)$ 的第 n 级 STG_n 。在图3中,第二高电位电源电压 $GVDD_2$ 可以基本上等于栅极导通电压,并且低电位电源电压 $GVSS$ 可以基本上等于栅极截止电压。图3的级132可以通过栅极线 GL_n 连接到如图8中所示的像素PIX。

[0085] 参照图3和图4,级132包括像素行选择单元BLK1、输入单元BLK2、逆变器单元BLK3、输出单元BLK4和稳定单元BLK5。

[0086] 当在一帧的垂直激活时段VWP期间执行IDW驱动时,像素行选择单元BLK1根据栅极导通电压的像素行选择信号LSP用第一前级进位信号 $C(n-2)$ 对M节点充电,以准备SDW驱动。随后,像素行选择单元BLK1在一帧的垂直消隐时段VBP期间根据栅极导通电压的感测开始信号SRT和M节点的充电电压用第一高电位电源电压 $GVDD_1$ 对Q节点进行充电,以促使SDW驱动开始。

[0087] 像素行选择单元BLK1可以包括第一晶体管T11至第五晶体管T15。第一晶体管T11和第二晶体管T12在垂直激活时段VWP期间根据栅极导通电压的像素行选择信号LSP导通,第三晶体管T13和第四晶体管T14在M节点保持充电状态的同时导通,并且第五晶体管T15在垂直消隐时段VBP内根据栅极导通电压的感测开始信号SRT而导通。

[0088] 第一晶体管T11和第二晶体管T12串联连接在第一前级进位信号 $C(n-2)$ 的输入端和M节点之间,并且根据像素行选择信号LSP同时导通,以将第一前级进位信号 $C(n-2)$ 施加到M节点。当第一前级进位信号 $C(n-2)$ 的栅极导通电压间隔与栅极导通电压的像素行选择信号LSP同步时,M节点通过第一前级进位信号 $C(n-2)$ 充有栅极导通电压。

[0089] 第三晶体管T13的第一电极与第一高电位电源电压 $GVDD_1$ 的输入端连接,并且第三晶体管T13的第二电极连接在第一晶体管T11和第二晶体管T12之间,并且第三晶体管T13的栅极连接到M节点。第三晶体管T13根据M节点的充电电压而导通,以在第一晶体管T11和第二晶体管T12之间施加第一高电位电源电压 $GVDD_1$,从而减小第一晶体管T11和第二晶体管T12的截止电流,并稳定地保持M节点的充电电压,直到执行SDW驱动的垂直消隐时段VBP为止。

[0090] 第四晶体管T14的第一电极与第一高电位电源电压 $GVDD_1$ 的输入端连接,第四晶体管T14的第二电极与第五晶体管T15的一个电极连接,并且第四晶体管T14的栅极与M节点连接。第四晶体管T14根据M节点的充电电压导通,以将第一高电位电源电压 $GVDD_1$ 施加到第五晶体管T15的第一电极。

[0091] 第五晶体管T15的第一电极与第四晶体管T14的第二电极连接,第五晶体管T15的第二电极与Q节点连接,并且第五晶体管T15的栅极与感测开始信号SRT的输入端连接。第五晶体管T15根据栅极导通电压的感测开始信号SRT导通,以将第一高电位电源电压 $GVDD_1$ 施加到Q节点。

[0092] 另外,像素行选择单元BLK1还可以包括第六晶体管T16和电容器 C_x 。

[0093] 电容器 C_x 连接在第一高电位电源电压 $GVDD_1$ 的输入端和M节点之间,以稳定地保持M节点的充电电压,直到执行SDW驱动的垂直消隐时段VBP为止。

[0094] 第六晶体管T16响应于垂直消隐时段VBP内的栅极导通电压的感测结束信号SND而导通,以将节点Q放电至低电位电源电压 $GVSS$ 。在输出用于感测的第 n 个扫描信号 $SCT(n)$ 之后,在垂直消隐时段VBP内输入感测结束信号SND作为栅极导通电压。第六晶体管T16的栅极与感测结束信号SND的输入端连接,第六晶体管T16的第一电极与Q节点连接,并且第六晶体

管T16的第二电极与低电位电源电压GVSS的输入端连接。

[0095] 输入单元BLK2对用于IDW驱动的Q节点进行充电和放电。输入单元BLK2在SDW驱动时不运行。

[0096] 在IDW驱动时,输入单元BLK2响应于通过开始端输入的第二前级进位信号C(n-3),用栅极导通电压的第二前级进位信号C(n-3)对Q节点充电。第二前级进位信号C(n-3)的栅极导通电压在第一前级进位信号C(n-1)的栅极导通电压之前。输入单元BLK2响应于通过复位端输入的后级进位信号C(n+3)将Q节点放电至低电位电源电压GVSS。

[0097] 为此,输入单元BLK2包括多个晶体管T21和T22。第一晶体管T21包括与第二前级进位信号C(n-3)的输入端(开始端)连接的栅极和第一电极以及与Q节点连接的第二电极,并且将导通电压的第二前级进位信号C(n-3)施加到Q节点。第二晶体管T22包括与后级进位信号C(n+3)的输入端(复位端)连接的栅极、与Q节点连接的第一电极和与低电位电源电压的输入端连接的第二电极。当输入后级进位信号C(n+3)时,第二晶体管T22将Q节点和低电位电源电压GVSS连接起来以使Q节点放电。

[0098] 在IDW驱动和SDW驱动时,逆变器单元BLK3以彼此相反的方式对QB节点(第三节点)和Q节点进行充电和放电。在IDW驱动时,逆变器单元BLK3:首先,根据具有在第一前级进位信号C(n-2)的相位之前的栅极导通电压的相位的第二前级进位信号C(n-3)将QB节点放电至低电位电源电压GVSS;其次,根据Q节点的充电电压将QB节点放电至低电位电源电压GVSS,随后根据Q节点的放电电压用第二高电位电源电压GVDD2对QB节点进行充电。随后,在SDW驱动时,逆变器单元BLK3:第三,根据栅极导通电压的感测开始信号SRT和M节点的充电电压将QB节点放电至低电位电源电压GVSS;随后第四,根据Q节点的充电电压将QB节点放电至低电位电源电压GVSS。

[0099] 在IDW驱动和SDW驱动时,逆变器单元BLK3中断第二高电位电源电压GVDD2的输入端和QB节点之间的电连接,同时Q节点保持充电状态。逆变器单元BLK3可以根据N1节点的电压通过将第二高电位电源电压GVDD2施加到QB节点来对QB节点充电。N1节点的电压被控制为与Q节点相反。在Q节点保持充电状态的同时,N1节点被放电至低电位电源电压GVSS,并且当Q节点保持放电状态时,N1节点被充以第二高电位电源电压GVDD2。换句话说,在将低电位电源电压GVSS施加到Q节点的同时,用第二高电位电源电压GVDD2对QB节点的电位充电。

[0100] 为此,逆变器单元BLK3包括多个晶体管T31至T33。第一晶体管T31包括与N1节点连接的栅极、与第二高电位电源电压GVDD2的输入端连接的第一电极以及与QB节点连接的第二电极。第二晶体管T32包括与第二高电位电源电压GVDD2的输入端连接的栅极和第一电极,以及与N1节点连接的第二电极。第三晶体管T33包括与Q节点连接的栅极、与N1节点连接的第一电极和与低电位电源电压GVSS的输入端连接的第二电极。

[0101] 在IDW驱动和SDW驱动时,逆变器单元BLK3在Q节点被充电的同时将QB节点放电到低电位电源电压GVSS。此外,逆变器单元BLK3还可以根据第二前级进位信号C(n-3)将QB节点放电至低电位电源电压GVSS,以便增加操作的可靠性。

[0102] 为此,逆变器单元BLK3还包括多个晶体管T34和T35。第四晶体管T34包括与Q节点连接的栅极、与QB节点连接的第一电极以及施加了低电位电源电压GVSS的第二电极。第五晶体管T35包括施加了第二前级进位信号C(n-3)的栅极、与QB节点连接的第一电极以及施加了低电位电源电压GVSS的第二电极。

[0103] 为了进一步提高操作的可靠性,在SDW驱动时,逆变器单元BLK3根据栅极导通电压的感测开始信号SRT和M节点的充电电压将QB节点放电至低电位电源电压GVSS。

[0104] 为此,逆变器单元BLK3还包括多个晶体管T36和T37。第六晶体管T36包括施加了感测开始信号SRT的栅极、与QB节点连接的第一电极以及与第七晶体管T37的一个电极连接的第二电极。第七晶体管T37包括与M节点连接的栅极、与第六晶体管T36的第二电极连接的第一电极、以及施加了低电位电源电压GVSS的第二电极。

[0105] 在IDW驱动时,输出单元BLK4输出栅极导通电压的扫描时钟SCCLK(n)作为用于成像的扫描信号SCT(n),并且输出栅极导通电压的进位时钟CRCLK(n)作为用于成像的进位信号C(n),同时Q节点保持充电状态。此外,在SDW驱动时,输出单元BLK4输出栅极导通电压的扫描时钟SCCLK(n)作为用于感测的扫描信号SCT(n),同时Q节点保持充电状态。

[0106] 为此,输出单元BLK4包括第一上拉晶体管T41和第二上拉晶体管T42以及升压电容器CB。第一上拉晶体管T41包括与Q节点连接的栅极、与进位时钟信号CRCLK(n)的输入端连接的第一电极以及与第一输出节点N01连接的第二电极。第二上拉晶体管T42包括与Q节点连接的栅极、与扫描时钟SCCLK(n)的输入端连接的第一电极以及与第二输出节点N02连接的第二电极。由于第一上拉晶体管T41和第二上拉晶体管T42的栅极与相同的Q节点连接,所以减小了级132的配置和安装面积,并且有利地减小了边框面积。升压电容器CB连接在Q节点和第二输出节点N02之间,使得Q节点的电压与栅极导通电压的扫描时钟SCCLK(n)同步地被自举。当Q节点的电压被自举时,栅极导通电压的扫描时钟SCCLK(n)可以被快速且无失真地输出到用于成像的扫描信号SCT(n)。

[0107] 稳定单元BLK5在QB节点被充电的同时通过向Q节点和输出节点N01和N02施加低电位电源电压GVSS来稳定Q节点和输出节点N01和N02的电压状态。

[0108] 为此,稳定单元BLK5包括多个晶体管T51至T53。第一晶体管T51包括与QB节点连接的栅极、与第一输出节点N01连接的第一电极以及施加了低电位电源电压GVSS的第二电极。第二晶体管T52包括与QB节点连接的栅极、与第二输出节点N02连接的第一电极以及施加了低电位电源电压GVSS的第二电极。第三晶体管T53包括与QB节点连接的栅极、与Q节点连接的第一电极以及施加了低电位电源电压GVSS的第二电极。

[0109] 参照图4,其中在IDW驱动时用栅极导通电压对M节点充电的激活级的数目可以是每帧一个。此激活级的位置可在每一帧处随机改变。当每帧随机改变激活级的位置以进行SDW驱动时,随机改变SDW驱动的像素行。例如,在连接到像素行A的第一激活级的M节点在第K帧的垂直激活时段VWP期间被充电(准备用于SDW)之后,可以根据用于感测来自第K帧的垂直消隐时段VBP内的第一激活级的输出的栅极信号来感测像素行A。此外,在连接到像素行B的第二激活级的M节点在第(K+1)帧的垂直激活时段VWP期间被充电(准备用于SDW)之后,可以根据用于感测来自第(K+1)帧的垂直消隐时段VBP内的第二激活级的输出的栅极信号来感测像素行B。

[0110] 由于像素在SDW驱动时停止发光,因此当像素行被顺序地感测时,感测到的像素行可以在视觉上被识别为行暗(line dim)。这里,如果以随机顺序感测像素行,而不是顺序地感测像素行,则由于视觉色散效应,行暗可能不可见。

[0111] 图5是示出施加到图3的级的第一高电位电源电压在SDW驱动时比在IDW驱动时高的视图。图6是示出施加到图3的级的第一高电位电源电压和第二高电位电源电压在IDW驱

动时相同,并且第一高电位电源电压在SDW驱动时比第二高电位电源电压高的视图。图7是示出在显示驱动和感测驱动时根据图5和图6中的第一高电位电源电压的Q节点电压的变化的视图。

[0112] 参照图5和图6,施加到图3的级132的高电位电源电压被二元化为施加到像素行选择单元BLK1的第一高电位电源电压GVDD1和施加到逆变器单元BLK3的第二高电位电源电压GVDD2。

[0113] 为了在SDW驱动时充分确保Q节点电荷电压,将第一高电位电源电压GVDD1设置为在SDW驱动时比在IDW驱动时高。可以将SDW驱动时的第一高电位电源电压GVDD1设置为比作为用于IDW驱动的第一高电位电源电压GVDD1的“VX”高并且比连接到第一高电位电源电压GVDD1的输入端的晶体管T13和T14的击穿电压低的“VX+ α ”。如图7中所示,在SDW驱动的情况下,第一高电位电源电压GVDD1越高,Q节点充电率和充电时间越高。在图7中,(A)是SDW驱动用第一高电位电源电压GVDD1被设定为“VX”时的Q节点电压,(B)是SDW驱动用第一高电位电源电压GVDD1被设定为“VX+ α ”的Q节点电压。

[0114] 然而,在SDW驱动的情况下,施加到晶体管T13和T14的负载随着第一高电位电源电压GVDD1越高而增加。因此,用于SDW驱动的第一高电位电源电压GVDD1优选地在低于晶体管T13和T14的击穿电压的电压范围内增加。

[0115] 然而,为了确保该级的操作稳定性,对于IDW和SDW驱动,可以将第二高电位电源电压GVDD2设置为相等。例如,如图6中所示,可以将第二高电位电源电压GVDD2设置为与用于IDW驱动的第一高电位电源电压GVDD1相等的“VX”。

[0116] 图8是示出连接到图3的级的像素和连接到该像素的数据驱动器的视图。图9是示出用于感测驱动的栅极信号和数据信号的视图。图10A是与图9的设置时段相对应的像素的等效电路图。图10B是与图9的感测时段相对应的像素的等效电路图。图10C是与图9的重置时段相对应的像素的等效电路图。

[0117] 从图3中的级132输出的用于成像或感测的扫描信号SCT(n)通过图8中的栅极线GLn提供到像素PIX。图8中的像素PIX可以执行用于外部补偿的感测操作。用于外部补偿的感测是用于感测像素PIX的驱动特性并基于感测结果校正图像数据RGB的技术。

[0118] 图8中的像素PIX在垂直激活时段期间是IDW驱动的,而在垂直消隐时段期间是SDW驱动的。源极驱动IC 120包括数模转换器(DAC)。DAC可以在IDW驱动时将图像数据RGB转换为用于成像的数据电压VIDW,在SDW驱动时生成要写入像素PIX的用于感测的数据电压,并且还生成要写入像素PIX的参考电压Vref。源极驱动IC120还包括SDW驱动所需的感测电路SU和模数转换器(ADC)。感测电路SU可以实现为电流感测类型或电压感测类型。ADC将在感测电路SU中采样的模拟信号转换为数字数据S-DATA。与每个像素PIX连接的参考线RL可以通过开关电路(未示出)选择性地连接到DAC和感测电路SU。

[0119] 参照图8,像素PIX可以包括OLED、驱动器TFT DT、第一开关TFT ST1、第二开关TFT ST2和存储电容器Cst。

[0120] 首先,将描述用于IDW驱动的像素PIX的操作。IDW驱动可以用编程时段和发射时段来实现。

[0121] 在编程时段期间,第一开关TFT ST1根据来自栅极线GLn的用于成像的扫描信号SCT(n)而导通,以将数据线DL上的用于成像的数据电压VIDW提供给驱动TFT DT的栅极Ng。

在编程时段期间,第二开关TFT ST2根据来自栅极线GLn的用于成像的扫描信号SCT(n)而导通,以将基准线RL上的基准电压Vref提供给驱动TFT DT的源极Ns。因此,在编程时段期间,驱动TFT DT的栅极-源极电压被设置为“Vdata-Vref”。

[0122] 随后,在发射时段期间,第一开关TFT ST1和第二开关TFT ST2被关闭。在发射时段期间,驱动TFT DT的栅极-源极电压由存储电容器Cst保持。在发射时段期间,与“Vdata-Vref”的平方根成比例的驱动电流流过驱动TFT DT,并且OLED由驱动电流发射。

[0123] 接下来,将参照图9至图10C描述用于SDW驱动的像素PIX的操作。用于SDW驱动的垂直消隐时段VBP包括用于将驱动TFT DT的栅极-源极电压设置为适合感测条件的设置时段①、用于对像素电流进行采样的感测时段②以及用于将驱动TFT DT的栅极-源极电压复位为IDW驱动的发射时段的复位时段③。

[0124] 参照图9和图10A,在设置时段①期间,像素PIX的第一开关TFT ST1根据用于感测的扫描信号SCT(n)导通,以将数据电压VSDW施加到驱动TFT DT的栅极Ng。在设置时段①期间,像素PIX的第二开关TFT ST2根据用于感测的扫描信号SCT(n)导通,以将参考电压Vref施加到驱动TFT DT的源极Ns。因此,在设置时段①期间,驱动TFT DT的栅极-源极电压被设置为适合感测条件。

[0125] 参照图9和图10B,在感测时段②期间,像素PIX的第一开关TFT ST1和第二开关TFT ST2保持导通状态。在感测时段②期间,感测电路SU对通过第二开关TFT ST2和基准线RL输入的像素电流进行采样。

[0126] 参照图9和图10C,在复位时段③期间,像素PIX的第一开关TFT ST1和第二开关TFT ST2保持导通状态。在复位时段③期间,用于复位的数据电压VREC被施加到驱动TFT DT的栅极Ng,并且参考电压Vref被施加到驱动TFT DT的源极Ns。用于复位的数据电压VREC可以是用于成像的数据电压VIDW。在复位时段③期间,驱动TFT DT的栅极-源极电压被复位成IDW驱动的发射时段状态。

[0127] 如上所述,根据本公开,通过进一步将施加到像素行选择单元的高电平电源电压增加到在感测驱动期间比在显示驱动期间更高,可以在感测驱动期间加强Q节点的电荷电平,从而确保期望的栅极输出特性。在本公开中,由于通过确保用于感测驱动的期望的栅极输出特性来准确地感测像素的驱动特性,所以可以提高补偿性能。

[0128] 本申请要求2018年10月30日提交的韩国专利申请No.10-2018-0131241的权益。

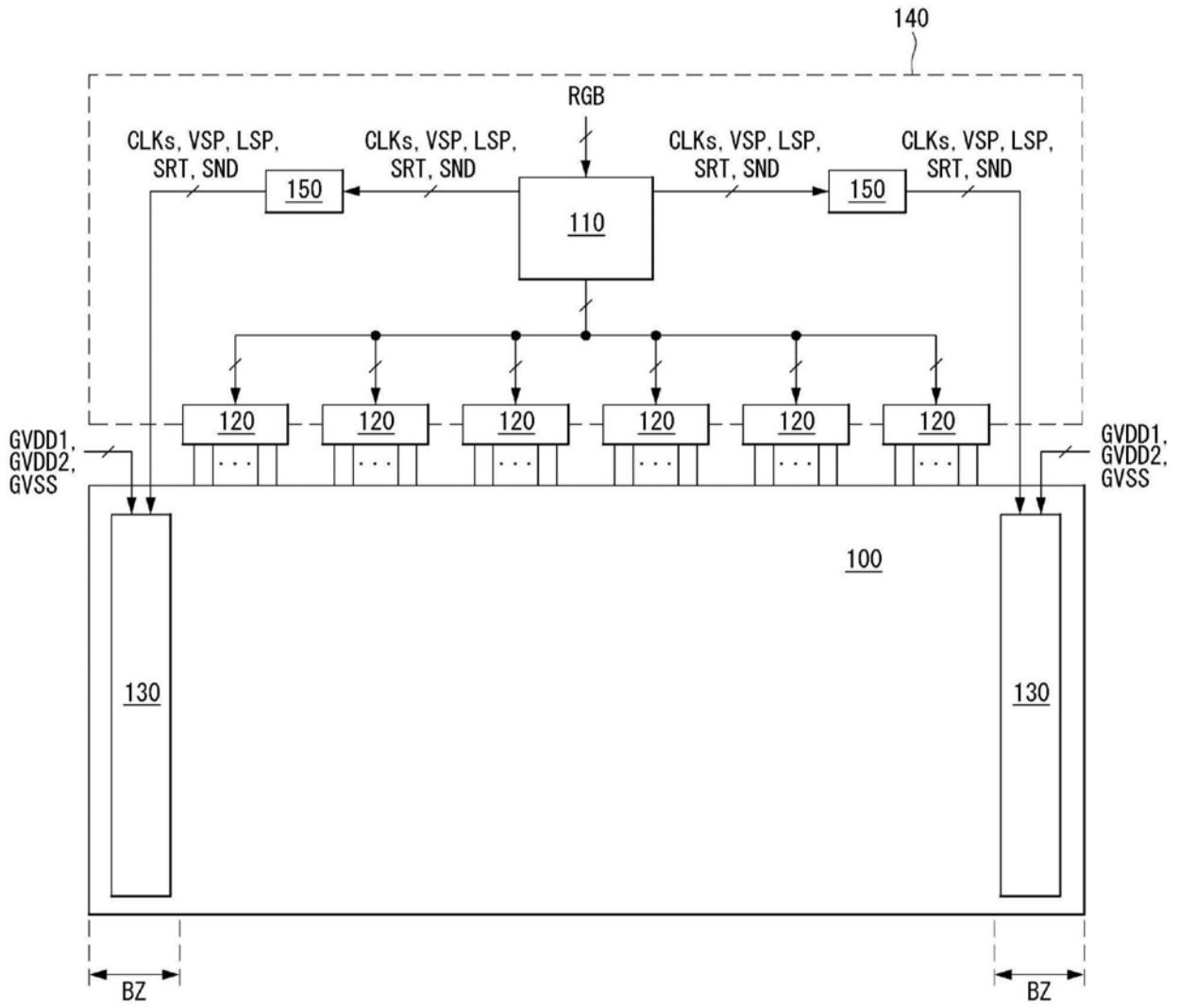


图1

130

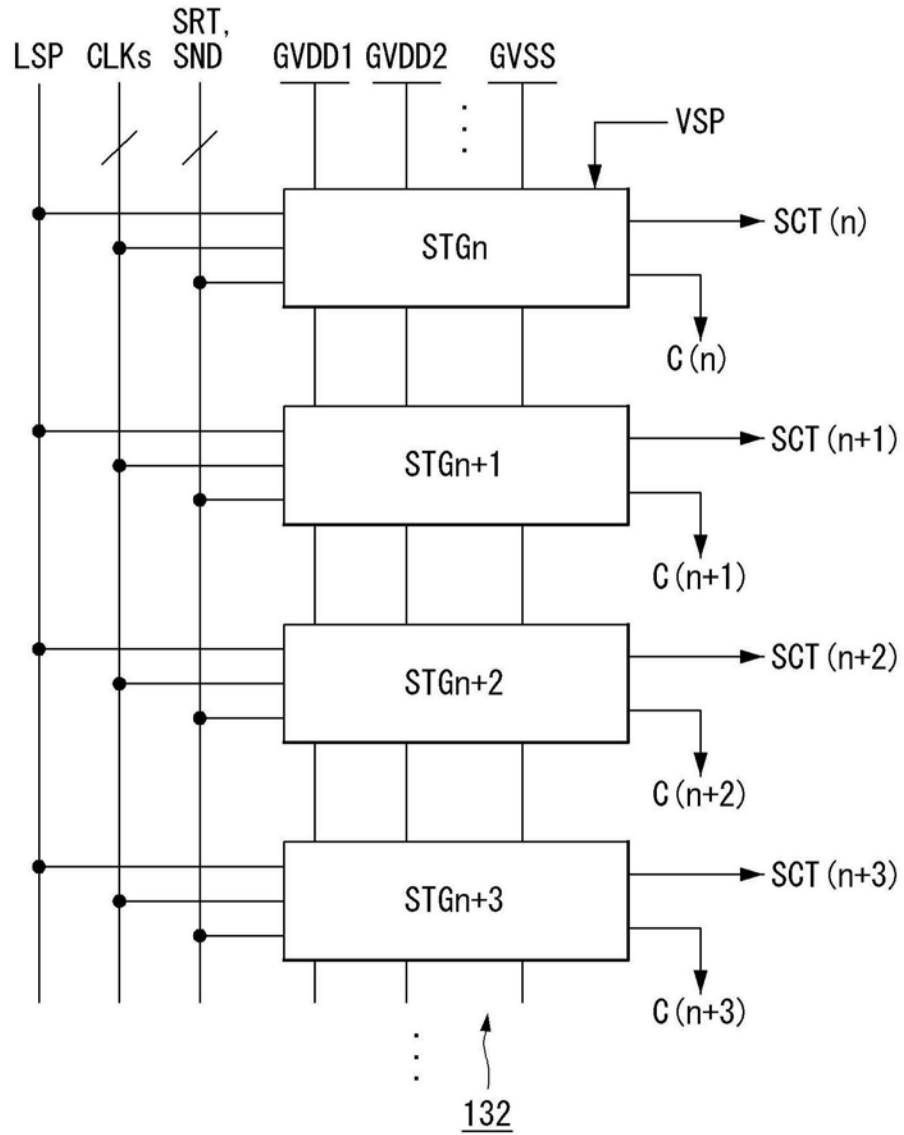


图2

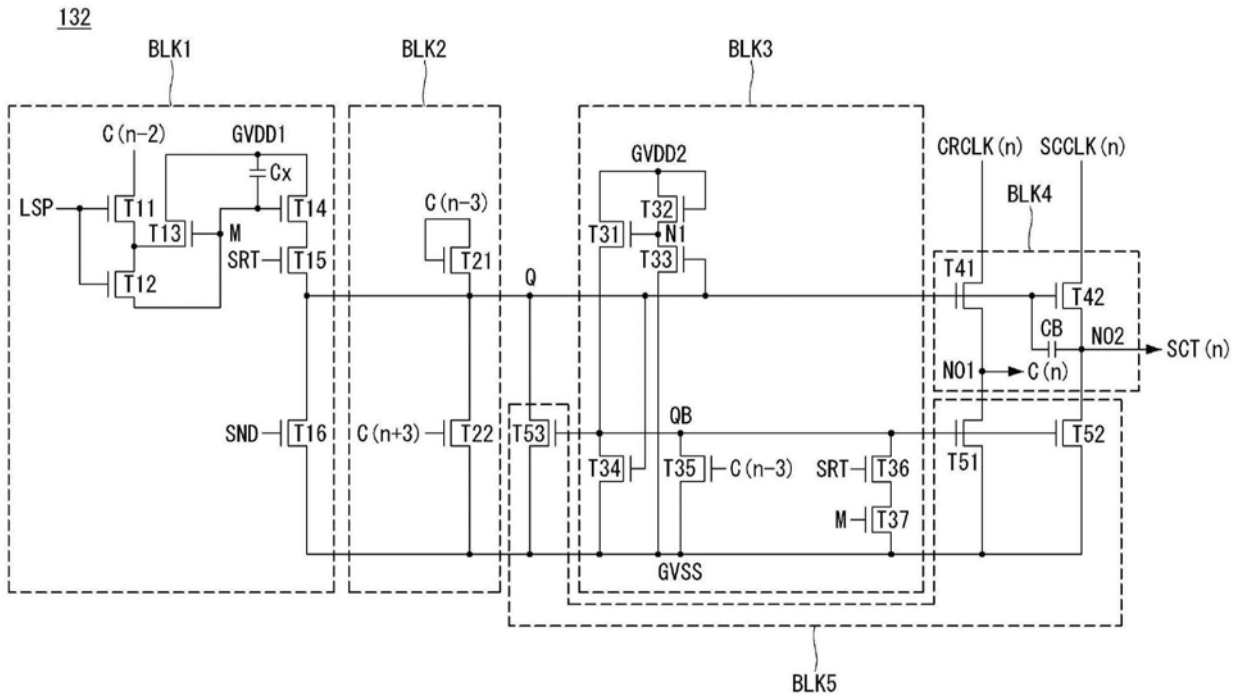
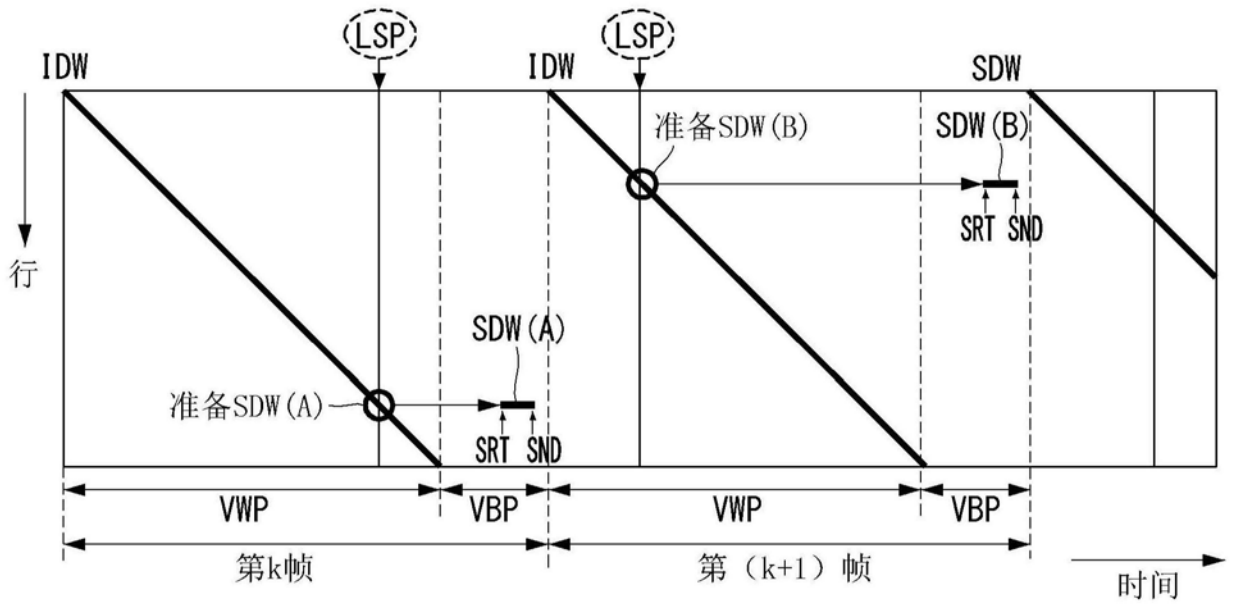


图3



准备SDW: 对M节点充电
 SRT: 对Q节点充电
 SND: 对Q节点放电

图4

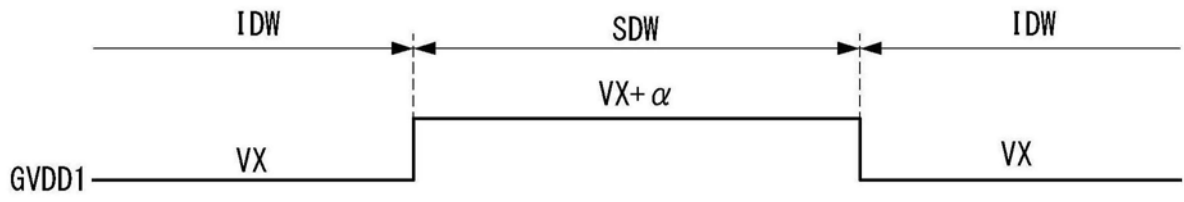


图5

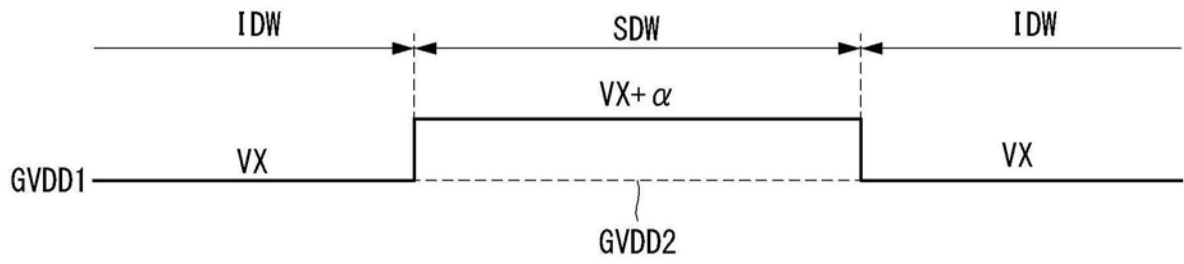


图6

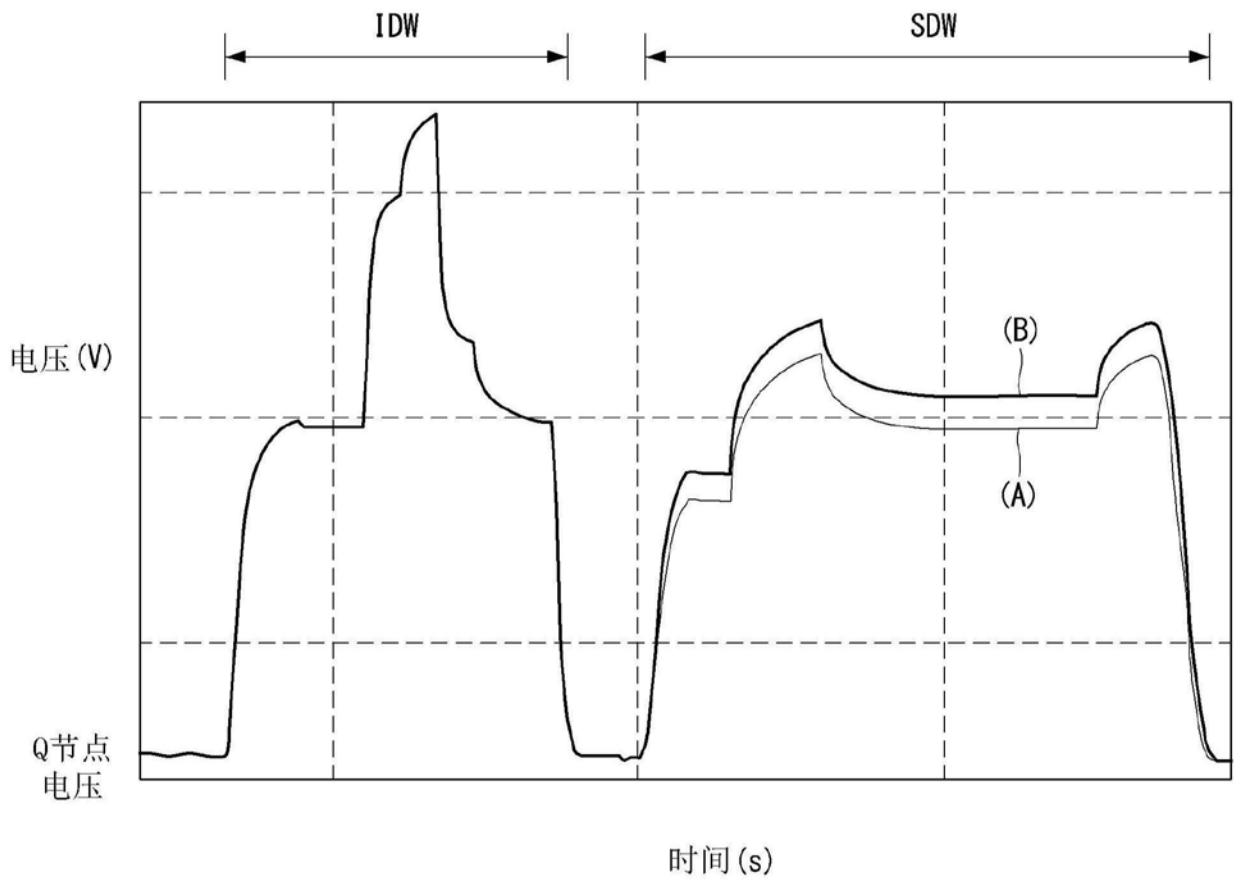


图7

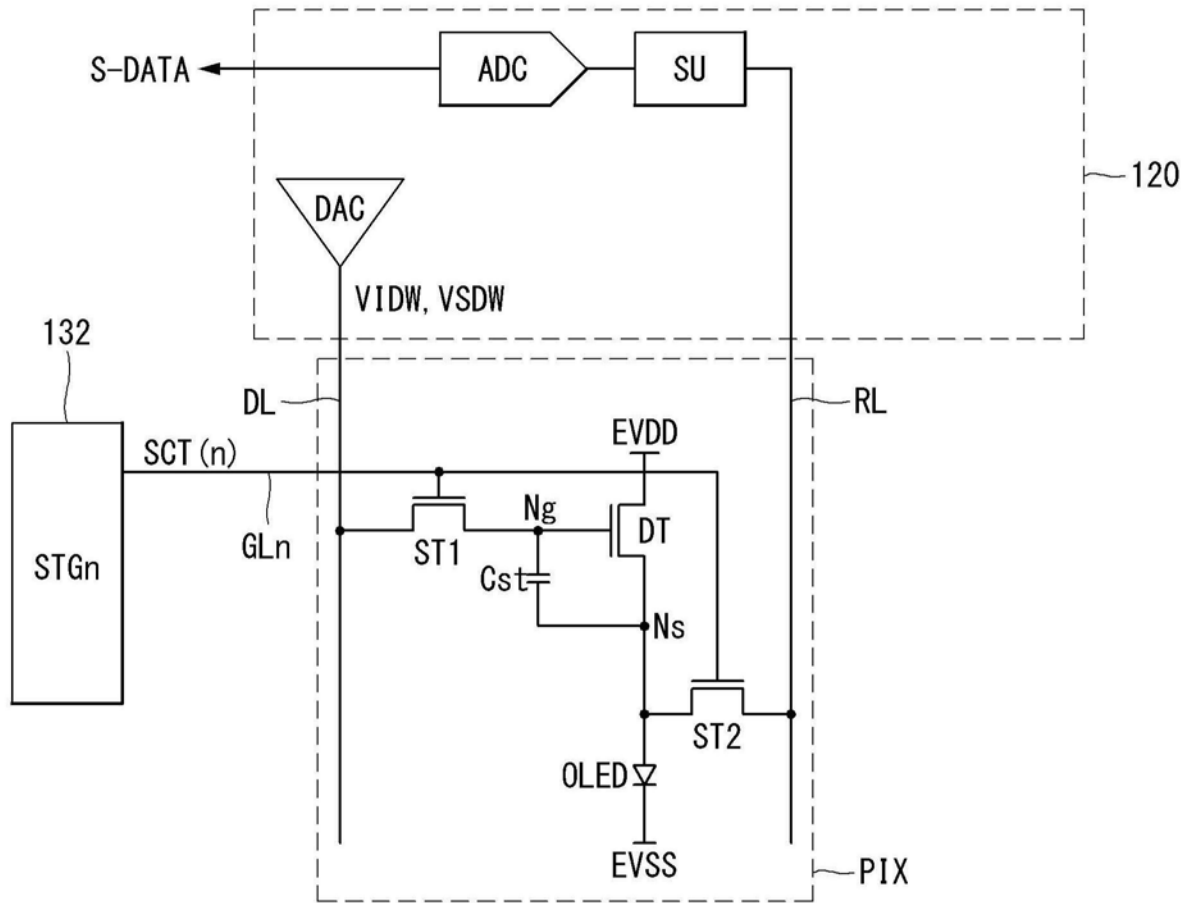


图8

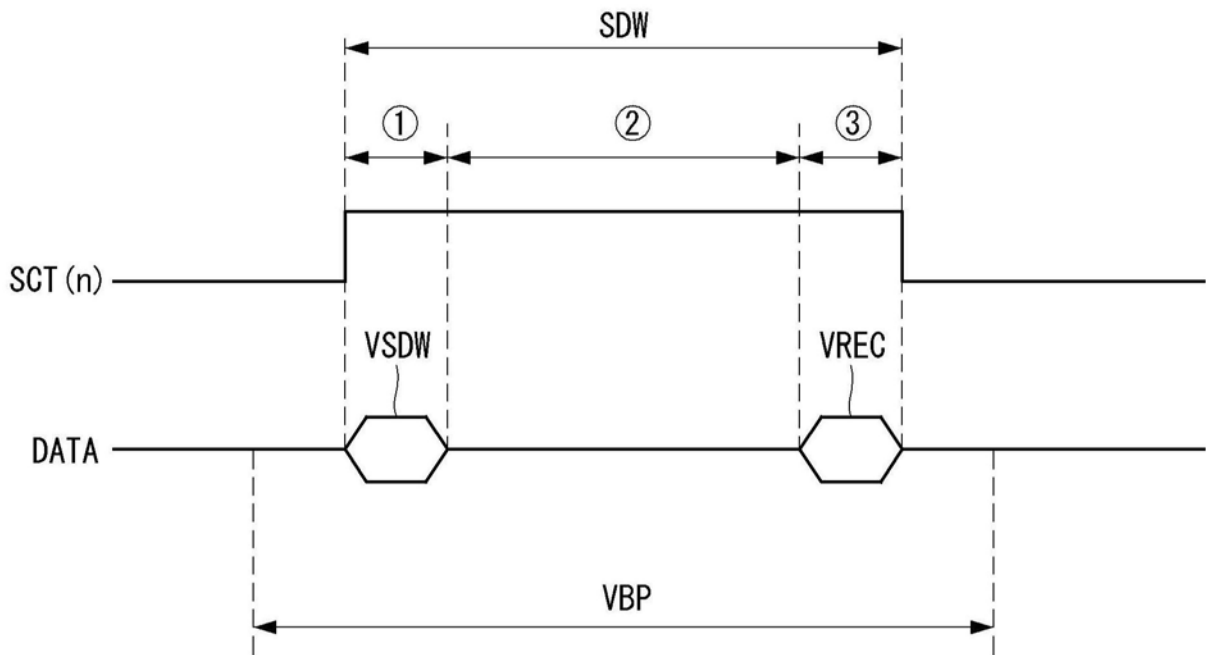


图9

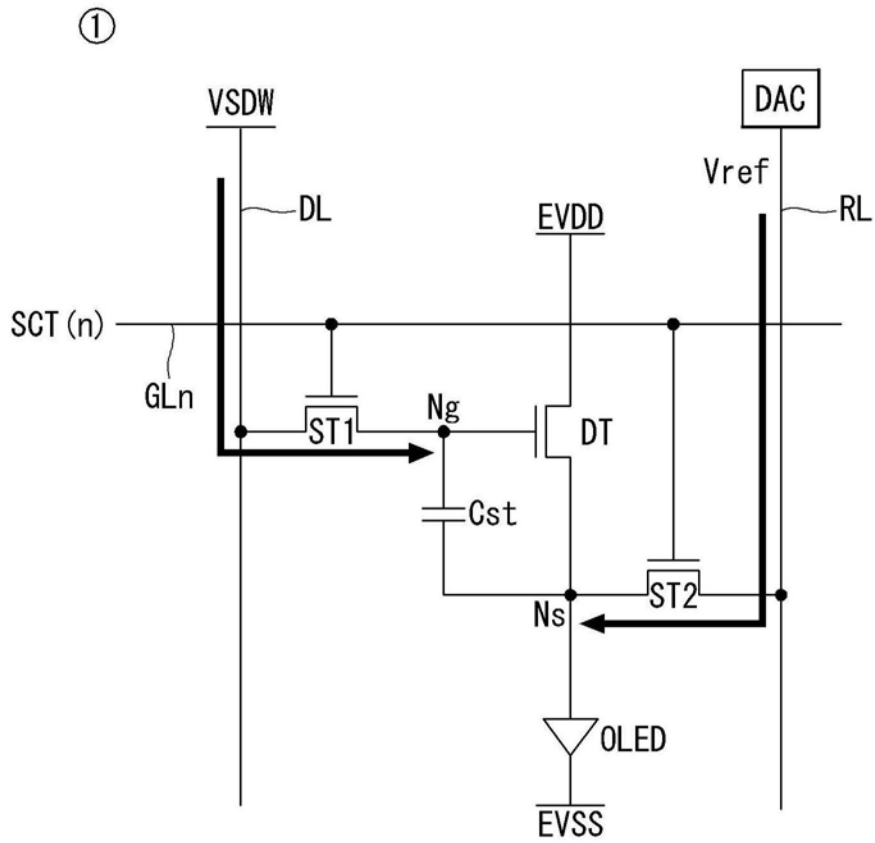


图10A

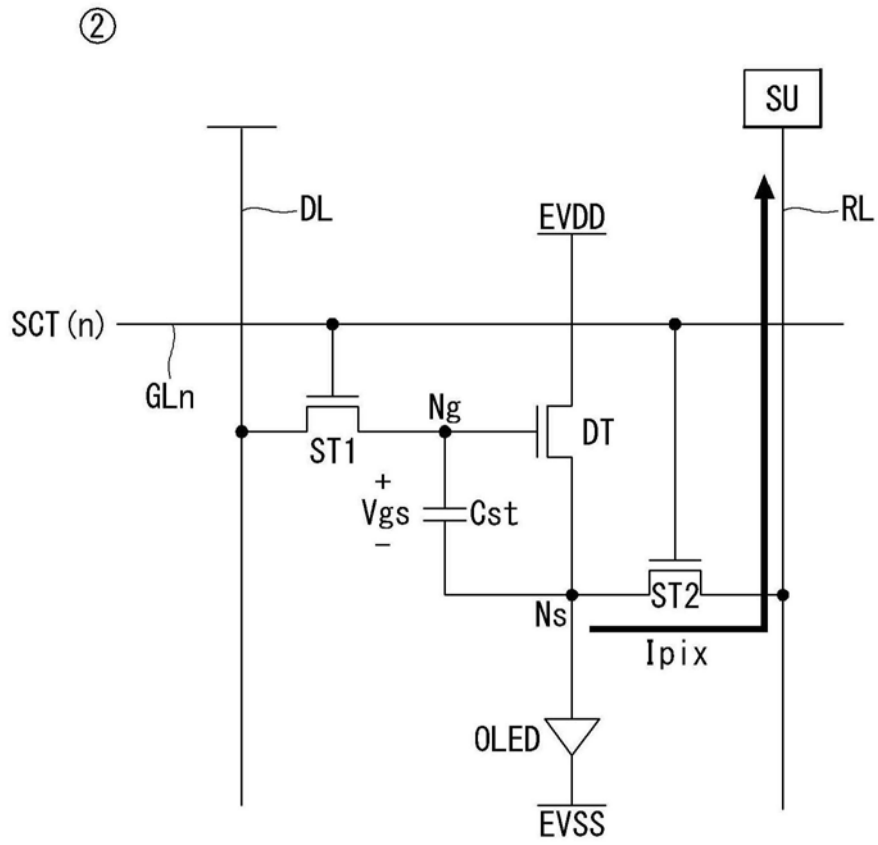


图10B

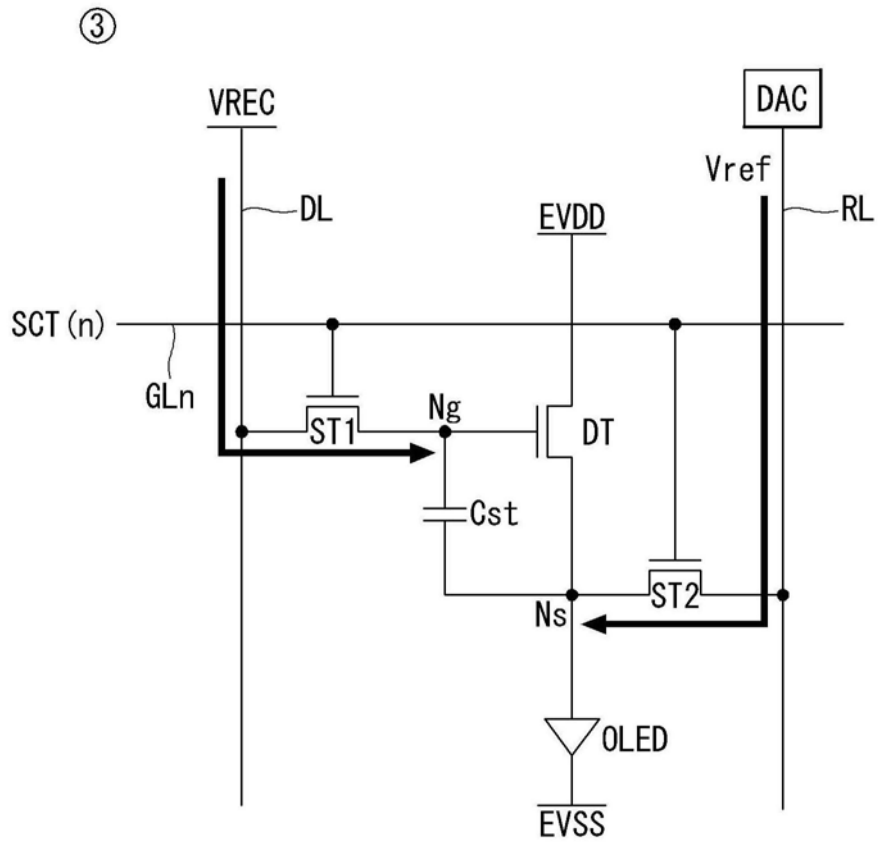


图10C

| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 栅极驱动器、包括其的有机发光显示设备及其操作方法 | | |
| 公开(公告)号 | CN111128061A | 公开(公告)日 | 2020-05-08 |
| 申请号 | CN201911037736.5 | 申请日 | 2019-10-29 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | 乐金显示有限公司 | | |
| 当前申请(专利权)人(译) | 乐金显示有限公司 | | |
| [标]发明人 | 张旻揆 | | |
| 发明人 | 张旻揆 | | |
| IPC分类号 | G09G3/00 G09G3/3208 | | |
| CPC分类号 | G09G3/3233 G09G3/3266 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2310/0286 G09G3/3258 G09G3/3291 | | |
| 代理人(译) | 刘久亮 | | |
| 优先权 | 1020180131241 2018-10-30 KR | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

栅极驱动器、包括其的有机发光显示设备及其操作方法。一种栅极驱动器具有多个级，用于在显示驱动时输出用于成像的栅极信号，并且在显示驱动之后的感测驱动时输出用于感测的栅极信号。多个级中的每级包括像素行选择单元和输出单元，像素行选择单元在显示驱动期间根据栅极导通电压的像素行选择信号用第一前级进位信号对第一节点进行充电，并且在感测驱动期间根据栅极导通电压的感测开始信号和第一节点的充电电压用第一高电位电源电压对第二节点进行充电，输出单元在第二节点在感测驱动时保持充电状态的同时输出栅极导通电压的扫描时钟作为用于感测的栅极信号，其中，第一高电位电源电压在感测驱动时比在显示驱动时高。

