

1. 一种像素驱动电路,包括驱动晶体管、发光二极管;所述驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;其特征在于,

所述像素驱动电路还包括:与所述第二节点连接的升压电路;所述发光二极管的阳极通过第三节点与所述升压电路连接,阴极与第二电压端连接;

所述升压电路包括:电容模块和开关模块;所述开关模块与所述电容模块中的第一电极和第二电极、以及第三电压端连接;

所述开关模块用于控制所述电容模块的第一电极与所述第二节点之间以及所述电容模块的第二电极与所述第三电压端之间导通,以对所述电容模块进行充电;

所述开关模块还用于控制所述电容模块的第一电极与所述第三节点之间以及所述电容模块的第二电极与所述第二节点之间导通,以将充电后的所述电容模块的第一电极的电压放大后输出至所述第三节点。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述电容模块包括第一电容;

所述开关模块包括第一晶体管、第二晶体管、第三晶体管、第四晶体管;

所述第一晶体管的栅极与第一控制端连接,第一极与所述第二节点连接,第二极与所述第一电容的第一电极连接;

所述第二晶体管的栅极与第二控制端连接,第一极与所述第一电容的第二电极连接,第二极与所述第三电压端连接;

所述第三晶体管的栅极与第三控制端连接,第一极与所述第二节点连接,第二极与所述第一电容的第二电极连接;

所述第四晶体管的栅极与第四控制端连接,第一极与所述第一电容的第一电极连接,第二极与所述第三节点连接。

3. 根据权利要求2所述的像素驱动电路,其特征在于,所述第一控制端与所述第二控制端连接于同一控制信号线;

和/或,所述第三控制端与所述第四控制端连接于同一控制信号线。

4. 根据权利要求1或2所述的像素驱动电路,其特征在于,

所述升压电路还包括第二电容;

所述第二电容的第一端与所述第三节点连接,第二端与第四电压端连接。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:串联于所述第三节点与所述发光二极管的阳极之间的保护电阻。

6. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:由互补型的第五晶体管和第六晶体管构成的CMOS电路、存储电容;

其中,所述第五晶体管的栅极与第一扫描信号线连接,第一极与数据信号线连接,第二极与所述第一节点连接;

所述第六晶体管的栅极与第二扫描信号线连接,第一极与所述数据信号线连接,第二极与所述第一节点连接;

所述存储电容的第一端与所述第一节点连接,第二端与第五电压端连接。

7. 根据权利要求1所述的像素驱动电路,其特征在于,

所述像素驱动电路还包括:复位晶体管;

所述复位晶体管的栅极与复位控制信号线连接,第一极与所述第二节点连接,第二极

与第六电压端连接。

8. 根据权利要求1所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:发光控制晶体管;

所述发光控制晶体管的栅极与发光控制信号线连接,第一极与所述第一电压端连接,第二极与所述驱动晶体管的第一极连接。

9. 根据权利要求4所述的像素驱动电路,其特征在于,所述像素驱动电路还包括:保护电阻、由互补型的第五晶体管和第六晶体管构成的CMOS电路、存储电容、复位晶体管、发光控制晶体管;

其中,所述保护电阻串联于所述第三节点与所述发光二极管的阳极之间;

所述第五晶体管的栅极与第一扫描信号线连接,第一极与数据信号线连接,第二极与所述第一节点连接;所述第六晶体管的栅极与第二扫描信号线连接,第一极与所述数据信号线连接,第二极与所述第一节点连接;

所述存储电容的第一端与所述第一节点连接,第二端与第五电压端连接;

所述复位晶体管的栅极与复位控制信号线连接,第一极与所述第二节点连接,第二极与第六电压端连接;

所述发光控制晶体管的栅极与发光控制信号线连接,第一极与所述第一电压端连接,第二极与所述驱动晶体管的第一极连接。

10. 一种像素驱动电路的驱动方法,其特征在于,所述像素驱动电路包括驱动晶体管、发光二极管;所述驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;所述像素驱动电路还包括连接于所述第二节点与所述发光二极管的阳极之间的电容模块;

所述像素驱动电路的驱动方法包括:

控制所述电容模块的第一电极与所述第二节点之间以及所述电容模块的第二电极与第三电压端之间导通,对所述电容模块进行充电;

控制所述电容模块的第二电极与所述第二节点之间以及所述电容模块的第一电极与所述发光二极管的阳极之间导通,以将充电后的所述电容模块的第一电极的电压放大后输出至所述发光二极管的阳极。

11. 一种显示装置,包括多个亚像素,其特征在于,每一所述亚像素均包括权利要求1-9任一项所述的像素驱动电路。

一种像素驱动电路及驱动方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路及驱动方法、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称OLED)显示器因其具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。

[0003] 以传统的AMOLED(Active-matrix organic light emitting diode,有源矩阵有机发光二极管或主动矩阵有机发光二极管)显示装置为例,参考图1,通常多采用2T1C的像素驱动电路,将电压变换为电流驱动OLED发光,但是由于器件本身存在体效应(body effect)造成电压损失,尤其是驱动晶体管DTFT会有较大的电压损失,导致像素数据信号在通过驱动晶体管时有较大的压降,使得像素数据信号在传送至OLED器件时具有较大的电压损失,进而导致OLED亮度低,无法满足高亮度的需求。

发明内容

[0004] 本发明的实施例提供一种像素驱动电路及驱动方法、显示装置,能够解决现有技术中因电压损失导致的OLED亮度低的问题。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 本发明实施例一方面提供一种像素驱动电路,包括驱动晶体管、发光二极管;所述驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;所述像素驱动电路还包括:与所述第二节点连接的升压电路;所述发光二极管的阳极通过第三节点与所述升压电路连接,阴极与第二电压端连接;所述升压电路包括:电容模块和开关模块;所述开关模块与所述电容模块中的第一电极和第二电极、以及第三电压端连接;所述开关模块用于控制所述电容模块的第一电极与所述第二节点之间以及所述电容模块的第二电极与所述第三电压端之间导通,以对所述电容模块进行充电;所述开关模块还用于控制所述电容模块的第一电极与所述第三节点之间以及所述电容模块的第二电极与所述第二节点之间导通,以将充电后的所述电容模块的第一电极的电压放大后输出至所述第三节点。

[0007] 可选的,所述电容模块包括第一电容;所述开关模块包括第一晶体管、第二晶体管、第三晶体管、第四晶体管;所述第一晶体管的栅极与第一控制端连接,第一极与所述第二节点连接,第二极与所述第一电容的第一电极连接;所述第二晶体管的栅极与第二控制端连接,第一极与所述第一电容的第二电极连接,第二极与所述第三电压端连接;所述第三晶体管的栅极与第三控制端连接,第一极与所述第二节点连接,第二极与所述第一电容的第二电极连接;所述第四晶体管的栅极与第四控制端连接,第一极与所述第一电容的第一电极连接,第二极与所述第三节点连接。

[0008] 可选的,所述第一控制端与所述第二控制端连接于同一控制信号线;和/或,所述

第三控制端与所述第四控制端连接于同一控制信号线。

[0009] 可选的,所述升压电路还包括第二电容;所述第二电容的第一端与所述第三节点连接,第二端与第四电压端连接。

[0010] 可选的,所述像素驱动电路还包括:串联于所述第三节点与所述发光二极管的阳极之间的保护电阻。

[0011] 可选的,所述像素驱动电路还包括:由互补型的第五晶体管和第六晶体管构成的CMOS电路、存储电容;其中,所述第五晶体管的栅极与第一扫描信号线连接,第一极与数据信号线连接,第二极与所述第一节点连接;所述第六晶体管的栅极与第二扫描信号线连接,第一极与所述数据信号线连接,第二极与所述第一节点连接;所述存储电容的第一端与所述第一节点连接,第二端与第五电压端连接。

[0012] 可选的,所述像素驱动电路还包括:复位晶体管;所述复位晶体管的栅极与复位控制信号线连接,第一极与所述第二节点连接,第二极与第六电压端连接。

[0013] 可选的,所述像素驱动电路还包括:发光控制晶体管;所述发光控制晶体管的栅极与发光控制信号线连接,第一极与所述第一电压端连接,第二极与所述驱动晶体管的第一极连接。

[0014] 可选的,所述像素驱动电路还包括:保护电阻、由互补型的第五晶体管和第六晶体管构成的CMOS电路、存储电容、复位晶体管、发光控制晶体管;其中,所述保护电阻串联于所述第三节点与所述发光二极管的阳极之间;所述第五晶体管的栅极与第一扫描信号线连接,第一极与数据信号线连接,第二极与所述第一节点连接;所述第六晶体管的栅极与第二扫描信号线连接,第一极与所述数据信号线连接,第二极与所述第一节点连接;所述存储电容的第一端与所述第一节点连接,第二端与第五电压端连接;所述复位晶体管的栅极与复位控制信号线连接,第一极与所述第二节点连接,第二极与第六电压端连接;所述发光控制晶体管的栅极与发光控制信号线连接,第一极与所述第一电压端连接,第二极与所述驱动晶体管的第一极连接。

[0015] 本发明实施例另一方面还提供一种像素驱动电路的驱动方法,所述像素驱动电路包括驱动晶体管、发光二极管;所述驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;所述像素驱动电路还包括连接于所述第二节点与所述发光二极管的阳极之间的电容模块;所述像素驱动电路的驱动方法包括:控制所述电容模块的第一电极与所述第二节点之间以及所述电容模块的第二电极与第三电压端之间导通,对所述电容模块进行充电;控制所述电容模块的第二电极与所述第二节点之间以及所述电容模块的第一电极与所述发光二极管的阳极之间导通,以将充电后的所述电容模块的第一电极的电压放大后输出至所述发光二极管的阳极。

[0016] 本发明实施例再一方面还提供一种显示装置,包括多个亚像素,每一所述亚像素均包括前述的像素驱动电路。

[0017] 本发明实施例提供一种像素驱动电路及驱动方法、显示装置,能够解决现有技术中因电压损失导致的OLED亮度低的问题;该像素驱动电路,包括驱动晶体管、发光二极管;驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;该像素驱动电路还包括:与第二节点连接的升压电路;发光二极管的阳极通过第三节点与升压电路连接,阴极与第二电压端连接;升压电路包括:电容模块和开关模块;开关模块与电

容模块中的第一电极和第二电极、以及第三电压端连接；开关模块用于控制电容模块的第一电极与第二节点之间以及电容模块的第二电极与第三电压端之间导通，以对电容模块进行充电；开关模块还用于控制电容模块的第一电极与第三节点之间以及电容模块的第二电极与第二节点之间导通，以将充电后的电容模块的第一电极的电压放大后输出至第三节点。

[0018] 综上所述，本发明中通过在发光二极管的阳极与第二节点之间设置包括开关模块和电容模块的升压电路，通过开关模块控制电容模块的第一电极与第二节点导通以及电容模块的第二电极与第三电压端导通，以进行充电；并且还通过开关模块控制电容模块的第一电极与第三节点导通以及电容模块的第二电极与第二节点导通，以将充电后的电容模块的第一电极的电压（也即第二节点的电压）放大后输出至第三节点（也即发光二极管的阳极），从而提高了OLED的发光亮度，解决了现有技术中因电压损失导致的OLED亮度低、无法满足高亮度需求的问题。

附图说明

[0019] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0020] 图1为现有技术中提供的一种像素驱动电路的结构示意图；

[0021] 图2为本发明实施例提供的一种像素驱动电路的结构示意图；

[0022] 图3为本发明实施例提供的另一种像素驱动电路的结构示意图；

[0023] 图4为本发明实施例提供的再一种像素驱动电路的结构示意图；

[0024] 图5为本发明实施例提供的又一种像素驱动电路的结构示意图；

[0025] 图6为本发明实施例提供的一种像素驱动电路的时序控制图；

[0026] 图7为本发明实施例提供的一种像素驱动电路中第二节点和第三节点的模拟信号图；

[0027] 图8为本发明实施例提供的一种像素驱动电路中发光二极管的电压和电流的模拟信号图；

[0028] 图9为现有技术中的一种像素驱动电路中发光二极管的电压和电流的模拟信号图；

[0029] 图10为本发明实施例提供的一种像素驱动电路的驱动方法的流程图。

[0030] 附图标记：

[0031] 10-升压电路；101-开关模块；102-电容模块；D-发光二极管；DTFT-驱动晶体管；Switch TFT-开关晶体管；M1-第一晶体管；M2-第二晶体管；M3-第三晶体管；M4-第四晶体管；M5-第五晶体管；M6-第六晶体管；M7-复位晶体管；M8-发光控制晶体管；N1-第一节点；N2-第二节点；N3-第三节点；C1-第一电容；C2-第二电容；Cst-存储电容；EM-发光控制信号线；Discharge-复位控制信号线；ELVDD-第一电压端；Vcom-第二电压端；V3-第三电压端；V4-第四电压端；V5-第五电压端；V6-第六电压端；DATA-数据信号线；GA-第一控制端；GA'-第二控制端；GB-第三控制端；GB'-第四控制端；S1-第一电极；S2-第二电极。

具体实施方式

[0032] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0033] 除非另外定义,本发明使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0034] 本发明实施例提供一种像素驱动电路,如图2所示,该像素驱动电路包括驱动晶体管DTFT、发光二极管D;驱动晶体管DTFT的栅极与第一节点N1连接,第一极与第一电压端ELVDD连接,第二极与第二节点N2连接。

[0035] 参考图2,该像素驱动电路还包括:与第二节点N2连接的升压电路10;发光二极管D的阳极通过第三节点N3与升压电路10连接,阴极与第二电压端Vcom连接。

[0036] 升压电路10包括:开关模块101和电容模块102;开关模块101与电容模块102中的第一电极和第二电极、以及第三电压端V3连接。

[0037] 开关模块101用于控制电容模块102的第一电极与第二节点N2之间以及电容模块102的第二电极与第三电压端V3之间导通,以对电容模块102进行充电;该开关模块101还用于控制电容模块102的第一电极与第三节点N3之间以及电容模块102的第二电极与第二节点N2之间导通,以将充电后的电容模块102的第一电极的电压(也即第二节点N2的电压)放大后输出至第三节点N3。

[0038] 此处需要说明的是,第一,上述电容模块102中的第一电极和第二电极必然是指不容的电极,该第一电极和第二电极可以是该电容模块中同一电容的两个电极,也可以是该电容模块中不同的电容中的不同电极,本发明对此不作限定,实际中根据需要电容模块的具体结构以及连接关系而定。

[0039] 第二,采用本发明中的像素驱动电路而言,只要保证在第二节点N2与发光二极管D的阳极之间设置前述的升压电路10,即可实现提高了OLED的发光亮度的目的,对于该像素驱动电路中其他的相关设置,本发明不作具体限定;示意的,可以参考图2中给出了一种具体的设置方式,数据信号线DATA通过开关晶体管Switch TFT与第一节点N1连接,驱动晶体管DTFT的第一极直接与第一电压端ELVDD(也可以称为电源电压端)等等,但本发明并不限制于此。

[0040] 综上所述,本发明中通过在发光二极管的阳极与第二节点之间设置包括开关模块和电容模块的升压电路,通过开关模块控制电容模块的第一电极与第二节点导通以及电容模块的第二电极与第三电压端导通,以进行充电;并且还通过开关模块控制电容模块的第一电极与第三节点导通以及电容模块的第二电极与第二节点导通,以将充电后的电容模块

的第一电极的电压(也即第二节点的电压)放大后输出至第三节点(也即发光二极管的阳极),从而提高了OLED的发光亮度,解决了现有技术中因电压损失导致的OLED亮度低、无法满足高亮度需求的问题。

[0041] 在此基础上,以下关于上述升压电路10中电容模块102和开关模块101,提供一种优选设置方式,具体如下:(参考图3)

[0042] 电容模块102包括第一电容C1;在此情况下,电容模块102的第一电极S1和第二电极S2分别为第一电容C1的两个电极。

[0043] 开关模块101包括第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4。

[0044] 其中,第一晶体管M1的栅极与第一控制端GA连接,第一极与第二节点N2连接,第二极与第一电容C1的第一电极S1连接。

[0045] 第二晶体管M2的栅极与第二控制端GA' 连接,第一极与第一电容C1的第二电极S2连接,第二极与第三电压端V3连接;当然一般的,该第三电压端V3多设置为接地端。

[0046] 第三晶体管M3的栅极与第三控制端GB连接,第一极与第二节点N2连接,第二极与第一电容C1的第二电极S2连接。

[0047] 第四晶体管M4的栅极与第四控制端GB' 连接,第一极与第一电容C1的第一电极S1连接,第二极与第三节点N3连接。

[0048] 此处需要说明的是,上述开关模块101中第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4均作为开关来实现电路的通断,应当理解到,但本发明并不限于各开关的具体设置形式,只要能够实现对应(M1、M2、M3、M4对应位置)电路的通断即可。本发明优选的采用晶体管来实现开关的作用,能够保证各晶体管与像素驱动电路中其他的晶体管采用同一次制作工艺制成,进而简化工艺流程。

[0049] 另外,以下对采用上述第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4配合第一电容C1来实现将第二节点N2的电压放大并输出至第三节点N3的过程做进一步的说明。

[0050] 首先,通过第一控制端GA控制第一晶体管M1导通,并且通过第二控制端GA' 控制第二晶体管M2导通,从而使得第一电容C1的第一电极S1与第二节点N2之间电连接,第一电容C1的第二电极S2与第三电压端V3之间电连接,第一电容C1进行充电(此时第三晶体管M3和第四晶体管M4是截止的);在此情况下,第一电极S1的电压为 $V_{N2}-I_A \times R_{M1}$,第二电极S2的电压为 $I_A \times R_{M2}$,第一电容C1上的电压差为 $V_{N2}-I_A \times (R_{M1}+R_{M2})$;其中, V_{N2} 为第二节点N2的电压, I_A 为第一晶体管M1和第二晶体管M2导通时的通道电流, R_{M1} 和 R_{M2} 分别为第一晶体管M1和第二晶体管M2的电阻。

[0051] 然后,通过第三控制端GB控制第三晶体管M3导通,并且通过第四控制端GB' 控制第四晶体管M4导通,从而使得第一电容C1的第一电极S1与第三节点N3之间电连接,第一电容C1的第二电极S2与第二节点N2之间电连接(此时第一晶体管M1和第二晶体管M2是截止的);在此情况下,第二电极S2的电压由充电完成后的电压 $I_A \times R_{M2}$ 跳变为 $V_{N2}-I_B \times R_{M3}$,相当于电压变化量为 $V_{N2}-I_B \times R_{M3}-I_A \times R_{M2}$;由于电容本身的特性(存储的电荷量不会突变),从而使得第一电极S1上的电压对应的也会差生相同的变化量,由电压由充电完成后的电压 $V_{N2}-I_A \times R_{M1}$ 变化为 $2V_{N2}-I_A \times (R_{M1}+R_{M2})-I_B \times R_{M3}$,其中, I_B 为第三晶体管M3和第四晶体管M4导通时的通道电流(一般与 I_A 近似相等), R_{M3} 为第三晶体管M3的电阻;也即第一电极S1上的电压对应的也

会差生相同的变化量,由电压由充电完成后的电压 $V_{N2}-I_A \times R_{M1}$ 变化为 $2V_{N2}-I_A \times (R_{M1}+R_{M2}+R_{M3})$,并通过第四晶体管M4输出至第三节点N3,此时第三节点N3的电压为 $2V_{N2}-I_A \times (R_{M1}+R_{M2}+R_{M3}+R_{M4})$;其中 R_{M1} 、 R_{M2} 、 R_{M3} 和 R_{M4} 很小,可以忽略各电阻对电压造成的影响。

[0052] 综上所述,可以看出采用上述升压电路可以将第二节点N2的电压 V_{N2} 放大至接近 $2V_{N2}$ 输出至第三节点N3,从而提高了OLED的发光亮度,解决了现有技术中因电压损失导致的OLED亮度低、无法满足高亮度需求的问题。

[0053] 另外,由上述可知第一晶体管M1和第二晶体管M2同时开启或者同时截止,因此,实际中为了简化电路可以将控制第一晶体管M1的第一控制端GA和控制第二晶体管M2的第二控制端GA' 连接于同一控制信号线上进行控制。

[0054] 同理,第三晶体管M3和第四晶体管M4同时开启或者同时截止,为了简化电路可以将控制第三晶体管M3的第三控制端GB和控制第四晶体管M4的第四控制端GB' 连接于同一控制信号线上进行控制;当然,第一晶体管M1和第二晶体管M2连接的控制信号线,与第三晶体管M3和第四晶体管M4连接的控制信号线为不同的控制信号线。

[0055] 在此基础上,如图4所示,优选的,该像素驱动电路的升压电路10中还包括第二电容C2;该第二电容C2的第一端与第三节点N3连接,第二端与第四电压端V4连接,该第四电压端V4一般多设置为接地端;这样一来,能够通过第二电容C2将第三节点N3的电压进行存储,并在第三节点N3无输入信号时进行电压补偿,也即对第一节点N3进行放电,从而保证第三节点N3的电压(像素电压)有效的维持一显示帧的时段,保证画面显示的稳定性。

[0056] 另外,如前述,本发明中只要保证在第二节点N2与发光二极管D的阳极之间设置前述的升压电路10即可,对于像素驱动电路的其他相关具体设置情况不作限定,作为一种优选的设置方式,以下示意的对像素驱动电路中的各部分电路的具体优选设置方式,做进一步的说明。

[0057] 优选的,为了避免发光二极管D因电压过大造成损坏,如图5所示,优选的,可以在第三节点N3与发光二极管D的阳极之间串联的保护电阻R,以稳定发光二极管D的阳极电压,避免造成损坏。

[0058] 优选的,如图5所示,该像素驱动电路还包括:由互补型的第五晶体管M5和第六晶体管M6构成的CMOS电路,其中,第五晶体管M5的栅极与第一扫描信号线G1连接,第一极与数据信号线DATA连接,第二极与第一节点N1连接;第六晶体管M6的栅极与第二扫描信号线G2连接,第一极与数据信号线DATA连接,第二极与第一节点N1连接。

[0059] 应当理解到,互补型的第五晶体管M5和第六晶体管M6中一个为N型晶体管,另一个则为P型晶体管;并且本设计中采用在数据信号线DATA与第一节点N1之间设置由互补型的第五晶体管M5和第六晶体管M6构成的CMOS电路,能够减小漏电流。

[0060] 另外,一般的,如图5所示,该像素驱动电路还包括存储电容Cst;该存储电容Cst的第一端与第一节点N1连接,第二端与第五电压端V5连接,以对通过数据信号线DATA输入的像素电压进行存储,以保证整个像素驱动电路驱动发光二极管D在一显示帧时段内正常发光。

[0061] 需要说明的是,上述第五电压端V5可以为接地端,也可以为其他的电压端(例如可以为第一电压端ELVDD,可参考图2、3、4),本发明对此不作具体限定。

[0062] 优选的,如图5所示,该像素驱动电路还包括:复位晶体管M7;该复位晶体管M7的栅

极与复位控制信号线Discharge连接,第一极与第二节点N2连接,第二极与第六电压端V6连接,一般的该第六电压端V6可以为接地端,但并不限于于此。

[0063] 这样一来,可以在驱动发光二极管D发光之前,通过复位控制信号线Discharge控制复位晶体管M7导通,采用第六电压端V6对第二节点N2进行复位,从而避免了因阈值电压不同造成的电流变化导致的显示画面亮度不均的问题。

[0064] 优选的,如图5所示,该像素驱动电路还包括:发光控制晶体管M8;该发光控制晶体管M8的栅极与发光控制信号线EM连接,第一极与第一电压端ELVDD连接,第二极与驱动晶体管DTFT的第一极连接,从而能够通过调节该发光控制晶体管M8以及与发光二极管D连接的第二电压端Vcom的电压,来减小因TFT阈值电压不同造成流经发光二极管D的电流影响。

[0065] 需要说明的是,上述优选的设置方式中,例如保护电阻R的设置、CMOS电路的设置、存储电容Cst的设置、复位晶体管M7的设置、发光控制晶体管M8的设置等,在实际的像素驱动电路设计时,可以是选择设置其中的一个,也可以选择设置多个,本发明对此不作限定。当然作为一种最优选的设置方式,如图5所示,本发明优选的,在前述升压电路10包括第一电容C1、第二电容C2、第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4的基础上,同时设置上述保护电阻R、CMOS电路、存储电容Cst、复位晶体管M7、发光控制晶体管M8;具体连接关系同前述,此处不再赘述。

[0066] 以下以图5中示出的最为优选像素驱动电路为例,结合图6的时序信号图对整个驱动过程做进一步的说明。

[0067] 应当理解到,第五晶体管M5和第六晶体管M6为互补型的晶体管,一个为P型晶体管,另一个为N型晶体管,其余的晶体管可以根据实际的需要选择设置即可,本发明对此不作具体限定;以下晶体管的通、断过程均是以第六晶体管M6和发光控制晶体管M8为P型晶体管,其余晶体管均为N型晶体管为例进行说明的。当然,也可以设置第六晶体管M6和发光控制晶体管M8为N型晶体管,其余晶体管均为P型晶体管,此时对图6中的控制信号进行翻转即可。

[0068] 另外,如前述第一控制端GA和第二控制端GA' 连接于同一控制信号线,可以如图5所示,两个控制端可以视为同一控制端(第一控制端GA);同理如图5所示,第三控制端GB和第四控制端GB' 可以视为同一控制端(第三控制端GB)。

[0069] 具体驱动过程如下:

[0070] 复位阶段:

[0071] 复位控制信号线Discharge输入高电平,复位晶体管M7导通,第六电压端V6对第二节点N2进行复位,从而避免因阈值电压不同造成的电流变化导致的显示画面亮度不均的问题。

[0072] 像素数据放大阶段:

[0073] 第一扫描信号线G1输入高电平和第二扫描信号线G2输入低电平,第五晶体管M5和第六晶体管M6导通,数据信号线DATA输入的像素数据通过第五晶体管M5和第六晶体管M6输入至第一节点N1,并通过存储电容进行存储(在数据信号线无输入时进行电压补偿,也即对第一节点N1进行放电)。

[0074] 在第一节点N1的控制下驱动晶体管DTFT导通,驱动晶体管DTFT实现源跟随,第二节点N2的电压为第一节点N1源跟随电压;通过控制发光控制信号线EM为低电平,使得发光

控制晶体管M8导通,并且控制第一控制端GA为高电平,第二控制端GB为低电平,第一晶体管M1和第二晶体管M2导通,第三晶体管M3和第四晶体管M4截止,第一电容C1进行充电;然后,控制第一控制端GA为低电平,第二控制端GB为高电平,第一晶体管M1和第二晶体管M2截止,第三晶体管M3和第四晶体管M4导通,从而第一电容C1的第一电极S1的电压(也即第二节点的电压)放大后输出至第三节点(同时第二电容C2进行充电,并在第三节点无输入时进行电压补偿,也即对第三节点N3进行放电),发光二极管D发光;第一电极S1的电压的具体放大过程可以参考前述实施例,此处不再赘述。

[0075] 综上所述,尽管TFT器件本身存在体效应(body effect)造成电压损失,第二电压端Vcom电压有限(现有技术中无法满足高亮度需求),但是采用本发明中的设计方案,通过放大数据信号电压(像素数据)可以实现发光二极管的高亮度需求,并且不会导致TFT参数有变化,电路以及器件均不需要重新设计,电路简单,且对于显示装置来说供电系统也可以与现有的一致。

[0076] 另外,本发明中的升压电路采用电容与晶体管开关的配合,该部分制作工艺可以基于原有的像素驱动电路的制程,能够简化工艺,并且占用面积小,无需更改像素驱动电路器件,即可实现升压;此外,还应当理解到,采用本发明中的设计方案,具有低输出波纹、电磁干扰少、低功耗等优势,并且同样可以实现亮度调节、对比度调节、灰阶调节的功能。

[0077] 在此基础上,为了更为直观、明确的对采用本发明中的像素驱动电路实现技术效果进行说明,以下通过实际的计算机模拟对驱动结果做进一步的说明。

[0078] 参考图7中,上面的电压信号为第二节点N2的电压 V_{N2} ,下面的电压信号为第三节点N3的电压 V_{N3} ;可以看出第二节点N2的电压 V_{N2} 在4.5V左右,而通过升压电路放大后,第三节点N3的电压 V_{N3} 从4.5V上升至5.65V左右,模拟结果可以看出采用本发明中的像素驱动电路能够将第二节点N2的电压提高了1.15V,增长了26%。

[0079] 参考图8,上面的信号为发光二极管D阳极的电压(6.65V),下面的信号为流经发光二极管D的电流I为4.78nA;与此同时,发明人模拟了现有技术中不设置升压电路的情况下的相关参数,参考图9,上面的信号为发光二极管D阳极的电压为5.5V(未进行升压,相比于6.65V减小了1.15V,参考图7中的模拟结果进行模拟的),当然为了尽可能的减小其他因素的影响,可以设置其他的相关模拟条件尽可能的相同,可以看出,现有技术中流经发光二极管D的电流I(图9中下面的信号)为1.90nA;模拟结果可以看出采用本发明中的像素驱动电路能够提高流经发光二极管的电流达到152%;也即采用本发明中的像素驱动电路能够提高流经发光二极管的电流,增加发光二极管的亮度,从而可以满足发光二极管的高亮度需求。

[0080] 本发明实施例还提供一种像素驱动电路的驱动方法,该像素驱动电路包括驱动晶体管、发光二极管;驱动晶体管的栅极与第一节点连接,第一极与第一电压端连接,第二极与第二节点连接;像素驱动电路还包括连接于第二节点与所述发光二极管的阳极之间的电容模块;

[0081] 如图10所示,该像素驱动电路的驱动方法包括:

[0082] 步骤S101、控制电容模块的第一电极与第二节点之间以及电容模块的第二电极与第三电压端之间导通,对电容模块进行充电。

[0083] 步骤S102、控制电容模块的第二电极与第二节点之间以及电容模块的第一电极与

发光二极管的阳极之间导通,以将充电后的电容模块的第一电极的电压放大后输出至发光二极管的阳极。

[0084] 此处需要说明的是,上述驱动方法不仅适用于前述像素驱动电路实施例中的电路,采用开关模块开控制电容模块,但并不限制于此,本领域的技术人员应当理解到,采用其他控制电路、程序代码的对电容模块进行上述控制也应该涵盖在本发明的保护范围内。

[0085] 采用上述驱动方法控制电容模块的第一电极与第二节点导通以及电容模块的第二电极与第三电压端导通,以进行充电;并控制电容模块的第一电极与第三节点导通以及电容模块的第二电极与第二节点导通,以将充电后的电容模块的第一电极的电压(也即第二节点的电压)放大后输出至第三节点(也即发光二极管的阳极),从而提高了OLED的发光亮度,解决了现有技术中因电压损失导致的OLED亮度低、无法满足高亮度需求的问题。

[0086] 本发明实施例还提供一种显示装置,包括多个亚像素,每一亚像素均包括前述的像素驱动电路;具有与前述实施例提供的像素驱动电路相同的结构和有益效果。由于前述实施例已经对像素驱动电路的结构和有益效果进行了详细的描述,此处不再赘述。

[0087] 需要说明的是,在本发明实施例中,显示装置具体至少可以包括有机发光二极管显示面板,例如该显示面板可以应用至显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件中。

[0088] 另外,本领域的技术人员应当理解到,对于同行亚像素中对应的多个像素驱动电路而言,一般的,同行的像素驱动电路相同的控制端连接与同一信号线,例如,同行的像素驱动电路对应的第一控制端与第二控制端可以均连接于同一控制信号线上;又例如,同行的像素驱动电路对应连接同一第一扫描信号线等等;当然,同列的像素驱动电路连接于同于数据信号线等等,此处不再一一赘述,对于具体的连接情况,以正常显示为准,具体可以参考现有的连接设计。

[0089] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

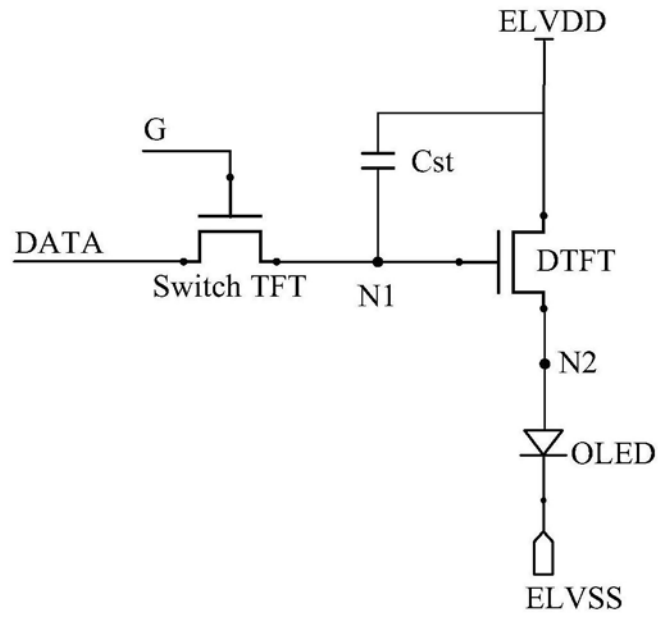


图1

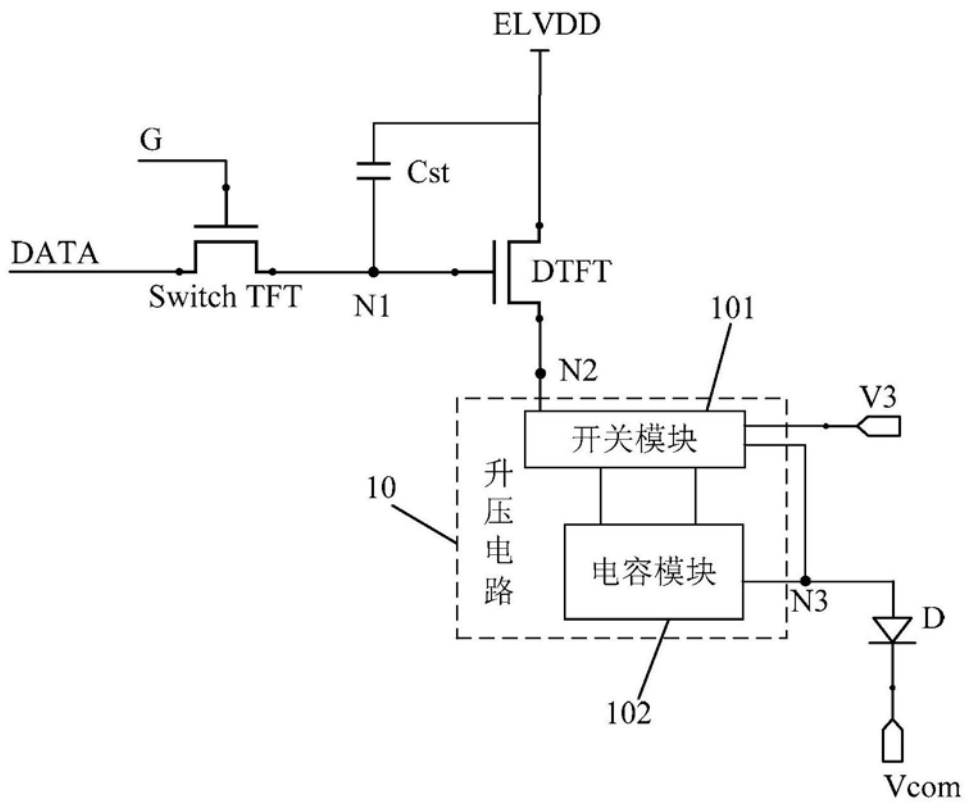


图2

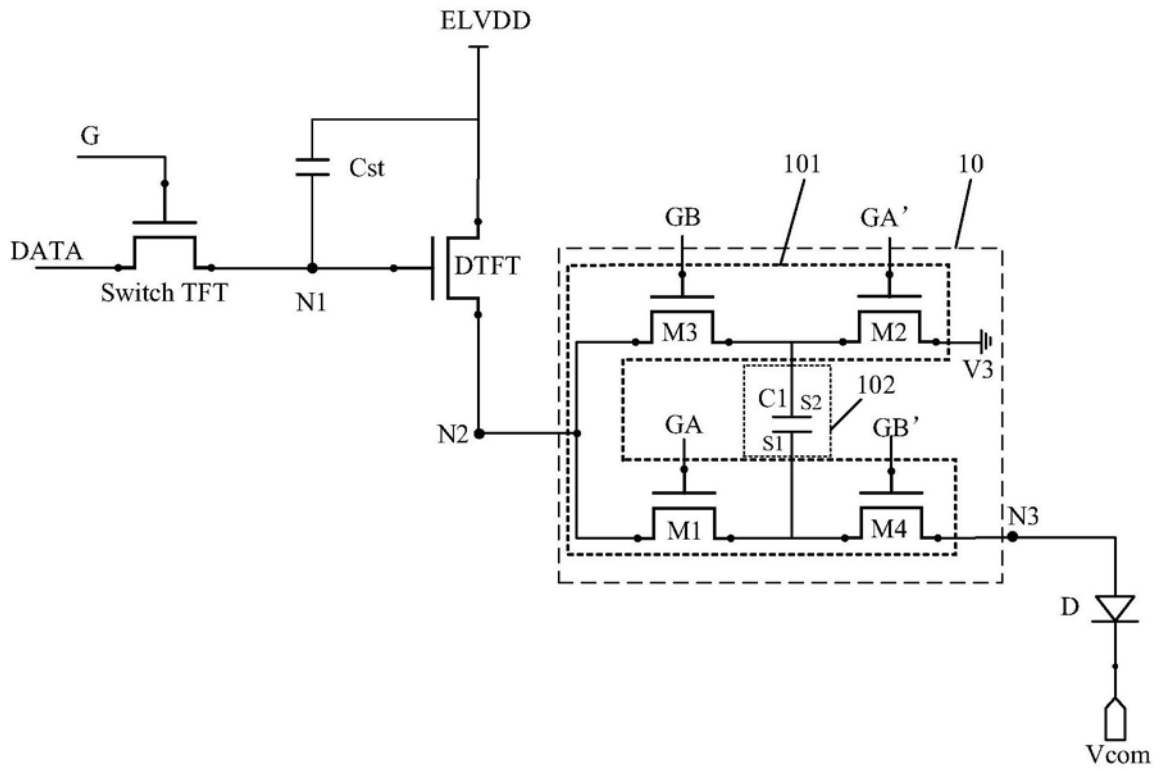


图3

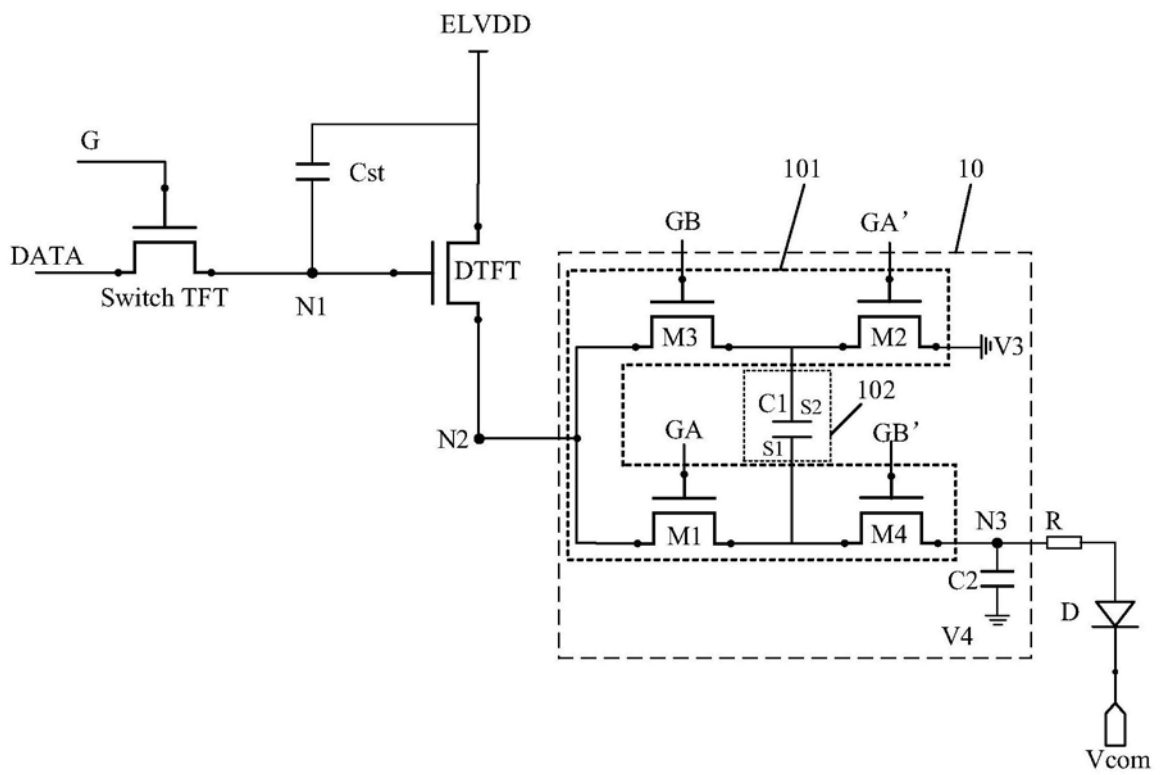


图4

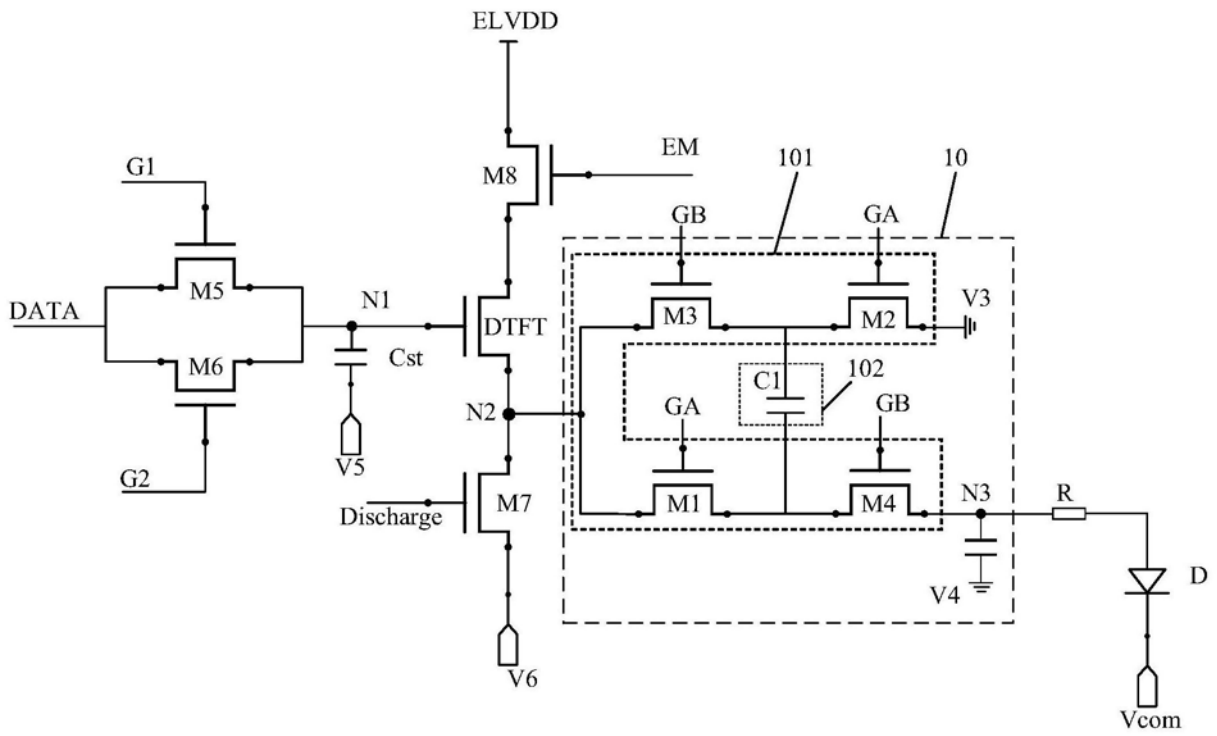


图5

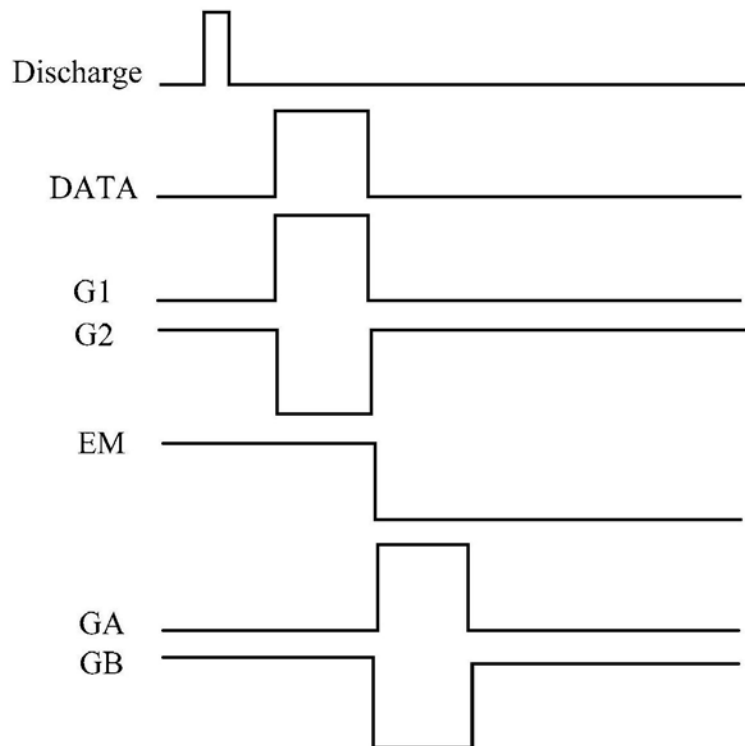


图6

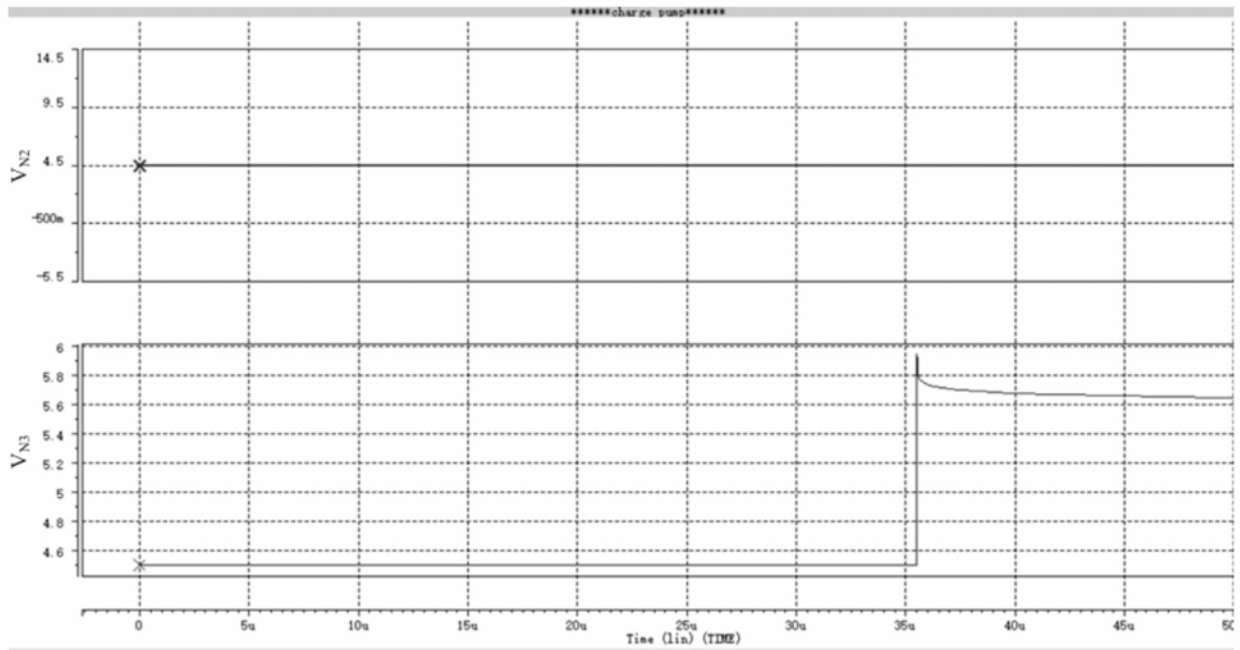


图7

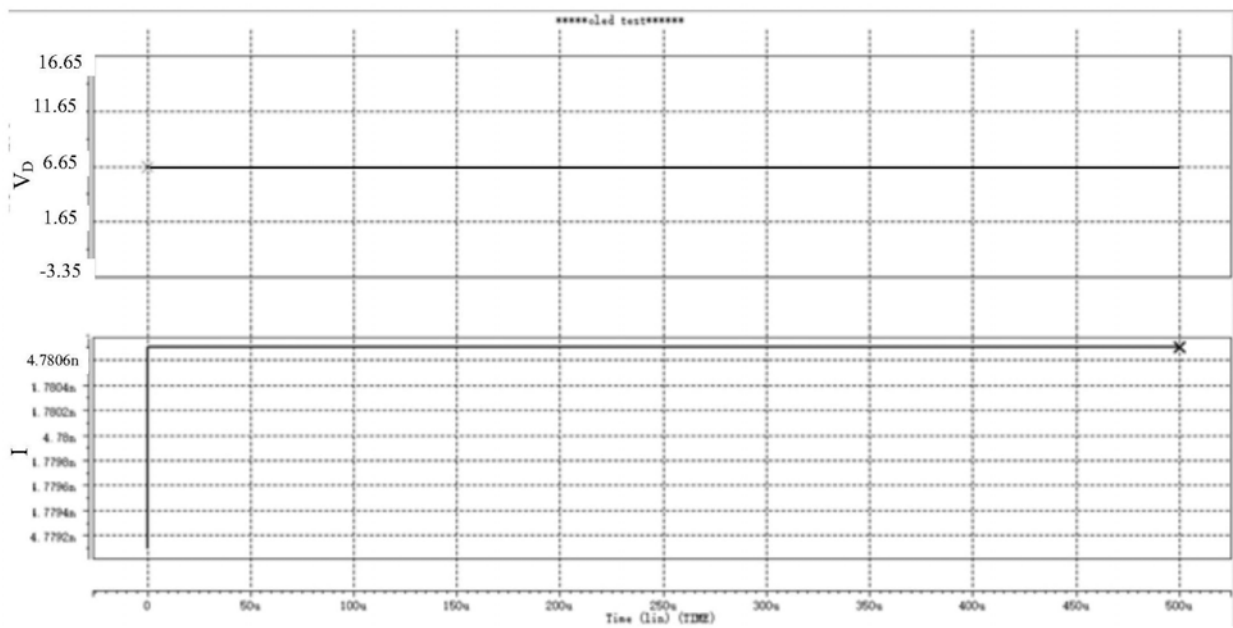


图8

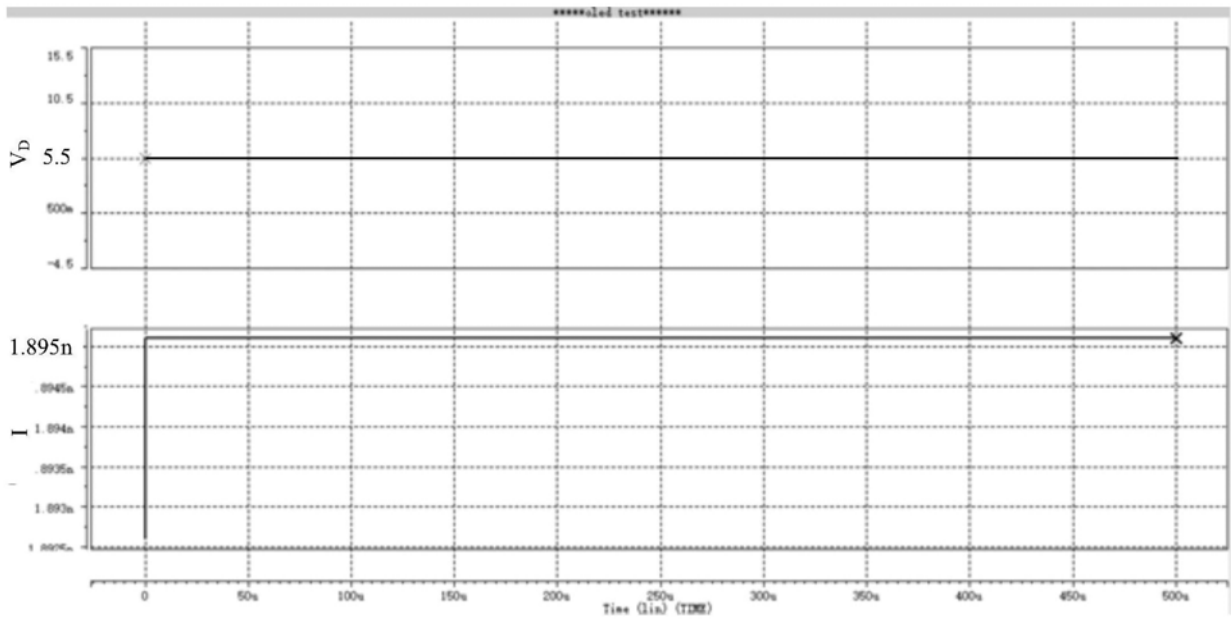


图9

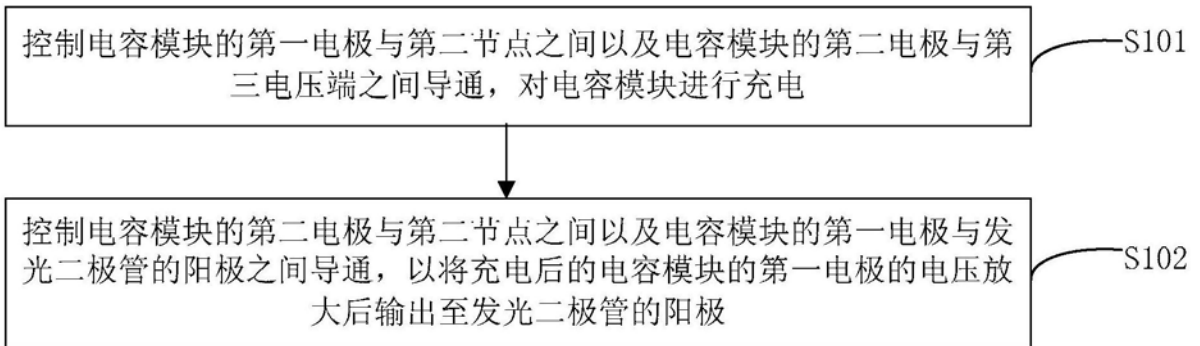


图10

