



## (12)发明专利申请

(10)申请公布号 CN 109360837 A

(43)申请公布日 2019. 02. 19

(21)申请号 201811116878.6

(22)申请日 2018.09.20

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 张帅 刘利宾 左岳平 孟秋华

(74)专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 刘伟 张博

(51)Int.Cl.

H01L 27/32(2006.01)

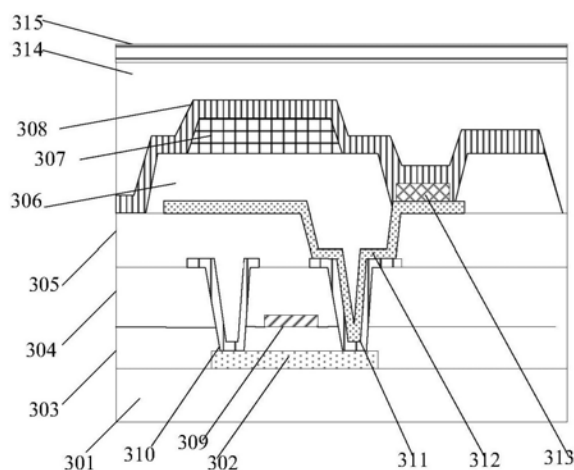
权利要求书1页 说明书6页 附图1页

### (54)发明名称

显示基板及其制作方法、显示装置

### (57)摘要

本发明提供了一种显示基板及其制作方法、显示装置,属于显示技术领域。其中,显示基板,包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,所述显示基板还包括:位于所述显示基板的薄膜封装层上的至少一个导电图形,所述导电图形与所述信号走线并联。本发明的技术方案有利于实现AMOLED显示产品的窄边框化。



1. 一种显示基板,包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,其特征在于,所述显示基板还包括:

位于所述显示基板的薄膜封装层上的至少一个导电图形,所述导电图形与所述信号走线并联。

2. 根据权利要求1所述的显示基板,其特征在于,所述导电图形位于所述显示区域。

3. 根据权利要求2所述的显示基板,其特征在于,所述显示基板包括位于所述显示区域的多个发光单元,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

4. 根据权利要求1所述的显示基板,其特征在于,所述显示基板还包括:

位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,所述导电图形与所述触控电极架桥同层同材料设置。

5. 根据权利要求4所述的显示基板,其特征在于,所述导电图形在所述显示基板的衬底基板上的正投影与所述触控电极在所述衬底基板上的正投影不重合。

6. 根据权利要求1所述的显示基板,其特征在于,所述信号走线为Vss信号走线。

7. 一种显示装置,其特征在于,包括如权利要求1-6中任一项所述的显示基板。

8. 一种显示基板的制作方法,所述显示基板包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,其特征在于,所述显示基板的制作方法包括:

在所述显示基板的薄膜封装层上形成至少一个与所述信号走线并联的导电图形。

9. 根据权利要求8所述的显示基板的制作方法,其特征在于,所述显示基板包括位于所述显示区域的多个发光单元,形成所述导电图形具体包括:

在所述显示区域形成所述导电图形,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

10. 根据权利要求8所述的显示基板的制作方法,其特征在于,所述显示基板还包括位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,形成所述导电图形具体包括:

通过一次构图工艺同时形成所述导电图形和所述触控电极架桥。

## 显示基板及其制作方法、显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别是指一种显示基板及其制作方法、显示装置。

### 背景技术

[0002] 有机电致发光二极管(Organic Light Emitting Diode,OLED)属于一种新型电流型半导体发光器件,是通过控制该器件载流子的注入和复合激发有机材料发光显示,可分为有源驱动(Active Matrix Driving,AMOLED)和无源驱动(Passive Matrix Driving,PMOLED)两种驱动方式。和无源驱动相比,有源驱动为每个子像素配备薄膜晶体管(TFT)和电荷贮存电容,提高负载驱动能力,易于实现高分辨率和高亮度,具有工作效率高和功耗低等优点。AMOLED驱动便于集成在显示屏内,更易于提高电路集成度实现大面积显示,是低功耗大尺寸显示终端的理想器件。

[0003] 但AMOLED显示产品在某些方面仍然具有一些突出短板。例如,由于技术特点,AMOLED显示产品的边框宽度明显大于LTPS-LCD(Low Temperature Poly-silicon-Liquid Crystal Display,低温多晶硅液晶显示器)显示产品的边框宽度,因为其中的BP(Backplane,有源背板)周边电路(Peripheral Circuit)版图结构(Layout Structure)需要占据相当的面积;另外,由于周边电路电流集中区域的焦耳热温升对附近的OLED器件寿命的影响,周边电路需要占用更大的面积以减低布线电阻,进而降低电路焦耳热温升。综上所述,由于受到各种技术条件的制约,AMOLED显示产品的BP周边电路需要占用较大的面积,影响了AMOLED显示产品的窄边框化。

### 发明内容

[0004] 本发明要解决的技术问题是提供一种显示基板及其制作方法、显示装置,有利于实现AMOLED显示产品的窄边框化。

[0005] 为解决上述技术问题,本发明的实施例提供技术方案如下:

[0006] 一方面,提供一种显示基板,包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,所述显示基板还包括:

[0007] 位于所述显示基板的薄膜封装层上的至少一个导电图形,所述导电图形与所述信号走线并联。

[0008] 进一步地,所述导电图形位于所述显示区域。

[0009] 进一步地,所述显示基板包括位于所述显示区域的多个发光单元,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

[0010] 进一步地,所述显示基板还包括:

[0011] 位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,所述导电图形与所述触控电极架桥同层同材料设置。

[0012] 进一步地,所述导电图形在所述显示基板的衬底基板上的正投影与所述触控电极

在所述衬底基板上的正投影不重合。

[0013] 进一步地,所述信号走线为Vss信号走线。

[0014] 本发明实施例还提供了一种显示装置,包括如上所述的显示基板。

[0015] 本发明实施例还提供了一种显示基板的制作方法,所述显示基板包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,所述显示基板的制作方法包括:

[0016] 在所述显示基板的薄膜封装层上形成至少一个与所述信号走线并联的导电图形。

[0017] 进一步地,所述显示基板包括位于所述显示区域的多个发光单元,形成所述导电图形具体包括:

[0018] 在所述显示区域形成所述导电图形,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

[0019] 进一步地,所述显示基板还包括位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,形成所述导电图形具体包括:

[0020] 通过一次构图工艺同时形成所述导电图形和所述触控电极架桥。

[0021] 本发明的实施例具有以下有益效果:

[0022] 上述方案中,在显示基板的薄膜封装层上设置导电图形,导电图形与显示基板的周边电路的信号走线并联,这样可以降低周边电路的信号走线的电阻,不需要将周边电路的宽度设置的比较大以预留足够的空间来增加信号走线的宽度,降低对周边电路布线宽度的要求,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化。

## 附图说明

[0023] 图1为本发明实施例显示基板的截面示意图;

[0024] 图2为本发明实施例显示基板的平面示意图。

[0025] 附图标记

[0026] 11 像素单元

[0027] 12 亚像素

[0028] 21 触控电极架桥

[0029] 301 衬底基板

[0030] 302 有源层

[0031] 303 栅绝缘层

[0032] 304 层间绝缘层

[0033] 305 钝化层

[0034] 306 界定层

[0035] 307 隔垫层

[0036] 308 阴极

[0037] 309 栅极

[0038] 310 源极

[0039] 311 漏电极

- [0040] 312 阳极
- [0041] 313 有机发光层
- [0042] 314 薄膜封装层
- [0043] 315 导电图形

### 具体实施方式

[0044] 为使本发明的实施例要解决的技术问题、技术方案和优点更加清楚,下面将结合附图及具体实施例进行详细描述。

[0045] 本发明的实施例提供一种显示基板及其制作方法、显示装置,有利于实现AMOLED显示产品的窄边框化。

[0046] 本发明实施例提供一种显示基板,包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,所述显示基板还包括:

[0047] 位于所述显示基板的薄膜封装层上的至少一个导电图形,所述导电图形与所述信号走线并联。

[0048] 本实施例中,在显示基板的薄膜封装层上设置导电图形,导电图形与显示基板的周边电路的信号走线并联,这样可以降低周边电路的信号走线的电阻,不需要将周边电路的宽度设置的比较大以预留足够的空间来增加信号走线的宽度,降低对周边电路布线宽度的要求,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化。

[0049] 由于显示区域的面积远大于周边电路所在区域的面积,因此,显示区域有更多的布局空间,优选将所述导电图形设计在所述显示区域,这样可以设计比较多的导电图形,或者将导电图形的宽度设计的比较大,可以有效降低周边电路的信号走线的电阻。

[0050] 具体地,显示基板为OLED显示基板,所述显示基板包括位于所述显示区域的多个发光单元,为了不影响显示基板的显示,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。当然,在导电图形采用透明导电材料制作时,导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述显示基板的衬底基板上的正投影可以重合;但是金属材料的导电性能一般优于透明导电材料的导电性能,因此,导电图形优选采用金属材料比如Al、Cu、Ag制作,由于金属材料不透光,因此需要将导电图形设计为在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

[0051] 进一步地,在显示基板还集成触控功能时,所述显示基板还包括:

[0052] 位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,优选地,所述导电图形与所述触控电极架桥同层同材料设置,这样可以通过一次构图工艺同时形成触控电极架桥和导电图形,不需要通过额外的制作工艺来单独制作导电图形,能够减少显示基板的构图工艺次数,降低显示基板的生产成本。

[0053] 当然,导电图形也可以与触控电极同层同材料制作,但是触控电极占用的面积比较大,这样预留给导电图形的布局空间比较少,因此,优选将导电图形与所述触控电极架桥同层同材料设置。

[0054] 由于导电图形与信号走线并联,因此,导电图形上也会传输电信号,为了避免导电

图形上的电信号对触控电极的触控感应造成干扰,导电图形与触控电极之间的距离需要设置的比较大,优选地,所述导电图形在所述显示基板的衬底基板上的正投影与所述触控电极在所述衬底基板上的正投影不重合。

[0055] 具体地,所述信号走线可以为Vss信号走线,当然信号走线并不局限为Vss信号走线,还可以为其他类型的信号走线。当信号走线为Vss信号走线时,导电图形可以在Pad区域与Vss信号走线并联在一起,这样能够大大降低Vss信号走线的电阻,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化,通过本发明的技术方案,可以将AMOLED显示产品的边框降至0.5mm以下。

[0056] 图1为本发明一具体实施例显示基板的截面示意图,如图1所示,显示基板包括:衬底基板301;位于衬底基板301上的有源层302;栅绝缘层303;位于栅绝缘层303上的栅极309;层间绝缘层304;位于层间绝缘层304上的源极310和漏极311,源极310和漏极311分别通过贯穿层间绝缘层304和栅绝缘层303的过孔与有源层302连接;钝化层305;位于钝化层305上的阳极312,阳极312通过贯穿钝化层305的过孔与漏极311连接;限定层306,限定出发光单元区域;位于发光单元区域内的有机发光层313;隔垫层307;阴极308,在阴极308和阳极312的电场作用下,有机发光层313能够发出不同颜色的单色光。其中,有源层302、栅极309、栅绝缘层303、源极310和漏极311组成了驱动薄膜晶体管,阳极312、有机发光层313和阴极308组成发光单元。在显示基板工作时,通过Vss信号走线向阴极308提供基准电压信号,如果Vss信号走线的宽度比较小,则Vss信号走线的电阻会比较大,传递给阴极308的电信号就会受到影响,因此,本实施例中,在覆盖显示基板的薄膜封装层314上设置导电图形315,导电图形315在Pad区域与Vss信号走线并联在一起,这样能够大大降低Vss信号走线的电阻,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化。

[0057] 如图2所示,导电图形315可以设置在显示区域,显示区域设置有多个像素单元11,像素单元11包括多个亚像素12,在显示基板还集成触控功能时,显示基板的薄膜封装层314上设置有触控电极架桥21,因此,可以将导电图形315与触控电极架桥21同层同材料设置,这样可以通过一次构图工艺同时形成导电图形315与触控电极架桥21,不需要增加显示基板的构图工艺的次數即可形成导电图形315。如图2所示,导电图形315的布局应不影响触控电极架桥21的布局,并且导电图形315的布局应避开亚像素12,避免对显示基板的显示造成影响。

[0058] 本发明实施例还提供了一种显示装置,包括如上所述的显示基板。所述显示装置可以为:电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件,其中,所述显示装置还包括柔性电路板、印刷电路板和背板。

[0059] 本发明实施例还提供了一种显示基板的制作方法,所述显示基板包括显示区域和位于显示区域周边的周边电路,所述周边电路设置有信号走线,所述显示基板的制作方法包括:

[0060] 在所述显示基板的薄膜封装层上形成至少一个与所述信号走线并联的导电图形。

[0061] 本实施例中,在显示基板的薄膜封装层上设置导电图形,导电图形与显示基板的周边电路的信号走线并联,这样可以降低周边电路的信号走线的电阻,不需要将周边电路

的宽度设置的比较大以预留足够的空间来增加信号走线的宽度,降低对周边电路布线宽度的要求,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化。

[0062] 由于显示区域的面积远大于周边电路所在区域的面积,因此,显示区域有更多的布局空间,优选将所述导电图形设计在所述显示区域,这样可以设计比较多的导电图形,或者将导电图形的宽度设计的比较大,可以有效降低周边电路的信号走线的电阻。

[0063] 具体地,显示基板为OLED显示基板,所述显示基板包括位于所述显示区域的多个发光单元,为了不影响显示基板的显示,形成所述导电图形具体包括:

[0064] 在所述显示区域形成所述导电图形,所述导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

[0065] 当然,在导电图形采用透明导电材料制作时,导电图形在所述显示基板的衬底基板上的正投影与所述发光单元在所述显示基板的衬底基板上的正投影可以重合;但是金属材料的导电性能一般优于透明导电材料的导电性能,因此,导电图形优选采用金属材料比如Al、Cu、Ag制作,由于金属材料不透光,因此需要将导电图形设计为在所述显示基板的衬底基板上的正投影与所述发光单元在所述衬底基板上的正投影不重合。

[0066] 进一步地,在显示基板还集成触控功能时,所述显示基板还包括位于所述薄膜封装层上、异层设置的触控电极架桥和触控电极,形成所述导电图形具体包括:

[0067] 通过一次构图工艺同时形成所述导电图形和所述触控电极架桥。这样不需要通过额外的制作工艺来单独制作导电图形,能够减少显示基板的构图工艺次数,降低显示基板的生产成本。

[0068] 当然,导电图形也可以与触控电极同层同材料制作,但是触控电极占用的面积比较大,这样预留给导电图形的布局空间比较少,因此,优选将导电图形与所述触控电极架桥同层同材料设置。

[0069] 由于导电图形与信号走线并联,因此,导电图形上也会传输电信号,为了避免导电图形上的电信号对触控电极的触控感应造成干扰,导电图形与触控电极之间的距离需要设置的比较大,优选地,所述导电图形在所述显示基板的衬底基板上的正投影与所述触控电极在所述衬底基板上的正投影不重合。

[0070] 具体地,所述信号走线可以为Vss信号走线,当然信号走线并不局限为Vss信号走线,还可以为其他类型的信号走线。当信号走线为Vss信号走线时,导电图形可以在Pad区域与Vss信号走线并联在一起,这样能够大大降低Vss信号走线的电阻,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化,通过本发明的技术方案,可以将AMOLED显示产品的边框降至0.5mm以下。

[0071] 一具体实施例中,本实施例的显示基板的制作方法包括以下步骤:

[0072] 步骤1、对已经制作有驱动薄膜晶体管和发光单元的衬底基板进行封装,形成薄膜封装层,并在薄膜封装层上进行FMLOC (Flexible Multiple Layer On Cell,柔性多层一体化集成触控技术) 工艺的制作,其中,FMLOC工艺是在薄膜封装层上形成触控电极架桥和触控电极,FMLOC工艺中需要制作两层金属图形,其中,第一层金属图形是触控电极架桥,第二层金属图形是触控电极;

[0073] 步骤2、在进行第一层金属图形的制作时,除制作触控电极架桥外,在显示区域还制作多条导电图形,导电图形延伸至显示基板的Pad区域;

[0074] 步骤3、形成第一层金属图形和第二层金属图形之间的绝缘层,在形成绝缘层的图形时,由于绝缘层覆盖了导电图形,因此,需要在Pad区域形成暴露出导电图形的过孔;

[0075] 步骤4、形成第二层金属图形,第二层金属图形包括触控电极以及将导电图形引出的引线;

[0076] 步骤5、完成触控电极结构的制作后,进行FPC(Flexible Printed Circuit,柔性电路板)的Bonding(绑定),将FPC绑定在显示基板的Pad区域,在绑定的同时,在FPC的走线处让导电走线的引线和Vss信号走线并联在一起。

[0077] 本实施例中,在Pad区域导电图形与Vss信号走线并联在一起,这样能够大大降低Vss信号走线的电阻,可以改善AMOLED显示产品窄边框时,Vss信号走线太窄电阻变大造成的IR-drop和局部热量过高等问题,有利于实现AMOLED显示产品的窄边框化,通过本发明的技术方案,可以将AMOLED显示产品的边框降至0.5mm以下。

[0078] 在本发明各方法实施例中,所述各步骤的序号并不能用于限定各步骤的先后顺序,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,对各步骤的先后变化也在本发明的保护范围之内。

[0079] 除非另外定义,本公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0080] 可以理解,当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时,该元件可以“直接”位于另一元件“上”或“下”,或者可以存在中间元件。

[0081] 以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。



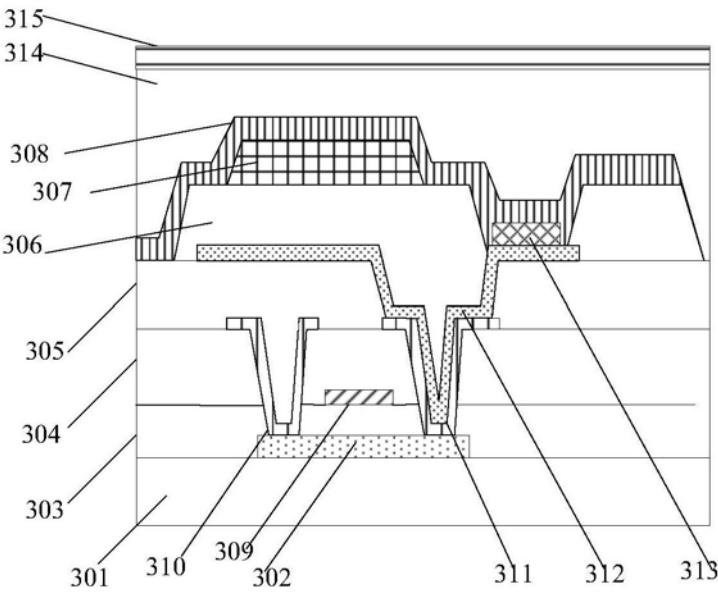


图1

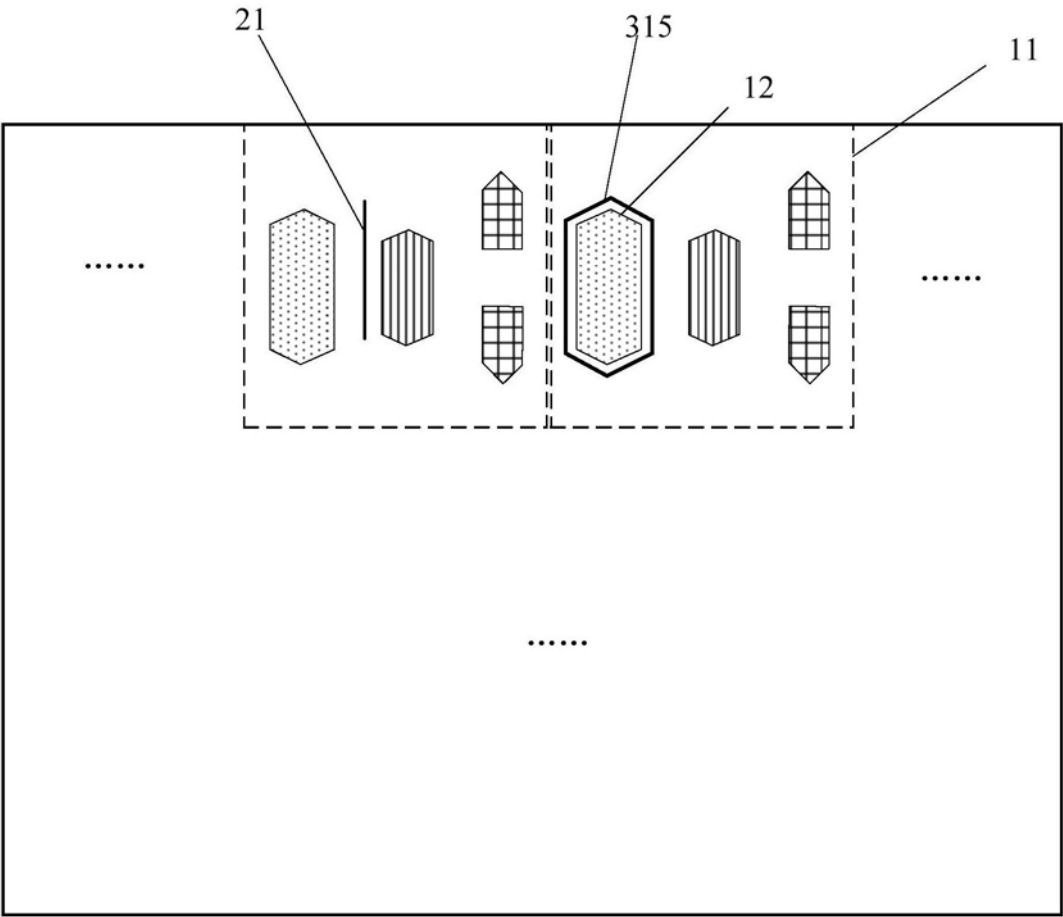


图2

专利名称(译)	显示基板及其制作方法、显示装置		
公开(公告)号	<a href="#">CN109360837A</a>	公开(公告)日	2019-02-19
申请号	CN201811116878.6	申请日	2018-09-20
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	张帅 刘利宾 左岳平 孟秋华		
发明人	张帅 刘利宾 左岳平 孟秋华		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3279 H01L2227/323 H01L27/323 H01L51/5253 H01L51/5237		
代理人(译)	刘伟 张博		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明提供了一种显示基板及其制作方法、显示装置，属于显示技术领域。其中，显示基板，包括显示区域和位于显示区域周边的周边电路，所述周边电路设置有信号走线，所述显示基板还包括：位于所述显示基板的薄膜封装层上的至少一个导电图形，所述导电图形与所述信号走线并联。本发明的技术方案有利于实现AMOLED显示产品的窄边框化。

