



(12)发明专利申请

(10)申请公布号 CN 109166895 A

(43)申请公布日 2019.01.08

(21)申请号 201811013833.6

(22)申请日 2018.08.31

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王国英 宋振

(74)专利代理机构 北京润泽恒知识产权代理有限公司 11319

代理人 莎日娜

(51)Int.Cl.

H01L 27/32(2006.01)

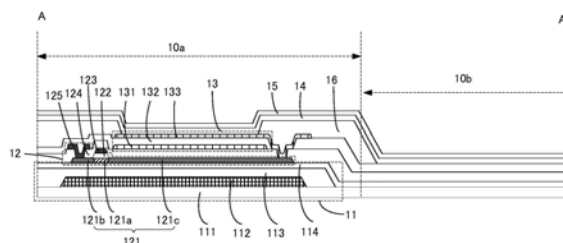
权利要求书1页 说明书7页 附图3页

(54)发明名称

一种阵列基板及显示装置

(57)摘要

本申请提供了一种阵列基板及显示装置,其中所述阵列基板为底发射OLED阵列基板,包括多个像素单元,各所述像素单元划分为发光区域和透光区域,所述发光区域的阵列基板包括:基板,以及设置在所述基板上的驱动晶体管和存储电容,显示光线穿过所述存储电容出射。本申请技术方案通过底发射结构的OLED阵列基板实现透明显示,发光区域设置有可穿过显示光线的存储电容,由于是底发射结构,所以阵列基板的封装盖板上无需设置黑矩阵等结构,进而阵列基板上的像素单元无需与封装盖板上的黑矩阵等结构进行精确对准,相比较于现有顶发射结构实现透明显示的技术,本申请提供的阵列基板可以降低对合精度,简化工艺。



1. 一种阵列基板,其特征在于,所述阵列基板为底发射OLED阵列基板,包括多个像素单元,各所述像素单元划分为发光区域和透光区域,所述发光区域的阵列基板包括:

基板,以及设置在所述基板上的驱动晶体管和存储电容,显示光线穿过所述存储电容出射。

2. 根据权利要求1所述的阵列基板,其特征在于,所述存储电容包括:

依次层叠设置在所述基板一侧的第一极板、第一介质层和第二极板,所述第一极板靠近所述基板设置;

所述第一极板与所述驱动晶体管的栅极连接,所述第二极板与所述驱动晶体管的有源层连接。

3. 根据权利要求2所述的阵列基板,其特征在于,所述驱动晶体管包括:

依次层叠设置在所述基板上的所述有源层、栅极绝缘层、所述栅极、第二介质层和源漏电极,所述有源层靠近所述基板设置;

所述有源层包括沟道区、第一导通区和第二导通区,所述栅极在所述基板上的正投影覆盖所述沟道区在所述基板上的正投影,所述源漏电极通过设置在所述第二介质层上的过孔与所述第一导通区连接;

所述第一极板设置在所述第二介质层背离所述基板的一侧,通过设置在所述第二介质层上的过孔与所述栅极连接,所述第二极板通过设置在所述第一介质层和所述第二介质层上的过孔与所述第二导通区连接。

4. 根据权利要求3所述的阵列基板,其特征在于,所述发光区域的阵列基板还包括:

图案化设置在所述第二极板背离所述基板一侧的像素界定层;

层叠覆盖在所述第二极板和所述像素界定层背离所述基板一侧的有机材料层和第一电极层,所述有机材料层靠近所述基板设置。

5. 根据权利要求4所述的阵列基板,其特征在于,所述发光区域的阵列基板还包括:

覆盖在所述第一电极层背离所述基板一侧的第一反射层,所述第一反射层在所述基板上的正投影覆盖所述发光区域。

6. 根据权利要求4所述的阵列基板,其特征在于,所述基板包括:

衬底以及依次层叠设置在所述衬底上的色阻层、平坦层和缓冲层,所述色阻层靠近所述衬底设置,所述色阻层在所述衬底上的正投影覆盖所述驱动晶体管和所述存储电容在所述衬底上的正投影。

7. 根据权利要求6所述的阵列基板,其特征在于,所述透光区域的阵列基板包括:

所述衬底,以及依次层叠设置在所述衬底上的所述缓冲层、所述第一介质层、所述第二介质层、所述有机材料层以及所述第一电极层,所述缓冲层靠近所述衬底设置。

8. 一种显示装置,其特征在于,包括层叠设置的封装盖板和权利要求1至7任一项所述的阵列基板。

9. 根据权利要求8所述的显示装置,其特征在于,所述封装盖板包括:

封装基底和设置在所述封装基底靠近所述阵列基板一侧的第二反射层,所述第二反射层在所述阵列基板上的正投影覆盖所述发光区域。

10. 根据权利要求9所述的显示装置,其特征在于,所述第二反射层的材料为导电材料,与所述阵列基板中的第一电极层连接。

一种阵列基板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种阵列基板及显示装置。

背景技术

[0002] 随着信息社会的发展,新颖的显示技术如透明显示装置等,获得了良好的用户体验,具有广阔的市场前景。但透明显示面板和包括透明显示面板的透明显示装置目前还没有商品化,其原因是透明显示装置的透明度和面板的发光效率存在竞争。增强透明显示面板透明度的设计会以减少发光面积,从而降低发光效率为代价,反之亦然。

[0003] 现有技术为提高透明度,通常采用顶发射结构制作透明显示面板,由于顶发射的上盖板上设置有与下盖板的像素区域对应的彩膜、黑矩阵等结构,对位偏差对发光效率影响很大,因此,顶发射的透明显示面板对上盖板和下盖板对合精度要求高,工艺较为复杂。

发明内容

[0004] 本发明提供及一种阵列基板及显示装置,以简化工艺。

[0005] 为了解决上述问题,本发明公开了一种阵列基板,所述阵列基板为底发射OLED阵列基板,包括多个像素单元,各所述像素单元划分为发光区域和透光区域,所述发光区域的阵列基板包括:

[0006] 基板,以及设置在所述基板上的驱动晶体管和存储电容,显示光线穿过所述存储电容出射。

[0007] 可选地,所述存储电容包括:

[0008] 依次层叠设置在所述基板一侧的第一极板、第一介质层和第二极板,所述第一极板靠近所述基板设置;

[0009] 所述第一极板与所述驱动晶体管的栅极连接,所述第二极板与所述驱动晶体管的有源层连接。

[0010] 可选地,所述驱动晶体管包括:

[0011] 依次层叠设置在所述基板上的所述有源层、栅极绝缘层、所述栅极、第二介质层和源漏电极,所述有源层靠近所述基板设置;

[0012] 所述有源层包括沟道区、第一导通区和第二导通区,所述栅极在所述基板上的正投影覆盖所述沟道区在所述基板上的正投影,所述源漏电极通过设置在所述第二介质层上的过孔与所述第一导通区连接;

[0013] 所述第一极板设置在所述第二介质层背离所述基板的一侧,通过设置在所述第二介质层上的过孔与所述栅极连接,所述第二极板通过设置在所述第一介质层和所述第二介质层上的过孔与所述第二导通区连接。

[0014] 可选地,所述发光区域的阵列基板还包括:

[0015] 图案化设置在所述第二极板背离所述基板一侧的像素界定层;

[0016] 层叠覆盖在所述第二极板和所述像素界定层背离所述基板一侧的有机材料层和

第一电极层,所述有机材料层靠近所述基板设置。

[0017] 可选地,所述发光区域的阵列基板还包括:

[0018] 覆盖在所述第一电极层背离所述基板一侧的第一反射层,所述第一反射层在所述基板上的正投影覆盖所述发光区域。

[0019] 可选地,所述基板包括:

[0020] 衬底以及依次层叠设置在所述衬底上的色阻层、平坦层和缓冲层,所述色阻层靠近所述衬底设置,所述色阻层在所述衬底上的正投影覆盖所述驱动晶体管和所述存储电容在所述衬底上的正投影。

[0021] 可选地,所述透光区域的阵列基板包括:

[0022] 所述衬底,以及依次层叠设置在所述衬底上的所述缓冲层、所述第一介质层、所述第二介质层、所述有机材料层以及所述第一电极层,所述缓冲层靠近所述衬底设置。

[0023] 为了解决上述问题,本发明还公开了一种显示装置,包括层叠设置的封装盖板和任一实施例所述的阵列基板。

[0024] 可选地,所述封装盖板包括:

[0025] 封装基底和设置在所述封装基底靠近所述阵列基板一侧的第二反射层,所述第二反射层在所述阵列基板上的正投影覆盖所述发光区域。

[0026] 可选地,所述第二反射层的材料为导电材料,与所述阵列基板中的第一电极层连接。

[0027] 与现有技术相比,本发明包括以下优点:

[0028] 本申请提供了一种阵列基板及显示装置,其中所述阵列基板为底发射OLED阵列基板,包括多个像素单元,各所述像素单元划分为发光区域和透光区域,所述发光区域的阵列基板包括:基板,以及设置在所述基板上的驱动晶体管和存储电容,显示光线穿过所述存储电容出射。本申请技术方案通过底发射结构的OLED阵列基板实现透明显示,发光区域设置有可使显示光线穿过的存储电容,由于是底发射结构,所以阵列基板的封装盖板上无需设置黑矩阵等结构,进而阵列基板上的像素单元无需与封装盖板上的黑矩阵等结构进行精确对准,相比较于现有顶发射结构实现透明显示的技术,本申请提供的阵列基板可以降低对合精度,简化工艺。

附图说明

[0029] 为了更清楚地说明本发明实施例的技术方案,下面将对本发明实施例的描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0030] 图1示出了本申请一实施例提供的一种阵列基板的剖面结构示意图;

[0031] 图2示出了本申请一实施例提供的一种阵列基板的平面结构示意图;

[0032] 图3示出了本申请一实施例提供的一种阵列基板的制备方法的步骤流程图;

[0033] 图4示出了本申请一实施例提供的一种基板的制备方法的步骤流程图;

[0034] 图5示出了本申请一实施例提供的一种驱动晶体管和存储电容的制备方法的步骤流程图;

[0035] 图6示出了本申请一实施例提供的一种显示装置的剖面结构示意图；

[0036] 图7示出了本申请一实施例提供的一种阵列基板的制备方法中完成基板制作的剖面结构示意图；

[0037] 图8示出了本申请一实施例提供的一种阵列基板的制备方法中完成驱动晶体管制作的剖面结构示意图；

[0038] 图9示出了本申请一实施例提供的一种阵列基板的制备方法中完成存储电容制作的剖面结构示意图；

[0039] 图10示出了本申请一实施例提供的一种阵列基板的制备方法中完成有机材料层和第一电极层制作的剖面结构示意图。

具体实施方式

[0040] 为使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0041] 在本发明的描述中，除非另有说明，“多个”的含义是两个或两个以上；术语“上”、“下”、“左”、“右”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的机或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

[0042] 本申请一实施例提供了一种阵列基板，参照图1和图2，该阵列基板为底发射OLED阵列基板，包括多个像素单元，各像素单元划分为发光区域10a和透光区域10b，发光区域10a的阵列基板包括：基板11，以及设置在基板11上的驱动晶体管12和存储电容13，显示光线穿过存储电容13出射。

[0043] 具体的，驱动晶体管12包括栅极、有源层、源极和漏极等，可以是顶栅结构或底栅结构等，本申请对其具体结构不作限定。在实际应用中，驱动晶体管12的漏极可以与有机发光层的一个电极连接，用于驱动有机发光层发光。

[0044] 存储电容13可以是包括两个极板的电容，例如一个极板与驱动晶体管12的栅极连接，另一个极板可以与驱动晶体管12的源极连接，存储电容13用于存储驱动晶体管12的栅极电压。存储电容13还可以是包括三个极板的叠层电容等，例如中间的极板与栅极连接，两侧的极板分别与源极连接等，本申请对存储电容13的具体结构不作限定。

[0045] 当存储电容13具有两个极板以及两个极板之间的介质层时，显示光线穿过存储电容13出射是指显示光线穿过两个极板以及介质层这一整体结构出射，即存储电容13可透过显示光线，具体透过率可以根据存储电容13结构设计以及材质等因素确定。存储电容13的极板可以是ITO等透明导电材料，以提高透过率。与现有技术中的存储电容是通过数据线或栅极形成相比，本实施例中可穿过显示光线的存储电容结构可以提高发光区域的出光效率。

[0046] 在实际应用中，发光区域的阵列基板还可以包括依次形成在驱动晶体管12和存储电容13背离基板11一侧的像素界定层、有机发光层等。为了实现底发射，发光区域的阵列基板还可以包括反射层，该反射层设置在有机发光层背离基板11的一侧，反射层还可以设置在与阵列基板对合的封装盖板上靠近阵列基板的一侧，从而将显示光线反射并从基板背离驱动晶体管和存储电容的一侧出射。本实施例对反射层的具体设置位置不作限定。

[0047] 本实施例提供的阵列基板,通过底发射结构的OLED阵列基板实现透明显示,发光区域设置有可使显示光线穿过的存储电容,由于是底发射结构,显示光线直接从基板侧发出,无需通过封装盖板以及阵列基板与封装盖板之间的间隙等,因此阵列基板的封装盖板上无需设置黑矩阵等结构,进而阵列基板上的像素单元无需与封装盖板上的黑矩阵等结构进行精确对准,相比较于采用顶发射结构实现透明显示的技术,本申请提供的阵列基板可以降低对合精度,简化工艺。

[0048] 其中,驱动晶体管12的有源层材料可以是各种氧化物、硅材料以及有机物材料等,例如有源层的材料可以包括以下至少一种:a-IGZO,ZnON,IZTO,a-Si,p-Si,六噻吩,聚噻吩等。本实施例提供的阵列基板可以采用Oxide技术、硅技术以及有机物技术制造。

[0049] 在上述实施例的一种实现方式中,参照图1和图2,存储电容13可以包括:依次层叠设置在基板11一侧的第一极板131、第一介质层132和第二极板133,第一极板131靠近基板11设置;第一极板131与驱动晶体管12的栅极123连接,第二极板133与驱动晶体管12的有源层连接。

[0050] 具体的,实现第一极板131与驱动晶体管12的栅极连接,以及第二极板133与驱动晶体管12的有源层连接的方式有多种,在实际应用中与驱动晶体管12的结构有关,本申请具体连接方式不作限定。下面以驱动晶体管12的一种结构为例进行说明。

[0051] 参照图1和图2,驱动晶体管12可以包括:依次层叠设置在基板11上的有源层121、栅极绝缘层122、栅极123、第二介质层124和源漏电极125,有源层121靠近基板11设置;有源层121包括沟道区121a、第一导通区121b和第二导通区121c,栅极123在基板11上的正投影覆盖沟道区121a在基板11上的正投影,源漏电极125通过设置在第二介质层124上的过孔与第一导通区121b连接;第一极板131设置在第二介质层124背离基板11的一侧,通过设置在第二介质层124上的过孔与栅极123连接,第二极板133通过设置在第一介质层132和第二介质层124上的过孔与第二导通区121c连接。

[0052] 本实施例提供的阵列基板结构,有源层121的第二导通区121c、第一极板131以及第二极板133可以构成叠层电容,其中有源层121的第二导通区121c和第二极板133的电位相同。

[0053] 其中,第一导通区121b和第二导通区121c的材料可以是导体化的沟道区121a材料或者其它导电材料等。

[0054] 参照图1,发光区域10a的阵列基板还可以包括:图案化设置在第二极板133背离基板11一侧的像素界定层16,用于定义出开口区域和非开口区域。驱动晶体管12在基板11上的正投影位于非开口区域,存储电容13在基板11上的正投影位于开口区域。

[0055] 参照图1,发光区域10a的阵列基板还可以包括:层叠覆盖在第二极板133和像素界定层16背离基板11一侧的有机材料层14和第一电极层15,有机材料层14靠近基板11设置。其中,第二极板133和第一电极层15分别作为有机材料层14的阳极和阴极,或阴极和阳极。

[0056] 为了实现底发射,发光区域10a的阵列基板还可以包括:覆盖在第一电极层15背离基板11一侧的第一反射层,第一反射层在基板11上的正投影覆盖发光区域10a,或者第一反射层在基板11上的正投影与发光区域10a重合。

[0057] 上述各实施例中,基板11可以进一步包括:衬底111以及依次层叠设置在衬底111上的色阻层112、平坦层113和缓冲层114,色阻层112靠近衬底111设置,色阻层112在衬底

111上的正投影覆盖驱动晶体管12和存储电容13在衬底111上的正投影。

[0058] 色阻层112可以包括红色色阻层、绿色色阻层和蓝色色阻层。

[0059] 为了防止光照对驱动晶体管12的阈值产生影响,尤其是有源层材料为IGZO的情况下,可以在衬底111上设置金属遮光层为驱动晶体管12遮光,但金属与驱动晶体管12的源极连接,在工作过程中可能产生电流而产生金属加热效应。本实施例采用色阻层112作为驱动晶体管12的遮光层,可以表面产生金属加热效应,提升阵列基板的可靠性。

[0060] 需要说明的是,本实施例中的色阻层112结构不是必需的,在实际应用中还可以通过在不同的像素单元打印不同颜色的有机材料层14来实现彩色显示。

[0061] 参照图1,透光区域10b的阵列基板可以包括衬底111,以及依次层叠设置在衬底111上的缓冲层114、第一介质层132、第二介质层124、有机材料层14和第一电极层15,其中缓冲层114靠近衬底111设置。透光区域10b的阵列基板去除了像素界定层16和平坦层113以提升透明度。

[0062] 上述各实施例中的电极(如第一电极层15等)、电容极板(如第一极板131和第二极板133等)以及信号走线(如栅极、源漏电极等)的材料可以是常用的金属材料,如Ag,Cu,Al,Mo等,或多层金属如MoNb/Cu/MoNb等,或上述金属的合金材料,如AlNd、MoNb等,也可以是金属和透明导电氧化物(如ITO、AZO等)形成的堆栈结构如ITO/Ag/ITO等。

[0063] 上述各实施例中的介质层(如第一介质层132和第二介质层124等)、绝缘层(如栅极绝缘层122等)、像素界定层16以及缓冲层(如缓冲层114等)的材料包括但不限于常规的如SiO_x、SiN_x、SiON等介质材料,或各种新型的有机绝缘材料,或High k材料如AlO_x,HfO_x,TaO_x等。

[0064] 上述各实施例中的平坦层113的材料包含但不限于聚硅氧烷系材料,亚克力系材料,或聚酰亚胺系材料等平坦化材料。

[0065] 上述实施例中的阵列基板可以通过以下制备方法获得,参照图3,发光区域的阵列基板的制备方法可以包括:

[0066] 步骤301:提供基板。

[0067] 步骤302:在基板上形成驱动晶体管和存储电容,显示光线穿过所述存储电容出射。

[0068] 参照图4,上述步骤301的步骤,可以包括:

[0069] 步骤401:提供衬底。

[0070] 步骤402:在衬底上依次形成色阻层、平坦层和缓冲层,色阻层在衬底上的正投影覆盖驱动晶体管和存储电容在衬底上的正投影。

[0071] 具体地,对衬底如玻璃等进行初始清洗,在衬底上依次制作R、G、B三种色阻层,然后旋涂平坦层(Resin)并图形化,之后PECVD(低温)沉积整面无机绝缘材料作为缓冲层。图7示出了完成基板制作的剖面结构示意图。

[0072] 参照图5,步骤302中在基板上形成驱动晶体管和存储电容的步骤,可以包括:

[0073] 步骤501:在基板上依次形成有源层、栅极绝缘层、栅极、第二介质层和源漏电极;有源层包括沟道区、第一导通区和第二导通区,栅极在基板上的正投影覆盖沟道区在基板上的正投影,源漏电极通过设置在第二介质层上的过孔与第一导通区连接。

[0074] 具体地,在基板上沉积有源层ACT材料并图形化,之后依次沉积栅极绝缘层GI和栅

极Gate金属并图形化,通过PECVD沉积第二介质层材料并开孔;然后沉积作为金属走线的源漏电极S/D金属并图形化,源漏电极通过设置在第二介质层上的过孔与第一导通区连接。完成了驱动晶体管制作的剖面结构示意图如图8所示。

[0075] 步骤502:在第二介质层背离基板的一侧依次形成第一极板、第一介质层和第二极板,第一极板通过设置在第二介质层上的过孔与栅极连接,第二极板通过设置在第一介质层和第二介质层上的过孔与第二导通区连接。

[0076] 具体地,在第二介质层背离基板的一侧沉积第一极板材料例如ITO等并湿法刻蚀,使图形化后的ITO连接驱动晶体管的栅极,形成存储电容的第一极板。

[0077] 然后沉积第一介质层材料并刻蚀Via hole孔,沉积第二极板材料如ITO等并图形化,使该层ITO通过Via hole与驱动晶体管的第二导通区连接。完成了存储电容制作的剖面结构示意图如图9所示。

[0078] 在实际应用中,上述的制备方法还可以包括:在第二极板背离基板的一侧涂覆像素界定层材料并图形化,使定义的开口区域位于第一极板的正上方;然后在第二极板和像素界定层上依次覆盖形成有机材料层和第一电极层如IZO等。其中,有机材料层可以通过蒸镀等方式形成。图10示出了完成有机材料层和第一电极层制作的剖面结构示意图。其中,第二极板和第一电极层分别作为有机材料层的阳极和阴极,或阴极和阳极。

[0079] 需要说明的是,透光区域的阵列基板中各层结构可以参考发光区域的阵列基板的制备方法,这里不再赘述。

[0080] 本申请另一实施例中,还提供了一种显示装置,参照图6,该显示装置可以包括层叠设置的封装盖板61和上述任一实施例所述的阵列基板62。

[0081] 需要说明的是,本实施例中的显示装置可以为:显示面板、电子纸、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0082] 本实施例提供的显示装置,由于采用底发射的阵列基板,光线在射出之前经过的膜层厚度较薄,使得发光区域的出光效率更高,提高显示亮度;而顶发射的阵列基板光线在射出之前需要经过阵列基板和封装盖板之间的填充物以及封装盖板上的色阻层以及平坦层等,这些膜层的厚度大,导致损耗大,出光效率低。

[0083] 其中,封装盖板61可以包括:封装基底611和设置在封装基底611靠近阵列基板62一侧的第二反射层612,第二反射层612在阵列基板62上的正投影覆盖发光区域。其中,第二反射层612的材料可以为导电材料,并与第一电极层连接。

[0084] 本实施例提供的显示装置,导电的第二反射层612一方面用于反射入射至封装盖板61上的光线;另一方面,第二反射层612与阵列基板上的第一电极层接触,可以降低第一电极层的IR drop,提高信号的均一性。第二反射层612的材料例如可以是ITO/Ag/ITO等材料。第二反射层612可以在封装基底611上沉积反射阴极金属并图形化形成。

[0085] 本实施例提供的显示装置,采用可穿过显示光线的存储电容,其正下方可以为色阻层,正上方对应位置的封装盖板上制作了第二反射层,共同构成透明显示装置的发光区域。同时背板其他区域为透明区域,去除像素界定层和平坦层以提升透明度,并且对应的封装盖板区域没有金属。

[0086] 本申请实施例提供了一种阵列基板及显示装置,其中所述阵列基板为底发射OLED阵列基板,包括多个像素单元,各所述像素单元划分为发光区域和透光区域,所述发光区域

的阵列基板包括：基板，以及设置在所述基板上的驱动晶体管和存储电容，显示光线穿过所述存储电容出射。本申请技术方案通过底发射结构的OLED阵列基板实现透明显示，发光区域设置有可使显示光线穿过的存储电容，由于是底发射结构，所以阵列基板的封装盖板上无需设置黑矩阵等结构，进而阵列基板上的像素单元无需与封装盖板上的黑矩阵等结构进行精确对准，相比较于现有顶发射结构实现透明显示的技术，本申请提供的阵列基板可以降低对合精度，简化工艺。

[0087] 本说明书中的各个实施例均采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似的部分互相参见即可。

[0088] 最后，还需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、商品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要素的过程、方法、商品或者设备中还存在另外的相同要素。

[0089] 以上对本发明所提供的一种阵列基板及显示装置进行了详细介绍，本文中应用了具体个例对本发明的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本发明的方法及其核心思想；同时，对于本领域的一般技术人员，依据本发明的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本发明的限制。

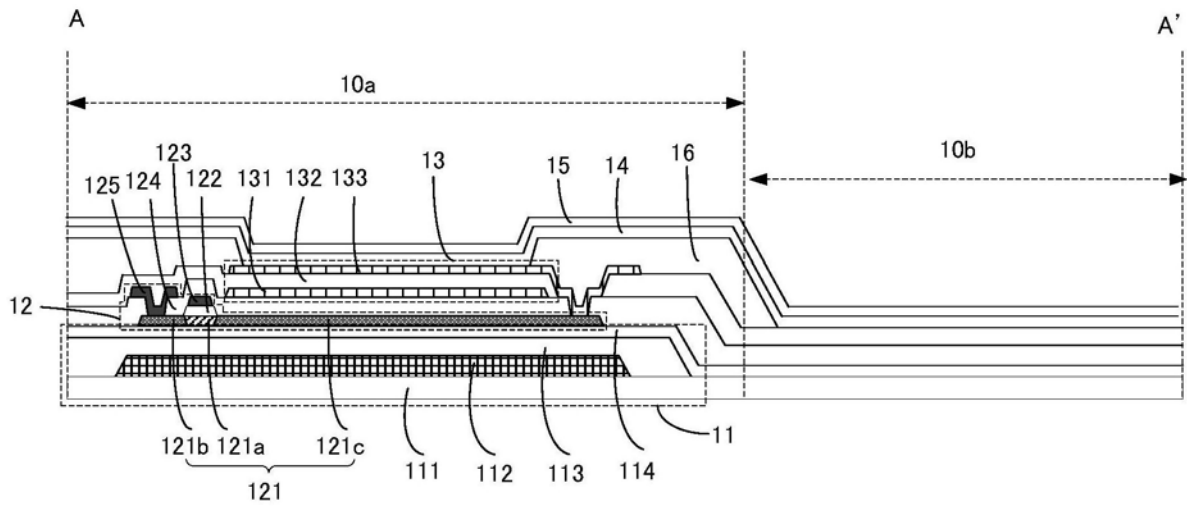


图1

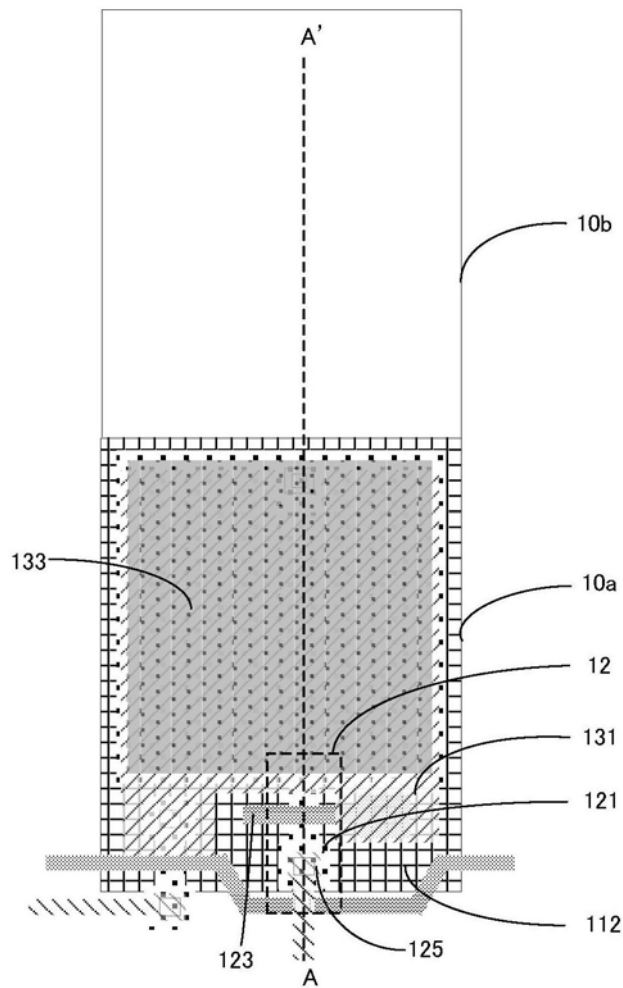


图2

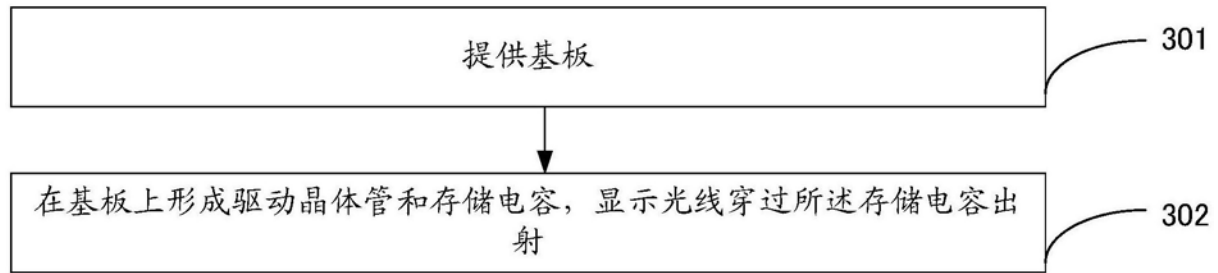


图3

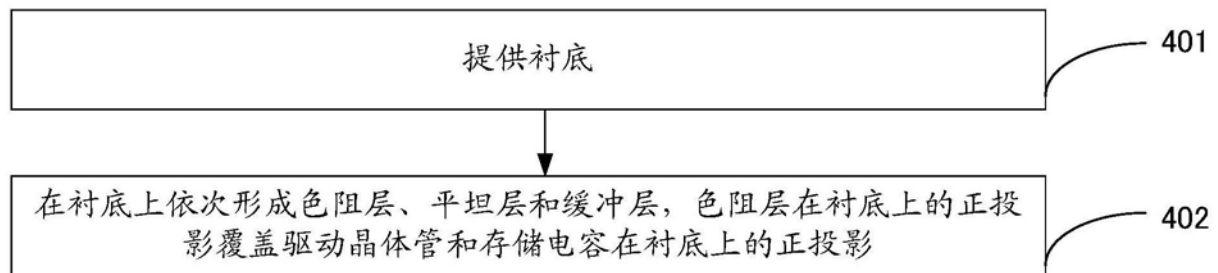


图4

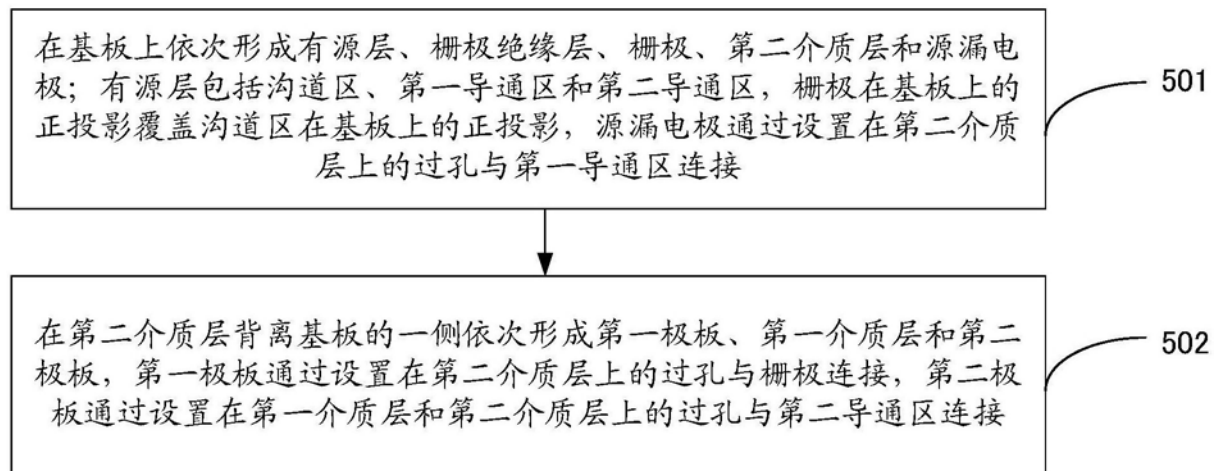


图5

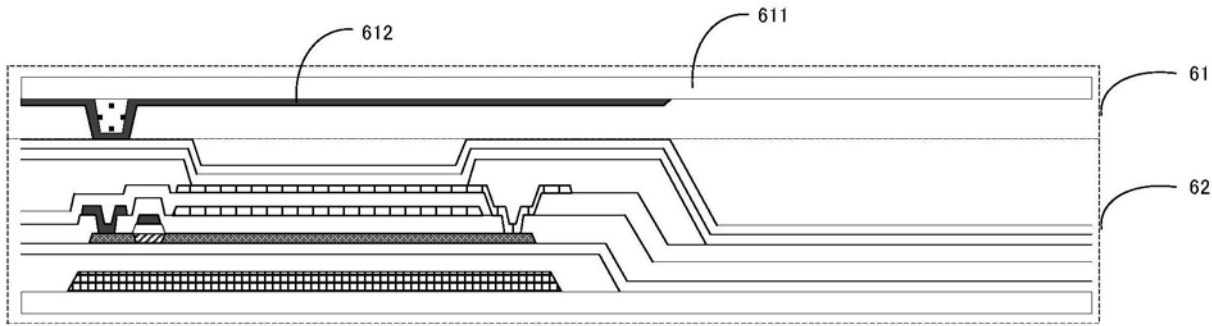


图6

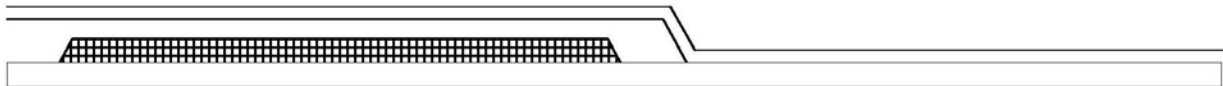


图7

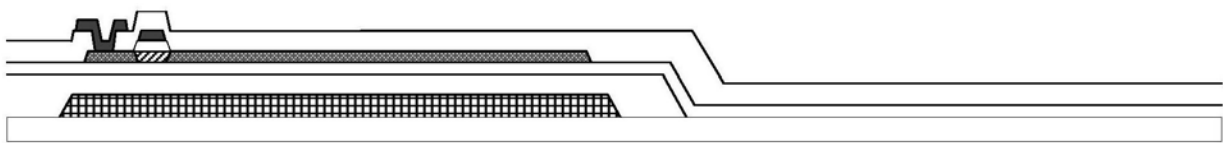


图8

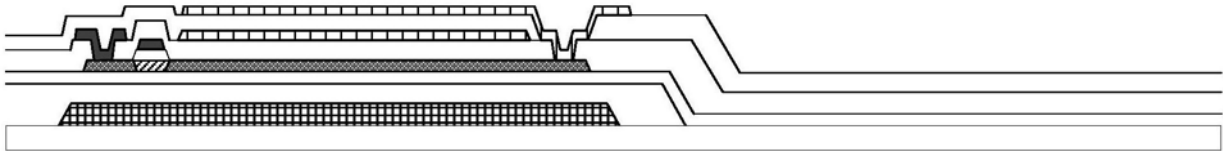


图9

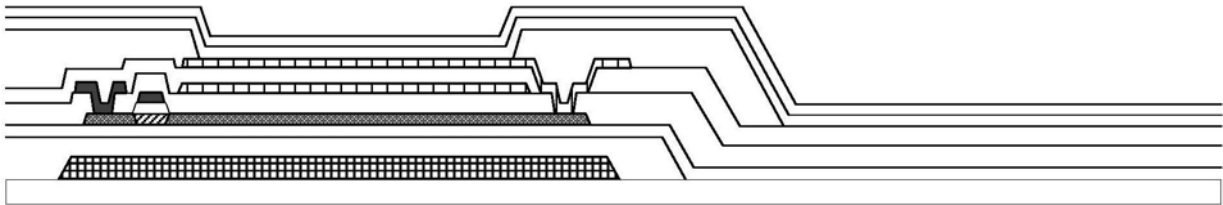


图10

专利名称(译)	一种阵列基板及显示装置		
公开(公告)号	CN109166895A	公开(公告)日	2019-01-08
申请号	CN201811013833.6	申请日	2018-08-31
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王国英 宋振		
发明人	王国英 宋振		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3265 H01L2251/533		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供了一种阵列基板及显示装置，其中所述阵列基板为底发射 OLED阵列基板，包括多个像素单元，各所述像素单元划分为发光区域和透光区域，所述发光区域的阵列基板包括：基板，以及设置在所述基板上的驱动晶体管和存储电容，显示光线穿过所述存储电容出射。本申请技术方案通过底发射结构的OLED阵列基板实现透明显示，发光区域设置有可穿过显示光线的存储电容，由于是底发射结构，所以阵列基板的封装盖板上无需设置黑矩阵等结构，进而阵列基板上的像素单元无需与封装盖板上的黑矩阵等结构进行精确对准，相比较于现有顶发射结构实现透明显示的技术，本申请提供的阵列基板可以降低对合精度，简化工艺。

