



(12)发明专利申请

(10)申请公布号 CN 108877671 A

(43)申请公布日 2018. 11. 23

(21)申请号 201810821748.6

(22)申请日 2018.07.24

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 施蓉蓉 杨盛际 刘伟

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 张静尧

(51)Int.Cl.

G09G 3/3233(2016.01)

G09G 3/3291(2016.01)

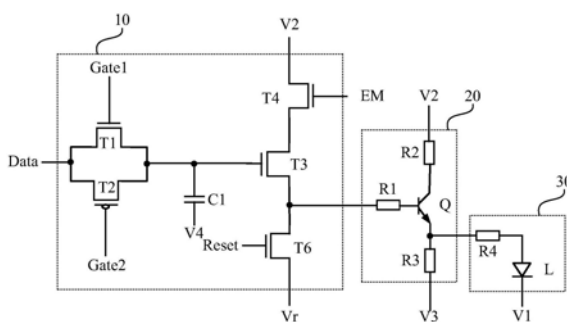
权利要求书2页 说明书9页 附图5页

(54)发明名称

一种像素电路及其驱动方法、显示装置

(57)摘要

本发明提供一种像素电路及其驱动方法、显示装置,涉及显示技术领域,用于解决如何提高OLED显示装置的显示亮度的问题。像素电路包括驱动信号生成子电路、升压子电路以及发光子电路;所述驱动信号生成子电路,连接所述升压子电路,用于生成初始驱动信号,并将所述初始驱动信号传输至所述升压子电路;所述升压子电路,还连接所述发光子电路,用于对所述初始驱动信号进行放大以生成目标驱动信号,并将所述目标驱动信号传输至所述发光子电路;所述发光子电路,还连接第一电压端,用于在所述目标驱动信号和所述第一电压端的信号的驱动下发光。



1. 一种像素电路,其特征在于,包括驱动信号生成子电路、升压子电路以及发光子电路;

所述驱动信号生成子电路,连接所述升压子电路,用于生成初始驱动信号,并将所述初始驱动信号传输至所述升压子电路;

所述升压子电路,还连接所述发光子电路,用于对所述初始驱动信号进行放大以生成目标驱动信号,并将所述目标驱动信号传输至所述发光子电路;

所述发光子电路,还连接第一电压端,用于在所述目标驱动信号和所述第一电压端的信号的驱动下发光。

2. 根据权利要求1所述的像素电路,其特征在于,所述升压子电路包括:第一电阻、第二电阻、第三电阻以及晶体三极管;

所述第一电阻串联在所述驱动信号生成子电路和所述晶体三极管的基极之间;

所述第二电阻串联在第二电压端和所述晶体三极管的集电极之间;

所述第三电阻串联在第三电压端和所述晶体三极管的发射极之间;

其中,所述晶体三极管的发射极还连接所述发光子电路。

3. 根据权利要求2所述的像素电路,其特征在于,所述晶体三极管为硅型晶体三极管。

4. 根据权利要求1所述的像素电路,其特征在于,所述驱动信号生成子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管以及第一存储电容;

所述第一晶体管的栅极连接第一扫描信号端,所述第一晶体管的第一极连接数据电压端,所述第一晶体管的第二极连接所述第三晶体管的栅极和所述第一存储电容的第一极;

所述第二晶体管的栅极连接第二扫描信号端,所述第二晶体管的第一极连接所述数据电压端,所述第二晶体管的第二极连接所述第三晶体管的栅极和所述第一存储电容的第一极;

所述第一存储电容的第一极还连接所述第三晶体管的栅极,所述第一存储电容的第二极连接第四电压端;

所述第三晶体管的第一极连接所述第四晶体管的第二极,所述第三晶体管的第二极连接所述升压子电路;

所述第四晶体管的栅极连接使能信号端,所述第四晶体管的第一极连接第二电压端;

其中,所述第一晶体管和所述第二晶体管互为N型和P型晶体管。

5. 根据权利要求1所述的像素电路,其特征在于,所述驱动信号生成子电路包括:第五晶体管、驱动晶体管以及第二存储电容;

所述第五晶体管的栅极连接第三扫描信号端,所述第五晶体管的第一极连接数据电压端,所述第五晶体管的第二极连接所述驱动晶体管的栅极和所述第二存储电容的第一极;

所述驱动晶体管的第一极连接第二电压端,所述驱动晶体管的第二极连接所述升压子电路;

所述第二存储电容的第一极还连接所述驱动晶体管的栅极,所述第二存储电容的第二极连接所述第二电压端。

6. 根据权利要求4或5所述的像素电路,其特征在于,所述驱动信号生成子电路还包括第六晶体管;

所述第六晶体管的栅极连接初始信号端,所述第六晶体管的第一极连接所述升压子电

路,所述第六晶体管的第二极连接初始电压端。

7.根据权利要求1所述的像素电路,其特征在于,所述发光子电路包括:自发光单元;所述自发光单元的阳极连接所述升压子电路,所述自发光单元的阴极连接所述第一电压端。

8.根据权利要求7所述的像素电路,其特征在于,所述发光子电路还包括:第四电阻;所述第四电阻串联在所述自发光器件的阳极与所述升压子电路之间。

9.一种显示装置,其特征在于,包括权利要求1-8任一项所述的像素电路。

10.一种如权利要求1-8任一项所述的像素电路的驱动方法,其特征在于,包括:

控制驱动信号生成子电路生成初始驱动信号;

控制升压子电路对所述初始驱动信号进行放大,生成目标驱动信号;

控制发光子电路在所述目标驱动信号和第一电压端的信号的驱动下发光。

11.根据权利要求10所述的像素电路的驱动方法,其特征在于,所述驱动信号生成子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管以及第一存储电容;

所述控制驱动信号生成子电路生成初始驱动信号,包括:

所述第一晶体管在第一扫描信号端的控制下开启,所述第二晶体管在第二扫描信号端的控制下开启;

数据电压端的信号经所述第一晶体管和所述第二晶体管传输并存储至所述第一存储电容,同时传输至所述第三晶体管的栅极;

所述第四晶体管在使能信号端的控制下开启,第二电压端的信号经所述第三晶体管生成所述初始驱动信号。

一种像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及其驱动方法、显示装置。

背景技术

[0002] OLED (Organic Light-Emitting Diode,有机电致发光二极管)显示装置由于具有薄、轻、宽视角、主动发光、发光颜色连续可调、成本低、高色域、高对比度、响应速度快、耗能小、驱动电压低、工作温度范围宽、生产工艺简单、发光效率高、抗震性能好及可柔性显示等优点,已广泛应用于显示领域,成为显示领域的热点之一。

[0003] 由于OLED器件本身存在体效应(body effect),当数据信号为较高电压时,驱动晶体管存在较大的电压损失,使得数据信号在传送至OLED器件时压降较大,导致像素电路只能输出较低的驱动电压,OLED亮度较低,无法实现高亮显示。

[0004] 因此,为了提高OLED显示装置的适用范围,如何提高OLED显示装置的显示亮度成为本领域技术人员急需解决的问题。

发明内容

[0005] 本发明的实施例提供一种像素电路及其驱动方法、显示装置,用于解决如何提高OLED显示装置的显示亮度的问题。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 第一方面,提供一种像素电路,包括驱动信号生成子电路、升压子电路以及发光子电路;所述驱动信号生成子电路,连接所述升压子电路,用于生成初始驱动信号,并将所述初始驱动信号传输至所述升压子电路;所述升压子电路,还连接所述发光子电路,用于对所述初始驱动信号进行放大以生成目标驱动信号,并将所述目标驱动信号传输至所述发光子电路;所述发光子电路,还连接第一电压端,用于在所述目标驱动信号和所述第一电压端的信号的驱动下发光。

[0008] 可选的,所述升压子电路包括:第一电阻、第二电阻、第三电阻以及晶体三极管;所述第一电阻串联在所述驱动信号生成子电路和所述晶体三极管的基极之间;所述第二电阻串联在第二电压端和所述晶体三极管的集电极之间;所述第三电阻串联在第三电压端和所述晶体三极管的发射极之间;其中,所述晶体三极管的发射极还连接所述发光子电路。

[0009] 可选的,所述晶体三极管为硅型晶体三极管。

[0010] 可选的,所述驱动信号生成子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管以及第一存储电容;所述第一晶体管的栅极连接第一扫描信号端,所述第一晶体管的第一极连接数据电压端,所述第一晶体管的第二极连接所述第三晶体管的栅极和所述第一存储电容的第一极;所述第二晶体管的栅极连接第二扫描信号端,所述第二晶体管的第一极连接所述数据电压端,所述第二晶体管的第二极连接所述第三晶体管的栅极和所述第一存储电容的第一极;所述第一存储电容的第一极还连接所述第三晶体管的栅极,所述第一存储电容的第二极连接第四电压端;所述第三晶体管的第一极连接所述第四晶体管的

第二极,所述第三晶体管的第二极连接所述升压子电路;所述第四晶体管的栅极连接使能信号端,所述第四晶体管的第一极连接第二电压端;其中,所述第一晶体管和所述第二晶体管互为N型和P型晶体管。

[0011] 可选的,所述驱动信号生成子电路包括:第五晶体管、驱动晶体管以及第二存储电容;所述第五晶体管的栅极连接第三扫描信号端,所述第五晶体管的第一极连接数据电压端,所述第五晶体管的第二极连接所述驱动晶体管的栅极和所述第二存储电容的第一极;所述驱动晶体管的第一极连接第二电压端,所述驱动晶体管的第二极连接所述升压子电路;所述第二存储电容的第一极还连接所述驱动晶体管的栅极,所述第二存储电容的第二极连接所述第二电压端。

[0012] 可选的,所述驱动信号生成子电路还包括第六晶体管;所述第六晶体管的栅极连接初始信号端,所述第六晶体管的第一极连接所述升压子电路,所述第六晶体管的第二极连接初始电压端。

[0013] 可选的,所述发光子电路包括:自发光单元;所述自发光单元的阳极连接所述升压子电路,所述自发光单元的阴极连接所述第一电压端。

[0014] 可选的,所述发光子电路还包括:第四电阻;所述第四电阻串联在所述自发光器件的阳极与所述升压子电路之间。

[0015] 第二方面,提供一种显示装置,包括第一方面所述的像素电路。

[0016] 第三方面,提供一种如第一方面所述的像素电路的驱动方法,包括:控制驱动信号生成子电路生成初始驱动信号;控制升压子电路对所述初始驱动信号进行放大,生成目标驱动信号;控制发光子电路在所述目标驱动信号和第一电压端的信号的驱动下发光。

[0017] 可选的,所述驱动信号生成子电路包括:第一晶体管、第二晶体管、第三晶体管、第四晶体管以及第一存储电容;所述控制驱动信号生成子电路生成初始驱动信号,包括:所述第一晶体管在第一扫描信号端的控制下开启,所述第二晶体管在第二扫描信号端的控制下开启;数据电压端的信号经所述第一晶体管和所述第二晶体管传输并存储至所述第一存储电容,同时传输至所述第三晶体管的栅极;所述第四晶体管在使能信号端的控制下开启,第二电压端的信号经所述第三晶体管生成所述初始驱动信号。

[0018] 本发明实施例提供的像素电路及其驱动方法、显示装置,通过在像素电路中增加升压子电路,对驱动信号生成子电路生成的初始驱动信号进行放大,使传输至发光子电路的目标驱动信号大于驱动信号生成子电路生成的初始驱动信号,从而提高了发光子电路的驱动电流,达到提高发光子电路发光亮度的效果。

[0019] 此外,由于升压子电路是对驱动信号生成子电路生成的初始驱动信号进行放大,因此可以忽略OLED器件的体效应造成的电压损失对发光子电路发光亮度提升效果的影响。

附图说明

[0020] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0021] 图1为本发明实施例提供的一种常规像素电路的结构示意图;

- [0022] 图2为本发明实施例提供的另一种像素电路的结构示意图；
- [0023] 图3为本发明实施例提供的再一种像素电路的结构示意图；
- [0024] 图4为本发明实施例提供的一种图3所示的像素电路中各子电路的具体结构示意图一；
- [0025] 图5为本发明实施例提供的一种图3所示的像素电路中各子电路的具体结构示意图二；
- [0026] 图6为本发明实施例提供的一种图3所示的像素电路中各子电路的具体结构示意图三；
- [0027] 图7为本发明实施例提供的一种图3所示的像素电路中各子电路的具体结构示意图四；
- [0028] 图8为本发明实施例提供的一种用于驱动图5所示的像素电路的时序图；
- [0029] 图9为本发明实施例提供的图2所示的像素电路的仿真效果图；
- [0030] 图10为本发明实施例提供的图5所示的像素电路的仿真效果图；
- [0031] 图11为本发明实施例提供的一种像素电路的驱动方法的流程图。
- [0032] 附图标记
- [0033] 10-驱动信号生成子电路；20-升压子电路；30-发光子电路。

具体实施方式

[0034] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0035] OLED为电流型元件，通过OLED的电流受数据电压端Data输入数据电压的控制，同时也受到晶体管阈值电压的影响。传统的AMOLED (Active-Matrix Organic Light-Emitting Diode, 有源矩阵有机发光二极管) 像素电路如图1所示，包括两个薄膜晶体管和一个电容，结构简单。驱动过程中通过扫描的方式将数据电压端Data的数据电压写入存储电容C，控制驱动晶体管Td工作在饱和区，将电压变换为恒定的电流，进而在一帧时间内驱动自发光单元L发光。但由于每个像素电路中驱动晶体管Td的阈值电压有所差异以及OLED会存在阈值电压变化，使得流经OLED的电流会随着阈值电压漂移而有所不同，造成画面显示不均且亮度不一致的问题。

[0036] 基于此，提供一种如图2所示的像素电路，包括五个薄膜晶体管以及一个电容。第六晶体管T6在初始信号端Reset的控制下，将初始电压端Vr的信号传输至自发光单元L的阳极，以对自发光器件的阳极进行初始化，从而可以减小由于第三晶体管T3阈值电压不同造成的电流差异；第一晶体管T1在第一扫描信号端Gate1的控制下，将数据电压端Data的信号传输至第一存储电容C1；第二晶体管T2在第二扫描信号端Gate 2的控制下，将数据电压端Data的信号传输至第一存储电容C1，通过采用第一晶体管T1和第二晶体管T2共同传输数据电压端Data的信号，可以降低漏电流对显示带来的影响；第一存储电容C1用于保证第三晶体管T3 (作为驱动晶体管使用) 工作在饱和区；第四晶体管T4在使能信号端EM的控制下，将第二电压端V2的电压传输至第三晶体管T3，以向自发光单元L的阳极提供电压；第一电压端

V1为自发光单元L的阴极提供电压。

[0037] 但是,由于OLED器件本身存在体效应,第三晶体管T3处存在较大的电压损失,第一电压端V1的电压有限,导致自发光单元L两端电压无法满足高亮度需求。若要通过更改数据信号来提高自发光单元L的亮度,一方面是像素电路中的晶体管参数需要变化,电路等器件均需要重新设计,过程繁琐;另一方面,第三晶体管T3本身存在体效应,即使当数据信号为较高电压时,第三晶体管T3存在较大的电压损失,使得数据信号在传送至自发光单元L时降压较大,导致像素电路只能输出较低的驱动电压,自发光单元L亮度依然较低,无法实现高亮显示。

[0038] 基于此,提供一种如图3所示的像素电路,包括驱动信号生成子电路10、升压子电路20以及发光子电路30。

[0039] 在一些实施例中,如图3所示,驱动信号生成子电路10,连接升压子电路20,用于生成初始驱动信号,并将初始驱动信号传输至升压子电路20。

[0040] 其中,不对驱动信号生成子电路10的具体结构进行限定,能够生成驱动信号即可。现有技术中为发光子电路30的阳极传输信号的电路均适用于本发明的驱动信号生成子电路10。

[0041] 升压子电路20,还连接发光子电路30,用于对初始驱动信号进行放大以生成目标驱动信号,并将目标驱动信号传输至发光子电路30。

[0042] 发光子电路30,还连接第一电压端V1,用于在目标驱动信号和第一电压端V1的信号驱动下发光。

[0043] 本发明实施例提供的像素电路,通过在像素电路中增加升压子电路20,对驱动信号生成子电路10生成的初始驱动信号进行放大,使传输至发光子电路30的目标驱动信号大于驱动信号生成子电路10生成的初始驱动信号,从而提高了发光子电路30的驱动电流,达到提高发光子电路30发光亮度的效果。电路结构简单易实现,可大幅度提高升压,增加显示亮度。

[0044] 此外,由于升压子电路20是对驱动信号生成子电路10生成的初始驱动信号进行放大,因此可以忽略OLED器件的体效应造成的电压损失对发光子电路30发光亮度提升效果的影响。

[0045] 在一些实施例中,如图4所示,升压子电路20包括:第一电阻R1、第二电阻R2、第三电阻R3以及晶体三极管Q。

[0046] 第一电阻R1串联在驱动信号生成子电路10和晶体三极管Q的基极之间。

[0047] 第二电阻R2串联在第二电压端V2和晶体三极管Q的集电极之间。

[0048] 第三电阻R3串联在第三电压端V3和晶体三极管Q的发射极之间。

[0049] 其中,晶体三极管Q的发射极还连接发光子电路30。

[0050] 此处,升压子电路20的工作原理为:当驱动信号生成子电路10的输出端A点(也就是升压子电路20的输入端)处产生电压初始驱动信号 V_{in} ,且晶体三极管满足放大条件时,晶体三极管Q的基极产生电流 I_B ,晶体三极管Q的发射极电流为 $(1+\beta) \cdot I_B$,此时升压子电路20的输出端B点(也就是发光子电路30的输入端)输出的目标驱动信号为

$$V_{out} = \frac{V_{in} - U_{be}}{R_b + R_e} (1 + \beta) * R_e$$
，从而实现电压升压。其中， β 为晶体三极管Q的放大倍数一

般远大于1， U_{be} 为晶体三极管Q的基极和发射极开启电压， R_b 为第一电阻R1的阻值， R_e 为第三电阻R3的阻值。晶体三极管的放大条件为发射极正偏、集电极反偏，因此，第一电阻R1、第二电阻R2、第三电阻R3的阻值的选取应满足在基极输入初始驱动电压 V_{in} 后，发射极正偏、集电极反偏。

[0051] 示例性的，为使晶体三极管Q工作在线性放大区（满足放大条件），第一电阻R1的阻值为1K Ω ，第二电阻R2的阻值为2K Ω ，第三电阻R3的阻值为20 Ω ， β 为100。当数据电压端Data写入的数据信号为5V时，初始驱动信号 V_{in} 为4.5V，此时通过升压子电路20后，输出的目标驱动信号 V_{out} 为7.6V，电压增长47%。

[0052] 晶体三极管Q可以为硅型晶体三极管，也可以为锗型晶体三极管。在一些实施例中，为了减小晶体三极管Q的占用面积，在像素电路中选用硅型晶体三极管。

[0053] 为了降低漏电流对发光效果的影响，在一些实施例中，如图4所示，驱动信号生成子电路10包括：第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4以及第一存储电容C1。

[0054] 第一晶体管T1的栅极连接第一扫描信号端Gate1，第一晶体管T1的第一极连接数据电压端Data，第一晶体管T1的第二极连接第三晶体管T3的栅极和第一存储电容C1的第一极。

[0055] 第二晶体管T2的栅极连接第二扫描信号端Gate2，第二晶体管T2的第一极连接数据电压端Data，第二晶体管T2的第二极连接第三晶体管T3的栅极和第一存储电容C1的第一极。

[0056] 第一存储电容C1的第一极还连接第三晶体管T3的栅极，第一存储电容C1的第二极连接第四电压端V4。

[0057] 第三晶体管T3的第一极连接第四晶体管T4的第二极，第三晶体管T3的第二极连接升压子电路20。

[0058] 第四晶体管T4的栅极连接使能信号端EM，第四晶体管T4的第一极连接第二电压端V2。

[0059] 其中，第一晶体管T1和第二晶体管T2互为N型和P型晶体管。

[0060] 需要说明的是，驱动信号生成子电路10还可以包括与第一晶体管T1并联的多个开关晶体管、与第二晶体管T2并联的多个开关晶体管、与第三晶体管T3并联的多个驱动晶体管、与第四晶体管T4并联的多个开关晶体管。上述仅仅是对驱动信号生成子电路10的举例说明，其它与该驱动信号生成子电路10功能相同的结构在此不再一一赘述，但都应当属于本发明的保护范围。

[0061] 为了降低阈值电压漂移对发光效果的影响，在驱动发光子电路30发光之前，先对发光子电路30进行初始化。在一些实施例中，如图5所示，驱动信号生成子电路10还包括第六晶体管T6。

[0062] 第六晶体管T6的栅极连接初始信号端Reset，第六晶体管T6的第一极连接升压子电路20，第六晶体管T6的第二极连接初始电压端 V_r 。

[0063] 需要说明的是,驱动信号生成子电路10还可以包括与第六晶体管T6并联的多个开关晶体管。上述仅仅是对驱动信号生成子电路10的举例说明,其它与该驱动信号生成子电路10功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0064] 在一些实施例中,如图5所示,第一电阻R1的一端连接第三晶体管T3的第二极和第六晶体管T6的第一极,第一电阻R1的另一端连接晶体三极管Q的基极。

[0065] 为了简化电路结构,在一些实施例中,如图6所示,驱动信号生成子电路10包括:第五晶体管T5、驱动晶体管Td以及第二存储电容C2。

[0066] 第五晶体管T5的栅极连接第三扫描信号端Gate3,第五晶体管T5的第一极连接数据电压端Data,第五晶体管T5的第二极连接驱动晶体管Td的栅极和第二存储电容C2的第一极。

[0067] 驱动晶体管Td的第一极连接第二电压端V2,驱动晶体管Td的第二极连接升压子电路20。

[0068] 第二存储电容C2的第一极还连接驱动晶体管Td的栅极,第二存储电容C2的第二极连接第二电压端V2。

[0069] 需要说明的是,驱动信号生成子电路10还可以包括与第五晶体管T5并联的多个开关晶体管、与驱动晶体管Td并联的多个驱动晶体管Td。上述仅仅是对驱动信号生成子电路10的举例说明,其它与该驱动信号生成子电路10功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0070] 为了降低阈值电压漂移对发光效果的影响,在驱动发光子电路30发光之前,先对发光子电路30进行初始化。在一些实施例中,如图7所示,驱动信号生成子电路10还包括第六晶体管T6。

[0071] 第六晶体管T6的栅极连接初始信号端Reset,第六晶体管T6的第一极连接升压子电路20,第六晶体管T6的第二极连接初始电压端Vr。

[0072] 需要说明的是,驱动信号生成子电路10还可以包括与第六晶体管T6并联的多个开关晶体管。上述仅仅是对驱动信号生成子电路10的举例说明,其它与该驱动信号生成子电路10功能相同的结构在此不再一一赘述,但都应当属于本发明的保护范围。

[0073] 在一些实施例中,如图7所示,第一电阻R1的一端连接驱动晶体管Td的第二极和第六晶体管T6的第一极,第一电阻R1的另一端连接晶体三极管Q的基极。

[0074] 在一些实施例中,如图4和图6所示,发光子电路30包括:自发光单元L。

[0075] 自发光单元L的阳极连接升压子电路20,自发光单元L的阴极连接第一电压端V1。

[0076] 其中,自发光单元L例如可以是OLED。

[0077] 在一些实施例中,如图4和图6所示,自发光单元L的阳极连接晶体三极管Q的发射极。

[0078] 当像素电路应用于显示装置时,为了避免一个像素电路短路引起周围像素电路也短路的问题,在一些实施例中,如图5和图7所示,发光子电路30还包括:第四电阻R4。

[0079] 第四电阻R4串联在自发光单元L的阳极与升压子电路20之间。

[0080] 在一些实施例中,如图5和图7所示,第四电阻R4的一端连接晶体三极管Q的发射极,另一端连接自发光单元L的阳极。

[0081] 基于上述对各子电路具体电路的描述,以下结合图5和图8对上述像素电路的具体

驱动过程进行详细的说明。

[0082] 需要说明的是,第一、本发明实施例中各子电路包括的晶体管的类型没有明确限定,意味着这些晶体管的类型可以不做限定,即上述第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6以及驱动晶体管Td可以是N型晶体管或者P型晶体管。在一些实施例中像素电路中包含的上述晶体管均为N型晶体管。本发明以下实施例均是以第二晶体管T2为P型晶体管,其他晶体管均为N型晶体管为例进行的说明。

[0083] 其中,上述晶体管的第一极可以是漏极、第二极可以是源极;或者,第一极可以是源极、第二极可以是漏极。本发明实施例对此不作限制。

[0084] 此外,根据晶体管导电方式的不同,可以将上述像素电路中的晶体管分为增强型晶体管和耗尽型晶体管。本发明实施例对此不作限制。

[0085] 第二、本发明实施例均是以第一电压端V1、第四电压端V4输入低电平、第二电压端V2输入高电平、第三电压端V3接地为例进行的说明,并且,这里的高、低仅表示输入的电压之间的相对大小关系。

[0086] 如图5所示的像素电路的驱动过程可分为三个阶段:初始驱动信号生成阶段、目标驱动信号生成阶段、发光阶段。

[0087] 初始信号生成阶段:如图5所示的像素电路的初始驱动信号生成过程中,各信号端的时序图如图8所示。具体的:

[0088] 第一阶段:初始信号端Reset输入开启信号,控制第六晶体管T6开启,将初始电压端Vr的信号传输至升压子电路20,经升压子电路20传输至发光子电路30,对自发光单元L的阳极进行初始化。

[0089] 其中,本领域技术人员应该明白,由于升压子电路20会对初始电压端Vr的信号进行放大后再传输至发光子电路30,因此,初始电压端Vr传输的信号例如可以很小很小,或者为0V。

[0090] 第二阶段:第一扫描信号端Gate1输入开启信号,控制第一晶体管T1开启,将数据电压端Data的信号传输至第一存储电容C1和第三晶体管T3的栅极;同时,第二扫描信号端Gate2输入开启信号,控制第二晶体管T2开启,将数据电压端Data的数据信号传输至第一存储电容C1和第三晶体管T3的栅极;第一扫描信号端Gate1和第二扫描信号端Gate2输入截止信号,控制第一晶体管T1和第二晶体管T2截止,第三晶体管T3工作在饱和区,使能信号端EM输入开启信号,控制第四晶体管T4开启,将第二电压端V2的信号传输至第三晶体管T3,以使第三晶体管T3生成初始驱动信号并输出至升压子电路20。此时,数据电压端Data可持续输入数据信号,也可以停止输入。

[0091] 其中,本发明实施例可以通过调整使能信号端EM输入的信号的占空比来调整初始驱动信号的大小,从而实现对自发光单元L亮度和对比度的调节。

[0092] 目标驱动信号生成阶段:升压子电路20对接收到的初始驱动信号进行放大生成目标驱动信号并输出至发光子电路30,放大后的目标驱动信号为:

$$V_{out} = \frac{V_{in} - U_{be}}{R_b + R_e} (1 + \beta) * R_e。$$

[0093] 发光阶段:自发光单元L在目标驱动信号和第一电压端V1输入的信号的驱动下发

光。

[0094] 其中,可以通过调整第一电压端V1的信号来调整施加到自发光单元L上的驱动电压,从而实现对自发光单元L亮度和对比度的调节。

[0095] 保证第四晶体管T4在使能信号端EM的控制下,将第二电压端V2的电压传输至第三晶体管T3,以向自发光单元L的阳极提供电压;第一电压端V1为自发光单元L的阴极提供电压。

[0096] 图9为HSPICE (高精度电路仿真) 模拟的如图2所示的像素电路中自发光单元L的发光电流。第一电压端V1为可调电压设计,本电路设置的值为-1V。此时自发光单元L的电流为1.90nA。

[0097] 图10为HSPICE模拟的如图5所示的像素电路中自发光单元L的发光电流。条件均与图9模拟设置相同。此时自发光单元L的电流为7.70nA,电流提高305%,自发光单元L的亮度大幅度提高。

[0098] 本发明实施例还提供一种显示装置,包括多个上述像素电路。

[0099] 其中,上述显示装置具体可以是OLED显示器、数码相框、手机、平板电脑、导航仪等具有任何显示功能的产品或者部件。

[0100] 本发明实施例提供一种显示装置,包括如上的任意一种像素电路。显示装置可以包括多个像素单元阵列,每一个像素单元包括上述的任意一个像素电路。本发明实施例提供的显示装置具有与本发明前述实施例提供的像素电路相同的有益效果,由于像素电路在前述实施例中已经进行了详细说明,此处不再赘述。

[0101] 本发明实施例还提供一种上述像素电路的驱动方法,如图11所示,该驱动方法包括:

[0102] S10、控制驱动信号生成子电路10生成初始驱动信号。

[0103] 在一些实施例中,驱动信号生成子电路10包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4以及第一存储电容C1。

[0104] 步骤S10、包括:

[0105] 第一晶体管T1在第一扫描信号端Gate1的控制下开启,第二晶体管T2在第二扫描信号端Gate2的控制下开启。

[0106] 数据电压端Data的信号经第一晶体管T1和第二晶体管T2传输并存储至第一存储电容C1,同时传输至第三晶体管T3的栅极。

[0107] 第四晶体管T4在使能信号端EM的控制下开启,第二电压端V2的信号经第三晶体管T3生成初始驱动信号。

[0108] S20、控制升压子电路20对初始驱动信号进行放大,生成目标驱动信号。

[0109] 驱动信号生成子电路10将初始驱动信号传输至升压子电路20,控制升压子电路20

开启,将初始驱动信号放大,放大后的目标驱动信号为 $V_{out} = \frac{V_{in} - U_{be}}{R_b + R_e} (1 + \beta) * R_e$,将

目标驱动信号传输至发光子电路30。

[0110] S30、控制发光子电路30在目标驱动信号和第一电压端V1的信号的驱动下发光。

[0111] 本发明实施例提供的像素电路的驱动方法的有益效果与上述像素电路的有益效

果相同,此处不再赘述。

[0112] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

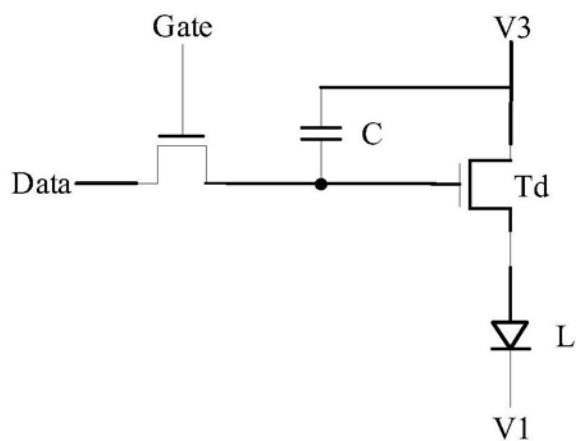


图1

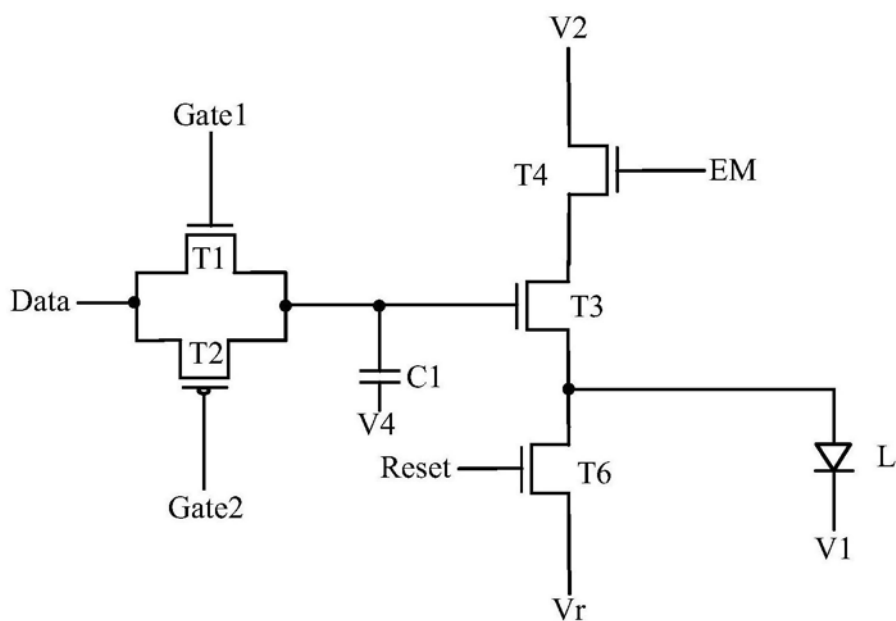


图2

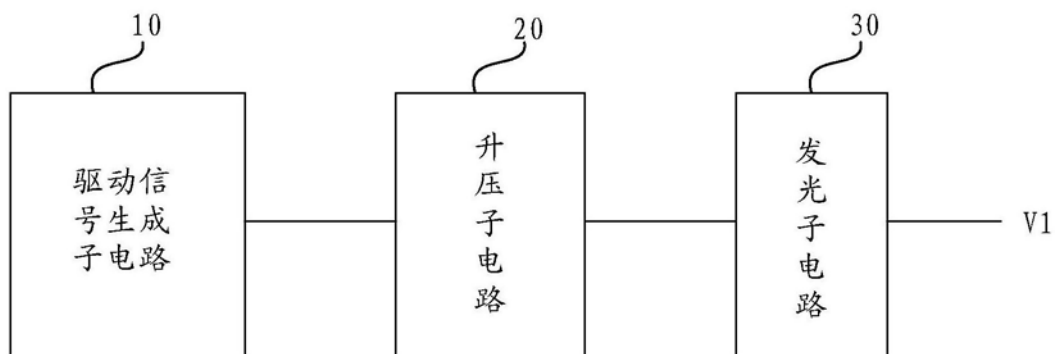


图3

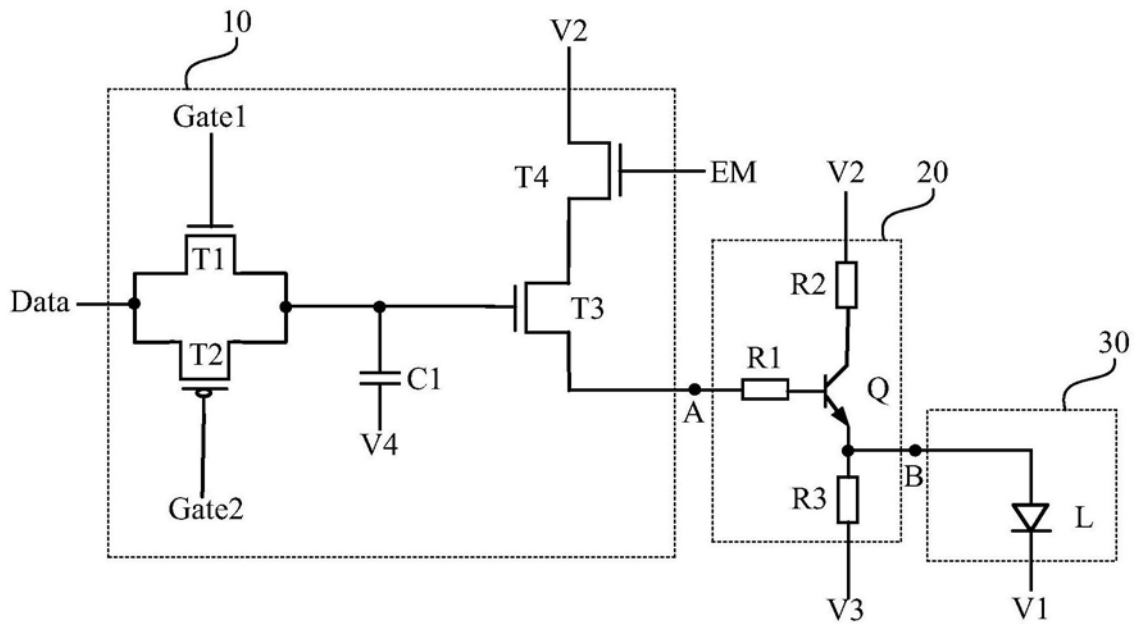


图4

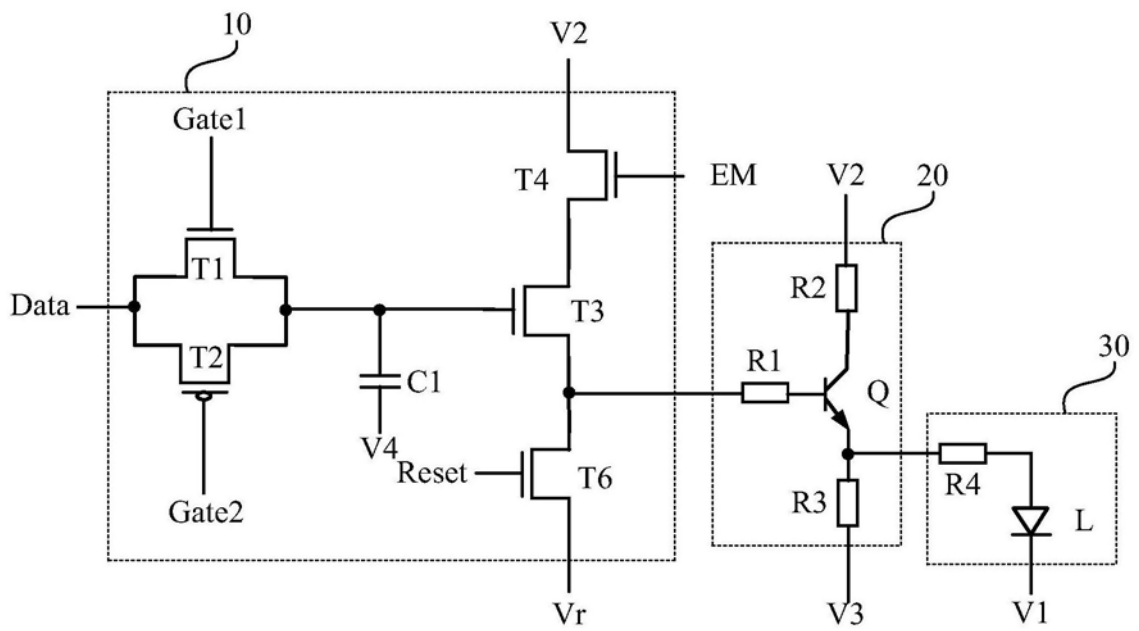


图5

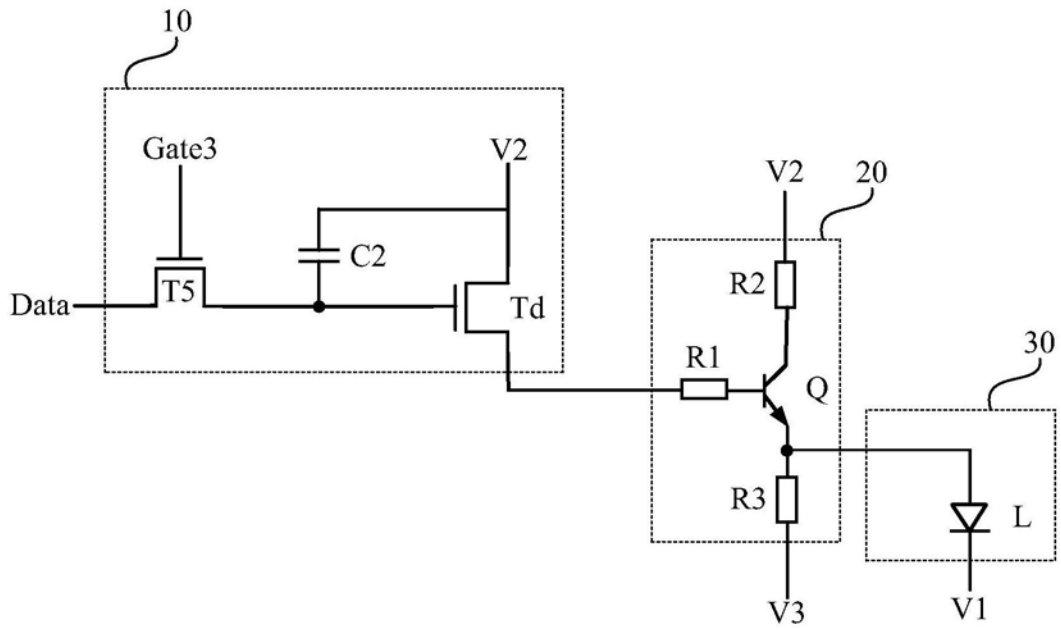


图6

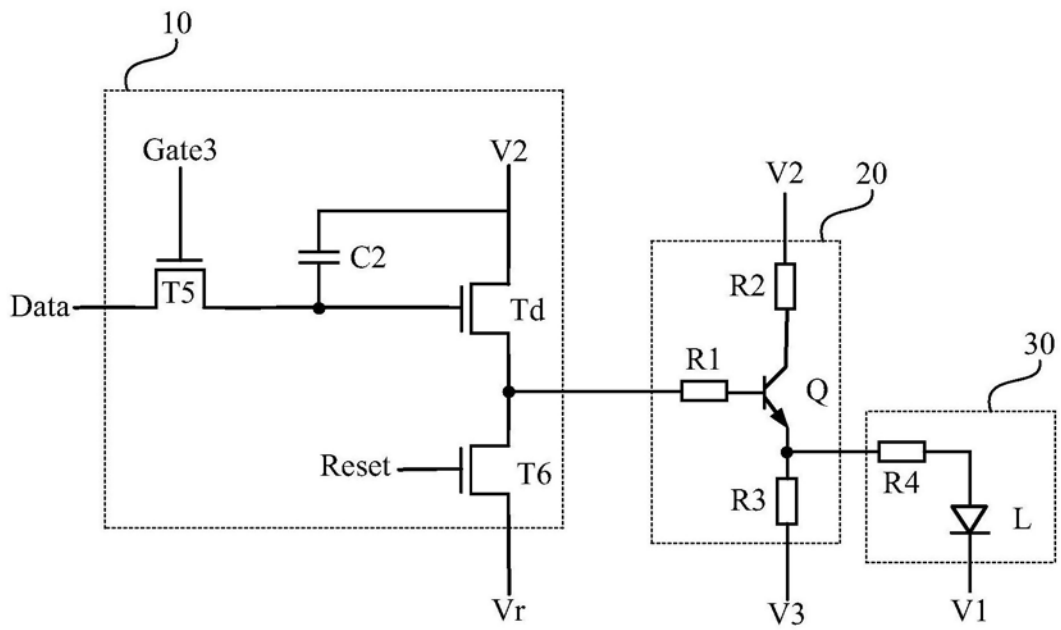


图7

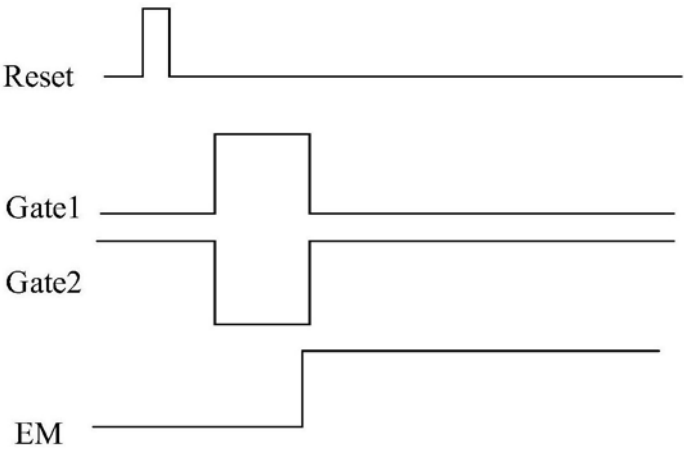


图8

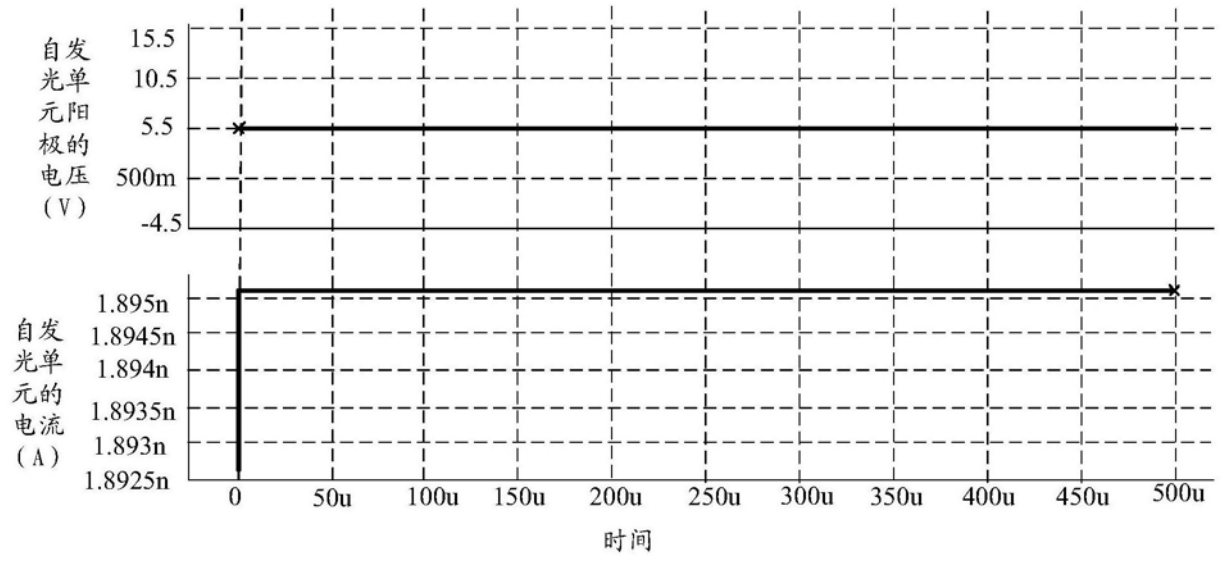


图9

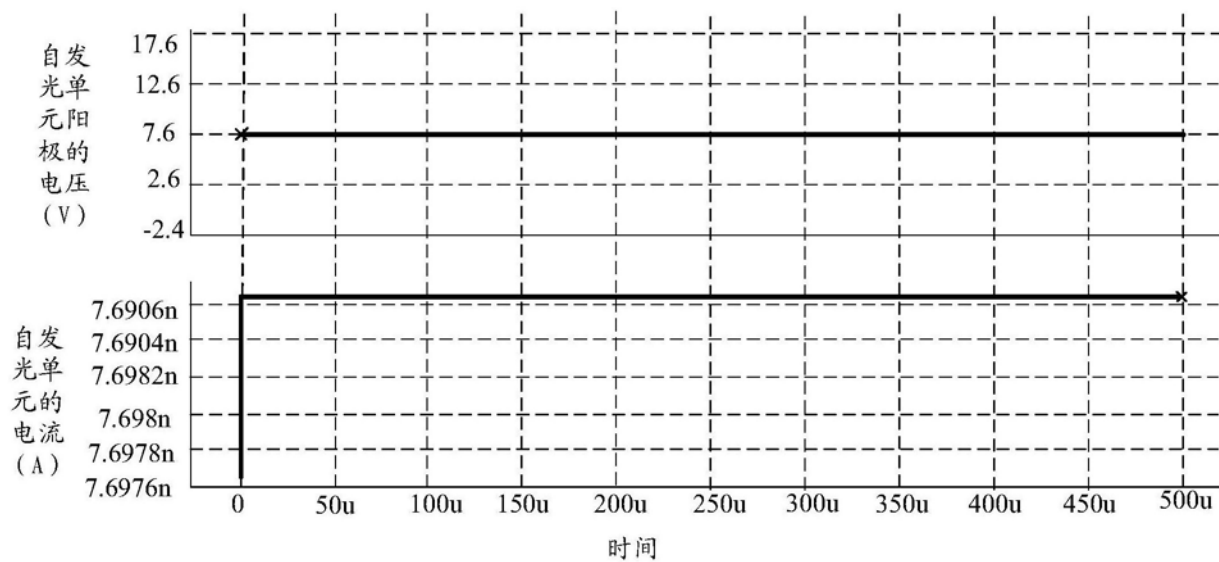


图10

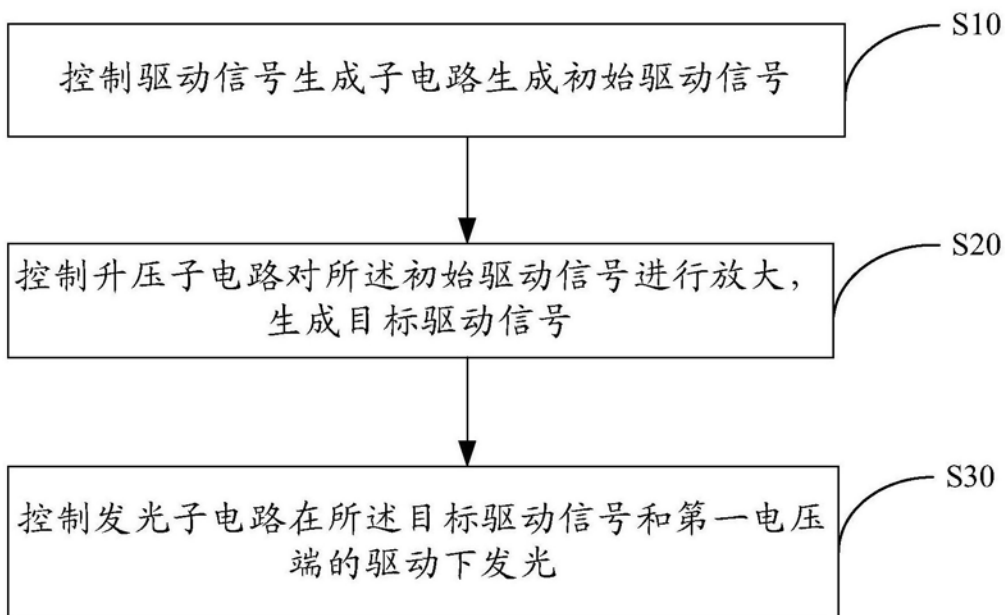


图11

专利名称(译)	一种像素电路及其驱动方法、显示装置		
公开(公告)号	CN108877671A	公开(公告)日	2018-11-23
申请号	CN201810821748.6	申请日	2018-07-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	施蓉蓉 杨盛际 刘伟		
发明人	施蓉蓉 杨盛际 刘伟		
IPC分类号	G09G3/3233 G09G3/3291		
CPC分类号	G09G3/3233 G09G3/3291 G09G3/3241 G09G3/3266 G09G2300/0847		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及其驱动方法、显示装置，涉及显示技术领域，用于解决如何提高OLED显示装置的显示亮度的问题。像素电路包括驱动信号生成子电路、升压子电路以及发光子电路；所述驱动信号生成子电路，连接所述升压子电路，用于生成初始驱动信号，并将所述初始驱动信号传输至所述升压子电路；所述升压子电路，还连接所述发光子电路，用于对所述初始驱动信号进行放大以生成目标驱动信号，并将所述目标驱动信号传输至所述发光子电路；所述发光子电路，还连接第一电压端，用于在所述目标驱动信号和所述第一电压端的信号的驱动下发光。

