



(12)发明专利申请

(10)申请公布号 CN 107749275 A

(43)申请公布日 2018.03.02

(21)申请号 201711139085.1

(22)申请日 2017.11.16

(30)优先权数据

106129570 2017.08.30 TW

(71)申请人 友达光电股份有限公司

地址 中国台湾新竹市

(72)发明人 陈勇志 张玮轩 唐鸣远 陈琬淋

(74)专利代理机构 隆天知识产权代理有限公司

72003

代理人 李昕巍 章侃铨

(51)Int.Cl.

G09G 3/3208(2016.01)

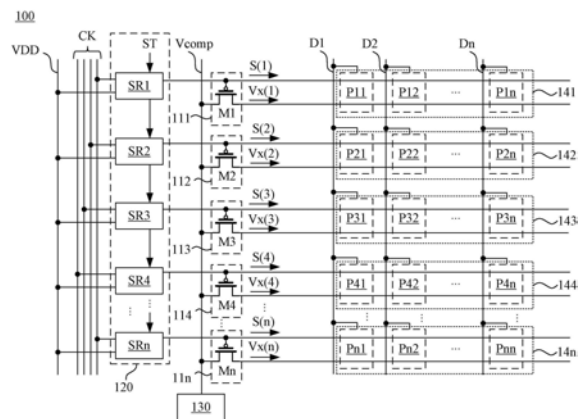
权利要求书3页 说明书6页 附图6页

(54)发明名称

显示装置

(57)摘要

一种显示装置包含补偿信号线、多个驱动电路与多个像素电路。驱动电路耦接补偿信号线。补偿信号线用以提供补偿信号。驱动电路的第一驱动电路用以接收补偿信号,并根据第一控制信号输出补偿信号。像素电路的第一像素电路包含有机发光二极管,而第一像素电路用以接收补偿信号与数据信号,并根据补偿信号与数据信号调整流经有机发光二极管的电流。



1. 一种显示装置,包含:

一补偿信号线,用以提供一补偿信号;

多个驱动电路,耦接该补偿信号线,其中该些驱动电路的一第一驱动电路用以接收该补偿信号,并根据一第一控制信号输出该补偿信号;以及

多个像素电路,其中该些像素电路的一第一像素电路包含一有机发光二极管,而该第一像素电路用以接收该补偿信号与一数据信号,并根据该补偿信号与该数据信号调整流经该有机发光二极管的电流。

2. 如权利要求1所述的显示装置,其中该第一像素电路还包含:

一第一晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收一第一电压,该第二端耦接该有机发光二极管;

一第二晶体管,具有一第一端、一第二端与一控制端,其中该第二端耦接该有机发光二极管,该控制端用以接收一第二控制信号;

一第三晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该数据信号,该第二端耦接该第二晶体管的该第一端,该控制端用以接收该第一控制信号;

一第四晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该补偿信号,该第二端耦接该第一晶体管的该控制端,该控制端用以接收该第一控制信号;以及

一电容器,具有一第一端与一第二端,其中该第一端耦接该第四晶体管的该第二端,该第二端耦接该第三晶体管的该第二端。

3. 如权利要求2所述的显示装置,其中于一第一期间,该第三晶体管与该第四晶体管根据该第一控制信号导通,该第二晶体管根据该第二控制信号关闭,以及

于一第二期间,该第三晶体管与该第四晶体管根据该第一控制信号关闭,该第二晶体管根据该第二控制信号导通。

4. 如权利要求1所述的显示装置,其中该第一像素电路还包含:

一第一晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收一第一电压,该第二端耦接该有机发光二极管;

一第二晶体管,具有一第一端、一第二端与一控制端,其中该第二端耦接该有机发光二极管,该控制端用以接收该第一控制信号;

一第三晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该数据信号,该第二端耦接该第二晶体管的该第一端,该控制端用以接收该第一控制信号;

一第四晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该补偿信号,该第二端耦接该第一晶体管的该控制端,该控制端用以接收该第一控制信号;以及

一电容器,具有一第一端与一第二端,其中该第一端耦接该第四晶体管的该第二端,该第二端耦接该第三晶体管的该第二端。

5. 如权利要求4所述的显示装置,其中于一第一期间,该第三晶体管与该第四晶体管根据该第一控制信号导通,该第二晶体管根据该第一控制信号关闭,以及

于一第二期间,该第三晶体管与该第四晶体管根据该第一控制信号关闭,该第二晶体管根据该第一控制信号导通。

6. 如权利要求1所述的显示装置,其中该第一像素电路还包含:

一第一晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收一第一电

压,该第二端耦接该有机发光二极管;

一第二晶体管,具有一第一端、一第二端与一控制端,其中该第二端用以接收该第一电压,该控制端用以接收一第二控制信号;

一第三晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该数据信号,该第二端耦接该第二晶体管的该第一端,该控制端用以接收该第一控制信号;

一第四晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该补偿信号,该第二端耦接该第一晶体管的该控制端,该控制端用以接收该第一控制信号;以及

一电容器,具有一第一端与一第二端,其中该第一端耦接该第四晶体管的该第二端,该第二端耦接该第三晶体管的该第二端。

7.如权利要求6所述的显示装置,其中于一第一期间,该第三晶体管与该第四晶体管根据该第一控制信号导通,该第二晶体管根据该第二控制信号关闭,以及

于一第二期间,该第三晶体管与该第四晶体管根据该第一控制信号关闭,该第二晶体管根据该第二控制信号导通。

8.如权利要求1所述的显示装置,其中该第一驱动电路包含:

一第五晶体管,具有一第一端、一第二端与一控制端,其中该第一端用以接收该补偿信号,该控制端用以接收该第一控制信号,该第二端耦接于该第一像素电路。

9.一种显示装置,包含:

多个像素电路,这些像素电路以阵列形状而排列成多行像素电路,其中这些行像素电路包含一第一行像素电路;

多个移位暂存器,这些移位暂存器串接而形成一多级移位暂存器,其中该多级移位暂存器包含一第一移位暂存器,且该第一移位暂存器耦接于该第一行像素电路;

多个驱动电路,这些驱动电路分别耦接于这些行像素电路,其中这些驱动电路包含一第一驱动电路;以及

一补偿信号线,分别耦接于这些驱动电路;

其中该第一驱动电路分别耦接于该补偿信号线、该第一移位暂存器与该第一行像素电路。

10.如权利要求9所述的显示装置,其中该第一驱动电路包含:

一第一晶体管,具有一第一端、一第二端与一控制端,其中该第一端耦接该补偿信号线,该第二端耦接于该第一行像素电路,该控制端耦接于该第一移位暂存器。

11.如权利要求9所述的显示装置,其中这些行像素电路还包含相邻于该第一行像素电路的一第二行像素电路,而该多级移位暂存器还包含一第二移位暂存器,该第二移位暂存器分别耦接于该第一移位暂存器与该第二行像素电路,且这些驱动电路还包含一第二驱动电路,其中该第二驱动电路分别耦接于该补偿信号线、该第二移位暂存器与该第二行像素电路。

12.如权利要求11所述的显示装置,其中该第二驱动电路包含:

一第二晶体管,具有一第一端、一第二端与一控制端,其中该第一端耦接该补偿信号线,该第二端耦接于该第二行像素电路,该控制端耦接于该第二移位暂存器。

13.如权利要求11所述的显示装置,还包含一驱动晶片,耦接于该补偿信号线,其中于一第一期间,该驱动晶片提供一第一补偿信号,使得该第一行像素电路通过该第一驱动电

路来接收该第一补偿信号;于一第二期间,该驱动晶片提供一第二补偿信号,使得该第二行像素电路通过该第二驱动电路来接收该第二补偿信号。

显示装置

技术领域

[0001] 本公开内容是一种显示技术,且特别涉及一种显示装置。

背景技术

[0002] 于有机发光二极管(Organic light emitting diode,OLED)显示器的像素电路中,由于制程因素可能会造成每个像素电路内晶体管具有不同的临界电压,进而导致驱动有机发光二极管的电流不一致,产生显示器亮度不均的问题。然而,传统像素补偿电路则所需的元件数量过多,并且需要较长的补偿时间,因此补偿效果十分有限。

发明内容

[0003] 本公开内容的一态样是一种显示装置,其包含补偿信号线、多个驱动电路与多个像素电路。驱动电路耦接补偿信号线。补偿信号线用以提供补偿信号。驱动电路的第一驱动电路用以接收补偿信号,并根据第一控制信号输出补偿信号。像素电路的第一像素电路包含有机发光二极管,而第一像素电路用以接收补偿信号与数据信号,并根据补偿信号与数据信号调整流经有机发光二极管的电流。

[0004] 本公开内容的另一态样是一种显示装置,其包含多个像素电路、多个移位暂存器、多个驱动电路与补偿信号线。补偿信号线分别耦接于该些驱动电路。移位暂存器串接而形成多级移位暂存器。像素电路以阵列形状而排列成多行像素电路。该些行像素电路包含第一行像素电路。多级移位暂存器包含第一移位暂存器,且第一移位暂存器耦接于第一行像素电路。驱动电路分别耦接于该些行像素电路。该些驱动电路包含第一驱动电路。第一驱动电路分别耦接于补偿信号线、第一移位暂存器与第一行像素电路。

[0005] 综上所述,驱动电路可根据控制信号导通来输出补偿信号至像素电路,以迅速地调整有机发光二极管的电流,因此有效地提升显示装置的显示品质。

[0006] 以下将以实施方式对上述的说明作详细的描述,并对本公开内容的技术方案提供更进一步的解释。

附图说明

[0007] 为了让本公开内容的上述和其他目的、特征、优点与实施例能更明显易懂,所附图示的说明如下:

[0008] 图1是说明本公开内容一实施例的显示装置的示意图;

[0009] 图2A是说明本公开内容一实施例的显示装置的像素电路的示意图;

[0010] 图2B是说明本公开内容一实施例的显示装置的像素电路的示意图;

[0011] 图3A是说明本公开内容一实施例的显示装置的像素电路的示意图;

[0012] 图3B是说明本公开内容一实施例的显示装置的像素电路的示意图;

[0013] 图4是说明本公开内容一实施例的控制信号与补偿信号的示意图;

[0014] 图5是说明本公开内容一实施例的显示装置的像素电路的示意图;以及

- [0015] 图6是说明本公开内容一实施例的控制信号与补偿信号的示意图。
- [0016] 附图标记说明：
- [0017] 100:显示装置
- [0018] 111~11n:驱动电路
- [0019] 120:多级移位暂存器
- [0020] 130:驱动晶片
- [0021] 141~14n:行像素电路
- [0022] P11~Pnn:像素电路
- [0023] D1~Dn:数据线
- [0024] SR1~SRn:移位暂存器
- [0025] M1~Mn:晶体管
- [0026] S(1)~S(n):控制信号
- [0027] V_x(1)~V_x(n):补偿信号
- [0028] VDD:参考电压线
- [0029] CK:时脉信号线
- [0030] V_{comp}:补偿信号线
- [0031] ST:启动信号
- [0032] 200A、200B、300A、300B:像素电路
- [0033] T1~T4:晶体管
- [0034] C:电容器
- [0035] OVDD、OVSS:参考电压
- [0036] A、B:节点
- [0037] V_{data}:数据信号
- [0038] EM(1)、EM(2):控制信号
- [0039] OLED:有机发光二极管
- [0040] t1、t2:期间

具体实施方式

[0041] 以下公开提供许多不同实施例或例证用以实施本公开内容的特征。本公开在不同例证中可能重复引用数字符号且/或字母,这些重复皆为了简化及阐述,其本身并未指定以下讨论中不同实施例且/或配置之间的关系。

[0042] 于实施方式与权利要求中,除非内文中对于冠词有所特别限定,否则「一」与「该」可泛指单一个或多个。将进一步理解的是,本文中所使用的「包含」、「包括」、「具有」及相似词汇,指明其所记载的特征、区域、整数、步骤、操作、元件与/或组件,但不排除其所述或额外的其一个或多个其它特征、区域、整数、步骤、操作、元件、组件,与/或其中的群组。

[0043] 关于本文中所使用的「耦接」或「连接」,均可指二或多个元件相互直接作实体或电性接触,或是相互间接作实体或电性接触,而「耦接」或「连接」还可指二或多个元件相互操作或动作。相对的,当一元件被称为「直接连接」或「直接耦接」至另一元件时,其中是没有额外元件存在。

[0044] 关于本文中所使用的「约」、「大约」或「大致约」一般通常是指数值的误差或范围约百分之二十以内,较好地是约百分之十以内,而更佳地则是约百分五之以内。文中若无明确说明,其所提及的数值皆视作为近似值,即如「约」、「大约」或「大致约」所表示的误差或范围。

[0045] 请参考图1。图1是说明本公开内容一实施例的显示装置100的示意图。显示装置100包含补偿信号线 V_{comp} 、多个驱动电路 $111\sim 11n$ 与多个像素电路 $P11\sim Pnn$, n 为正整数。驱动电路 $111\sim 11n$ 分别耦接补偿信号线 V_{comp} 与像素电路 $P11\sim Pnn$ 。

[0046] 于一实施例中,像素电路 $P11\sim Pnn$ 以阵列形状而排列成多行像素电路 $141\sim 14n$,且像素电路 $P11\sim Pnn$ 分别耦接数据线 $D1\sim Dn$ 。如图1所示,第一行像素电路 141 包含像素电路 $P11\sim P1n$,第二行像素电路 142 包含像素电路 $P21\sim P2n$, \dots ,第 n 行像素电路 $14n$ 包含像素电路 $Pn1\sim Pnn$ 。驱动电路 $111\sim 11n$ 分别耦接于行像素电路 $141\sim 14n$ 。举例而言,驱动电路 111 耦接于第一行像素电路 141 ,驱动电路 112 耦接于第二行像素电路 142 , \dots ,驱动电路 $11n$ 耦接于第 n 行像素电路 $14n$ 。

[0047] 于一实施例中,驱动电路 111 包含晶体管 $M1$,驱动电路 112 包含晶体管 $M2$, \dots ,驱动电路 $11n$ 包含晶体管 Mn 。晶体管 $M1\sim Mn$ 的第一端均耦接至补偿信号线 V_{comp} ,第二端分别连接至对应的像素电路 $P11\sim Pnn$,控制端分别接收对应的控制信号 $S(1)\sim S(n)$ 。以晶体管 $M1$ 为例说明,晶体管 $M1$ 的第一端耦接补偿信号线 V_{comp} ,第二端耦接像素电路 $P11\sim P1n$,控制端接收控制信号 $S(1)$ 。具体而言,晶体管 $M1$ 根据控制信号 $S(1)$ 导通时,将补偿信号线 V_{comp} 上的补偿信号 $V_x(1)$ 传送至像素电路 $P11\sim P1n$ 。晶体管 $M2$ 根据控制信号 $S(2)$ 导通时,将补偿信号线 V_{comp} 上的补偿信号 $V_x(2)$ 传送至像素电路 $P21\sim P2n$ 。依此类推,晶体管 Mn 根据控制信号 $S(n)$ 导通时,将补偿信号线 V_{comp} 上的补偿信号 $V_x(n)$ 传送至像素电路 $Pn1\sim Pnn$ 。

[0048] 于一实施例中,显示装置100还包含多个移位暂存器 $SR1\sim SRn$,而移位暂存器 $SR1\sim SRn$ 可串接而形成多级移位暂存器120。移位暂存器 $SR1\sim SRn$ 分别耦接参考电压线 VDD 与其对应的时脉信号线 CK ,并多级移位暂存器120根据启动信号 ST 分别依序输出上述控制信号 $S(1)\sim S(n)$ 。如图1所示的实施例中,移位暂存器 $SR1$ 输出信号至移位暂存器 $SR2$,移位暂存器 $SR2$ 输出信号至移位暂存器 $SR3$,依此类推至其他级的移位暂存器,移位暂存器 $SRn-1$ 输出信号至移位暂存器 SRn 。换言之,该级移位暂存器(例如移位暂存器 $SR2$)可将前一级移位暂存器(例如移位暂存器 $SR1$)的输出信号作为输入信号,但本公开内容不以此为限。于另一实施例中,该级移位暂存器(例如移位暂存器 $SR3$)可将前两级移位暂存器(例如移位暂存器 $SR1$ 、 $SR2$)的输出信号作为输入信号。于图1所绘示的实施例中,时脉信号线 CK 为4条传输线,且用以输入不同相位的时脉信号于多级移位暂存器120。但本发明不以此为限,于其他变形例中,时脉信号线可为单条或双条,以输入单一相位的时脉信号或彼此相位互补的时脉信号;而于另一变形例中,每级移位暂存器 SR 亦可接收两种或两种以上的时脉信号。

[0049] 于一实施例中,显示装置100还包含驱动晶片130,驱动晶片130耦接于补偿信号线 V_{comp} 并用以提供补偿信号 $V_x(1)\sim V_x(n)$ 至补偿信号线 V_{comp} 以供传送至驱动电路 $111\sim 11n$ 。举例而言,于晶体管 $M1$ 根据控制信号 $S(1)$ 导通时,驱动晶片130可提供补偿信号 $V_x(1)$ 至补偿信号线 V_{comp} ,因此晶体管 $M1$ 可将补偿信号 $V_x(1)$ 传送至像素电路 $P11\sim P1n$ (即第一行像素电路 141)。于晶体管 $M2$ 根据控制信号 $S(2)$ 导通时,驱动晶片130则提供补偿信号 $V_x(2)$ 至补偿信号线 V_{comp} ,因此晶体管 $M2$ 可将补偿信号 $V_x(2)$ 传送至像素电路 $P21\sim P2n$ (即第

二行像素电路142)。以此类推,于晶体管Mn根据控制信号S(n)导通时,驱动晶片130亦可提供补偿信号Vx(n)至补偿信号线Vcomp,因此晶体管Mn可将补偿信号Vx(n)传送至像素电路Pn1~Pnn(即第n行像素电路14n)。

[0050] 操作上,为方便说明,以下用驱动电路111与第一行像素电路141的像素电路P11进行说明。驱动电路111用以接收补偿信号线Vcomp传送的补偿信号Vx(1),并根据控制信号S(1)输出补偿信号Vx(1)。像素电路P11包含有机发光二极管(Organic light emitting diode,OLED)。像素电路P11用以接收补偿信号Vx(1)与数据信号Vdata,并根据补偿信号Vx(1)与数据线D1传送的数据信号Vdata来调整流经有机发光二极管的电流。须说明的是,驱动电路111~11n与像素电路P11~Pnn均可通过类似上述操作方式来调整流经像素电路P11~Pnn每一者的有机发光二极管的电流。如此一来,像素电路P11~Pnn根据补偿信号Vx(n)与数据信号Vdata来迅速地调整流经有机发光二极管的电流,因此有效地提升显示效果。

[0051] 为说明像素电路P11~Pnn的实作方式,请参考图2A,图2A是说明本公开内容一实施例的显示装置100的像素电路200A的示意图。像素电路P11~Pnn每一者可实作为像素电路200A,为方便说明,以下用像素电路P11进行说明。像素电路P11(或像素电路200A)包含晶体管T1~T4、电容器C以及有机发光二极管OLED。晶体管T1的第一端用以接收第一参考电压OVDD,晶体管T1的第二端耦接有机发光二极管LED,晶体管T1的控制端经由节点A耦接晶体管T4的第二端。晶体管T2的第一端经由节点B耦接晶体管T3的第二端,晶体管T2的第二端耦接有机发光二极管LED并用以接收第二参考电压OVSS,晶体管T2的控制端用以接收控制信号EM(1)。晶体管T3的第一端用以接收数据线D1传送的数据信号Vdata,晶体管T3的控制端用以接收移位暂存器SR1输出的控制信号S(1)。晶体管T4的第一端用以接收补偿信号线Vcomp传送的补偿信号Vx(1),晶体管T4的控制端用以接收移位暂存器SR1输出的控制信号S(1)。电容器C耦接于节点A与节点B之间。换言之,电容器C的第一端耦接晶体管T1的控制端与晶体管T4的第二端,而电容器C的第二端耦接晶体管T2的第一端与晶体管T3的第二端。于图2A的实施例中,晶体管T1耦接于有机发光二极管OLED的阳极,而晶体管T2耦接于有机发光二极管OLED的阴极。

[0052] 如图2A所示,晶体管T1~T4为P型晶体管,然而本公开内容不以此为限。于另一实施例中,晶体管T1~T4其中一或多个者可以是N型晶体管。

[0053] 操作上,请参考图2A与图4。于第一期间t1,晶体管T3与晶体管T4根据控制信号S(1)导通,并且晶体管T2根据控制信号EM(1)关闭。晶体管T4将补偿信号Vx(1)传递至节点A,晶体管T3将数据信号Vdata传递至节点B,因此于第一期间t1,节点A的电压VA为Vx(1),节点B的电压VB为Vdata。

[0054] 于第二期间t2,晶体管T3与晶体管T4根据控制信号S(1)关闭,并且晶体管T2根据控制信号EM(1)导通。此时节点A的电压VA为(Vx(1)-Vdata+OVSS),而节点B的电压VB为OVSS。流经有机发光二极管OLED的电流I可通过公式(1)计算得。

[0055] $I = k(V_{SG} - V_t)^2 = k(OVDD - V_A - V_t)^2 \dots \dots$ 公式(1)

[0056] 其中k为常数,VSG为晶体管T1源极(即上述晶体管T1的第一端)与栅极(即上述晶体管T1的控制端)的电压差,Vt为晶体管T1的临界电压(Threshold voltage)。须说明的是,临界电压Vt的数值与制程变异有关,并且影响像素电路内晶体管的元件特性,可能进而导

致显示装置产生亮度不均的问题。

[0057] 于一实施例中,驱动晶片130可将第一期间 t_1 提供的补偿信号 $V_x(1)$ 设定为 $(V_{ref}-V_t)$,因此流经有机发光二极管OLED的电流 I 可通过公式(2)计算得。

[0058] $I=k(OVDD-V_{ref}+V_{data}-OVSS)^2\cdots\cdots$ 公式(2)

[0059] 其中 V_{ref} 为参考电压,可依实际需求设计。因此,从公式(2)可以了解影响电流 I 的因素为数据信号 V_{data} 与各参考电压(如 $OVDD$ 、 V_{ref} 与 $OVSS$),而各晶体管的临界电压 V_t 则无法影响电流 I 。类似上述方式,像素电路P21亦可实作为像素电路200A,并根据控制信号S(2)、EM(2)操作,此处不再重复叙述。如此一来,通过补偿信号 $V_x(1)\sim V_x(n)$ 则可减少制程变异对于有机发光二极管的亮度的影响。

[0060] 于本实施例中,像素电路P11~Pnn的临界电压 V_t 可经由量测或统计数据得到,并储存于驱动晶片130内。

[0061] 举例而言,当每一显示装置100的行像素电路141~14n制作完成,可经由量测每一像素电路P11~Pnn而得知临界电压 V_t 变异。接着,补偿信号 $V_x(1)\sim V_x(n)$ 可根据量测得的临界电压并依上述方式设计(例如设计为 $V_{ref}-V_t$),并写入驱动晶片130以使驱动电路111~11n依控制信号S(1)~S(n)的时序来提供补偿信号 $V_x(1)\sim V_x(n)$ 。

[0062] 或者,举另一例而言,可预先量测并搜集其他显示装置的行像素电路的临界电压 V_t 变异。接着,将搜集到的临界电压 V_t 变异以统计方式计算出临界电压 V_t 变异的运算值(例如对应于不同行像素电路的临界电压平均值)来作为经过相同制程制作出的行像素电路的临界电压参考值,补偿信号 $V_x(1)\sim V_x(n)$ 可根据运算出的临界电压参考值并依上述方式设计(例如设计为 $V_{ref}-V_t$),并写入驱动晶片130以使驱动电路111~11n依控制信号S(1)~S(n)的时序来提供补偿信号 $V_x(1)\sim V_x(n)$ 。因此,驱动晶片130可提供适合的补偿信号至补偿信号线 V_{comp} ,而驱动电路111~11n根据控制信号S(1)~S(n)将补偿信号 $V_x(1)\sim V_x(n)$ 输出至像素电路P11~Pnn。举例而言,于第一期间 t_1 ,驱动晶片130提供补偿信号 $V_x(1)$,驱动电路111根据控制信号S(1)将补偿信号 $V_x(1)$ 传送至第一行像素电路141的像素电路P11~P1n,亦即像素电路P11~P1n通过驱动电路111来接收补偿信号 $V_x(1)$,以消除临界电压 V_t 对于像素电路P11~P1n当中有机发光二极管OLED电流 I 的影响。接着,于第二期间 t_2 ,驱动晶片130提供补偿信号 $V_x(2)$,驱动电路112根据控制电压S(2)将补偿信号 $V_x(2)$ 传送至第二行像素电路142的像素电路P21~P2n,亦即像素电路P21~P2n通过驱动电路112来接收补偿信号 $V_x(2)$,以消除临界电压 V_t 对于像素电路P21~P2n当中有机发光二极管OLED电流 I 的影响。以此类推,行像素电路141~14n通过驱动电路111~11n来接收补偿信号 $V_x(1)\sim V_x(n)$,以消除临界电压 V_t 对于行像素电路141~14n的像素电路P11~Pnn当中有机发光二极管OLED电流 I 的影响。

[0063] 如此一来,显示装置100的驱动晶片130可通过单一补偿信号线 V_{comp} 来依照控制信号S(1)~S(n)的时序提供补偿信号 $V_x(1)\sim V_x(n)$ 至驱动电路111~11n,并且驱动电路111~11n根据控制信号S(1)~S(n)的时序开启以依序一行一行地提供补偿信号 $V_x(1)\sim V_x(n)$ 至行像素电路141~14n,藉以迅速地消除像素电路P11~Pnn当中临界电压 V_t 对有机发光二极管OLED的电流 I 的影响,进而改善亮度不均问题并提升显示品质。

[0064] 为说明像素电路P11~Pnn的不同实作方式,请参考图2B,图2B是说明本公开内容一实施例的显示装置100的像素电路200B的示意图。像素电路P11~Pnn每一者可实作为像

素电路200B,为方便说明,以下用像素电路P11进行说明。像素电路P11(或像素电路200B)包含晶体管T1~T4、电容器C以及有机发光二极管OLED。相较于图2A的像素电路200A,于图2B的像素电路200B中,有机发光二极管OLED的阳极分别耦接于晶体管T1的第二端与晶体管T2的第二端,而有机发光二极管OLED的阴极则耦接于第二参考电压0VSS。像素电路200B的其他连接方式与晶体管T1~T4的操作方式类似像素电路200A的上述说明内容,此处不再重复叙述。

[0065] 于另一实施例中,请参考图3A,图3A是说明本公开内容一实施例的显示装置100的像素电路300A的示意图。像素电路P11~Pnn每一者可实作为像素电路300A,为方便说明,以下用像素电路P11进行说明。像素电路P11(或像素电路300A)包含晶体管T1~T4、电容器C以及有机发光二极管OLED。相较于图2A的像素电路200A,图3A的像素电路300A的晶体管T2为N型晶体管,并且晶体管T2的控制端接收控制信号S(1)。如此一来,像素电路300A仅需一个控制信号S(1)即可运作,因此可简化显示装置100的像素电路P11~Pnn的设计复杂度。

[0066] 于另一实施例中,请参考图3B,图3B是说明本公开内容一实施例的显示装置100的像素电路300B的示意图。像素电路P11~Pnn每一者可实作为像素电路300B,为方便说明,以下用像素电路P11进行说明。像素电路P11(或像素电路300B)包含晶体管T1~T4、电容器C以及有机发光二极管OLED。相较于图2B的像素电路200B,图3B的像素电路300B的晶体管T2为N型半晶体管,并且晶体管T2的控制端接收控制信号S(1)。如此一来,像素电路300B仅需一个控制信号S(1)即可运作,因此可简化显示装置100的像素电路P11~Pnn的设计复杂度。

[0067] 于另一实施例中,请参考图5,图5是说明本公开内容一实施例的显示装置100的像素电路500的示意图。像素电路P11~Pnn每一者可实作为像素电路500,为方便说明,以下用像素电路P11进行说明。像素电路P11(或像素电路500)包含晶体管T1~T4、电容器C以及有机发光二极管OLED。相较于图2A的像素电路200A,图5的像素电路500的晶体管T1~T4为N型晶体管,且晶体管T2的第二端与晶体管T1的第一端分别接收第一参考电压0VDD。于本实施例中,有机发光二极管OLED的阳极耦接于晶体管T1的第二端,而其阴极耦接于第二参考电压0VSS。图5的晶体管T1~T4依据图6所示的控制信号S(1)、EM(1)操作。像素电路500的其他连接方式与晶体管T1~T4的操作方式类似像素电路200A的上述说明内容,此处不再重复叙述。

[0068] 综上所述,驱动电路111~11n可根据控制信号S(1)~S(n)导通来输出补偿信号V_x(1)~V_x(n)至像素电路P11~Pnn,以迅速地调整有机发光二极管OLED的电流,因此有效地提升显示装置100的显示品质。

[0069] 虽然本发明已以实施方式公开如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作各种的变动与润饰,因此本发明的保护范围当视所附的权利要求所界定者为准。

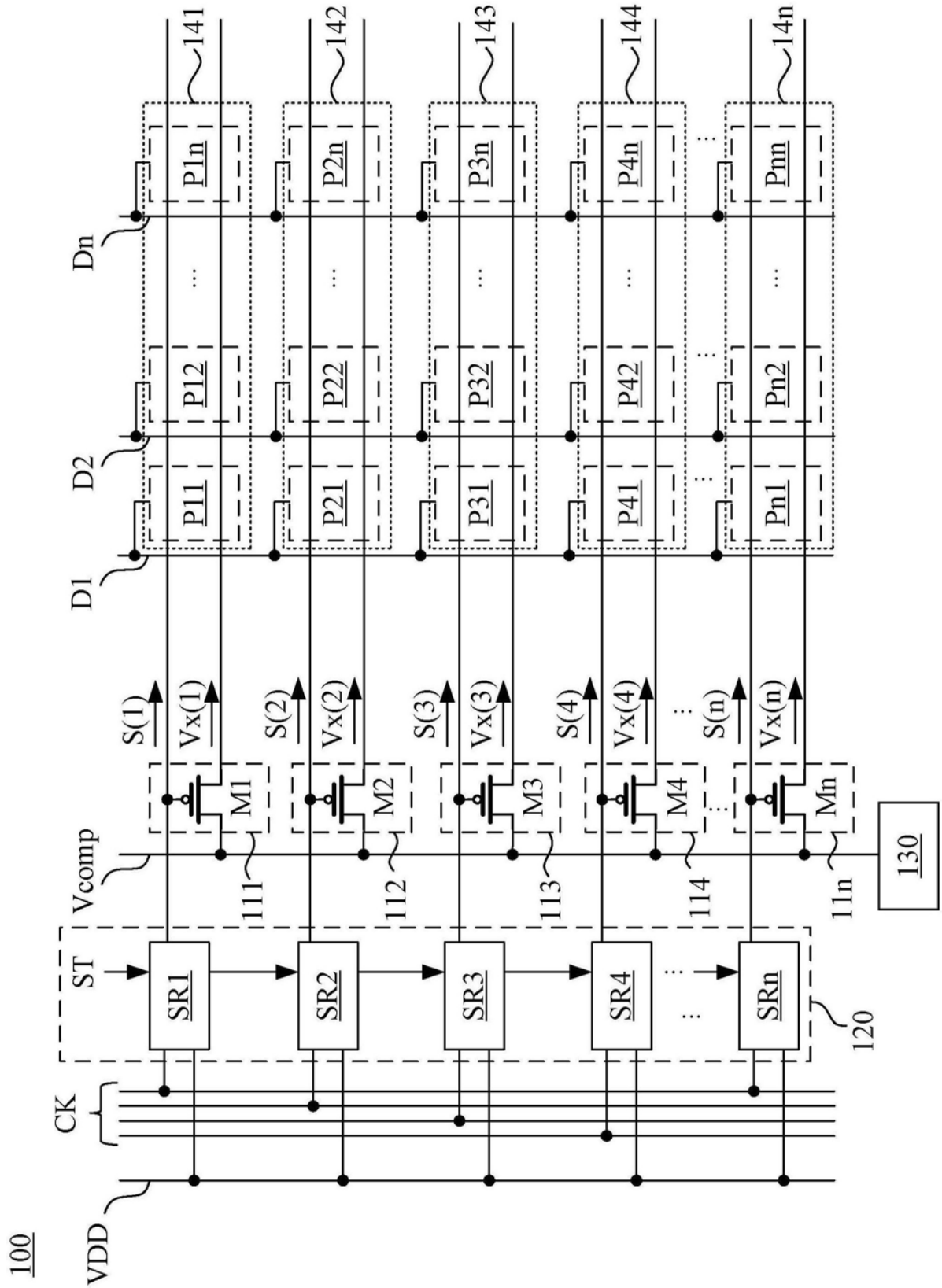


图1

200A

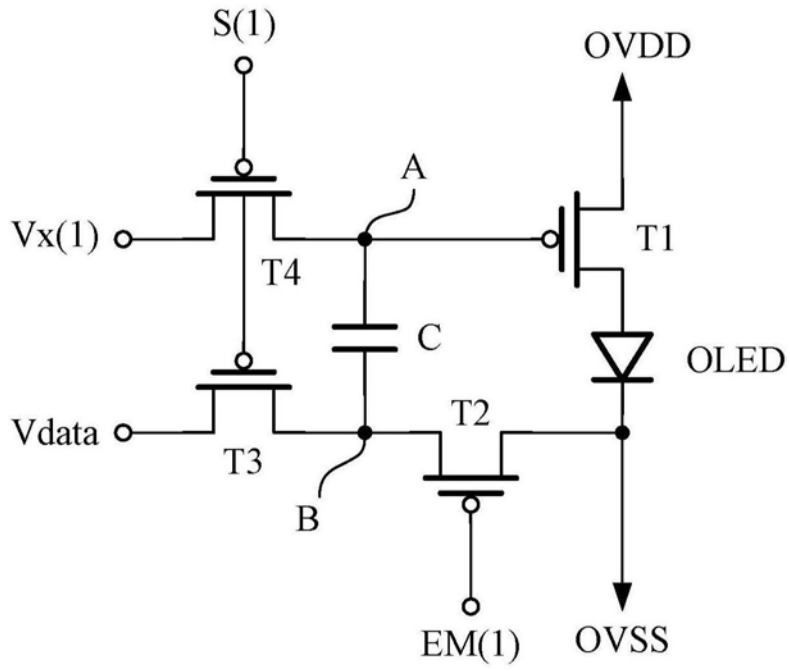


图2A

200B

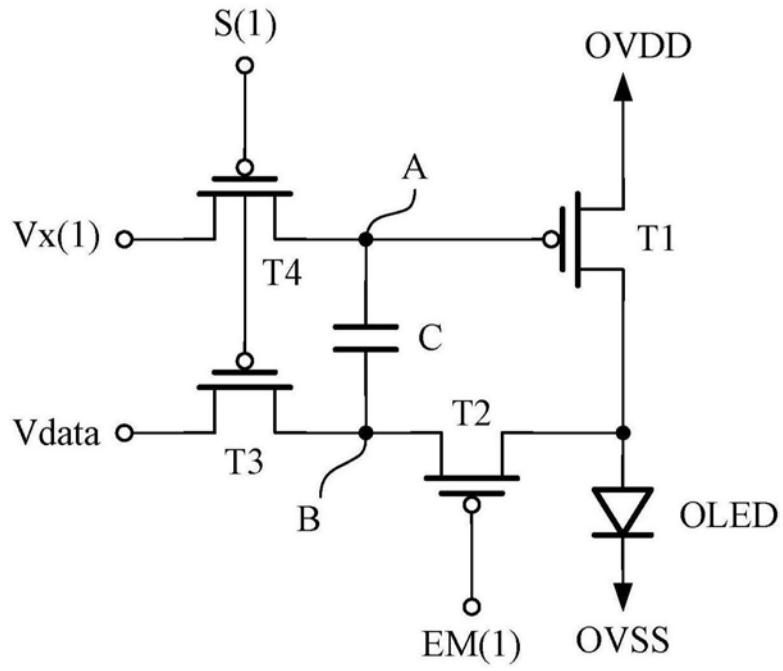


图2B

300A

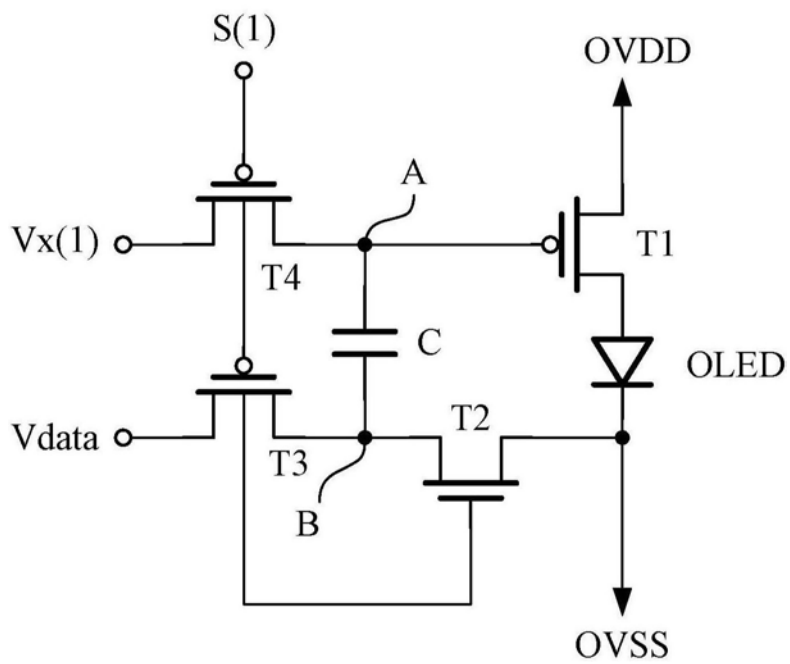


图3A

300B

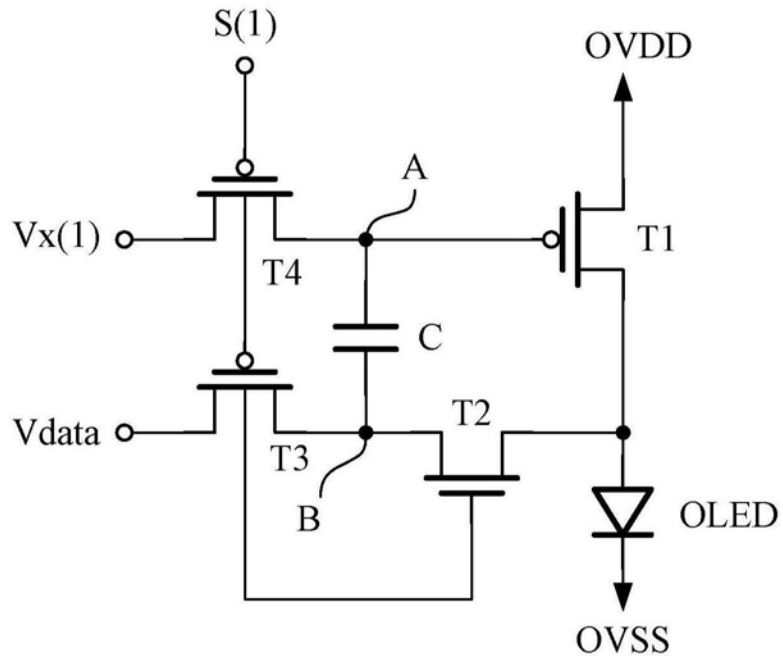


图3B

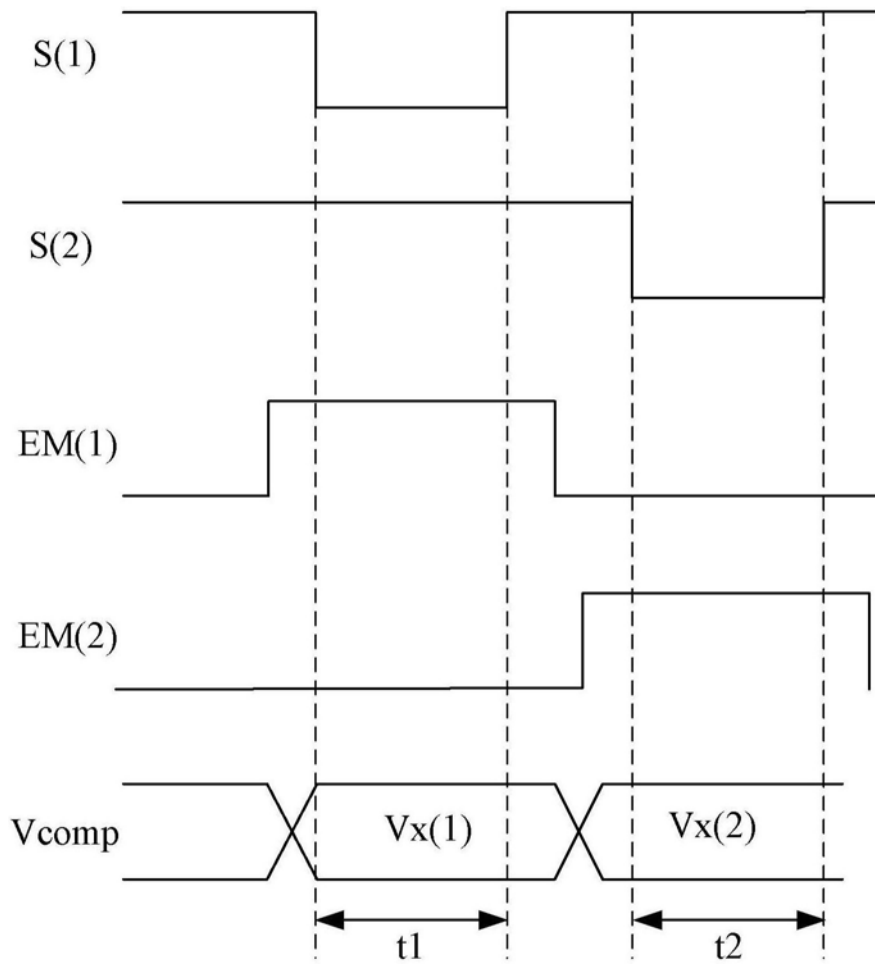


图4

500

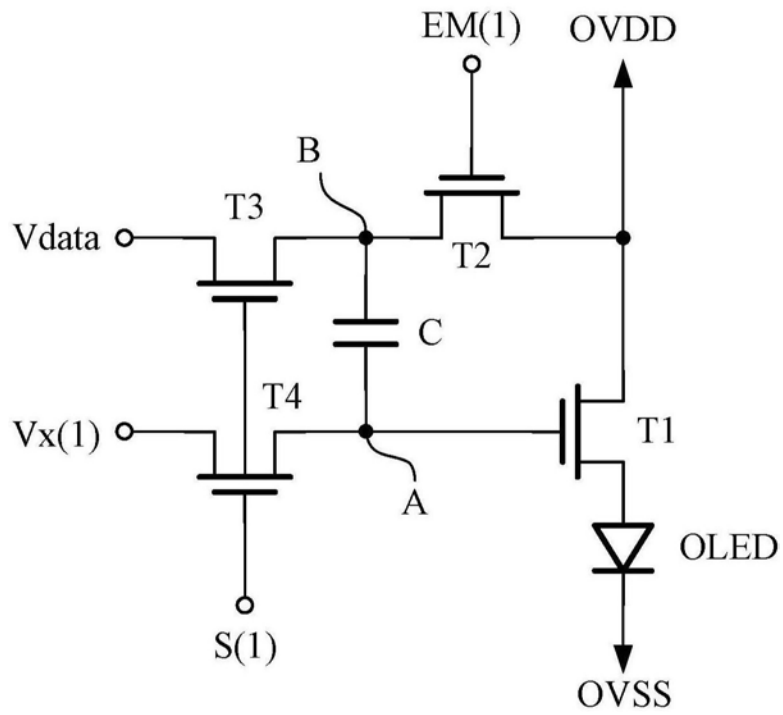


图5

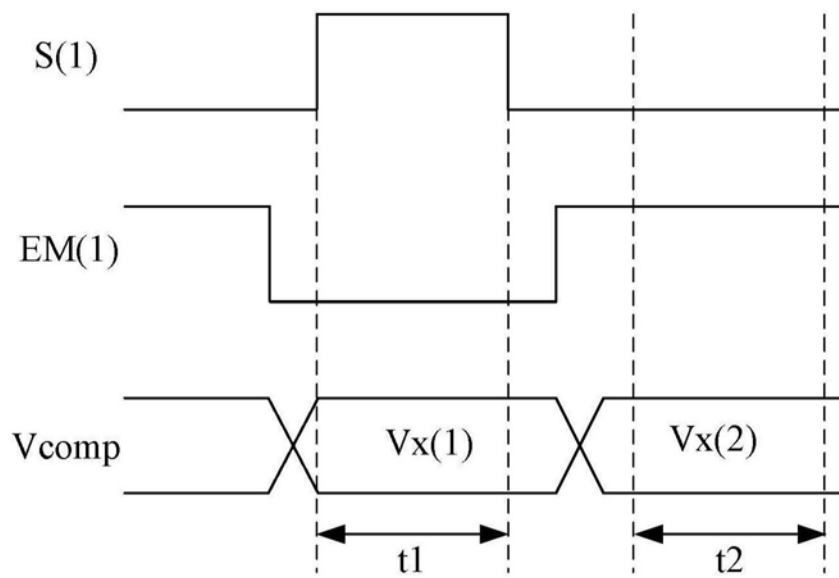


图6

专利名称(译)	显示装置		
公开(公告)号	CN107749275A	公开(公告)日	2018-03-02
申请号	CN201711139085.1	申请日	2017-11-16
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈勇志 张玮轩 唐鸣远 陈琬淋		
发明人	陈勇志 张玮轩 唐鸣远 陈琬淋		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
优先权	106129570 2017-08-30 TW		
其他公开文献	CN107749275B		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置包含补偿信号线、多个驱动电路与多个像素电路。驱动电路耦接补偿信号线。补偿信号线用以提供补偿信号。驱动电路的第一驱动电路用以接收补偿信号，并根据第一控制信号输出补偿信号。像素电路的第一像素电路包含有机发光二极管，而第一像素电路用以接收补偿信号与数据信号，并根据补偿信号与数据信号调整流经有机发光二极管的电流。

