



(12)发明专利申请

(10)申请公布号 CN 111179844 A

(43)申请公布日 2020.05.19

(21)申请号 201910963089.4

(22)申请日 2019.10.11

(30)优先权数据

10-2018-0137091 2018.11.09 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 姜海润

(74)专利代理机构 北京三友知识产权代理有限公司

11127

代理人 刘久亮 黄纶伟

(51)Int.Cl.

G09G 3/3225(2016.01)

G09G 3/00(2006.01)

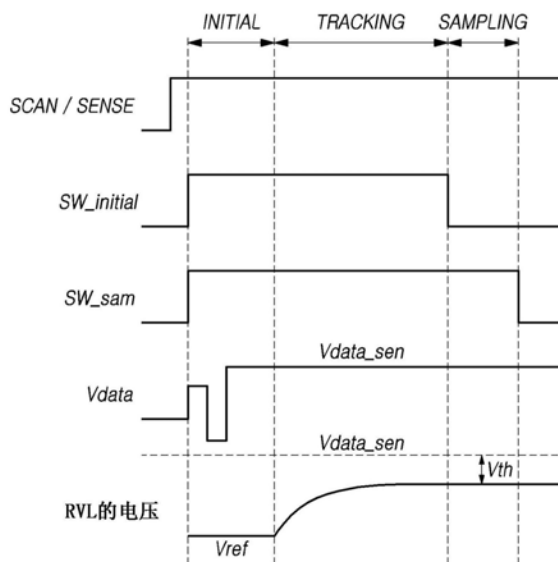
权利要求书2页 说明书14页 附图10页

(54)发明名称

感测电路元件的特征值的方法和使用该方法的显示装置

(57)摘要

感测电路元件的特征值的方法和使用该方法的显示装置。公开了显示装置及其驱动方法。感测并补偿设置在显示面板的子像素中的驱动晶体管的特征,由此提高有机发光显示装置的图像质量。消隐时段开始的时间点与开始驱动晶体管的感测的时段之间的数据电压的变化被最小化,由此使感测驱动晶体管的特征时的偏差减小。



1. 一种显示装置,该显示装置包括:
显示面板,该显示面板包括多条选通线、多条数据线 and 多个子像素;
选通驱动器电路,该选通驱动器电路驱动所述多条选通线;
数据驱动器电路,该数据驱动器电路驱动所述多条数据线;以及
定时控制器,该定时控制器控制施加到所述选通驱动器电路和所述数据驱动器电路的信号,

其中,所述定时控制器通过控制在用于感测所述子像素中的驱动晶体管的特征值的感测时段中从所述数据驱动器电路施加到所述显示面板的数据电压来将所述驱动晶体管的状态初始化。

2. 根据权利要求1所述的显示装置,其中,所述多个子像素中的每一个包括:
有机发光二极管;
驱动晶体管,该驱动晶体管驱动所述有机发光二极管;
开关晶体管,该开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的一条数据线之间;
感测晶体管,该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间;以及
存储电容器,该存储电容器电连接在所述开关晶体管的栅极节点与源极节点或漏极节点之间。

3. 根据权利要求1所述的显示装置,其中,用于感测所述驱动晶体管的特征值的所述感测时段包括:
初始化时段,在该初始化时段中,通过所述数据线向待感测的子像素供应感测用数据电压,并且通过基准电压线向所述待感测的子像素供应感测用基准电压;
跟踪时段,在该跟踪时段中,响应于所述感测用基准电压被阻断而使所述基准电压线的电压增加;以及
采样时段,在该采样时段中,感测流过所述基准电压线的电流。

4. 根据权利要求3所述的显示装置,其中,所述定时控制器在所述初始化时段中将施加到所述显示面板的数据电压控制为第一初始化电压和第二初始化电压,以使所述驱动晶体管的栅极节点-源极节点电压在正值和负值之间摆动。

5. 根据权利要求3所述的显示装置,其中,在所述初始化时段中,所述感测用基准电压具有正电平。

6. 根据权利要求3所述的显示装置,该显示装置还包括用于感测所述驱动晶体管的特征值的劣化感测电路。

7. 根据权利要求6所述的显示装置,其中,所述劣化感测电路包括:
放大器,在该放大器中,反相输入端子电连接到基准电压线并且非反相输入端子被供应有比较用基准电压;
反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;
初始化开关,该初始化开关电连接到所述反馈电容器;以及
采样开关,该采样开关电连接到所述放大器的所述输出端子。

8. 根据权利要求7所述的显示装置,其中,在所述采样时段期间,所述初始化开关处于断开状态并且所述采样开关处于接通状态。

9. 一种感测显示面板中的电路元件的特征值的方法,该显示面板包括多条数据线、多条选通线、在所述多条数据线与所述多条选通线的交叉区域中排列以经由驱动晶体管驱动发光元件发光的多个子像素、多条基准电压线、驱动所述多条数据线的驱动器电路、驱动所述多条选通线的选通驱动器电路以及控制施加到所述选通驱动器电路和所述数据驱动器电路的信号的定时控制器,该方法包括以下步骤:

在初始化时段中,通过所述数据线向待感测的子像素供应感测用数据电压,并且通过所述基准电压线向所述待感测的子像素供应感测用基准电压;

在跟踪时段中,响应于所述感测用基准电压被阻断而使所述基准电压线的电压增加;以及

在采样时段中,感测流过所述基准电压线的电流,

其中,所述定时控制器在所述初始化时段中将施加到所述显示面板的数据电压控制为第一初始化电压和第二初始化电压,以使所述驱动晶体管的栅极节点-源极节点电压在正值和负值之间摆动。

10. 根据权利要求9所述的方法,其中,在所述初始化时段中,所述感测用基准电压具有正电平。

11. 根据权利要求9所述的方法,其中,所述多个子像素中的每一个包括:

有机发光二极管;

驱动晶体管,该驱动晶体管驱动所述有机发光二极管;

开关晶体管,该开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的一条数据线之间;

感测晶体管,该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间;以及

存储电容器,该存储电容器电连接在所述开关晶体管的栅极节点与源极节点或漏极节点之间。

12. 根据权利要求10所述的方法,其中,所述显示面板还包括:

放大器,在该放大器中反相输入端子电连接到基准电压线并且非反相输入端子被供应有比较用基准电压;

反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;

初始化开关,该初始化开关电连接到所述反馈电容器;以及

采样开关,该采样开关电连接到所述放大器的所述输出端子,

其中,在所述采样时段期间,所述初始化开关处于断开状态,并且所述采样开关处于接通状态。

感测电路元件的特征值的方法和使用该方法的显示装置

技术领域

[0001] 示例性实施方式涉及感测电路元件的特征值的方法和使用该方法的显示装置。

背景技术

[0002] 随着信息社会的发展,对各种类型的图像显示装置的需求不断增加。在这方面,近来已经广泛使用了诸如液晶显示(LCD)装置、等离子体显示装置和有机发光二极管(OLED)显示装置这样的一系列显示装置。

[0003] 在这些显示装置当中,有机发光显示装置因为使用了自发光型有机发光二极管(OLED)而具有诸如响应速度快、对比度高、发光效率高、亮度高和视角宽这样的优异性能。

[0004] 这种有机发光显示装置可以包括设置于在显示面板中排列的多个子像素SP中的有机发光二极管,并且可以通过控制流过有机发光二极管的电压来控制有机发光二极管发光,以便在控制子像素的亮度的同时显示图像。

[0005] 在这种有机发光显示装置中,有机发光二极管(OLED)和用于驱动有机发光二极管(OLED)的驱动晶体管被设置在显示面板中限定的每个子像素SP中。此时,由于随驱动时间的变化或者因子像素SP之间的不同驱动时间,每个子像素SP中的晶体管的特征(诸如阈值电压或迁移率)可能存在偏差。因此,在子像素SP之间可能出现亮度偏差(或亮度不均匀),由此使图像质量降低。

[0006] 在这方面,为了消除有机发光显示装置的子像素SP之间的亮度偏差,已提出了用于感测驱动晶体管的特征偏差并且补偿这些偏差的解决方案。然而,尽管存在用于感测并补偿的这些解决方案,但是显示图像可能由于因意外原因发生感测错误而有异常。

[0007] 特别地,在用于感测并补偿驱动晶体管的特征的情况下,感测电压可能受到恰好在感测时间之前显示面板所指示的灰度的影响。结果,即使补偿了感测到的驱动晶体管的特征值,也存在如同残留图像一样的问题。

发明内容

[0008] 本公开的各个方面提供了能够感测设置在显示面板的子像素中的驱动晶体管的特征并且补偿劣化的显示装置。

[0009] 还提供了能够通过感测驱动晶体管的特征之前减少显示面板中的残留图像来准确地感测并补偿驱动晶体管的特征的感测电路元件的特征值的方法和使用该方法的显示装置。

[0010] 根据一方面,一种显示装置可以包括:显示面板,该显示面板包括多条选通线、多条数据线和多个子像素;选通驱动器电路,该选通驱动器电路驱动所述多条选通线;数据驱动器电路,该数据驱动器电路驱动所述多条数据线;以及定时控制器,该定时控制器控制施加到所述选通驱动器电路和所述数据驱动器电路的信号,其中,所述定时控制器通过控制在用于感测所述子像素中的驱动晶体管的特征值的感测时段中从所述数据驱动器电路施加到所述显示面板的数据电压来将所述驱动晶体管的状态初始化。

[0011] 所述多个子像素中的每一个可以包括:有机发光二极管;驱动晶体管,该驱动晶体管驱动所述有机发光二极管;开关晶体管,该开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的一条数据线之间;感测晶体管,该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间;以及存储电容器,该存储电容器电连接在所述开关晶体管的栅极节点与源极节点或漏极节点之间。

[0012] 用于感测所述驱动晶体管的特征值的所述感测时段可以包括:初始化时段,在该初始化时段中通过所述数据线向待感测的子像素供应感测用数据电压,并且通过基准电压线向所述待感测的子像素供应感测用基准电压;跟踪时段,在该跟踪时段中,响应于所述感测用基准电压被阻断而使所述基准电压线的电压增加;采样时段,在该采样时段中感测流过所述基准电压线的电流。

[0013] 所述定时控制器可以在所述初始化时段中将施加到所述显示面板的数据电压控制为第一初始化电压和第二初始化电压,以使所述驱动晶体管的栅极节点-源极节点电压在正值和负值之间摆动。

[0014] 在所述初始化时段中,所述感测用基准电压可以具有正电平。

[0015] 所述显示装置还可以包括用于感测所述驱动晶体管的特征值的劣化感测电路。

[0016] 所述劣化感测电路可以包括:放大器,在该放大器中反相输入端子电连接到基准电压线并且非反相输入端子被供应有比较用基准电压;反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;初始化开关,该初始化开关电连接到所述反馈电容器;以及采样开关,该采样开关电连接到所述放大器的所述输出端子。

[0017] 在所述采样时段期间,所述初始化开关可以处于断开状态并且所述采样开关可以处于接通状态。

[0018] 根据另一方面,提供了一种感测显示面板中的电路元件的特征值的方法,该显示面板包括多条数据线、多条选通线、在所述多条数据线与所述多条选通线的交叉区域中排列以经由驱动晶体管驱动发光元件发光的多个子像素、多条基准电压线、驱动所述多条数据线的驱动器电路、驱动所述多条选通线的选通驱动器电路以及控制施加到所述选通驱动器电路和所述数据驱动器电路的信号的定时控制器,该方法包括以下步骤:在初始化时段中,通过所述数据线向待感测的子像素供应感测用数据电压,并且通过所述基准电压线向所述待感测的子像素供应感测用基准电压;在跟踪时段中,响应于所述感测用基准电压被阻断而使所述基准电压线的电压增加;以及在采样时段中,感测流过所述基准电压线的电流,其中,所述定时控制器在所述初始化时段中将施加到所述显示面板的数据电压控制为第一初始化电压和第二初始化电压,以使所述驱动晶体管的栅极节点-源极节点电压在正值和负值之间摆动。

[0019] 在所述初始化时段中,所述感测用基准电压可以具有正电平。

[0020] 所述显示面板还可以包括:放大器,在该放大器中反相输入端子电连接到基准电压线并且非反相输入端子被供应有比较用基准电压;反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;初始化开关,该初始化开关电连接到所述反馈电容器;以及采样开关,该采样开关电连接到所述放大器的所述输出端子,其中,在所述采样时段期间,所述初始化开关处于断开状态,并且所述采样开关处于

接通状态。

[0021] 根据示例性实施方式,能够通过感测用通过设置在每个子像素SP中的驱动晶体管的存储电容器的电流而充入的电容的改变来准确地感测并且有效地补偿驱动晶体管的特征。

[0022] 根据示例性实施方式,能够通过感测驱动晶体管的特征之前减少显示面板中的残留图像来准确地感测并补偿驱动晶体管的特征。

[0023] 根据示例性实施方式,能够通过感测驱动晶体管的特征之前进行简单的信号操作使数据电压波动来准确地感测并补偿驱动晶体管的特征。

附图说明

[0024] 根据结合附图进行的以下详细描述,将更清楚地理解本公开的以上和其它目的、特征和优点,在附图中:

[0025] 图1例示了根据示例性实施方式的显示装置的示意图;

[0026] 图2例示了根据示例性实施方式的显示装置的示例性系统;

[0027] 图3例示了根据示例性实施方式的在显示装置中排列的子像素的电路结构;

[0028] 图4例示了根据示例性实施方式的用于感测驱动晶体管的特征的劣化感测电路;

[0029] 图5例示了根据示例性实施方式的在显示装置中感测驱动晶体管的阈值电压的信号定时图;

[0030] 图6例示了根据示例性实施方式的在显示装置中开关晶体管的栅极节点和感测晶体管的栅极节点连接到不同信号线的子像素的电路结构。

[0031] 图7例示了根据示例性实施方式的感测显示装置中的驱动晶体管的迁移率的信号定时图;

[0032] 图8例示了根据示例性实施方式的由于显示装置中驱动晶体管的滞后导致的电流变化的曲线图;

[0033] 图9例示了通过实验测量由于显示装置中的驱动晶体管的滞后导致的电流变化的速率的结果;

[0034] 图10例示了示出根据示例性实施方式的由于显示装置的显示面板中的驱动晶体管的滞后导致的残留图像的示例性视图;

[0035] 图11例示了根据示例性实施方式的感测显示装置中的驱动晶体管的特征的信号定时图;

[0036] 图12例示了根据示例性实施方式的为了初始化显示装置中的驱动晶体管而供应的示例性数据电压;以及

[0037] 图13例示了示出显示装置中的驱动晶体管中的栅极节点-源极节点电压根据数据电压变化的变化的示例性图。

具体实施方式

[0038] 下文中,将参照附图来详细地描述示例性实施方式。在向附图中的元件添加附图标记时,相同的元件可以尽可能具有相同的附图标记,即使它们是在不同的图上显示的。在以下对本公开的描述中,在因对并入本公开中的已知功能和部件的详细描述会使本公开的

主题不清楚的情况下,将省略该详细描述。

[0039] 还应该理解,虽然本文中可以使用诸如“第一”、“第二”、“A”、“B”、“(a)”和“(b)”这样的术语来描述各种元件,但是这些术语只是用于将一个元件与其它元件区分开。这些元件的物质、顺序、次序或数目不受这些术语的限制。应该理解,当一个元件被称为正“连接”、“联接”或“链接”到另一个元件时,该元件不仅可以“直接连接、联接或链接”到另一个元件,而且它可以经由“中间”元件“间接连接、联接或链接”到另一个元件。

[0040] 图1例示了根据示例性实施方式的显示装置的示意图。

[0041] 参照图1,根据示例性实施方式的显示装置100可以包括多个子像素SP按行和列排列的显示面板110、用于驱动显示面板110的选通驱动器电路120和数据驱动器电路130以及用于控制选通驱动器电路120和数据驱动器电路130的定时控制器140。

[0042] 在显示面板110中,设置有多条选通线GL和多条数据线DL,并且多个子像素P在多条选通线GL与多条数据线DL的交叉区域中排列。例如,在分辨率为 2160×3840 的显示装置中,可以设置2160条选通线GL和3840条数据线DL,并且多个子像素SP可以在多条选通线GL与多条数据线DL的交叉区域中排列。

[0043] 选通驱动器电路120由定时控制器140控制,并且通过依次向设置在显示面板110中的多条选通线GL供应扫描信号SCAN来控制多个子像素SP的驱动定时。在分辨率为 2160×3840 的显示装置100中,从第一选通线GL1至第2160选通线GL2160依次向2160条选通线GL供应扫描信号可以被称为2160相驱动。另外,如从第一选通线GL1至第四选通线GL4依次供应扫描信号并且然后从第五选通线GL5至第八选通线GL8依次供应扫描信号的情况下一样,向每四条选通线依次供应扫描信号被称为4相驱动。如上所述,向每N条选通线依次供应扫描信号的情况可以被称为N相驱动。

[0044] 选通驱动器电路120可以包括可以根据驱动方法设置在显示面板110的一侧或两侧的一个或更多个选通驱动器集成电路(GDIC)。另选地,选通驱动器电路120可以被实现为嵌入在显示面板110的边框区域中的面板内栅极(GIP)结构。

[0045] 数据驱动器电路130从定时控制器140接收图像数据DATA,并且将接收到的图像数据转换成模拟数据电压Vdata。此后,数据驱动器电路130在通过选通线GL施加扫描信号的时间点向数据线DL中的每一条供应数据电压Vdata,使得连接到数据线DL的子像素SP中的每一个响应于数据电压Vdata而发出对应亮度的光。

[0046] 同样,数据驱动器电路130可以包括一个或更多个源极驱动器集成电路(SDIC)。源极驱动器集成电路SDIC中的每一个可以按带式自动键合(TAB)或玻上芯片(COG)与显示面板110的键合焊盘连接,或者可以直接安装在显示面板110上。在一些情况下,源极驱动器集成电路SDIC中的每一个可以与显示面板110集成。另外,可以用膜上芯片(COF)结构来实现源极驱动器集成电路SDIC中的每一个。在这种情形下,源极驱动器集成电路SDIC可以被安装在电路膜上,以经由电路膜电连接到显示面板110中的数据线DL。

[0047] 定时控制器140向选通驱动器电路120和数据驱动器电路130供应各种控制信号,并且控制选通驱动器电路120和数据驱动器电路130的操作。也就是说,定时控制器140响应于由相应帧实现的时间而控制选通驱动器电路120供应扫描信号SCAN,并且另一方面,将从外部源输入的数据转换成具有可供数据驱动器电路130读取的数据信号格式的图像数据,并且将转换后的图像数据供应到数据驱动器电路130。

[0048] 这里,定时控制器140从外部源(例如,主机系统)接收各种定时信号,包括垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、时钟信号等。因此,定时控制器140使用从外部源接收到的各种定时信号来生成控制信号,并且将控制信号供应到选通驱动器电路120和数据驱动器电路130。

[0049] 例如,定时控制器140供应包括选通起始脉冲GSP、选通移位时钟GSC、选通输出使能GOE等的各种选通控制信号,以控制选通驱动器电路120。这里,选通起始脉冲GSP被用于控制选通驱动器电路120的一个或多个选通驱动器集成电路GDIC的起始定时。另外,选通移位时钟GSC是被共同供应到一个或多个选通驱动器集成电路GDIC以控制扫描信号的移位定时的时钟信号。选通输出使能GOE指定一个或多个选通驱动器集成电路GDIC的定时信息。

[0050] 另外,定时控制器140供应包括源极起始脉冲SSP信号、源极采样时钟SSC、源极输出使能SOE等的各种数据控制信号DCS,以控制数据驱动器电路130。这里,源极起始脉冲SSP被用于控制用于对数据驱动器电路130的一个或多个源极驱动器集成电路SDIC进行数据采样的起始定时。源极采样时钟SSC是控制源极驱动器集成电路SDIC中的每一个中的数据的采样定时的时钟信号。源极输出使能SOE控制数据驱动器电路130的输出定时。

[0051] 显示装置100还可以包括电力管理集成电路PMIC,该电力管理集成电路PMIC向显示面板110、选通驱动器电路120、数据驱动器电路130等供应各种形式的电压或电流,或者控制将供应到它们的各种形式的电压或电流。

[0052] 子像素SP位于选通线GL与数据线DL交叉的点处,并且发光元件可以被设置在子像素SP中的每一个中。例如,有机发光显示装置100在子像素SP的每一个中包括诸如发光二极管(LED)或有机发光二极管(OLED)这样的发光元件,并且可以通过响应于数据电压Vdata而控制流过发光元件的电流来显示图像。

[0053] 图2例示了根据示例性实施方式的显示装置的示例性系统。

[0054] 在图2中例示的显示装置100中,用诸如TAB、COG和COF这样的各种结构当中的COF实现数据驱动器电路130的源极驱动器集成电路SDIC中的每一个,并且用诸如TAB、COG、COF和GIP这样的各种结构当中的GIP实现选通驱动器电路120。

[0055] 数据驱动器电路130的多个源极驱动器集成电路SDIC可以被分别安装在源极侧电路膜SF上。源极侧电路膜SF的一部分可以电连接到显示面板110。另外,电线可以被设置在源极侧电路膜SF的顶部中,以电连接源极驱动器集成电路SDIC和显示面板110。

[0056] 显示装置100可以包括至少一个源极印刷电路板SPCB以便将多个源极驱动器集成电路SDIC通过电气电路连接到其它装置,并且可以包括控制印刷电路板CPCB以便安装各种控制组件和电子装置。

[0057] 源极侧电路膜SF的安装有源极驱动器集成电路SDIC的其它部分可以连接到至少一个源极印刷电路板SPCB。即,源极侧电路膜SF的安装有源极驱动器集成电路SDIC的一个部分可以电连接到显示面板110,并且源极侧电路膜SF的其它部分可以电连接到源极印刷电路板SPCB。

[0058] 定时控制器140和电力管理集成电路PMIC 210可以被安装在控制印刷电路板CPCB上。定时控制器140可以控制数据驱动器电路130和选通驱动器电路120的操作。电力管理集成电路PMIC 210可以向数据驱动器电路130、选通驱动器电路120等供应包括驱动电压的各

种形式的电压或电流,或者可以控制将被供应到它们的电压或电流。

[0059] 至少一个源极印刷电路板SPCB和控制印刷电路板CPCB可以通过至少一个连接构件具有电路连接。连接构件可以是例如柔性印刷电路FPC、柔性扁平线缆FFC等。至少一个源极印刷电路板SPCB和控制印刷电路板CPCB可以被集成到单个印刷电路板中。

[0060] 显示装置100还可以包括电连接到控制印刷电路板CPCB的设置板230。设置板230也可以被称为电力板。管理显示装置100的总电力的主电力管理电路M-PMC 220可以位于设置板230上。主电力管理电路M-PMC 220可以联接到电力管理集成电路PMIC 210。

[0061] 在具有上述配置的显示装置100中,由设置板230产生驱动电压EVDD,以传送到电力管理集成电路210。电力管理集成电路210通过柔性印刷电路FPC或柔性扁平线缆FFC将在图像驱动时段或感测时段期间使用的驱动电压EVDD传送到源极印刷电路板SPCB。经由源极驱动器集成电路SDIC供应传送到源极印刷电路板SPCB的驱动电压EVDD,以使显示面板110中的特定子像素SP发光或者感测该特定子像素SP。

[0062] 在显示装置100的显示面板110中排列的子像素SP中的每一个可以包括诸如有机发光二极管(OLED)这样的发光元件和诸如用于驱动发光元件的驱动晶体管这样的驱动元件。

[0063] 可以根据功能、设计等按各种方式确定形成子像素SP中的每一个的电路元件的类型和数目。

[0064] 图3例示了根据示例性实施方式的在显示装置中排列的子像素的电路结构。

[0065] 参照图3,根据示例性实施方式的在显示装置100中排列的子像素SP中的每一个可以包括一个或更多个晶体管、电容器和作为发光元件的有机发光二极管OLED。

[0066] 例如,子像素SP可以包括驱动晶体管DRT、开关晶体管SWT、感测晶体管SENT、存储电容器Cst和有机发光二极管OLED。

[0067] 驱动晶体管DRT可以具有第一节点N1、第二节点N2和第三节点N3。驱动晶体管DRT的第一节点N1可以是当开关晶体管SWT导通时通过数据线DL供应数据电压Vdata的栅极节点。驱动晶体管DRT的第二节点N2可以电连接到有机发光二极管OLED的阳极,并且可以是漏极节点或源极节点。驱动晶体管DRT的第三节点N3可以电连接到被供应驱动电压EVDD的驱动电压线DVL,并且可以是源极节点或漏极节点。

[0068] 这里,图像驱动所需的驱动电压EVDD可以在图像驱动时段中被供应到驱动电压线DVL。例如,图像驱动所需的驱动电压EVDD可以为27V。

[0069] 开关晶体管SWT电连接在驱动晶体管DRT的第一节点N1和数据线DL之间,并且响应于通过连接到栅极节点的选通线GL供应到其的扫描信号SCAN而操作。另外,当开关晶体管SWT导通时,它通过从数据线DL向驱动晶体管DRT的栅极节点供应数据电压Vdata来控制驱动晶体管DRT的操作。

[0070] 感测晶体管SENT电连接在驱动晶体管DRT的第二节点和基准电压线RVL之间,并且响应于通过连接到栅极节点的选通线GL供应到其的扫描信号SCAN而操作。当感测晶体管SENT导通时,来自基准电压线RVL的感测用基准电压Vref被供应到驱动晶体管DRT的第二节点N2。

[0071] 即,可以通过控制开关晶体管SWT和感测晶体管SENT来控制驱动晶体管DRT的第一节点N1和第二节点N2的电压。因此,可以供应用于驱动有机发光二极管OLED的电流。

[0072] 开关晶体管SWT和感测晶体管SENT可以连接到单条选通线GL或者连接到不同的信号线。这里,例示了开关晶体管SWT和感测晶体管SENT连接到单条选通线GL的示例性结构。在这种情况下,开关晶体管SWT和感测晶体管SENT由来自单条选通线GL的扫描信号SCAN同时控制,因此能够提高子像素SP的开口率。

[0073] 另外,设置在子像素SP中的晶体管不仅可以是n型晶体管,而且可以是p型晶体管。这里,例示了n型晶体管的示例性结构。

[0074] 存储电容器Cst电连接在驱动晶体管DRT的第一节点N1和第二节点N2之间,并且用于将数据电压Vdata保持达一个帧时段。

[0075] 此存储电容器Cst可以根据驱动晶体管DRT的类型而连接在驱动晶体管DRT的第一节点N1和第三节点N3之间。有机发光二极管OLED的阳极可以电连接到驱动晶体管DRT的第二节点N2,并且基电压EVSS可以被供应到有机发光二极管OLED的阴极。这里,基电压EVSS可以是接地电压或者高于或低于接地电压的电压。另外,基电压EVSS可以根据驱动条件而变化。例如,图像驱动时段期间的基电压EVSS可以与感测时段期间的基电压EVSS不同。

[0076] 如上所述的子像素SP的结构具有三个晶体管和一个电容器3T1C。然而,这仅仅是用于例示目的,并且还可以包括一个或更多个晶体管,或者在一些情况下,还可以包括一个或更多个电容器。另外,多个子像素SP可以具有相同的结构,或者多个子像素SP中的一些可以具有与其它子像素不同的结构。

[0077] 为了感测的驱动晶体管DRT的如同阈值电压或迁移率的特征,根据示例性实施方式的显示装置100可以使用用于测量在驱动晶体管DRT的感测时段期间因充入到存储电容器Cst中的电压而流动的电流的方法。这种方法可以被称为电流感测。

[0078] 即,可以通过测量在驱动晶体管DRT的感测时段期间因充入到存储电容器Cst中的电压而流动的电流来确定子像素SP中的驱动晶体管DRT的特征值或者特征值的变化。此时,基准电压线RVL可以被称为感测线,因为基准电压线RVL不仅用于供应基准电压Vref,而且还作用于感测子像素SP中的驱动晶体管DRT的特征值的感测线。

[0079] 更具体地,在根据示例性实施方式的显示装置100中,驱动晶体管DRT的特征值或特征值的变化可以对应于驱动晶体管DRT的第一节点N1的电压与第二节点N2的电压之间的差值(例如, $V_{data} - V_{ref}$)。

[0080] 可以通过例如数据驱动器电路130中所包括的劣化感测电路来执行对驱动晶体管DRT的特征值的感测。

[0081] 图4例示了根据示例性实施方式的用于感测驱动晶体管的特征的劣化感测电路。

[0082] 参照图4,数据驱动器电路130可以在用于感测驱动晶体管DRT的特征值的时段中通过数据线DL以感测用数据电压Vdata_sen的电平供应数据电压Vdata,并且通过基准电压线RVL供应感测用基准电压Vref。此时,通过数据线DL供应的感测用数据电压Vdata_sen可以为14V,并且通过基准电压线RVL供应的感测用基准电压Vref可以为4V。

[0083] 结果,由于在驱动晶体管DRT的第一节点N1和第二节点N2之间形成的电压差,存储电容器Cst可以被充电。此时,在用于驱动晶体管DRT的特征值的感测时段期间通过驱动电压线DVL供应的驱动电压EVDD可以等于或低于在显示面板的图像驱动时段期间供应的驱动电压。

[0084] 劣化感测电路131感测充入到驱动晶体管DRT的存储电容器Cst中的电容,并且根

据感测到的电容供应感测电压 V_{sen} 。所供应的感测电压 V_{sen} 可以被传输到定时控制器140,并且定时控制器140用感测电压 V_{sen} 确定驱动晶体管DRT的特征值或特征值的变化。当驱动晶体管DRT的特征值有变化时,定时控制器140根据变化的大小将补偿后的数据电压 V_{data} 供应到对应的子像素SP。结果,子像素SP可以发射亮度与补偿后的数据电压 V_{data} 对应的光,由此使亮度不均匀性降低。

[0085] 劣化感测电路131可以具有各种结构,例如,反馈电容器 C_{fb} 和放大器。在这种情况下,它可以包括用于初始化反馈电容器 C_{fb} 的初始化开关 $SW_{initial}$ 和用于对感测电压 V_{sen} 进行采样的采样开关 SW_{sam} 。

[0086] 在放大器中,可以向非反相输入端子(+)供应比较用基准电压 V_{pre} ,并且反相输入端子(-)可以连接到基准电压线RVL。反馈电容器 C_{fb} 可以电连接在放大器的反相输入端子(-)和输出端子之间。

[0087] 当反馈电容器 C_{fb} 因驱动晶体管DRT的存储电容器 C_{st} 中的电容而被充电时,可以按照驱动晶体管DRT的特征值的变化感测充入到存储电容器 C_{st} 中的电容的变化。此时,由于随着充入到反馈电容器 C_{fb} 中的电容增加,放大器输出负方向上的值,因此可以通过减小由于驱动晶体管DRT的特征值的变化而充入到存储电容器 C_{st} 中的电容来增加感测电压 V_{sen} 。

[0088] 此外,根据示例性实施方式的显示装置100可以包括存储器MEM和补偿器,存储器MEM预先存储有基准感测电压,补偿器用于通过将存储在存储器MEM中的基准感测电压与在劣化感测电路131中测得的感测电压进行比较来补偿特征值的偏差。补偿器计算出的补偿值可以被存储在存储器MEM中,并且定时控制器140可以使用补偿器计算出的补偿值来改变将供应到数据驱动器电路130的图像数据,并且将改变后的图像数据输出到数据驱动器电路130。

[0089] 因此,数据驱动器电路130将改变后的图像数据输出到对应的数据线DL,使得对应子像素SP中的驱动晶体管DRT的特征值的偏差(例如,阈值电压的偏差、迁移率的偏差)可以得以补偿。

[0090] 图5例示了根据示例性实施方式的感测显示装置中的驱动晶体管的阈值电压的信号定时图。

[0091] 参照图5,驱动晶体管DRT的阈值电压感测处理可以包括初始化时段INITIAL、跟踪时段TRACKING和采样时段SAMPLING。由于开关晶体管SWT和感测晶体管SENT通常被导通和截止以感测驱动晶体管DRT的阈值电压,因此可以通过一条选通线GL同时施加扫描信号SCAN和感测信号SENSE。

[0092] 初始化时段INITIAL是将用于感测驱动晶体管DRT的特征值的感测用基准电压 V_{ref} 充入驱动晶体管DRT的第二节点N2的时段,并且可以通过选通线GL以高电平施加扫描信号SCAN和感测信号SENSE。

[0093] 跟踪时段TRACKING是在完成对驱动晶体管DRT的第二节点N2的充电之后对存储电容器 C_{st} 进行充电的时段。

[0094] 采样时段SAMPLING是在驱动晶体管DRT的存储电容器 C_{st} 被充电之后经由劣化感测电路131检测因充入到存储电容器 C_{st} 中的电容而流动的电流的时段。

[0095] 在初始化时段INITIAL中,开关晶体管SWT因具有导通电平的扫描信号SCAN/感测

信号SENSE而导通。结果,驱动晶体管DRT的第一节点N1被初始化为用于感测阈值电压的感测用数据电压Vdata_sen。另外,具有导通电平的扫描信号SCAN/感测信号SENSE使感测晶体管SENT导通。在这种状态下,用通过基准电压线RVL施加的感测用基准电压Vref将驱动晶体管DRT的第二节点N2初始化为感测用基准电压Vref。

[0096] 跟踪时段TRACKING是跟踪驱动晶体管DRT的阈值电压的时段。在跟踪时段TRACKING中,跟踪驱动晶体管DRT的第二节点N2的电压,该电压指示驱动晶体管DRT的阈值电压。在跟踪时段TRACKING中,开关晶体管SWT和感测晶体管SENT被保持为导通电平,并且阻断通过基准电压线RVL施加的感测用基准电压Vref。因此,驱动晶体管DRT的第二节点N2被浮置,使得驱动晶体管DRT的第二节点N2的电压从感测用基准电压Vref增加。此时,由于感测晶体管SENT导通,因此驱动晶体管DRT的第二节点N2处的电压上升导致基准电压线RVL处的电压上升。

[0097] 当劣化感测电路131的初始化开关SW_initial接通时,反馈电容器Cfb不被充电。

[0098] 在该过程中,驱动晶体管DRT的第二节点N2处的电压上升并变为饱和状态。驱动晶体管DRT的第二节点N2处的饱和电压对应于用于感测阈值电压的感测用数据电压Vdata_sen与驱动晶体管DRT的阈值电压Vth之间的差值(Vdata_sen-Vth)。

[0099] 在采样时段SAMPLING中,具有高电平的扫描信号SCAN/感测信号SENSE被施加到选通线GL,劣化感测电路131的初始化开关SW_initial断开,并且采样开关SW_sam保持接通状态。此时,由于劣化感测电路131的初始化开关SW_initial处于断开状态,因此充入到驱动晶体管DRT的存储电容器Cst中的电容被供应到劣化感测电路131的反馈电容器Cfb。

[0100] 劣化感测电路131的放大器根据充入到反馈电容器Cfb中的电容来输出感测电压Vsen。充入到反馈电容器Cfb中的电容越大,感测电压Vsen越向(-)方向前进。因此,当充入到存储电容器Cst中的电容由于驱动晶体管DRT的劣化而减小时,充入到反馈电容器Cfb中的电容减小,结果,放大器输出比它劣化之前高的感测电压Vsen。可以通过使用从放大器输出的感测电压Vsen的值来感测驱动晶体管DRT的劣化。

[0101] 图6例示了根据示例性实施方式的在显示装置中开关晶体管的栅极节点和感测晶体管的栅极节点连接到不同的信号线的子像素的电路结构。

[0102] 参照图6,可以通过经过对应选通线施加到栅极节点的扫描信号SCAN来控制开关晶体管SWT的导通-截止。可以通过经过对应选通线施加到栅极节点的与扫描信号SCAN不同的感测信号SENSE来控制感测晶体管SENT的导通-截止。

[0103] 当用于控制开关晶体管SWT的扫描信号SCAN与用于控制感测晶体管SENT的感测信号SENSE不同时,开关晶体管SWT和感测晶体管SENT被独立地控制。可以利用这一点来感测驱动晶体管DRT的电流驱动能力(迁移率)。

[0104] 图7例示了根据示例性实施方式的感测显示装置中的驱动晶体管的迁移率的信号定时图。

[0105] 参照图7,像阈值电压感测处理一样,根据示例性实施方式的显示装置100中的驱动晶体管DRT的迁移率感测处理可以包括初始化时段INITIAL、跟踪时段TRACKING和采样时段SAMPLING。

[0106] 在初始化时段INITIAL中,开关晶体管SWT因具有导通电平的扫描信号SCAN而导通,并且驱动晶体管DRT的第一节点N1被初始化为用于感测迁移率的数据电压Vdata。另外,

具有导通电平的感测信号SENSE使感测晶体管SENT导通。在这种状态下,驱动晶体管DRT的第二节点N2被初始化为感测用基准电压Vref。

[0107] 跟踪时段TRACKING是跟踪驱动晶体管DRT的迁移率的时段。驱动晶体管DRT的迁移率可以指示驱动晶体管DRT的电流驱动能力。在跟踪时段TRACKING中,跟踪驱动晶体管DRT的第二节点N2处的用于确定驱动晶体管DRT的迁移率的电压。

[0108] 在跟踪时段TRACKING中,开关晶体管SWT因具有截止电平的扫描信号SCAN而截止,并且将接收感测用基准电压Vref的开关被阻断。因此,驱动晶体管DRT的第一节点N1和第二节点N2二者被浮置,使得驱动晶体管DRT的第一节点N1处的电压和第二节点N2处的电压二者增大。特别地,由于驱动晶体管DRT的第二节点N2处的电压被初始化为感测用基准电压Vref,因此它从感测用基准电压Vref开始增大。此时,由于感测晶体管SENT处于导通状态,因此驱动晶体管DRT的第二节点N2处的电压的增加使基准电压线RVL中的电压增加。

[0109] 在采样时段SAMPLING中,当从驱动晶体管DRT的第二节点N2处的电压开始增加的时间点起经过了预定时间 Δt 时,劣化感测电路131的初始化开关SW_initial接通。此时,在劣化感测电路131的初始化开关SW_initial断开之前,反馈电容器Cfb未被充电,但是在劣化感测电路131的初始化开关SW_initial断开并且采样开关SW_sam接通的同时,用驱动晶体管DRT的存储电容器Cst的电容对劣化感测电路131的反馈电容器Cfb进行充电。

[0110] 此时,放大器根据充入到反馈电容器Cfb中的电容输出感测电压Vsen。感测电压Vsen可以对应于从感测用基准电压Vref升高恒定电压 ΔV 的电压($V_{ref} + \Delta V$)。可以通过使用测得的感测电压($V_{ref} + \Delta V$)、已经得知的感测用基准电压Vref和经过的时间 ΔT 来确定驱动晶体管DRT的迁移率。

[0111] 即,驱动晶体管DRT的迁移率与经过跟踪时段TRACKING和采样时段SAMPLING的基准电压线RVL的每单位时间的电压变化 $\Delta V / \Delta t$ 成比例。因此,驱动晶体管DRT的迁移率与基准电压线RVL中的电压的斜率成比例。

[0112] 连接到劣化感测电路131的补偿器将相对于驱动晶体管DRT确定的迁移率与基准迁移率或者其它驱动晶体管DRT的迁移率进行比较,并且可以补偿驱动晶体管DRT之间的迁移率偏差。这里,可以通过将图像数据乘以补偿值的逻辑处理等来执行对迁移率偏差的补偿。

[0113] 尽管子像素SP中的每一个的结构已经通过示例的方式被描述为具有包括三个晶体管和一个电容器的3T1C结构,但是这仅仅是出于例示性目的,并且还可以包括一个或更多个晶体管,或者在一些情况下,还可以包括一个或更多个电容器。另外,多个子像素SP可以具有相同的结构,或者多个子像素SP中的一些可以具有与其余子像素不同的结构。

[0114] 在感测构成显示装置100的子像素的驱动晶体管DRT的劣化的过程中,驱动晶体管DRT的栅极节点N1处的电压根据数据电压Vdata或存储电容器Cst连续地上升和下降。此时,在施加到驱动晶体管DRT的栅极节点的电压如同其它晶体管一样上升或下降的情况下,流向驱动晶体管DRT的电流由于滞后而变化。

[0115] 图8例示了根据示例性实施方式的显示装置中由于驱动晶体管的滞后导致的电流变化的曲线图。

[0116] 参照图8,施加到驱动晶体管DRT的栅极节点的电压Vg可以在显示面板的驱动时段或感测时段中上升或下降。此时,在施加到驱动晶体管DRT的栅极节点的电压Vg的上升和下

降之间,驱动晶体管DRT可以具有不同的导通时间。例如,当驱动晶体管DRT的选通电压 V_g 在截止状态下上升时,电流从选通电压 V_g 具有 V_{g1} 电平的时刻起开始在驱动晶体管DRT中流动,并且在选通电压 V_g 具有 V_{g2} 电平时可以有导通电流 I_{d2} 流动。

[0117] 另一方面,当驱动晶体管DRT的选通电压 V_g 在导通状态下下降时,电流从选通电压 V_g 具有 V_{g2} 电平的时刻起开始在驱动晶体管DRT中下降,并且在选通电压 V_g 具有 V_{g3} 电平时电流可以被完全阻断。

[0118] 因此,当施加到驱动晶体管DRT的栅极节点的电压 V_g 从截止状态到导通状态上升时,在驱动晶体管DRT中流动的电流可以在栅极节点的电压变为 V_{g3} 电平时具有 I_{d3} 水平。另一方面,当施加到驱动晶体管DRT的栅极节点的电压 V_g 从导通状态到截止状态下降时,在驱动晶体管DRT中流动的电流可以在栅极节点的电压变为 V_{g3} 电平时具有 I_{d1} 水平。

[0119] 驱动晶体管DRT的这种滞后现象导致在特定时间在驱动晶体管DRT中流动的电流幅值的变化,结果,由于从存储电容器 C_{st} 流向劣化感测电路131的电流的变化,有可能导致通过电流感测补偿残留图像时有错误。

[0120] 图9例示了通过实验测量由于显示装置中的驱动晶体管的滞后导致的电流变化的速率的结果。

[0121] 参照图9,即使驱动晶体管DRT的选通电压 V_g 处于同一电平,在选通电压 V_g 上升和下降的过程之间,电流 I_d 也会具有不同的值,差距达12.3nA。此外,即使在驱动晶体管DRT中流动的电流具有约900nA的值,也可以看出,在选通电压 V_g 上升的过程中的电平与在选通电压 V_g 下降的过程中的电平之间存在差距达17mV的差异。

[0122] 因此,由于根据在感测驱动晶体管DRT的特征值的处理中驱动晶体管DRT的栅极节点N1处的电压 V_g 上升或下降的情况,由劣化感测电路131测得的电流值有变化,导致难以准确地检测驱动晶体管DRT的劣化程度。

[0123] 图10例示了示出根据示例性实施方式的由于显示装置的显示面板中的驱动晶体管的滞后导致的残留图像的示例性视图。

[0124] 如图10中例示的,驱动晶体管DRT的滞后表现为残留图像,因为在感测驱动晶体管DRT的特征值之前,它受到显示面板110的子像素SP中剩余的灰度的影响。

[0125] 结果,没有准确地执行通过感测驱动晶体管DRT的特征值进行的补偿,并且可能存在显示面板110的灰度模糊的问题。

[0126] 为了在感测驱动晶体管DRT的特征值之前使子像素SP中保留的灰度的影响最小化,根据示例性实施方式的显示装置100设置用于感测驱动晶体管DRT的特征值的状态。

[0127] 为此目的,可以在感测显示装置100中的驱动晶体管DRT的特征值之前通过使驱动晶体管DRT的栅极节点-源极节点电压 V_{gs} 在正值和负值之间摆动来将驱动晶体管DRT的状态初始化为相同的条件,以使子像素SP受前一帧的影响最小化。

[0128] 图11例示了根据示例性实施方式的感测显示装置中的驱动晶体管的特征的信号定时图。

[0129] 参照图11,在根据示例性实施方式的显示装置100中,通过在感测驱动晶体管DRT的特征值之前使驱动晶体管DRT的栅极节点-源极节点电压 V_{gs} 在正值和负值之间摆动来将驱动晶体管DRT的状态初始化为相同的条件。

[0130] 为此目的,与显示装置100的图像驱动时段相比,优选的是,根据示例性实施方式

的显示装置100在感测驱动晶体管DRT的特征值的感测时段(阈值电压感测、迁移率感测)的起始阶段使数据电压Vdata摆动并供应数据电压Vdata。

[0131] 在这种情况下,感测驱动晶体管DRT的特征值的感测时段可以在显示装置100通电之后并且图像驱动开始之前进行。这些感测和感测处理被称为通电感测(on-sensing)和通电感测处理。另选地,用于感测驱动晶体管DRT的特征值的感测时段可以在显示装置100断电之后进行。这些感测和感测处理被称为断电感测(off-sensing)和断电感测处理。

[0132] 另选地,驱动晶体管DRT的感测时段可以在图像驱动期间实时地进行。该感测处理被称为实时感测(RT感测)处理。在RT感测处理的情况下,可以在图像驱动时段中的每个消隐时段期间针对一个或更多个子像素SP行中的一个或更多个子像素SP进行感测时段。

[0133] 当在消隐时段执行感测处理时,可以随机地选择被执行感测处理的子像素SP行。因此,可以在消隐时段期间已执行感测处理之后减少在图像驱动时段中出现的图像错误。另外,在消隐时段期间执行感测处理之后,可以将恢复数据电压供应到在图像驱动时段中被执行感测处理的子像素SP。因此,当在消隐时段期间进行感测处理之后的图像驱动时段中完成了恢复处理时,能够进一步减少子像素SP行中出现的图像错误。

[0134] 另一方面,在对驱动晶体管DRT的阈值电压进行感测处理的情况下,由于需要花费长时间来使驱动晶体管DRT的第二节点N2处的电压饱和,因此可以进行花费有点长的时间的断电感测处理。另一方面,在对驱动晶体管DRT的迁移率的感测处理的情况下,由于与对阈值电压进行感测处理相比需要花费的时间相对短,因此可以进行花费有点短的时间的通电感测处理和/或RT感测处理。

[0135] 对于根据示例性实施方式的显示装置100,通过在感测显示装置100中的驱动晶体管DRT的特征值之前使驱动晶体管DRT的栅极节点-源极节点电压Vgs在正值和负值之间摆动来将驱动晶体管DRT的状态初始化为相同的条件,以使子像素SP受前一帧的影响最小化。

[0136] 为此目的,优选的是,在用于感测驱动晶体管DRT的特征值的感测时段中将存储电容器Cst的电容传送到劣化感测电路131之前使驱动晶体管DRT的栅极节点-源极节点电压Vgs向正值和负值摆动。此时,由于充入到驱动晶体管DRT的存储电容器Cst中的电容被传输到劣化感测电路131的时间是用于感测驱动晶体管DRT的特征值的感测时段当中的跟踪时段TRACKING和采样时段SAMPLING,因此优选的是,在初始化时段INITIAL中使驱动晶体管DRT的栅极节点-源极节点电压Vgs向正值和负值摆动。

[0137] 此时,可以通过控制施加到驱动晶体管DRT的栅极节点的数据电压Vdata来调整驱动晶体管DRT的栅极节点-源极节点电压Vgs。

[0138] 特别地,由于数据电压Vdata与通过在数据驱动器电路130中将从定时控制器140供应的图像数据转换成模拟数据而获得的值对应,因此有效的是,定时控制器140控制数据驱动器电路130在用于感测驱动晶体管DRT的特征值的感测时段当中的初始化时段INITIAL中使驱动晶体管DRT的栅极节点-源极节点电压Vgs在正值和负值之间摆动。当然,还能够在数据驱动器电路130内部以模块形式构造能够控制数据电压Vdata的电路。

[0139] 此时,为了使驱动晶体管DRT的栅极节点-源极节点电压Vgs向正值和负值摆动,必须设置上下摆动的数据电压Vdata的电压电平。

[0140] 图12例示了根据示例性实施方式的为了初始化显示装置中的驱动晶体管而供应的示例性数据电压。

[0141] 参照图12,对于根据示例性实施方式的显示装置,可以在用于感测驱动晶体管DRT的特征值的感测时段当中的初始化时段INITIAL中以第一初始化电压Vdata_Init1施加数据电压Vdata,并且在经过一定时间之后,可以以第二初始化电压Vdata_Init2施加数据电压Vdata,以便使驱动晶体管DRT的栅极节点-源极节点电压Vgs向正值和负值摆动。

[0142] 这里,第一初始化电压Vdata_Init1是用于将驱动晶体管DRT的栅极节点-源极节点电压Vgs调整为正值的电平,并且第二初始化电压Vdata_Init2是用于将驱动晶体管DRT的栅极节点-源极节点电压Vgs调整为负值的电平。

[0143] 在施加第一初始化电压Vdata_Init1和第二初始化电压Vdata_Init2之后,以用于感测驱动晶体管DRT的特征值的感测用数据电压Vdata_sen的电平施加数据电压Vdata。此时,感测用数据电压Vdata_sen可以具有比第一初始化电压Vdata_Init1高的值或者比第一初始化电压Vdata_Init1低的值。

[0144] 图13例示了示出显示装置中的驱动晶体管中的栅极节点-源极节点根据数据电压变化的变化的示例性图。

[0145] 参照图13,驱动晶体管DRT的栅极节点-源极节点电压Vgs与栅极节点处的电压Vg和源极节点处的电压Vs之差对应,该差对应于在开关晶体管SWT和感测晶体管SENT通过具有高电平的选通线GL信号而导通的状态下的数据电压Vdata与感测用基准电压Vref之差。即,驱动晶体管DRT的栅极节点-源极节点电压是 $V_{gs}(DRT) = V_g(DRT) - V_s(DRT) = V_{data} - V_{ref}$ 。

[0146] 因此,能够适当地设置施加到数据线DL的数据电压Vdata和感测用基准电压Vref,以便确定驱动晶体管DRT的栅极节点-源极节点电压Vgs的摆动电平。此时,由于数据电压Vdata通常具有正值,因此优选的是,感测用基准电压Vref具有正值,以便使驱动晶体管DRT的栅极节点-源极节点电压Vgs向正值和负值摆动。即,可以通过将感测用基准电压Vref设置为正值来使驱动晶体管DRT的栅极节点-源极节点电压Vgs向负值摆动,因为数据电压Vdata的下限对应于0V。

[0147] 例如,当感测用基准电压Vref为4V时,可以通过将数据电压Vdata的第一初始化电压Vdata_Init1控制为10V并且将第二初始化电压Vdata_Init2控制为0V来使驱动晶体管DRT的栅极节点-源极节点电压Vgs在6V的第一电压Vgs1和-4V的第二电压Vgs2之间摆动。

[0148] 结果,由于驱动晶体管DRT的栅极节点-源极节点电压Vgs在6V和-4V之间摆动,因此驱动晶体管DRT的状态被初始化,并且前一帧的保留在子像素SP中的残留图像的影响得以最小化。

[0149] 此时,由于驱动晶体管DRT的栅极节点-源极节点电压Vgs在感测驱动晶体管DRT的特征值的感测时段当中的初始化时段INITIAL中进行控制是有效的,因此优选的是,第一初始化电压Vdata_Init1的施加时间Tsw1和第二初始化电压Vdata_Init2的施加时间Tsw2在用于感测驱动晶体管DRT的特征值的感测时段当中的初始化时段INITIAL内。

[0150] 尽管开关晶体管SWT和感测晶体管SENT连接到一条选通线GL以使得开关晶体管SWT和感测晶体管SENT通过扫描信号SCAN同时导通或截止,但是也能够将其应用于利用如上所述的分开结构可以向开关晶体管SWT的栅极节点施加扫描信号SCAN并且可以向感测晶体管SENT的栅极节点施加感测信号SCAN的情况。

[0151] 如上所述,根据示例性实施方式的显示装置100可以通过利用在用于感测驱动晶

体管DRT的特征值的感测时段中使驱动晶体管DRT的栅极节点-源极节点电压 V_{gs} 向正值和负值摆动而将驱动晶体管DRT的状态初始化来使前一帧中的保留在子像素SP中的残留图像的影响最小化并且准确地感测驱动晶体管DRT的特征值。

[0152] 已经通过示例的方式提供了前述的描述和附图,以便说明本公开的一些原理。本公开所涉及的领域中的普通技术人员可以在不脱离本公开的原理的情况下对本公开进行各种修改和变化。本文中公开的以上实施方式应当被解释为例示而不是限制本公开的原理和范围。应该理解,本公开的范围应当由所附的权利要求限定并且其所有等同物都落入本公开的范围。

[0153] 相关申请的交叉引用

[0154] 本申请要求于2018年11月9日提交的韩国专利申请No.10-2018-0137091的优先权,该韩国专利申请出于所有目的以引用方式并入本文中,如同在本文中完全阐明一样。

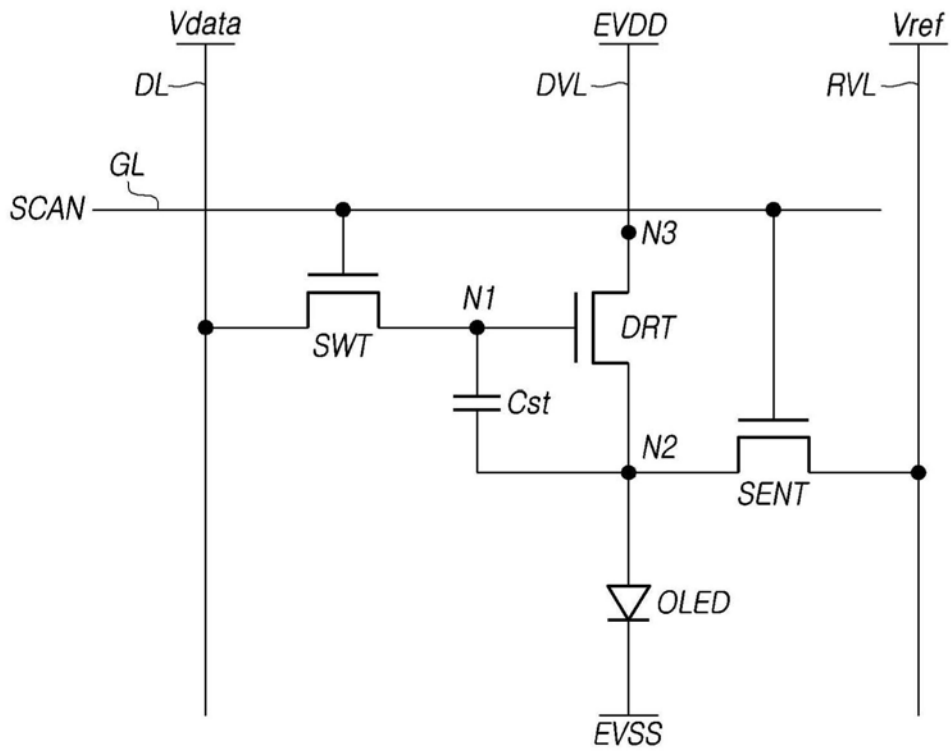


图3

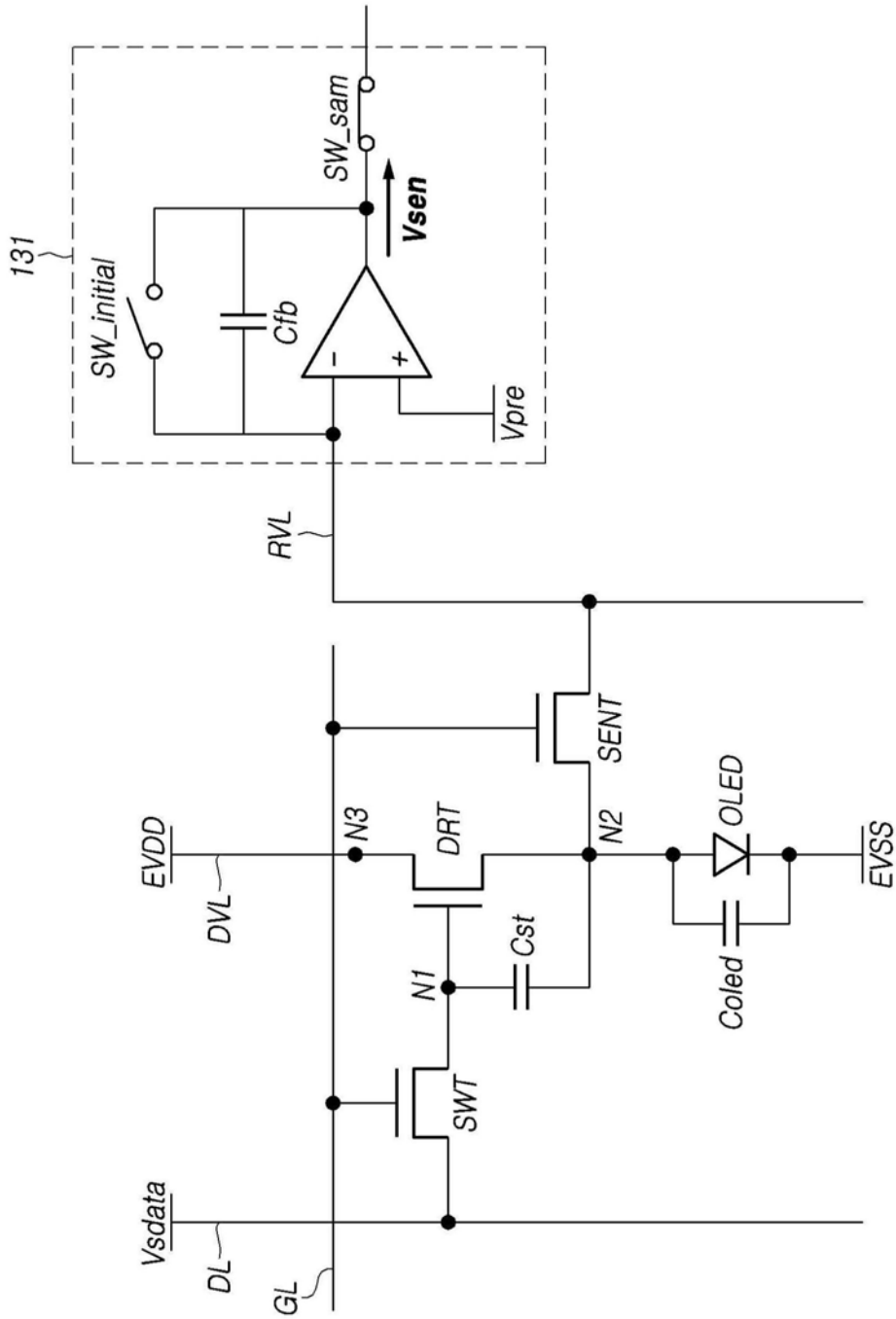


图4

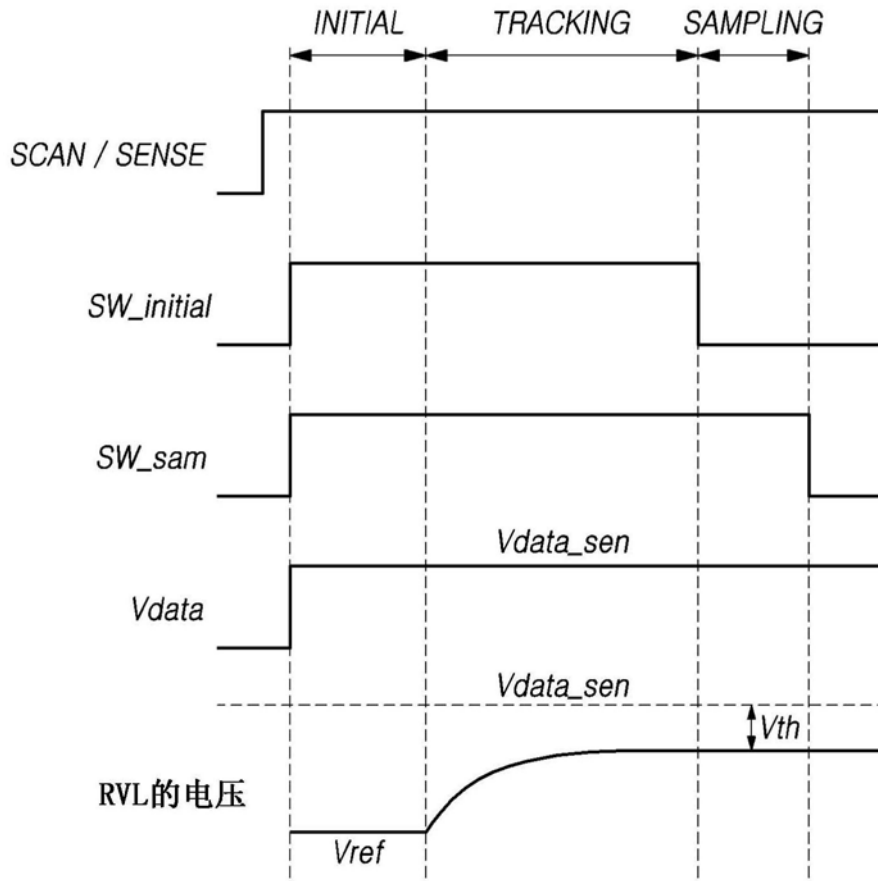


图5

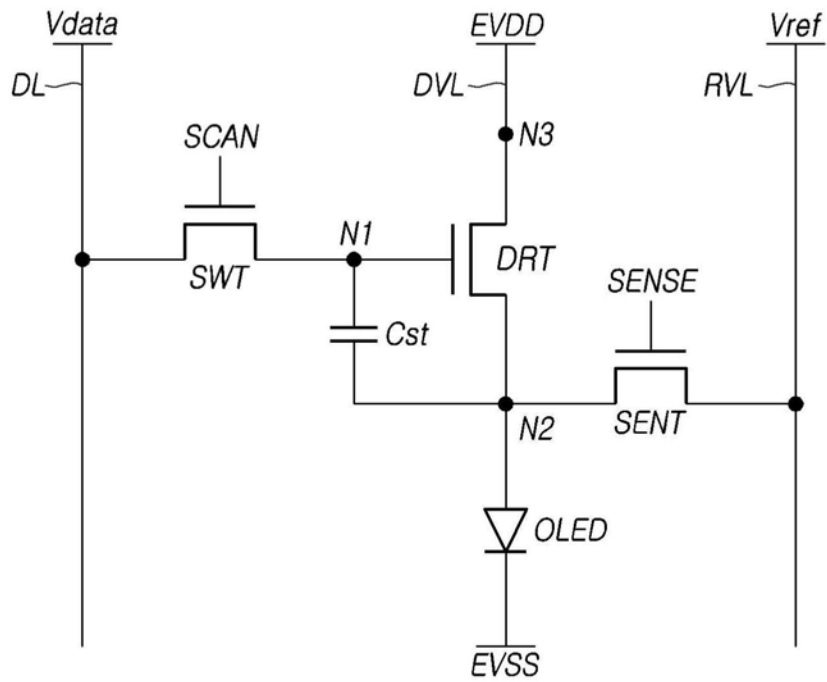


图6

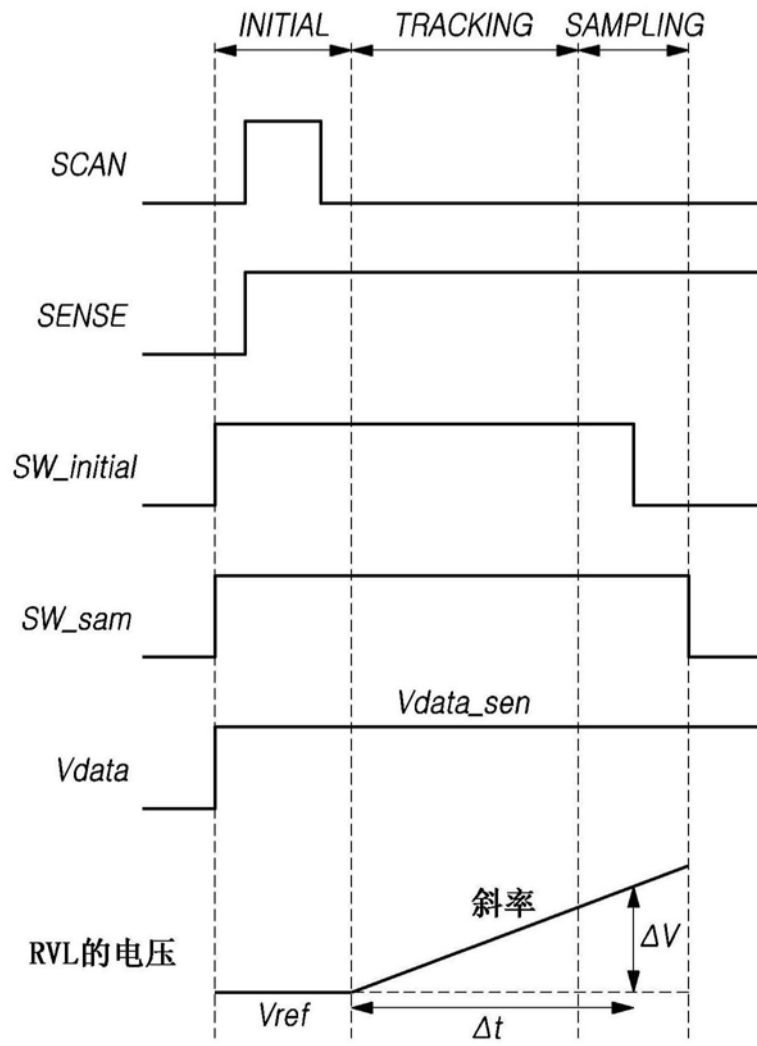


图7

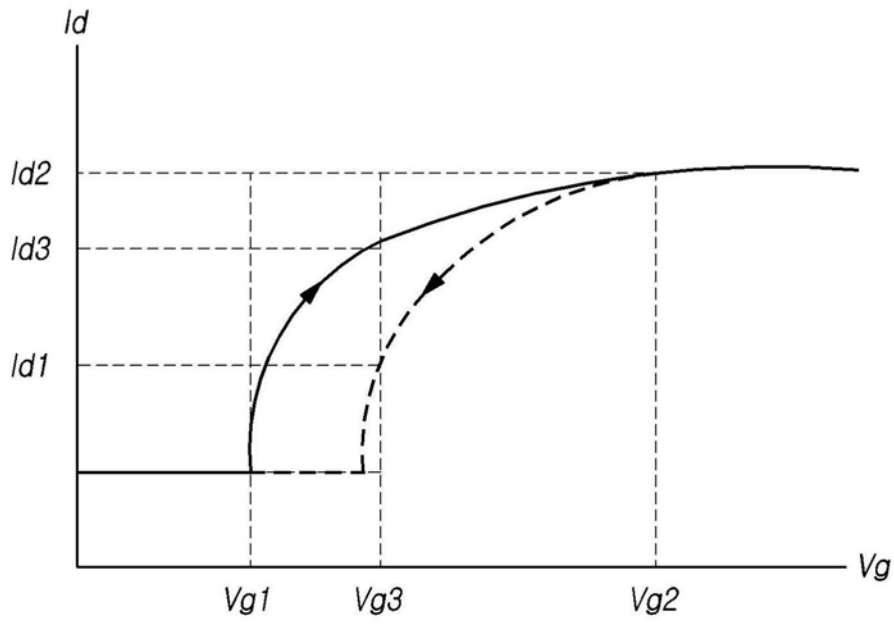


图8

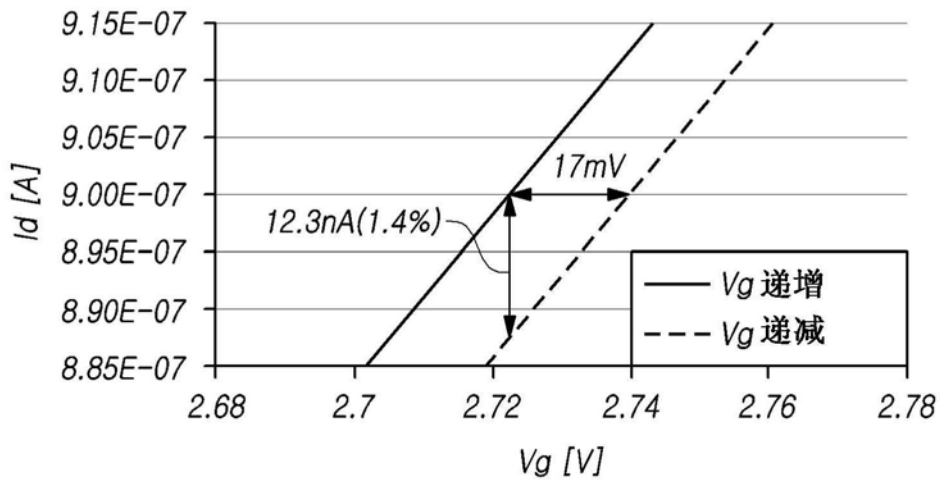
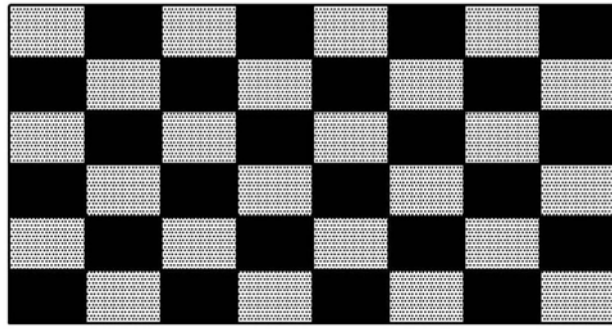
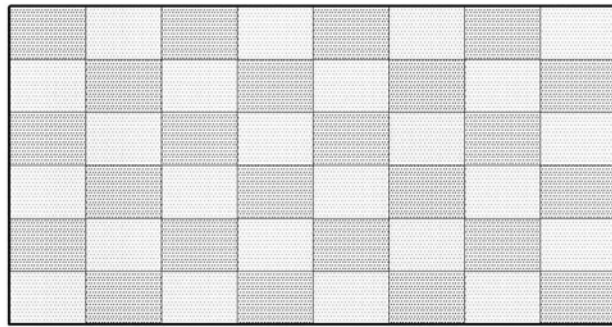
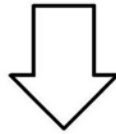


图9



感测之前的显示



感测之后的显示

图10

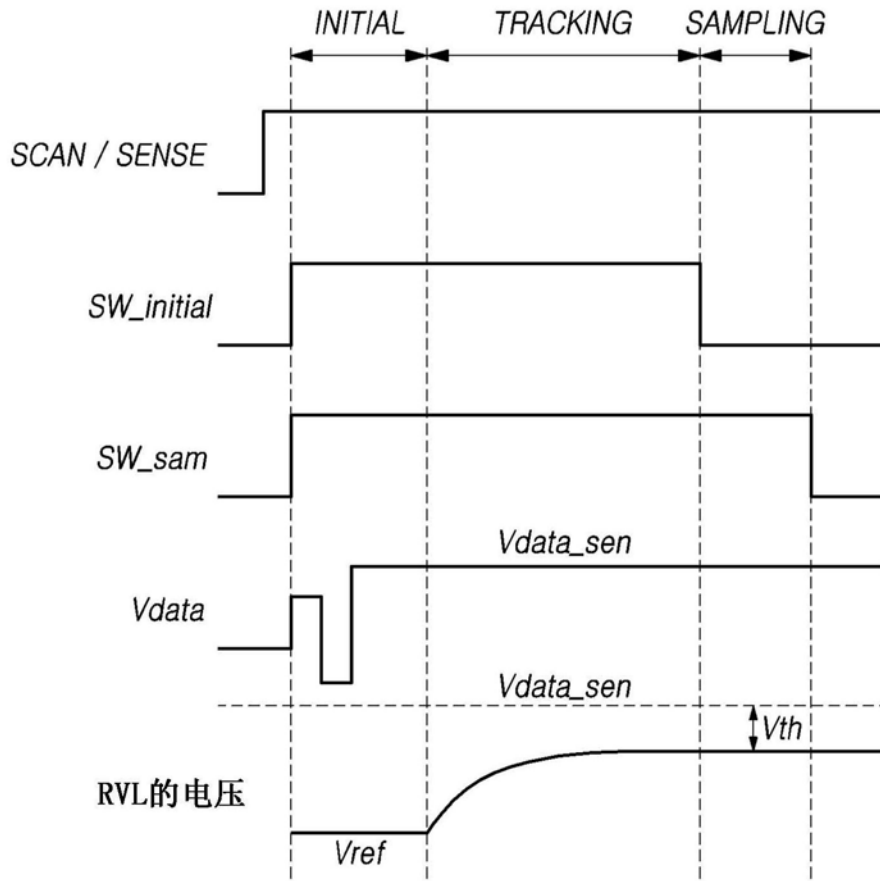


图11

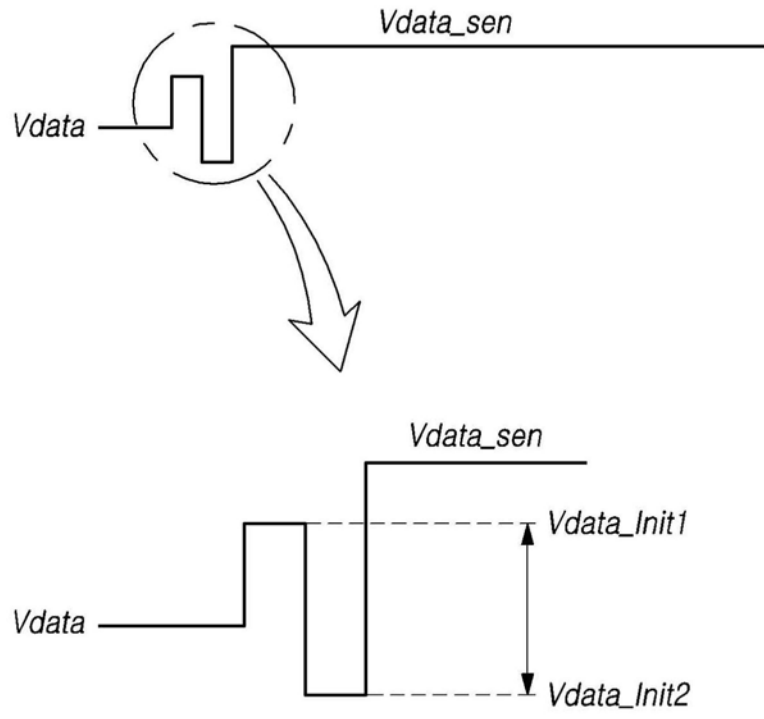


图12

专利名称(译)	感测电路元件的特征值的方法和使用该方法的显示装置		
公开(公告)号	CN111179844A	公开(公告)日	2020-05-19
申请号	CN201910963089.4	申请日	2019-10-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	姜海润		
发明人	姜海润		
IPC分类号	G09G3/3225 G09G3/00		
CPC分类号	G09G3/3291 G09G2310/0251 G09G2310/066 G09G2320/0257 G09G2320/0285 G09G2320/0295 G09G2320/045 G09G3/3266 G09G2300/0842 G09G2310/0291 G09G2320/0233		
代理人(译)	刘久亮		
优先权	1020180137091 2018-11-09 KR		
外部链接	Espacenet SIPO		

摘要(译)

感测电路元件的特征值的方法和使用该方法的显示装置。公开了显示装置及其驱动方法。感测并补偿设置在显示面板的子像素中的驱动晶体管的特征，由此提高有机发光显示装置的图像质量。消隐时段开始的时间点与开始驱动晶体管的感测的时段之间的数据电压的变化被最小化，由此使感测驱动晶体管的特征时的偏差减小。

