



(12)发明专利申请

(10)申请公布号 CN 110969983 A
(43)申请公布日 2020. 04. 07

(21)申请号 201910911117.8

(22)申请日 2019.09.25

(30)优先权数据

10-2018-0115869 2018.09.28 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 禹钟锡

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 梁洪源 康泉

(51)Int.Cl.

G09G 3/3208(2016.01)

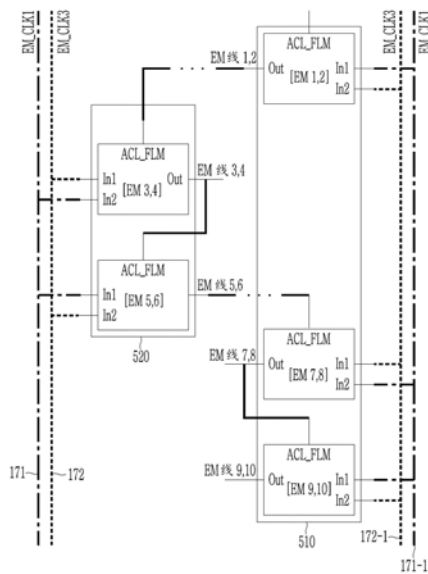
权利要求书2页 说明书15页 附图12页

(54)发明名称

有机发光二极管显示器

(57)摘要

一种有机发光二极管显示器,包括:显示区域,该显示区域包括用于接收发射信号并且发光的像素;以及提供在显示区域的相应侧上的第一发射信号发生器 and 第二发射信号发生器。第一发射信号发生器和第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级。多个发射信号级中的每一个发射信号级分别连接至n个编号的像素行,并且与相邻的n个编号的像素行相连接的两个相邻发射信号级在第一发射信号发生器和第二发射信号发生器中的同一发射信号发生器中。



1. 一种有机发光二极管显示器,包括:

显示区域,所述显示区域包括用于接收发射信号并且响应于所述发射信号而发光的像素;以及

提供在所述显示区域的相应侧上的第一发射信号发生器和第二发射信号发生器,所述第一发射信号发生器和所述第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级,

其中所述多个发射信号级中的每一个发射信号级分别连接至 n 个编号的像素行, n 是等于或大于1的整数,并且

与相邻的所述 n 个编号的像素行相连接的两个相邻发射信号级在所述第一发射信号发生器和所述第二发射信号发生器中的同一发射信号发生器中。

2. 根据权利要求1所述的有机发光二极管显示器,进一步包括:用于将时钟信号施加至所述第一发射信号发生器和所述第二发射信号发生器的两条时钟信号布线,并且

其中:

所述多个发射信号级中的每一个发射信号级包括两个时钟信号输入端,

所述两条时钟信号布线分别连接至所述两个时钟信号输入端,

所述两条时钟信号布线针对所述第一发射信号发生器和所述第二发射信号发生器中的每一个发射信号发生器提供,并且

所述两条时钟信号布线连接至相邻发射信号级的不同时钟信号输入端。

3. 根据权利要求2所述的有机发光二极管显示器,其中:

所述多个发射信号级分别包括:用于接收两个时钟信号的第一时钟信号输入端和第二时钟信号输入端、用于从在上一端处的发射信号级接收所述发射信号的控制端以及用于输出所述发射信号的输出端,并且

所述第一时钟信号输入端的电容不同于所述第二时钟信号输入端的电容。

4. 根据权利要求3所述的有机发光二极管显示器,其中:

所述多个发射信号级分别具有高电平输出单元和低电平输出单元,

所述高电平输出单元将高电压输出至所述输出端,并且所述低电平输出单元将低电压输出至所述输出端,并且

所述高电平输出单元由在第一节点处的电压控制,

所述多个发射信号级进一步分别包括:用于控制在所述第一节点处的所述电压的第一节点第一控制器和第一节点第二控制器,

其中所述第一节点第一控制器将在所述第一节点处的所述电压改变为高电压,并且

所述第一节点第二控制器将在所述第一节点处的所述电压改变为所述时钟信号的低电压。

5. 根据权利要求4所述的有机发光二极管显示器,其中:

所述第一节点第二控制器由在第三节点处的电压控制,

所述多个发射信号级进一步分别包括:用于控制在所述第三节点处的所述电压的第三节点控制器,

所述第三节点控制器包括第四晶体管和第五晶体管,

所述第五晶体管将在所述第三节点处的所述电压改变为低电压,并且

所述第四晶体管将在所述第三节点处的所述电压改变为所述时钟信号的高电压。

6. 根据权利要求5所述的有机发光二极管显示器, 其中:

所述低电平输出单元由在第二节点处的电压控制, 并且

所述多个发射信号级进一步分别包括: 用于控制在所述第二节点处的所述电压的第二节点第一控制器, 以及用于与所述第二节点第一控制器一起控制在所述第二节点处的所述电压的第二节点第二控制器,

其中所述第二节点第一控制器将在所述第二节点处的所述电压改变为在所述前一端处的所述发射信号级的所述发射信号的高电压或低电压, 并且

其中当所述第二节点是高电压时, 所述第二节点第二控制器不允许所述第二节点的所述电压改变为低电压。

7. 根据权利要求1所述的有机发光二极管显示器, 进一步包括:

第一扫描信号发生器和第二扫描信号发生器, 所述第一扫描信号发生器和所述第二扫描信号发生器提供在所述显示区域的在所述显示区域与相应第一发射信号发生器和第二发射信号发生器之间的相应侧上, 并且

其中所述第一扫描信号发生器和所述第二扫描信号发生器针对一个帧施加栅极导通电压三次。

8. 一种有机发光二极管显示器, 包括:

显示区域, 所述显示区域包括用于接收发射信号并且响应于所述发射信号而发光的像素;

提供在所述显示区域的相应侧上的第一发射信号发生器和第二发射信号发生器, 所述第一发射信号发生器和所述第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级, 其中所述多个发射信号级中的每一个发射信号级包括具有不同电容值的两个时钟信号输入端, 以及

连接至在所述两个时钟信号输入端之中具有较低电容的时钟信号输入端的匹配电容器。

9. 根据权利要求8所述的有机发光二极管显示器, 其中, 两个相邻发射信号级包括在所述第一发射信号发生器和所述第二发射信号发生器中的同一发射信号发生器中, 或者

其中两个相邻发射信号级分别包括在所述第一发射信号发生器和所述第二发射信号发生器中。

10. 根据权利要求8所述的有机发光二极管显示器, 其中

所述多个发射信号级分别连接至 n 个编号的像素行, n 是等于或大于1的整数, 并且所述 n 个编号的像素行同时发光。

有机发光二极管显示器

[0001] 相关申请的交叉引用

[0002] 通过引用方式将2018年9月28日在韩国知识产权局提交的并且标题为“有机发光二极管显示设备”的韩国专利申请第10-2018-0115869号的整个内容合并于本文。

技术领域

[0003] 本公开涉及一种有机发光二极管显示器,并且具体地,涉及一种包括发射信号发生器的有机发光二极管显示器。

背景技术

[0004] 有机发光二极管显示器具有自发光特性(即不需要单独的光源),导致减小的厚度和重量。进一步,有机发光二极管显示器提供低功耗、高亮度和高反应速度。

[0005] 有机发光二极管的每个像素可以分别发光。为此目的,发射信号发生器将发射信号传输至每个像素,以便有机发光二极管可以发光。

发明内容

[0006] 一个或多个实施例提供一种有机发光二极管显示器,包括:显示区域,该显示区域包括用于接收发射信号并且发光的像素;以及提供在显示区域的相应侧上的第一发射信号发生器和第二发射信号发生器。第一发射信号发生器和第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级。多个发射信号级中的每一个发射信号级连接至n个编号的像素行,n是等于或大于1的整数,并且与相邻的n个编号的像素行相连接的两个相邻发射信号级包括在第一发射信号发生器和第二发射信号发生器中的同一发射信号发生器中。

[0007] 有机发光二极管显示器可以进一步包括:用于将时钟信号施加至第一发射信号发生器和第二发射信号发生器的两条时钟信号布线。

[0008] 多个发射信号级中的每一个发射信号级可以分别包括两个时钟信号输入端,两条时钟信号布线可以分别连接至两个时钟信号输入端,该两个时钟信号输入端可以形成在第一发射信号发生器和第二发射信号发生器中的同一发射信号发生器上,并且连接至相邻发射信号级的两个时钟信号输入端的时钟信号布线可以彼此不同。

[0009] n可以是等于或大于1的整数,并且n个编号的像素行可以一起发光。有机发光二极管显示器可以进一步包括:提供在显示区域的在显示区域与第一发射信号发生器和第二发射信号发生器之间的相应侧上的第一扫描信号发生器和第二扫描信号发生器。第一扫描信号发生器和第二扫描信号发生器可以针对一个帧施加栅极导通电压三次。

[0010] 多个发射信号级可以分别包括:用于接收两个时钟信号的第一时钟信号输入端和第二时钟信号输入端、用于从在前一端部处的发射信号级接收发射信号的控制端以及用于输出发射信号的输出端。

[0011] 第一时钟信号输入端的电容可以以等于或大于预定水平而不同于第二时钟信号输入端的电容。

[0012] 多个发射信号级可以分别具有高电平输出单元和低电平输出单元,并且高电平输出单元可以将高电压输出至输出端,并且低电平输出单元可以将低电压输出至输出端。

[0013] 高电平输出单元可以由在第一节点处的电压控制,并且多个发射信号级可以进一步分别包括:用于控制在第一节点处的电压的第一节点第一控制器和第一节点第二控制器。

[0014] 第一节点第一控制器可以将在第一节点处的电压改变为高电平,并且第一节点第二控制器可以将在第一节点处的电压改变为时钟信号的低电压。

[0015] 第一节点第二控制器可以由在第三节点处的电压控制,并且多个发射信号级可以进一步分别包括:用于控制在第三节点处的电压的第三节点控制器。

[0016] 第三节点控制器可以包括第四晶体管和第五晶体管,第五晶体管可以将在第三节点处的电压改变为低电压,并且第四晶体管可以将在第三节点处的电压改变为时钟信号的高电压。

[0017] 低电平输出单元可以由在第二节点处的电压控制,并且多个发射信号级可以进一步分别包括:用于控制在第二节点处的电压的第二节点第一控制器。

[0018] 第二节点第一控制器可以将在第二节点处的电压改变为在前一端处的发射信号级的发射信号的高电压或低电压。

[0019] 多个发射信号级可以进一步分别包括:用于与第二节点第一控制器一起控制在第二节点处的电压的第二节点第二控制器,其中当第二节点是高电压时,第二节点第二控制器可以不允许第二节点的电压改变为低电压。

[0020] 一个或多个实施例提供一种有机发光二极管显示器,包括:显示区域,该显示区域包括用于接收发射信号并且发光的像素;以及提供在显示区域的相应侧上的第一发射信号发生器 and 第二发射信号发生器。第一发射信号发生器和第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级。多个发射信号级中的每一个发射信号级包括具有不同电容值的两个时钟信号输入端,并且有机发光二极管显示器进一步包括:连接至在两个时钟信号输入端之中具有较低电容的时钟信号输入端的匹配电容器。

[0021] 两个相邻发射信号级可以包括在第一发射信号发生器和第二发射信号发生器中的同一发射信号发生器中。

[0022] 两个相邻发射信号级可以分别包括在第一发射信号发生器和第二发射信号发生器中。

[0023] 多个发射信号级可以分别连接至n个编号的像素行,n可以是等于或大于1的整数,并且n个编号的像素行可以同时发光。

附图说明

[0024] 通过参照附图详细描述示例性实施例,特征对于本领域技术人员将变得明显,其中:

[0025] 图1图示根据示例性实施例的有机发光二极管显示器。

[0026] 图2图示根据示例性实施例的发射信号发生器。

[0027] 图3图示根据示例性实施例的发射信号发生器的级的电路图。

[0028] 图4图示根据示例性实施例的施加至级的信号的波形图。

- [0029] 图5至图10图示图3中所示的级的操作。
- [0030] 图11图示根据比较示例的发射信号发生器。
- [0031] 图12图示根据示例性实施例的发射信号发生器。

具体实施方式

[0032] 现在将参照附图在下文中更充分地描述示例实施例；然而，它们可以以不同的形式体现，并且不应解释为限于本文所阐述的实施例。相反，提供这些实施例以便本公开将是全面的和完整的，并且将向本领域技术人员充分地传递示例性实施方式。

[0033] 附图和描述要被视为本质上是说明性的而非限制性的。贯穿说明书，相同的附图标记标明相同的元件。

[0034] 现在将参照图1描述根据示例性实施例的有机发光二极管显示器。图1示出根据示例性实施例的有机发光二极管显示器。有机发光二极管显示器包括包含基板的显示面板，并且显示面板被划分为显示区域300和在显示区域300的外围中的非显示区域。

[0035] 显示区域300包括多个像素PX，并且非显示区域包括用于驱动像素PX的各种驱动器。在图1中，一对扫描信号发生器410和420以及一对发射信号发生器510和520形成在显示区域300的相应侧上。扫描信号发生器410和420提供在靠近显示区域300而提供的非显示区域中，并且发射信号发生器510和520形成在扫描信号发生器410和420外侧，即更远离显示区域300。用于将数据电压、驱动电压、驱动低电压、初始化电压等施加至像素PX的驱动器可以进一步提供在非显示区域中，其细节与下面所述的实施例无关。

[0036] 在显示区域300中，多个像素PX在行方向（或第一方向D1）和列方向（或第二方向D2）上设置。有机发光二极管显示器的像素PX通常包括在基板上的像素电路部分和在像素电路部分上的发光器件。发光器件包括从像素电路部分接收电流并且根据电流的大小改变发射程度的有机发光二极管。

[0037] 参照连接至扫描线121、前一端扫描线123和发射信号线151的像素电路部分而说明图1中所示的像素PX。像素PX连接至扫描线121、前一端扫描线123和发射信号线151。扫描线121、前一端扫描线123和发射信号线151在第一方向D1上延伸。像素PX连接至用于将数据电压传输至像素PX的数据线。数据线在垂直于第一方向D1的第二方向D2上延伸。

[0038] 扫描信号发生器410和420可以包括在显示区域300右侧的非显示区域中的第一扫描信号发生器410以及在显示区域300左侧的非显示区域中的第二扫描信号发生器420。扫描信号发生器410和420分别包括多个扫描信号级（GD）。

[0039] 扫描信号级（GD）分别产生并且输出栅极信号。输出的栅极信号通过扫描线121传输至包括在当前端像素行中的像素PX，并且通过前一端扫描线123传输至包括在下一像素行中的像素PX。进一步，扫描信号级（GD）将栅极信号分别施加至下一端扫描信号级（GD）作为进位信号。一条扫描线121和一条前一端扫描线123可以从第一扫描信号发生器410和第二扫描信号发生器420接收相同的栅极信号。栅极导通电压和栅极关断电压交替作为栅极信号而施加，并且针对一个帧包括至少一个栅极导通电压。在本示例性实施例中，栅极导通电压和栅极关断电压针对一个帧交替施加三次（参见图4）。

[0040] 扫描信号发生器410和420可以进一步包括第0个扫描信号级GD[0]以将栅极信号施加至连接至第一像素行中的像素PX的前一端扫描线123。

[0041] 第一发射信号发生器510在显示区域300右侧的非显示区域中,第一扫描信号发生器410在第一发射信号发生器510和显示区域300之间。第二发射信号发生器520在显示区域300左侧的非显示区域中,第二扫描信号发生器420在第二发射信号发生器520和显示区域300之间。

[0042] 发射信号发生器510和520每个包括多个发射信号级(EM)。一条发射信号线151连接至一个对应的发射信号级(EM),并且从一个发射信号级(EM)接收发射信号。结果,与由提供在第一发射信号发生器510中的发射信号级(EM)控制的发射信号线151相对应的发射信号级(EM)在第二发射信号发生器520中具有对应的级。进一步,两个相邻发射信号级(EM)在各自的发射信号发生器510和520中。

[0043] 根据参照图1所示的示例性实施例,由一个发射信号级(EM)输出的发射信号施加至两个像素行中的像素PX。也就是说,图1中示出为EM[1,2]的发射信号级将发射信号施加至第一像素行和第二像素行。然而,取决于示例性实施例,发射信号可以施加至一个像素行或至少三个像素行。换言之,一个发射信号级(EM)可以连接至n条编号的发射信号线151并且将发射信号施加至包括在n个编号的像素行中的像素PX。这里,n是等于或大于1的自然数。

[0044] 发射信号交替施加为低电平电压(对应于发射区段)和高电平电压(对应于编程区段)。一个帧包括一个高电平电压区段(编程区段)。进一步,发射信号恒定地施加为低电平电压和高电平电压的时间远远长于用于施加一个栅极导通电压的时间。因为上述特性,整个发射信号可以施加至多条发射信号线151。然而,用于施加栅极导通电压的时间非常短,因此针对每个扫描信号级(GD),栅极信号施加至一条扫描线121和一条前一端扫描线123。

[0045] 现在将参照图2详细描述根据示例性实施例的发射信号发生器。图2图示提供在第一发射信号发生器510和第二发射信号发生器520中的多个发射信号级(EM)。在图2的示例性实施例中,两条发射信号线151连接至如图1中所示的每个发射信号级(EM)。

[0046] 发射信号发生器510和520的各自发射信号级(EM)包括用于接收两个时钟信号的第一时钟信号输入端In1和第二时钟信号输入端In2、用于从前一端发射信号级(EM)接收控制信号FLM或发射信号的控制端ACL_FLM以及用于输出发射信号的输出端Out。

[0047] 现在将描述各自发射信号级(EM)的连接关系。用于将发射信号施加至第一发射信号线和第二发射信号线(EM线1,2)的发射信号级(EM[1,2];也称作第一发射信号级)在第一发射信号发生器510中。发射信号通过第一发射信号级EM[1,2]施加至连接至第一像素行和第二像素行的像素PX。结果,连接至第一像素行和第二像素行的像素PX同时发光。

[0048] 第一发射信号级EM[1,2]在控制端ACL_FLM处从外界接收控制信号FLM、在第一时钟信号输入端In1处接收第一时钟信号EM_CLK1并且在第二时钟信号输入端In2处接收第三时钟信号EM_CLK3。发射信号通过第一发射信号级EM[1,2]的输出端Out从第一发射信号级EM[1,2]输出至第一发射信号线和第二发射信号线(EM线1,2)。

[0049] 由第一发射信号级EM[1,2]输出的发射信号是传输至第二发射信号发生器520并且施加至下一发射信号级EM[3,4]的控制端ACL_FLM的进位信号。用于将发射信号施加至第三发射信号线和第四发射信号线(EM线3,4)的发射信号级(EM[3,4];也称作第二发射信号级)在第二发射信号发生器520中。发射信号通过第二发射信号级EM[3,4]施加至连接至第三像素行和第四像素行的像素PX。结果,连接至第三像素行和第四像素行的像素PX发光。

[0050] 第二发射信号级EM[3,4]在控制端ACL_FLM处从第一发射信号级EM[1,2]接收进位信号、在第一时钟信号输入端In1处接收第三时钟信号EM_CLK3并且在第二时钟信号输入端In2处接收第一时钟信号EM_CLK1。发射信号通过第二发射信号级EM[3,4]的输出端Out施加至第三发射信号线和第四发射信号线(EM线3,4)。

[0051] 由第二发射信号级EM[3,4]输出的发射信号作为进位信号施加至第二发射信号发生器520中的第三发射信号级EM[5,6]的控制端ACL_FLM。用于将发射信号施加至第五发射信号线和第六发射信号线(EM线5,6)的发射信号级(EM[5,6];也称作第三发射信号级)在提供在显示区域300左侧的第二发射信号发生器520中,并且也提供在第二发射信号级EM[3,4]下面。也就是说,两个相邻发射信号级提供在同一发射信号发生器上。第三发射信号级EM[5,6]将发射信号施加至连接至第五像素行和第六像素行的像素PX。结果,连接至第五像素行和第六像素行的像素PX发光。

[0052] 第三发射信号级EM[5,6]通过控制端ACL_FLM从第二发射信号级EM[3,4]接收发射信号作为进位信号、在第一时钟信号输入端In1处接收第一时钟信号EM_CLK1并且在第二时钟信号输入端In2处接收第三时钟信号EM_CLK3。发射信号通过第三发射信号级EM[5,6]的输出端Out施加至第五发射信号线和第六发射信号线(EM线5,6)。

[0053] 由第三发射信号级EM[5,6]输出的发射信号作为进位信号施加至第一发射信号发生器510中的第四发射信号级EM[7,8]的控制端ACL_FLM。用于将发射信号施加至第七发射信号线和第八发射信号线(EM线7,8)的发射信号级(EM[7,8]);也称作第四发射信号级)在第一发射信号发生器510中在第一发射信号级EM[1,2]下面。发射信号通过第四发射信号级EM[7,8]施加至连接至第七像素行和第八像素行的像素PX。结果,连接至第七像素行和第八像素行的像素PX发光。

[0054] 第四发射信号级EM[7,8]在控制端ACL_FLM处从第三发射信号级EM[5,6]接收发射信号、在第一时钟信号输入端In1处接收第三时钟信号EM_CLK3并且在第二时钟信号输入端In2处接收第一时钟信号EM_CLK1。发射信号通过第四发射信号级EM[7,8]的输出端Out施加至第七发射信号线和第八发射信号线(EM线7,8)。

[0055] 由第四发射信号级EM[7,8]输出的发射信号作为进位信号施加至第一发射信号发生器510中的第五发射信号级EM[9,10]的控制端ACL_FLM。用于将发射信号施加至第九发射信号线和第十发射信号线(EM线9,10)的发射信号级(EM[9,10];也称作第五发射信号级)在第一发射信号发生器510中在第四发射信号级EM[7,8]下面。也就是说,两个相邻发射信号级提供在同一发射信号发生器上。

[0056] 发射信号通过第五发射信号级EM[9,10]施加至连接至第九像素行和第十像素行的像素PX。结果,连接至第九像素行和第十像素行的像素PX发光。

[0057] 第五发射信号级EM[9,10]在控制端ACL_FLM处从第四发射信号级EM[7,8]接收发射信号作为进位信号、在第一时钟信号输入端In1处接收第一时钟信号EM_CLK1并且在第二时钟信号输入端In2处接收第三时钟信号EM_CLK3。发射信号通过第五发射信号级EM[9,10]的输出端Out施加至第九发射信号线和第十发射信号线(EM线9,10)。

[0058] 由第五发射信号级EM[9,10]输出的发射信号作为进位信号施加至第二发射信号发生器520中的第六发射信号级的控制端ACL_FLM。以类似方式,发射信号级形成在第一发射信号发生器510和第二发射信号发生器520中,并且每个发射信号级使两个像素行的像素

PX发光。

[0059] 取决于示例性实施例，一个发射信号级(EM)可以控制至少三个像素行发光。在本示例性实施例中，两个发射信号级(EM)连续地提供在发射信号发生器510和520中的一个中。然而，取决于示例性实施例，偶数编号的(例如4或6)发射信号级(EM)可以连续地形成在发射信号发生器510和520中的一个中。

[0060] 当偶数编号的发射信号级(EM)如所述在发射信号发生器510和520中时，用于施加两个时钟信号(EM_CLK1和EM_CLK3)的两条时钟信号布线(171、172、171-1和172-1)交替连接至发射信号级(EM)的第一时钟信号输入端In1和第二时钟信号输入端In2。

[0061] 也就是说，参照图2，关于提供在显示区域300左侧的两个时钟信号线171和172，第一时钟信号布线171连接至第二发射信号级EM[3,4]上的第二时钟信号输入端In2，并且第二时钟信号布线172连接至第二发射信号级EM[3,4]上的第一时钟信号输入端In1。然而，第一时钟信号布线171连接至第三发射信号级EM[5,6]上的第一时钟信号输入端In1，并且第二时钟信号布线172连接至第三发射信号级EM[5,6]上的、提供在第一时钟信号输入端In1下面的第二时钟信号输入端In2。结果，当发射信号级(EM)的时钟信号输入端In1和In2具有非常不同的电容的值时，提供在显示区域300左侧的时钟信号布线171和172之间没有负载差。

[0062] 结果，当从外界输入静电时，它不通过特定布线传输，因此发射信号级的特定输入端不会被静电损坏。进一步，特定时钟信号不会被在时钟信号布线171和172之间的负载差延迟。

[0063] 关于提供在显示区域300右侧的时钟信号布线171-1和172-1，第一时钟信号布线171-1连接至第四发射信号级EM[7,8]上的第二时钟信号输入端In2，并且第二时钟信号布线172-1连接至第四发射信号级EM[7,8]上的第一时钟信号输入端In1。然而，第一时钟信号布线171-1连接至第五发射信号级EM[9,10]上的第一时钟信号输入端In1，并且第二时钟信号布线172-1连接至第五发射信号级EM[9,10]上的、提供在第一时钟信号输入端In1下面的第二时钟信号输入端In2。

[0064] 结果，当发射信号级(EM)的时钟信号输入端In1和In2具有非常不同的电容的值时，在显示区域300的时钟信号布线171-1和172-1之间没有负载差。结果，当从外界输入静电时，它不通过特定布线传输，因此发射信号级的特定输入端不会被静电损坏。进一步，特定时钟信号不会被在时钟信号布线171-1和172-1之间的负载差延迟。

[0065] 进一步，从另一发射信号级接收进位信号的发射信号级将具有施加至相对时钟信号输入端的第一时钟信号和第三时钟信号。

[0066] 现在将参照图3描述根据本示例性实施例的发射信号级(EM)的配置。图3中的发射信号级(EM)包括具有大的电容的第一时钟信号输入端In1和具有相对小的电容的第二时钟信号输入端In2。

[0067] 根据本示例性实施例的包括在发射信号发生器510和520中的每个发射信号级(EM)包括高电平输出单元551、低电平输出单元552、第一节点第一控制器553、第一节点第二控制器554、第二节点第一控制器555、第二节点第二控制器556以及第三节点控制器557。

[0068] 高电平输出单元551输出发射信号的高电压VGH，并且低电平输出单元552输出发射信号的低电压VGL。高电平输出单元551和低电平输出单元552连接至输出端Out，并且当

高电平输出单元551输出高电压VGH时,低电平输出单元552不输出,并且当低电平输出单元552输出低电压VGL时,高电平输出单元551不输出。

[0069] 高电平输出单元551由在由第一节点第一控制器553和第一节点第二控制器554控制的第一节点N1处的电压控制。低电平输出单元552由在由第二节点第一控制器555和第二节点第二控制器556控制的第二节点N2处的电压控制。在图3中,第二节点第一控制器555被划分为第一个第二节点第一控制器555-1和第二个第二节点第一控制器555-2。第一节点第二控制器554由在由第三节点控制器557控制的第三节点N3处的电压控制。

[0070] 关于图3中所示的发射信号级(EM),以与图2的奇数编号的发射信号级(EM)类似的方式,用于时钟信号的第一时钟信号布线171连接至第一时钟信号输入端In1以施加第一时钟信号EM_CLK1,并且用于时钟信号的第二时钟信号布线172连接至第二时钟信号输入端In2以施加第三时钟信号EM_CLK3。然而,进一步,与上述时钟信号相反的时钟信号可以施加至偶数编号的发射信号级(EM)。

[0071] 现在将详细描述各自的部分。

[0072] 高电平输出单元551包括具有连接至第一节点N1的控制电极、连接至高电压VGH端子的输入电极以及连接至输出端Out的输出电极的第九晶体管T9。结果,当在第一节点N1处的电压是低电压时,高电压VGH输出至输出端Out,并且当在第一节点N1处的电压是高电压时,第九晶体管T9不提供输出。

[0073] 低电平输出单元552包括具有连接至第二节点N2的控制电极、连接至低电压VGL端子的输入电极以及连接至输出端Out的输出电极的第十晶体管T10。结果,当在第二节点N2处的电压是低电压时,低电压VGL输出至输出端Out,并且当在第二节点N2处的电压是高电压时,第十晶体管T10不提供输出。

[0074] 在第一节点N1处的电压由第一节点第一控制器553和第一节点第二控制器554控制。

[0075] 第一节点第一控制器553包括晶体管(第八晶体管T8)和电容器(第一电容器C1)。第八晶体管T8包括连接至第二节点N2的控制电极、连接至高电压VGH端子的输入电极以及连接至第一节点N1的输出电极。第一电容器C1的两个电极连接至第八晶体管T8的输入电极和输出电极,因此第一电容器C1连接在第一节点N1和高电压VGH端子之间。当第二节点N2是低电压时,第八晶体管T8将高电压VGH传输至第一节点N1,并且第一电容器C1存储并且维持在第一节点N1处的电压。也就是说,第一节点第一控制器553将在第一节点N1处的电压改变为高电压VGH。

[0076] 第一节点第二控制器554包括两个晶体管(第六晶体管T6和第七晶体管T7)和电容器(第二电容器C2)。第六晶体管T6包括连接至第一时钟信号输入端In1的控制电极、连接至第一节点N1的输出电极以及连接至第四节点N4的输入电极。第七晶体管T7包括连接至第三节点N3的控制电极、连接至第四节点N4的输出电极以及连接至第一时钟信号输入端In1的输入电极。这里,输入电极和输出电极的输入和输出操作可以取决于连接的电压的大小而彼此交换。第一节点第二控制器554将在第一节点N1处的电压改变为时钟信号的低电压。

[0077] 第二电容器C2连接在第三节点N3和第四节点N4之间,并且可以通过使用两个节点之间的电压差推高在第四节点N4处的电压。

[0078] 在第二节点N2处的电压由第二节点第一控制器555和第二节点第二控制器556控

制。

[0079] 第二节点第一控制器555包括第一个第二节点第一控制器555-1和第二个第二节点第一控制器555-2。第一个第二节点第一控制器555-1包括晶体管(第一晶体管T1),并且第二个第二节点第一控制器555-2包括电容器(第三电容器C3)。第一晶体管T1包括连接至第二时钟信号输入端In2的控制电极、连接至控制端ACL_FLM的输入电极以及连接至第二节点N2的输出电极。第三电容器C3包括连接至第二节点N2的第一侧电极和连接至第一时钟信号输入端In1的第二侧电极。

[0080] 根据第三电容器C3的配置,在第二节点N2处的电压可以由施加至第一时钟信号输入端In1的可变时钟信号改变。为了减小第二节点N2的变化,可以将第三电容器C3的电容设定为相当大。结果,当施加至第三电容器C3的第二侧电极的时钟信号改变时,在第一侧电极处的电压(也就是说,在第二节点N2处的电压)可以基本上不改变。通过第三电容器C3,第一时钟信号输入端In1的电容与第二时钟信号输入端In2的电容相比具有相当大的值。

[0081] 当施加至第二时钟信号输入端In2的第三时钟信号EM_CLK3是低电压时,属于第二节点第一控制器555的第一晶体管T1将第二节点N2处的电压改变为在前一端处的控制信号FLM或发射信号的电压,并且第三电容器C3随后存储并且维持该电压。也就是说,第二节点第一控制器555根据进位信号(前一段的控制信号FLM或发射信号)将在第二节点N2处的电压改变为高电压或低电压。

[0082] 第二节点第二控制器556包括两个晶体管(第二晶体管T2和第三晶体管T3)。第二晶体管T2包括连接至第三节点N3的控制电极、连接至高电压VGH端子的输入电极以及与第三晶体管T3的输入电极连接的输出电极。第三晶体管T3包括连接至第一时钟信号输入端In1的控制电极、与第二晶体管T2的输出电极连接的输入电极以及连接至第二节点N2的输出电极。也就是说,关于第二节点第二控制器556,高电压VGH连接至第二节点N2以便在第二节点N2处的电压可以不改变为低电压。

[0083] 第三节点控制器557包括两个晶体管(第四晶体管T4和第五晶体管T5)。第四晶体管T4包括连接至第二节点N2的控制电极、连接至第二时钟信号输入端In2的输入电极以及连接至第三节点N3的输出电极。第五晶体管T5包括连接至第二时钟信号输入端In2的控制电极、连接至低电压VGL端子的输入电极以及连接至第三节点N3的输出电极。第五晶体管T5将在第三节点N3处的电压改变为低电压VGL,并且第四晶体管T4将在第三节点N3处的电压改变为第二时钟信号输入端In2的电压以也将在第三节点N3处的电压改变为高电压(时钟信号的高电压)。

[0084] 以上配置的发射信号级(EM)由施加至第一时钟信号输入端In1、第二时钟信号输入端In2和控制端ACL_FLM的信号操作,现在将其参照图4至图10描述。图4示出根据示例性实施例的施加至级的信号的波形图。图5至图10示出图3中所示的级的操作。

[0085] 首先,将参照图4描述施加至发射信号级(EM)的第一时钟信号输入端In1、第二时钟信号输入端In2和控制端ACL_FLM的信号。在本示例性实施例中,第一时钟信号EM_CLK1施加至第一时钟信号输入端In1,并且第三时钟信号EM_CLK3施加至第二时钟信号输入端In2。第一时钟信号EM_CLK1和第三时钟信号EM_CLK3是具有交替施加的高电压和低电压并且相对于彼此反转的时钟信号。

[0086] 从外界施加的控制信号FLM作为进位信号传输至第一发射信号级EM[1,2]的控制

端ACL_FLM,并且前一端发射信号级的输出信号(即发射信号)作为来自第二发射信号级EM [3,4]的进位信号传输。控制信号FLM和发射信号包括针对一个帧的一个高电压区段,并且针对剩余区段施加低电压。高电压区段是其中数据电压被编程至像素PX的区段(编程区段),并且像素PX针对低电压区段(发射区段)发光。

[0087] 为了参照,图4示出当前端扫描信号GI和前一端扫描信号GW。根据本示例性实施例的扫描信号的特性是针对一个帧施加三个低电压。然而,根据示例性实施例,可以施加低电压一次或者可以施加不同次数的低电压。在施加至对应像素PX的发射信号的高电压区段(编程区段)中提供施加至一个像素PX的当前端扫描信号GI和前一端扫描信号GW。

[0088] 在图4中,施加至发射信号级的电压以区段(例如时间段,包括(a)、(b)、(c)、(d)、(e)和(f))划分。现在将参照图5至图10描述针对各自区段的发射信号级的操作。在图5至图10中,当采用X标记关断的晶体管时,并且当在晶体管导通的同时执行主要操作时,用于连接晶体管的输入电极和输出电极的直线用于图示该晶体管导通。此外,为了便于观察,在括号中示出在第一节点至第四节点(N1、N2、N3和N4)处的电压。括号中的H表示高电压,并且括号中的L意味着低电压。

[0089] 现在将参照图5描述区段(a)中的发射信号级(EM)的操作。在区段(a)中,控制信号FLM作为低电压施加,并且高电压第一时钟信号EM_CLK1施加至第一时钟信号输入端In1,并且低电压第三时钟信号EM_CLK3施加至第二时钟信号输入端In2。

[0090] 第三晶体管T3和第六晶体管T6由高电压第一时钟信号EM_CLK1关断,并且第一晶体管T1和第五晶体管T5由低电压第三时钟信号EM_CLK3导通。低电压控制信号FLM通过第一晶体管T1施加至第二节点N2,因此在第二节点N2处的低电压存储在第三电容器C3中。第十晶体管T10由在第二节点N2处的低电压导通,并且低电压VGL输出至输出端Out。第八晶体管T8由在第二节点N2处的低电压导通,因此第一节点N1变为高电压VGH,并且第一电容器C1的各自端部变为高电压VGH。结果,第九晶体管T9关断。

[0091] 第四晶体管T4由在第二节点N2处的低电压导通,因此施加第三时钟信号EM_CLK3的低电压值,并且在第三节点N3处的电压作为低电压施加。进一步,低电压VGL通过第五晶体管T5施加。

[0092] 第七晶体管T7由在第三节点N3处的低电压VGL导通,因此具有高电压的第一时钟信号EM_CLK1施加至第四节点N4。结果,高电压(第四节点N4)和低电压(第三节点N3)施加至第二电容器C2的各自端部。

[0093] 进一步,第二晶体管T2由在第三节点N3处的低电压VGL导通,但是第三晶体管T3关断,因此高电压VGH不传输至第二节点N2,并且高电压VGH传输至第三晶体管T3的输入电极。

[0094] 也就是说,在区段(a)中,高电压(H)施加至第一节点N1,低电压(L)施加至第二节点N2,低电压(L)施加至第三节点N3,高电压(H)施加至第四节点N4,并且关于主要操作,第十晶体管T10由在第二节点N2处的低电压(L)导通,并且低电压VGL施加至输出端Out。在此情况下,接收发射信号的像素PX在发射区段中。

[0095] 现在将参照图6描述区段(b)中的发射信号级(EM)的操作。在区段(b)中,控制信号FLM被维持在低电压处,低电压第一时钟信号EM_CLK1施加至第一时钟信号输入端In1,并且高电压第三时钟信号EM_CLK3施加至第二时钟信号输入端In2。

[0096] 第三晶体管T3和第六晶体管T6由低电压第一时钟信号EM_CLK1导通,并且第一晶

晶体管T1和第五晶体管T5由高电压第三时钟信号EM_CLK3关断。因为第一晶体管T1关断,所以存储在第三电容器C3中的低电压被维持,因此在第二节点N2处的电压具有低电压值。结果,第十晶体管T10导通,因此低电压VGL输出至输出端Out。

[0097] 第八晶体管T8由在第二节点N2处的低电压导通,因此第一节点N1变为高电压VGH,第九晶体管T9维持关断状态,并且第一电容器C1的各自端部变为高电压VGH。

[0098] 第四晶体管T4由在第二节点N2处的低电压导通,因此具有高电压的第三时钟信号EM_CLK3施加至第三节点N3,并且在第三节点N3处的电压改变为高电压值。在此情况下,第五晶体管T5关断,因此电压由第四晶体管T4的输入改变为高电压而不改变在第三节点N3处的电压。

[0099] 第七晶体管T7由在第三节点N3处的高电压关断,并且第六晶体管T6由低电压第一时钟信号EM_CLK1导通,因此第一节点N1连接至第四节点N4。在此情况下,在连接至第二电容器C2的第三节点N3处的电压从低电压改变为高电压,因此,推高了在第四节点N4处的电压以及在连接至第四节点N4的第一节点N1处的电压。结果,在第一节点N1处的电压具有比高电压VGH高的电压值。以另一方式,第二晶体管T2以第三节点N3的高电压维持关断状态,并且第三晶体管T3由低电压第一时钟信号EM_CLK1导通。这里,当第三晶体管T3在区段(b)中导通时,在区段(a)中通过第二晶体管T2传输至第三晶体管T3的输入电极的高电压VGH可以传输至第二节点N2。这防止在第二节点N2处的电压显著减小。也就是说,第一时钟信号EM_CLK1施加至第三电容器C3的第一侧,并且高电压在区段(b)中改变为低电压,因此在第二节点N2处的电压可以减小。然而,在第二节点N2处的电压可以由通过第二节点第二控制器556施加的高电压VGH被维持。此外,在第二节点N2处的电压可以通过增大第三电容器C3的电容被维持,而不管第一时钟信号EM_CLK1的电压电平的摆动。

[0100] 也就是说,在区段(b)中,推高的高电压(H)施加至第一节点N1和第四节点N4,低电压(L)施加至第二节点N2,并且高电压(H)施加至第三节点N3。关于主要操作,第十晶体管T10由第二节点N2的低电压导通,并且低电压VGL连续地施加至输出端Out。此时,接收发射信号的像素PX提供在发射区段中。

[0101] 将区段(a)与区段(b)进行比较,时钟信号反转并且随后施加,在第一节点N1处的电压被维持在高电压,在第二节点N2处的电压被维持在低电压,并且低电压VGL连续地输出至输出端Out。

[0102] 现在将参照图7描述区段(c)中的发射信号级(EM)的操作。在区段(c)中,控制信号FLM改变为高电压,第一时钟信号EM_CLK1改变为高电压并且施加至第一时钟信号输入端In1,并且第三时钟信号EM_CLK3改变为低电压并且施加至第二时钟信号输入端In2。

[0103] 第三晶体管T3和第六晶体管T6由高电压第一时钟信号EM_CLK1关断。第一晶体管T1和第五晶体管T5由低电压第三时钟信号EM_CLK3导通。高电压控制信号通过第一晶体管T1施加至第二节点N2,因此在第二节点N2处的电压改变为高电压并且随后存储在第三电容器C3中。第十晶体管T10由第二节点N2的高电压关断。第八晶体管T8由第二节点N2的高电压关断。

[0104] 第五晶体管T5导通,因此低电压VGL施加至第三节点N3。这里,第二节点N2具有高电压,因此第四晶体管T4关断。结果,在第三节点N3处的电压由第五晶体管T5控制并且改变为低电压VGL。

[0105] 第二晶体管T2和第七晶体管T7由第三节点N3的低电压导通。第七晶体管T7导通，因此高电压第一时钟信号EM_CLK1施加至第四节点N4。结果，高电压(第四节点N4)和低电压(第三节点N3)施加至第二电容器C2的各自端部。进一步，第二晶体管T2导通，但是第三晶体管T3关断，因此高电压VGH传输至第三晶体管T3的输入电极，并且高电压VGH不传输至第二节点N2。

[0106] 第六晶体管T6和第八晶体管T8关断，因此第一电容器C1的电压被维持，并且在第一节点N1处的电压被维持在高电压。

[0107] 也就是说，在区段(c)中，高电压(H)施加至第一节点N1，高电压(H)施加至第二节点N2，低电压(L)施加至第三节点N3，高电压(H)施加至第四节点N4，并且第十晶体管T10和第九晶体管T9关断，因此没有电压可以输出至输出端Out。具体地，直至在第二节点N2处的电压变为第十晶体管T10的关断电压，输出低电压VGL，并且当第十晶体管T10关断时，输出电压逐渐地增大。

[0108] 现在将参照图8描述区段(d)中的发射信号级(EM)的操作。在区段(d)中，控制信号FLM被维持在高电压处，第一时钟信号EM_CLK1改变为低电压并且施加至第一时钟信号输入端In1，并且第三时钟信号EM_CLK3改变为高电压并且施加至第二时钟信号输入端In2。

[0109] 第三晶体管T3和第六晶体管T6由低电压第一时钟信号EM_CLK1导通，并且第一晶体管T1和第五晶体管T5由高电压第三时钟信号EM_CLK3关断。

[0110] 第一晶体管T1关断，因此存储在第三电容器C3中的高电压被维持，并且在第二节点N2处的电压具有高电压值。结果，第十晶体管T10维持关断状态。进一步，第八晶体管T8和第四晶体管T4由第二节点N2的高电压维持关断状态。

[0111] 第五晶体管T5由高电压第三时钟信号EM_CLK3关断。第四晶体管T4和第五晶体管T5关断，因此在第三节点N3处的电压不改变，并且作为在第三节点N3处的电压的低电压在区段(c)中被维持。

[0112] 第七晶体管T7由第三节点N3的低电压维持导通状态，第六晶体管T6由低电压第一时钟信号EM_CLK1导通，因此第一节点N1、第四节点N4和低电压第一时钟信号EM_CLK1彼此连接。结果，第一节点N1和第四节点N4的电压改变为低电压。第九晶体管T9由第一节点N1的低电压导通，因此高电压VGH输出至输出端Out。

[0113] 第二晶体管T2由第三节点N3的低电压导通，并且第三晶体管T3由低电压第一时钟信号EM_CLK1导通，因此高电压VGH连接至第二节点N2。结果，第二节点N2的电压被维持在高电压VGH处，并且第十晶体管T10不导通。

[0114] 也就是说，在区段(d)中，低电压(L)施加至第一节点N1和第四节点N4，高电压(H)施加至第二节点N2，并且低电压(L)施加至第三节点N3。关于主要操作，第九晶体管T9由第一节点N1的低电压导通，并且高电压VGH输出至输出端Out。在此情况下，接收发射信号的像素PX提供在编程区段中，在编程区段中数据电压存储在像素PX中的电容器中。

[0115] 现在将参照图9描述区段(e)中的发射信号级(EM)的操作。在区段(e)中，控制信号FLM被维持在高电压处，第一时钟信号EM_CLK1改变为高电压并且施加至第一时钟信号输入端In1，并且第三时钟信号EM_CLK3改变为低电压并且施加至第二时钟信号输入端In2。

[0116] 第三晶体管T3和第六晶体管T6由高电压第一时钟信号EM_CLK1关断。第一晶体管T1和第五晶体管T5由低电压第三时钟信号EM_CLK3导通。

[0117] 高电压控制信号通过第一晶体管T1施加至第二节点N2,并且在第二节点N2处的电压被维持在高电压。第十晶体管T10由第二节点N2的高电压关断。第八晶体管T8和第四晶体管T4由第二节点N2的高电压关断。

[0118] 第五晶体管T5导通,因此低电压VGL施加至第三节点N3。在此情况下,第四晶体管T4关断,因此第四晶体管T4可以不改变在第三节点N3处的电压。

[0119] 第三节点N3具有低电压VGL,因此第二晶体管T2和第七晶体管T7导通。当第七晶体管T7导通时,高电压第一时钟信号EM_CLK1施加至第四节点N4。结果,高电压(第四节点N4)和低电压(第三节点N3)施加至第二电容器C2的各自端部。

[0120] 进一步,第二晶体管T2导通并且第三晶体管T3关断,因此高电压VGH传输至第三晶体管T3的输入电极,并且高电压VGH不传输至第二节点N2。

[0121] 第六晶体管T6由高电压第一时钟信号EM_CLK1关断,因此存储在第一电容器C1中的电压不改变,并且在第一节点N1处的电压被维持在低电压处。结果,第九晶体管T9导通,因此高电压VGH连续地输出至输出端Out。

[0122] 也就是说,在区段(e)中,低电压(L)施加至第一节点N1,高电压(H)施加至第二节点N2,低电压(L)施加至第三节点N3,并且高电压(H)施加至第四节点N4,并且第九晶体管T9维持导通状态,因此高电压VGH输出至输出端Out。

[0123] 将区段(d)与区段(e)进行比较,时钟信号反转并且随后施加,但是在第一节点N1处的电压被维持在低电压处,因此高电压VGH连续地输出至输出端Out。进一步,在第二节点N2处的电压被维持在高电压处,因此低电压VGL不传输至输出端Out。

[0124] 现在将参照图10描述区段(f)中的发射信号级(EM)的操作。在区段(f)中,控制信号FLM改变为低电压,第一时钟信号EM_CLK1改变为高电压并且施加至第一时钟信号输入端In1,并且第三时钟信号EM_CLK3改变为低电压并且施加至第二时钟信号输入端In2。进一步,区段(f)在具有与区段(d)相同状态的区段之后。

[0125] 第三晶体管T3和第六晶体管T6由高电压第一时钟信号EM_CLK1关断,并且第一晶体管T1和第五晶体管T5由低电压第三时钟信号EM_CLK3导通。

[0126] 低电压控制信号通过第一晶体管T1施加至第二节点N2,因此在第二节点N2处的电压改变为低电压,并且第十晶体管T10导通。结果,低电压VGL开始输出至输出端Out。第八晶体管T8和第四晶体管T4由在第二节点N2处的低电压导通。

[0127] 当第八晶体管T8导通时,高电压VGH施加至第一节点N1,并且第九晶体管T9由第一节点N1的高电压关断,因此高电压VGH不再输出至输出端Out。

[0128] 当第四晶体管T4导通时,低电压第三时钟信号EM_CLK3施加至第三节点N3。进一步,低电压VGL通过导通的第五晶体管T5施加至第三节点N3。结果,第三节点N3具有低电压。

[0129] 第二晶体管T2和第七晶体管T7由第三节点N3的低电压导通。当第七晶体管T7导通时,高电压第一时钟信号EM_CLK1施加至第四节点N4。结果,高电压(第四节点N4)和低电压(第三节点N3)施加至第二电容器C2的各自端部。

[0130] 进一步,第二晶体管T2导通,但是第三晶体管T3关断,因此高电压VGH传输至第三晶体管T3的输入电极,并且高电压VGH不传输至第二节点N2。

[0131] 第六晶体管T6由高电压第一时钟信号EM_CLK1关断,因此在第一节点N1处的电压不受影响。结果,在第一节点N1处的电压由第八晶体管T8控制,并且高电压VGH通过第八晶

晶体管T8传输并且高电压被维持。

[0132] 也就是说,在区段(f)中,高电压(H)施加至第一节点N1,低电压(L)施加至第二节点N2,低电压(L)施加至第三节点N3,高电压(H)施加至第四节点N4,第九晶体管T9关断,并且第十晶体管T10开始导通,因此在输出端Out处的电压从高电压VGH改变为低电压VGL并且随后输出。

[0133] 对应于区段(b)的区段提供在区段(f)之后,并且在此之后,如上所述重复相同的操作。

[0134] 结果,在发射信号级中,输出比控制信号延迟半个时钟周期的发射信号。也就是说,在下一端处施加至发射信号级的进位信号变为以半个时钟周期延迟,因此在输出的发射信号之中,用于施加高电压VGH的时序延迟半个时钟周期并且顺序输出。

[0135] 参照图3,包括在第二个第二节点第一控制器555-2中的第三电容器C3具有相当大的电容值,因此当施加至第三电容器C3的第二侧电极的时钟信号改变时,在第一侧电极处的电压(即在第二节点N2处的电压)基本上不改变。

[0136] 第三电容器C3具有其中时钟信号连接至电容器的结构,并且第三电容器C3连接至第一时钟信号输入端In1。因此,在发射信号级之中,连接至第一时钟信号输入端In1的电容器具有不平衡,其与第二时钟信号输入端In2相比具有相当大的值。取决于示例性实施例,两个输入端之间的电容差可以等于或大于六十倍。

[0137] 发射信号级的数量是像素行的数量的一半,因此它可以是数百个。进一步,当第一时钟信号输入端In1连接至相同的时钟信号布线时,产生数千倍的电容差。两个时钟信号输入端之间的数千倍的电容差产生了静电流传输至特定时钟信号布线的问题,并且在特定时钟信号处产生了信号延迟。

[0138] 然而,在本示例性实施例中,如图2中所示,用于施加至显示区域300的相应侧的时钟信号的各对布线171和172以及171-1和172-1交替连接至第一时钟信号输入端In1,因此用于时钟信号的各对布线之间的电容差非常小或者相等。也就是说,提供在显示区域300左侧的用于时钟信号的两条布线171和172之间没有电容差,并且提供在显示区域300右侧的用于时钟信号的两条布线171-1和172-1之间没有电容差。

[0139] 现在,这将通过图11中所示的比较示例来描述。图11示出根据比较示例的发射信号发生器。现在将比较图11的比较示例和图2的示例性实施例。

[0140] 在参照图11所示的比较示例中,交替提供形成在发射信号发生器510和520上的发射信号级(EM)。也就是说,奇数编号的发射信号级(EM)在第一发射信号发生器510中,并且偶数编号的发射信号级(EM)在第二发射信号发生器520中。结果,如图11中所示,提供在左侧的用于时钟信号的两条布线171和172连接至预定的时钟信号输入端。也就是说,第一时钟信号布线171连接至第一时钟信号输入端In1,并且第二时钟信号布线172连接至第二时钟信号输入端In2。进一步,提供在显示区域300右侧的用于时钟信号的两条布线171-1和172-1连接至相同的时钟信号输入端。

[0141] 具体地,第二发射信号发生器520中的所有偶数编号的发射信号级(EM)在第二时钟信号输入端In2处接收第一时钟信号EM_CLK1并且在第一时钟信号输入端In1处接收第三时钟信号EM_CLK3,而第一发射信号发生器510中的所有奇数编号的发射信号级(EM)在第一时钟信号输入端In1处接收第一时钟信号EM_CLK1并且在第二时钟信号输入端In2处接收第

三时钟信号EM_CLK3。当第一时钟信号输入端In1具有比第二时钟信号输入端In2大的电容时,连接至第一时钟信号输入端In1的特定时钟信号布线也具有大电容。

[0142] 相反,在参照图2所示的示例性实施例中,形成在各自发射信号发生器510和520上的发射信号级(EM)具有在相同发射信号发生器510和520中的两个相邻发射信号级(EM)。结果,时钟信号布线交替连接至用于两个相邻发射信号级(EM)的第一时钟信号输入端In1和第二时钟信号输入端In2。

[0143] 图11和图2之间的差异不仅在发射信号级(EM)的设置,而且也在于用于时钟信号的两对布线171和172以及171-1和172-1。也就是说,在参照图11所示的比较示例中,提供在显示区域300右侧的用于时钟信号的该对布线171-1和172-1连接至用于第一发射信号发生器510中的所有发射信号级(EM)的特定时钟信号输入端。也就是说,第一时钟信号EM_CLK1施加至其的、用于时钟信号的第一时钟信号布线171-1连接至第一发射信号发生器510的发射信号级(EM)的第一时钟信号输入端In1,并且第三时钟信号EM_CLK3施加至其的、用于时钟信号的第二时钟信号布线172-1连接至第二时钟信号输入端In2。类似地,提供在显示区域300左侧的用于时钟信号的该对布线171和172连接至与用于第一发射信号发生器510的特定时钟信号输入端相对的、用于第二发射信号发生器520中的所有发射信号级(EM)的特定时钟信号输入端。

[0144] 参照图3,大电容器C3连接至第一时钟信号输入端In1,因此用于时钟信号的第一时钟信号布线171-1的负载非常不同于用于时钟信号的第二时钟信号布线172-1的负载。上述结构等同地产生在提供在显示区域300左侧的用于时钟信号的该对布线171和172中。由于两对布线171和172与171-1和172-1的电容差,针对时钟信号,信号延迟产生至第一侧布线,并且静电流传输至具有较低电容的布线。

[0145] 也就是说,当具有较低电容的布线连接至发射信号级(EM)中的一个时钟信号输入端时,静电流至对应的时钟信号布线,因此在对应的时钟信号输入端处产生诸如静电损坏的缺陷。

[0146] 然而,当以与参照图2所示的示例性实施例相似方式关于形成在各自发射信号发生器510和520上的发射信号级(EM)而在相同发射信号发生器510和520上提供两个相邻发射信号级(EM)时,用于时钟信号的布线171、172、171-1和172-1连接至两个相邻发射信号级(EM)的两个时钟信号输入端In1和In2。结果,提供在显示区域300左侧的用于时钟信号的两条布线171和172之间的电容变为相同,并且提供在显示区域300右侧的用于时钟信号的两条布线171-1和172-1之间的电容变为相同。如上所述,用于时钟信号的两对布线171和172与171-1和172-1之间的负载变为相等,因此特定时钟信号布线不易受静电影响。此外,对特定时钟信号布线不产生信号延迟,而是施加了均匀的信号。进一步,由发射信号级(EM)输出至在下一端处的发射信号级(EM)的进位信号(发射信号)可以在不通过显示区域300的情况下施加,因此减小了进位信号(发射信号)的延迟。

[0147] 现在将参照图12描述另一示例性实施例。图12示出根据示例性实施例的发射信号发生器。参照图12所示的示例性实施例是其中匹配电容器Cm添加至参照图11所示的比较示例的结构中的发射信号级(EM)的第二时钟信号输入端In2的示例性实施例。

[0148] 在图12中,交替提供形成在各自发射信号发生器510和520上的发射信号级(EM)。也就是说,奇数编号的发射信号级(EM)在第一发射信号发生器510中,并且偶数编号的发射

信号级 (EM) 在第二发射信号发生器520中。结果,如图12中所示,提供在左侧的用于时钟信号的两条布线171和172连接至预定的时钟信号输入端,并且提供在右侧的用于时钟信号的两条布线171-1和172-1连接至预定的时钟信号输入端。也就是说,第一时钟信号布线171连接至第一时钟信号输入端In1,并且第二时钟信号布线172连接至第二时钟信号输入端In2。

[0149] 关于图12的发射信号级 (EM),第一时钟信号输入端In1具有比第二时钟信号输入端In2高的电容。然而,在参照图12所示的示例性实施例中,额外的匹配电容器 C_m 连接至第二时钟信号输入端In2以匹配第一时钟信号输入端In1和第二时钟信号输入端In2的电容。

[0150] 结果,当特定时钟信号布线连接至特定时钟信号输入端时,没有电容不平衡产生。因此,特定时钟信号布线在图12的示例性实施例中不易受静电影响。进一步,对特定时钟信号布线没有信号延迟产生,并且施加了均匀的信号。

[0151] 在参照图12所示的示例性实施例中,匹配电容器 C_m 添加至在根据参照图11所示的比较示例的结构中的第二时钟信号输入端In2。类似地,匹配电容器 C_m 可以添加至图2中所示的第二时钟信号输入端In2。

[0152] 通过概述和回顾的方式,在一个或多个实施例中,连接至包括在发射信号发生器中的级的两个时钟信号布线的负载被维持,因此当产生静电时,防止静电通过特定时钟信号布线施加至级并且损坏级。结果,发射信号发生器的操作不产生缺陷。此外,对特定时钟信号布线没有信号延迟产生,并且施加了均匀的信号。进一步,当作为下一端发射信号级输出的进位信号不通过显示区域时,可以应用发射信号级,因此减小了进位信号的延迟。

[0153] 一个或多个实施例提供了一种有机发光二极管显示器,包括在显示区域的相应侧中用于维持时钟信号布线负载的发射信号发生器。一个或多个实施例防止当两条时钟信号布线的负载不同于通过特定时钟信号布线施加时产生静电,并且防止损坏发射信号发生器。

[0154] 本文已经公开了示例实施例,并且尽管采用了特定术语,但它们仅以普通的和描述性的意义使用并且解释,而不是为了限制的目的。在一些情况下,如对本领域普通技术人员在提交本申请时明显的,结合特定实施例描述的特征、特性和/或元件可以单独使用,或者与结合其他实施例所述的特征、特性和/或元件组合使用,除非另外明确指示。因此,本领域技术人员应该理解,可以做出形式和细节上的各种改变,而不脱离如所附权利要求中所阐述的本发明的精神和范围。

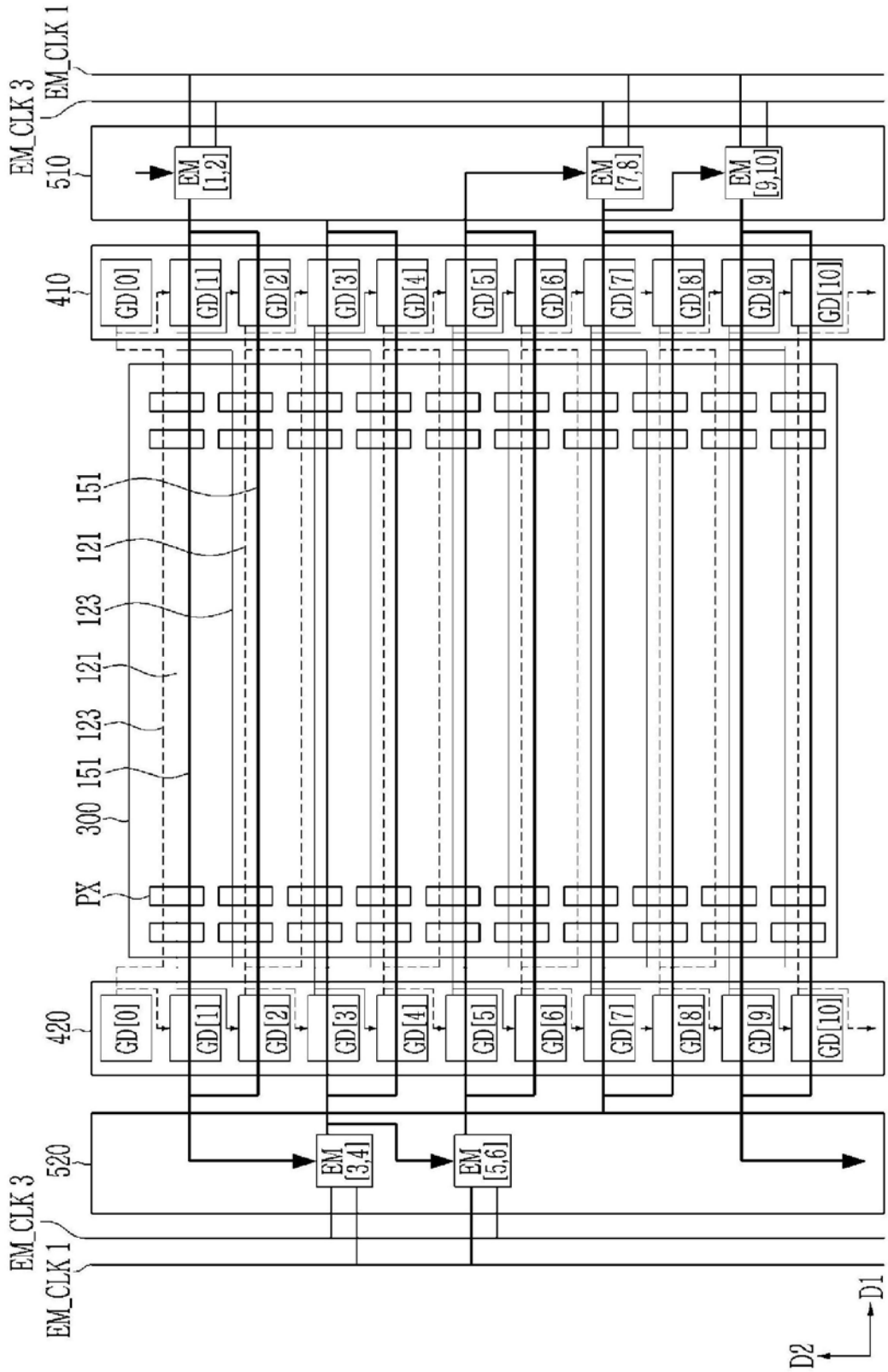


图1

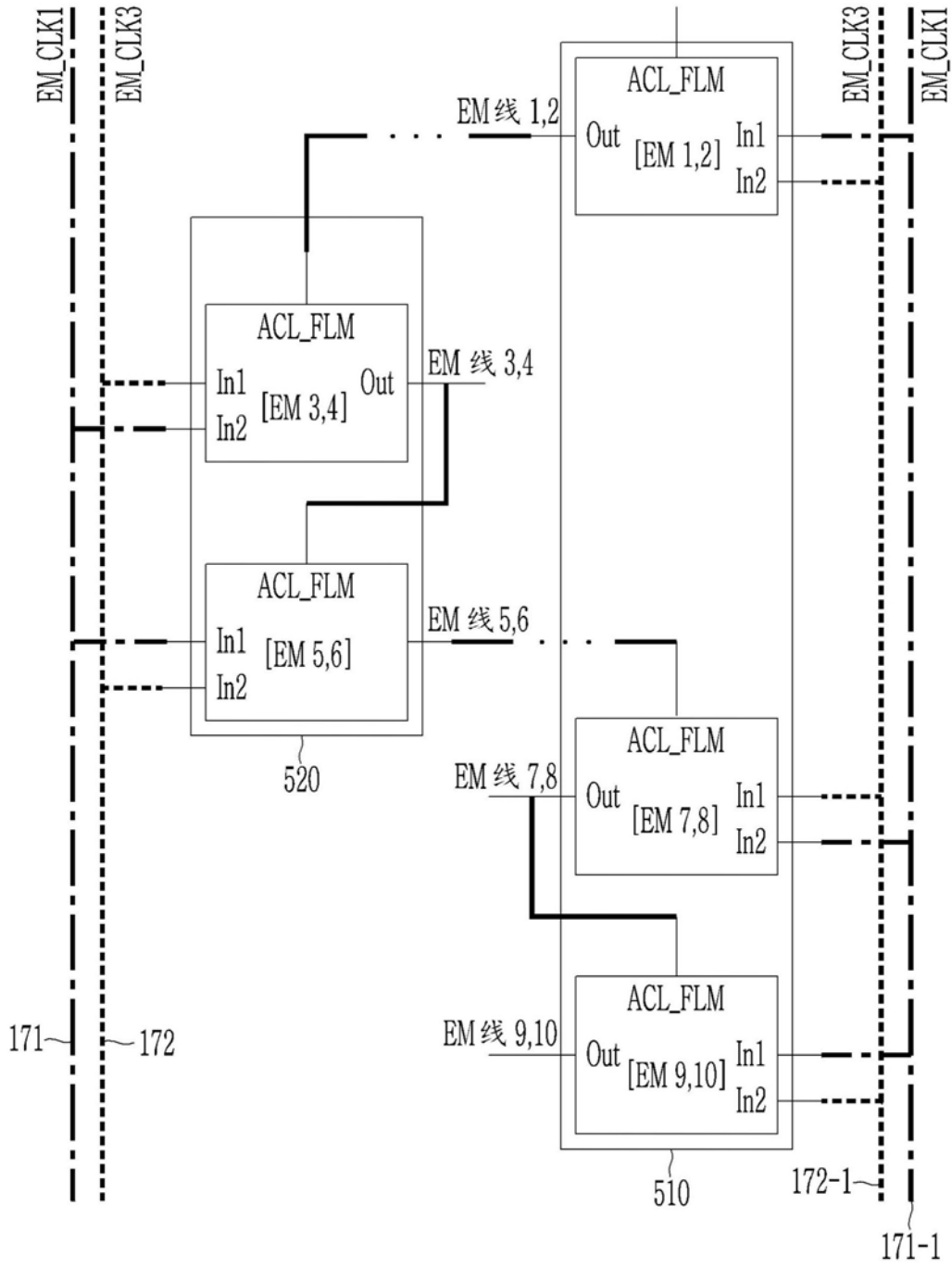


图2

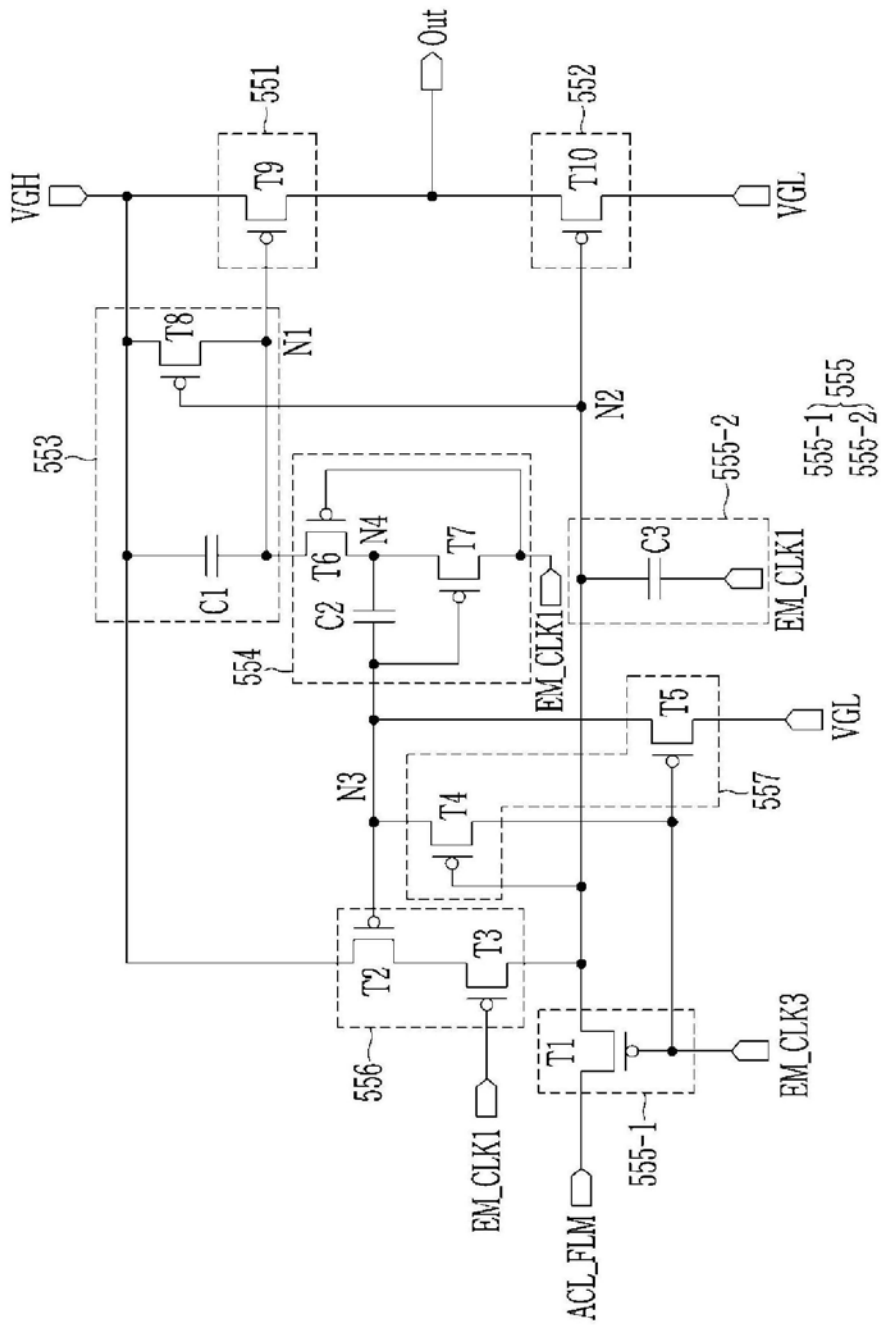


图3

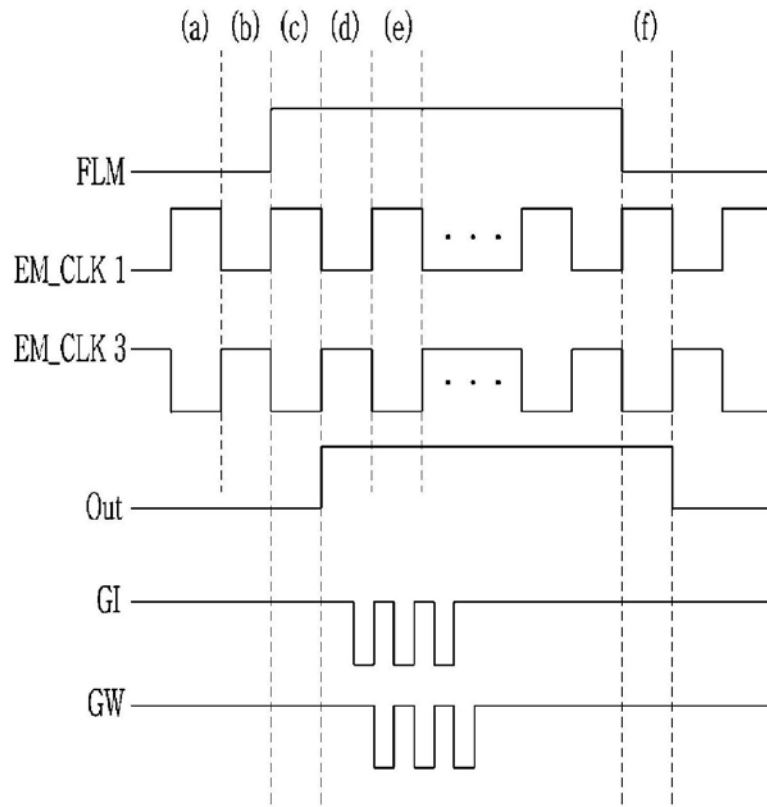


图4

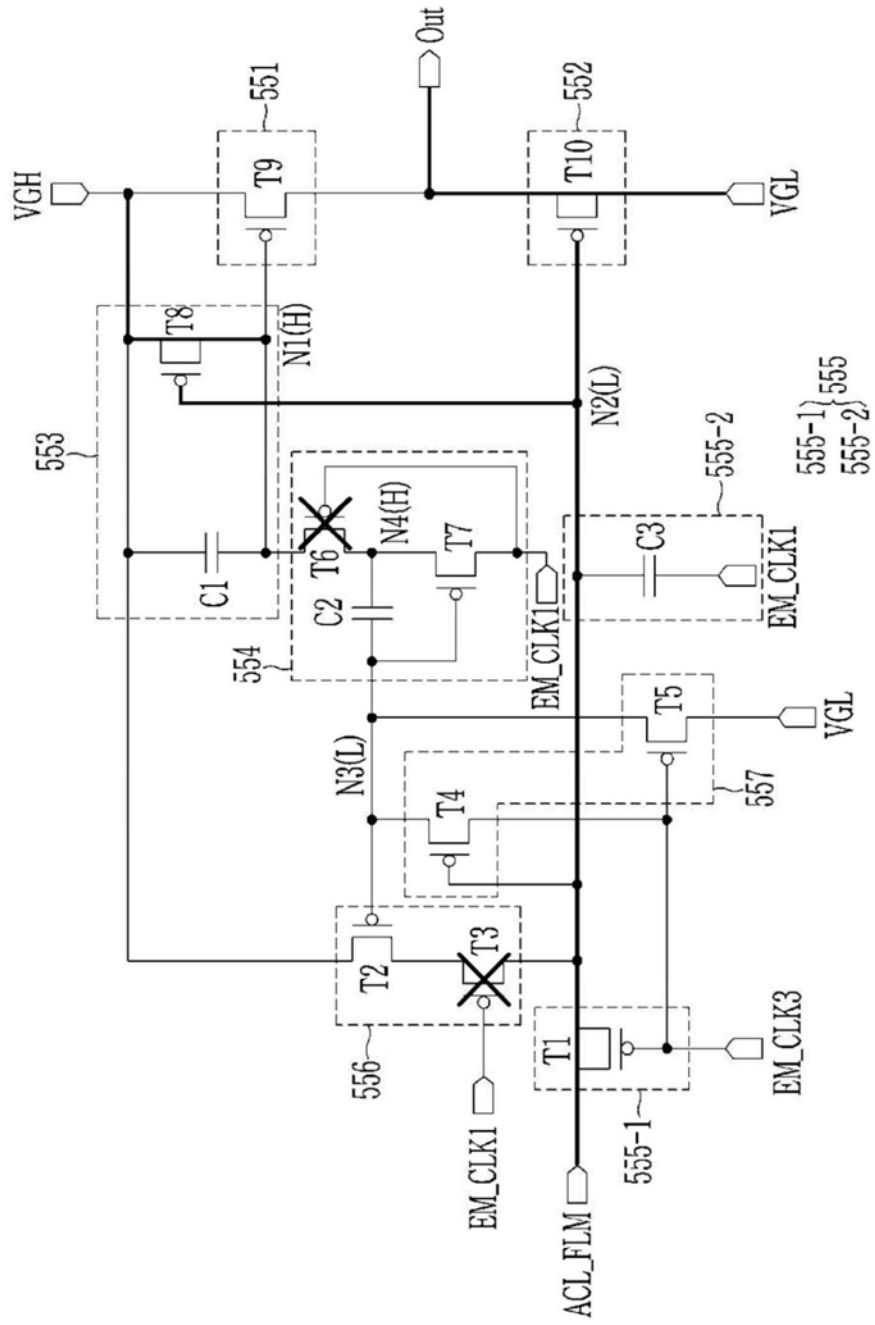


图5

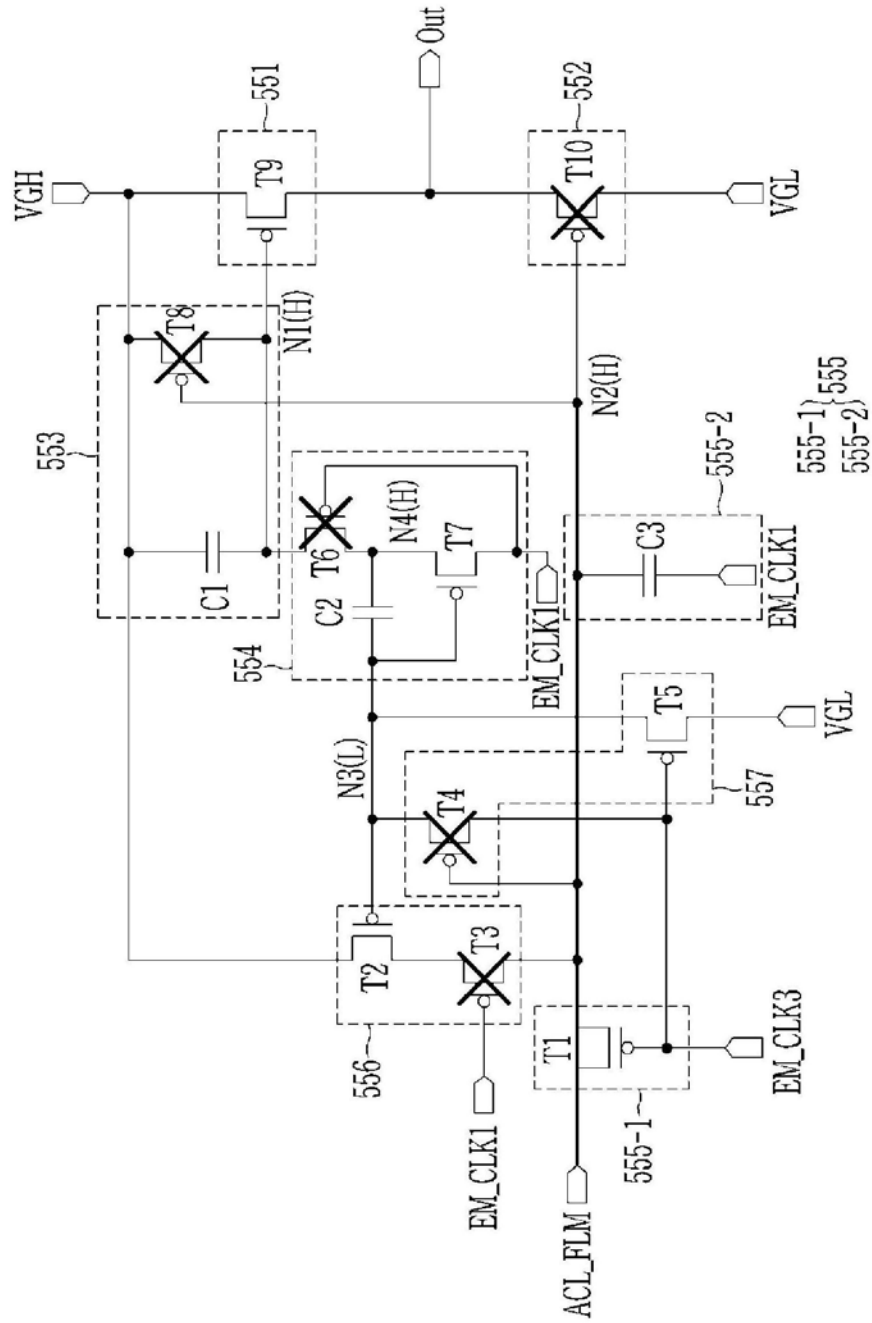


图7

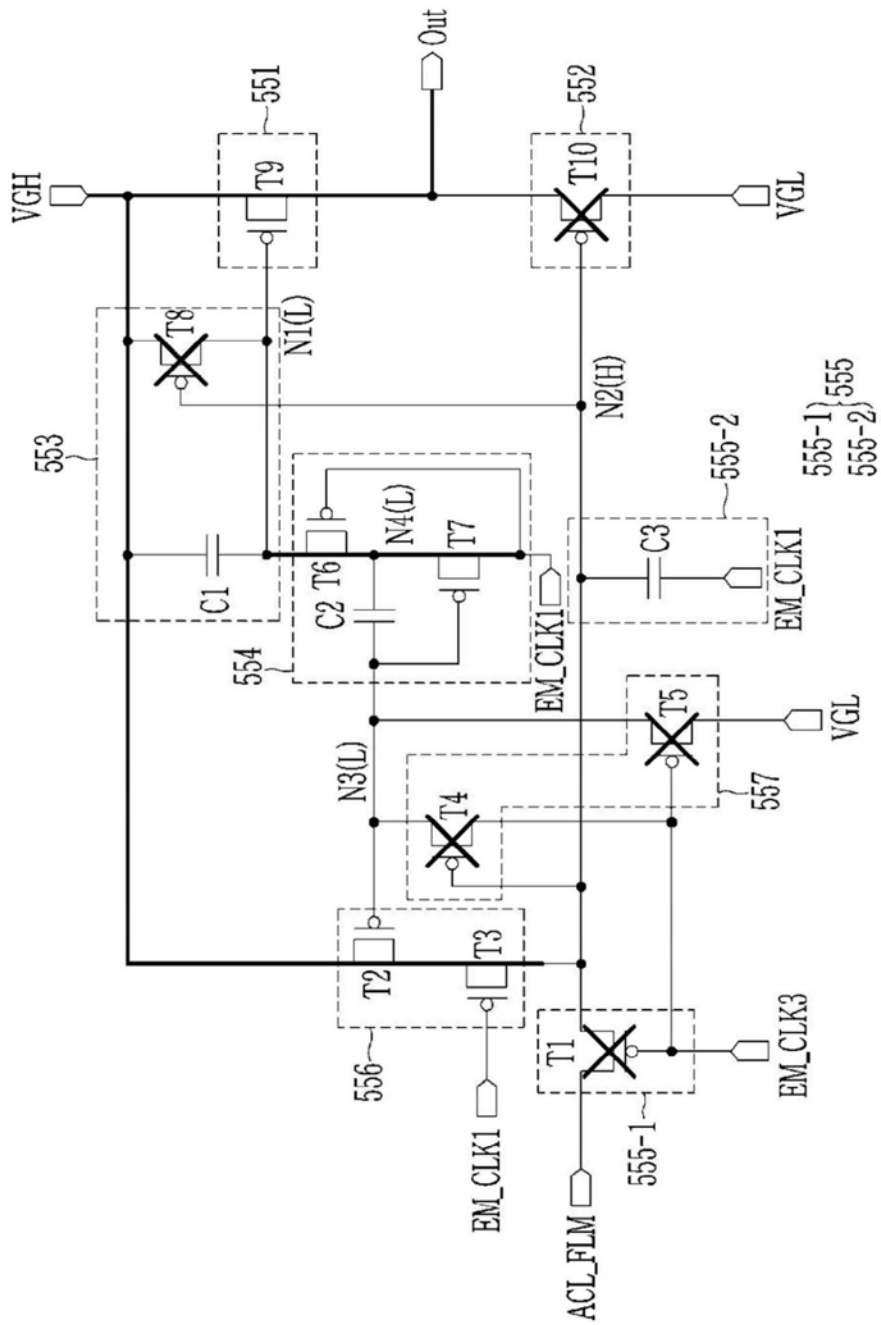


图8

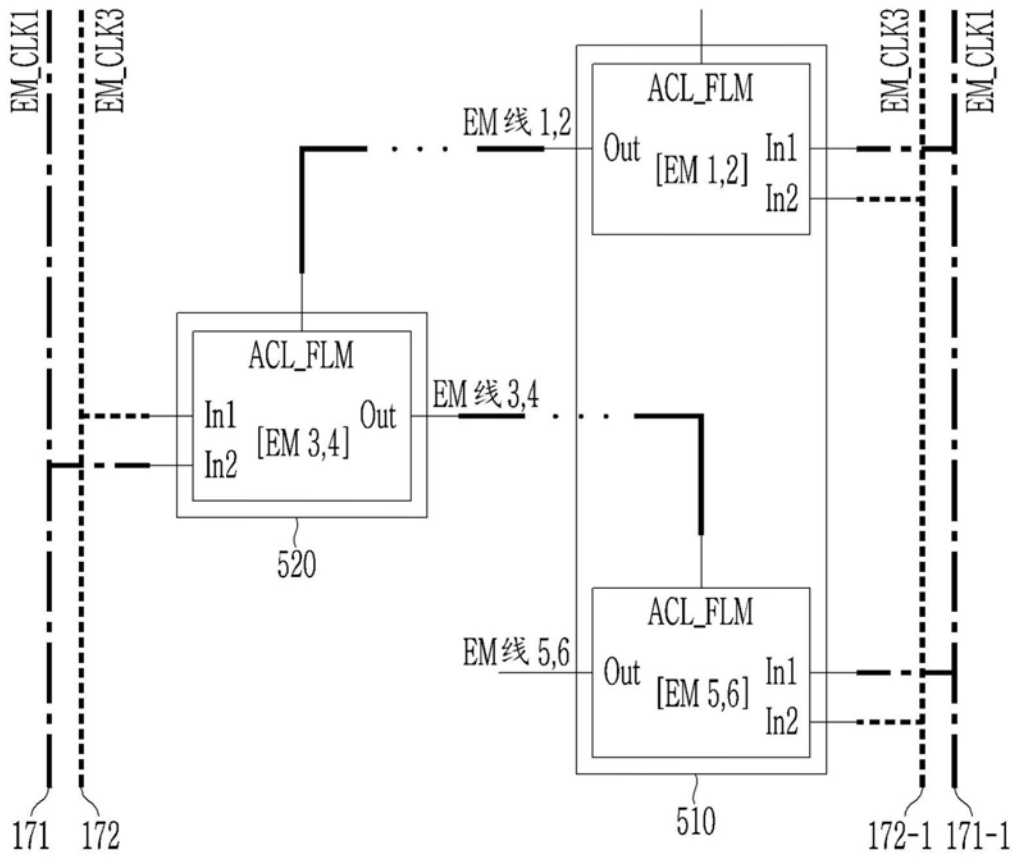


图11

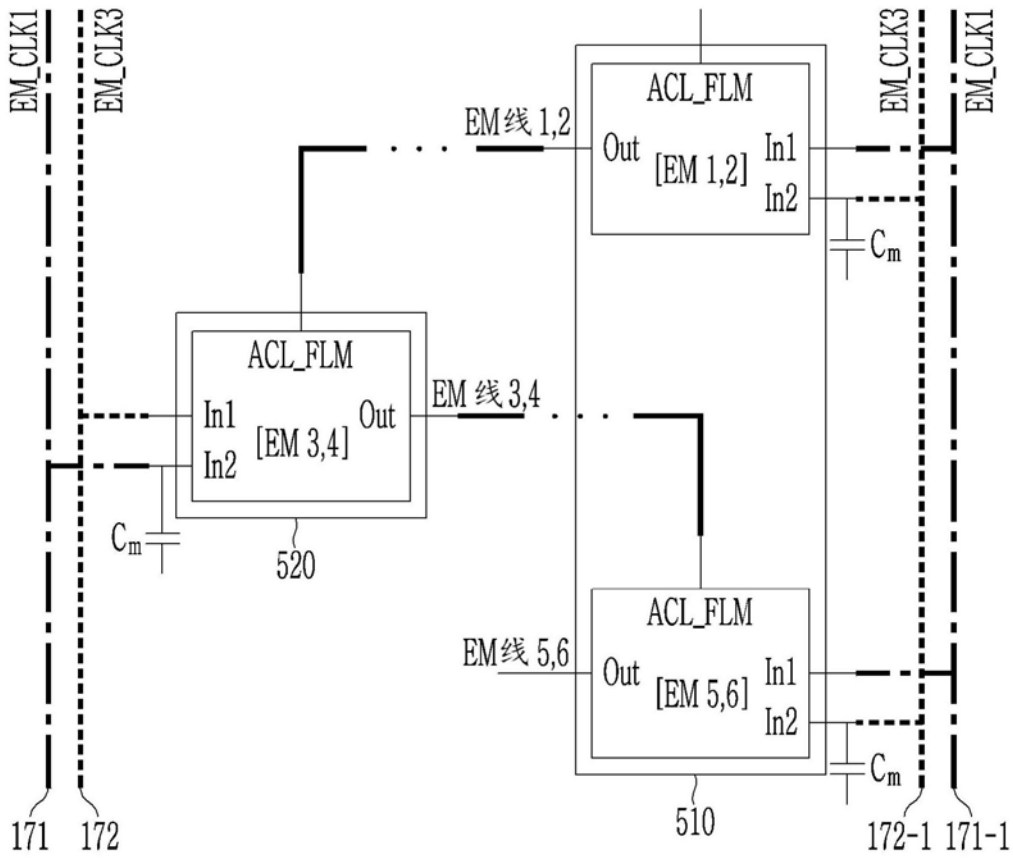


图12

专利名称(译)	有机发光二极管显示器		
公开(公告)号	CN110969983A	公开(公告)日	2020-04-07
申请号	CN201910911117.8	申请日	2019-09-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
发明人	禹钟锡		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3225 G09G2300/0426 G09G2300/0861 G09G2310/0286 G09G2330/04 G09G3/3258 G09G3/3291		
代理人(译)	梁洪源		
优先权	1020180115869 2018-09-28 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种有机发光二极管显示器，包括：显示区域，该显示区域包括用于接收发射信号并且发光的像素；以及提供在显示区域的相应侧上的第一发射信号发生器和第二发射信号发生器。第一发射信号发生器和第二发射信号发生器中的每一个发射信号发生器包括多个发射信号级。多个发射信号级中的每一个发射信号级分别连接至n个编号的像素行，并且与相邻的n个编号的像素行相连接的两个相邻发射信号级在第一发射信号发生器和第二发射信号发生器中的同一发射信号发生器中。

