



(12)发明专利申请

(10)申请公布号 CN 110491343 A
(43)申请公布日 2019. 11. 22

(21)申请号 201910816737.3

(22)申请日 2019.08.30

(71)申请人 昆山国显光电有限公司
地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 周志伟 宋艳芹 李威龙 张露
韩珍珍 胡思明

(74)专利代理机构 广东君龙律师事务所 44470
代理人 丁建春

(51) Int. Cl.
G09G 3/3233(2016.01)
H01L 27/32(2006.01)

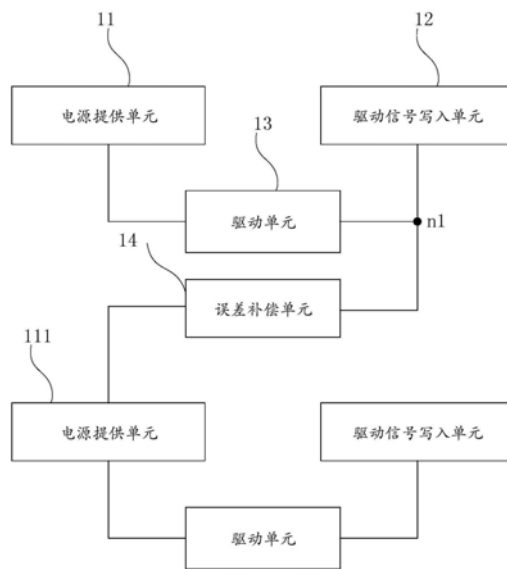
权利要求书2页 说明书6页 附图5页

(54)发明名称

OLED像素结构及显示装置

(57)摘要

本发明提供一种OLED像素结构及显示装置,包括多个阵列分布的像素单元,每个像素单元包括:电源提供单元、驱动信号写入单元、驱动单元。其中,驱动单元连接驱动信号写入单元和电源提供单元,并保存驱动信号写入单元写入的驱动信号,并根据驱动信号,利用电源提供单元提供的电源信号生成匹配驱动信号的驱动电流,从而驱动发光二极管;其中,驱动单元与驱动信号写入单元连接的第一节点金属线连接下一级像素单元的半导体层,并与下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元,从而消除驱动信号写入单元写入驱动信号的误差。以此避免在对阈值电压漂移补偿的过程中补偿错误。



1. 一种OLED像素结构,其特征在于,包括多个阵列分布的像素单元,每个像素单元分别包括:

电源提供单元,接收本级发光使能信号,并根据所述本级发光使能信号而为所述像素单元的发光二极管提供电源信号;

驱动信号写入单元,接收本级扫描信号,并在本级扫描信号的驱动下将驱动信号写入至所述像素单元;

驱动单元,连接所述驱动信号写入单元和所述电源提供单元,以写入保存所述驱动信号,并根据所述驱动信号,利用所述电源信号而生成匹配所述驱动信号的驱动电流,从而利用所述驱动电流驱动所述发光二极管;

其中,所述驱动单元写入保存所述驱动信号的第一节点处的第一节点金属线连接至下一级像素单元的半导体层,并与所述下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元,以藉由下一级发光使能信号而生成补偿信号,从而消除所述驱动信号写入单元写入所述驱动信号的误差。

2. 根据权利要求1所述的OLED像素结构,其特征在于,每个像素单元分别包括:

衬底;

图形化半导体层,位于所述衬底的一侧;

图形化第一金属层,位于所述图形化半导体层远离所述衬底的一侧,其中,所述图形化第一金属层包括发光使能信号线和扫描线,所述发光使能信号线用于接收所述发光使能信号,而所述扫描线用于接收扫描信号,且所述图形化半导体层包括匹配所述发光使能信号线的第一半导体图案,所述发光使能信号线与所述第一半导体图案在所述衬底的投影至少部分重叠;

图形化第二金属层,位于所述图形化第一金属层远离所述衬底的一侧;

图形化第三金属层,位于所述图形化第二金属层远离所述衬底的一侧,其中,所述图形化第三金属层包括所述第一节点金属线;

图形化第四金属层,位于所述图形化第三金属层远离所述衬底的一侧,其中,所述图形化第四金属层包括数据线和电源信号金属线;

其中,下一级像素单元中的下一级第一半导体图案与本级像素单元中的所述第一节点金属线在所述衬底的投影至少部分重叠,且所述下一级像素单元中的所述下一级第一半导体图案连接本级像素单元中的所述第一节点金属线,以与所述下一级像素单元中的下一级发光信号线匹配,以形成作为所述本级像素单元的所述误差补偿单元的误差补偿晶体管。

3. 根据权利要求1所述的OLED像素结构,其特征在于,每个像素单元进一步包括:

初始化单元,接收初始化信号,并藉由参考信号金属线而接收参考信号,其中,所述初始化单元连接至所述第一节点金属线和所述发光二极管,以根据所述初始化信号而利用所述参考信号对所述第一节点和所述发光二极管进行初始化。

4. 根据权利要求1~3任一项所述的OLED像素结构,其特征在于,所述电源提供单元包括:

第一晶体管,其包括控制端、第一通路端和第二通路端,其中,所述第一晶体管的所述控制端连接本级发光使能信号线以接收本级发光使能信号,所述第一通路端连接至本级电源信号金属线以接收电源信号,所述第二通路端连接至所述驱动单元,其中,所述第一晶体

管的所述第二通路端与所述驱动单元之间的连接点定义为第二节点；

第二晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第二晶体管的所述控制端连接本级发光使能信号线以接收本级发光使能信号，所述第一通路端连接至所述驱动单元，而所述第二通路端连接至所述发光二极管，其中，所述第二晶体管的所述第一通路端与所述驱动单元之间的连接点定义为第三节点，所述第二晶体管的所述第二通路端与所述发光二极管之间的连接点定义为第四节点。

5. 根据权利要求4所述的OLED像素结构，其特征在于，所述驱动信号写入单元包括：

第三晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第三晶体管的所述控制端连接本级扫描信号线以接收本级扫描信号，所述第一通路端连接至驱动信号线以接收驱动信号，所述第二通路端连接至所述第三节点；

第四晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第四晶体管的所述控制端连接本级扫描信号线以接收本级扫描信号，所述第一通路端连接至所述第二节点，所述第二通路端连接至所述第一节点。

6. 根据权利要求4所述的OLED像素结构，其特征在于，所述驱动单元包括：

第五晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第五晶体管的所述控制端连接所述第一节点，所述第一通路端连接至所述第二节点，所述第二通路端连接至所述第三节点。

7. 根据权利要求4所述的OLED像素结构，其特征在于，所述误差补偿单元包括：

误差补偿晶体管，其包括控制端、第一通路端和第二通路端，其中，所述误差补偿晶体管的所述控制端连接下一级发光使能信号线以接收下一级发光使能信号线，所述第一通路端连接至所述第一节点。

8. 根据权利要求4所述的OLED像素结构，其特征在于，所述初始化单元包括：

第七晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第七晶体管的所述控制端连接初始化信号线以接收初始化信号，所述第一通路端连接至所述第一节点，所述第二通路端连接至参考信号线以接收所述参考信号；

第八晶体管，其包括控制端、第一通路端和第二通路端，其中，所述第八晶体管的所述控制端连接初始化信号线以接收初始化信号，所述第一通路端连接至所述第四节点，所述第二通路端连接至参考信号线以接收所述参考信号。

9. 根据权利要求4所述的OLED像素结构，其特征在于，所述发光二极管的阳极连接至所述第四节点，所述发光二极管的阴极连接参考地。

10. 一种显示装置，其特征在于，包括如上述权利要求1~9所述的任意一项的OLED像素结构。

OLED像素结构及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种OLED像素结构及显示装置。

背景技术

[0002] 有源(主动)矩阵有机发光二极管(Active-matrix Organic Light Emitting Diode, AMOLED)电路的制造过程中,由于工艺的原因,通常都会存在TFT器件参数阈值电压不均匀的问题,会导致AMOLED在显示过程中亮度不均匀,显示质量下降。

[0003] 目前解决上述问题所采用的方式是通过内部像素电路或外部驱动芯片的补偿功能。但是外部驱动通常需要增加额外的芯片,提高了成本,并且增加了电子系统的复杂性。像素电路的内部补偿一般只需要通过具有补偿功能的像素电路就能实现对薄膜晶体管的阈值电压漂移的补偿,提升显示质量。

[0004] 市面上的AMOLED产品普遍采用7T1C像素电路,但是其在对阈值电压漂移补偿的过程中,会产生补偿错误的问题。因此,提出一种8T2C像素电路,但是设置M8,会使像素的布局空间不足。

发明内容

[0005] 本发明主要解决的技术问题是提供一种OLED像素结构及显示装置,以避免在对阈值电压漂移补偿的过程中产生补偿错误的问题,并达到缩小像素间距,降低像素布局难度的目的。

[0006] 为解决上述技术问题,本发明采用的一个技术方案是:

[0007] 提供一种OLED像素结构,包括多个阵列分布的像素单元,每个像素单元分别包括:电源提供单元,接收本级发光使能信号,并根据本级发光使能信号而为像素单元的发光二极管提供电源信号;驱动信号写入单元,接收本级扫描信号,并在本级扫描信号的驱动下将驱动信号写入至像素单元;驱动单元,连接驱动信号写入单元和电源提供单元,以写入保存驱动信号,并根据驱动信号,利用电源信号而生成匹配驱动信号的驱动电流,从而利用驱动电流驱动发光二极管;其中,驱动单元写入保存驱动信号的第一节点处的第一节点金属线连接至下一级像素单元的半导体层,并与下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元,以藉由下一级发光使能信号而生成补偿信号,从而消除驱动信号写入单元写入驱动信号的误差。

[0008] 其中,每个像素单元分别包括:衬底;图形化半导体层,位于衬底的一侧;图形化第一金属层,位于图形化半导体层远离衬底的一侧,其中,图形化第一金属层包括发光使能信号线和扫描线,发光使能信号线用于接收发光使能信号,而扫描线用于接收扫描信号,且图形化半导体层包括匹配发光使能信号线的第一半导体图案,发光使能信号线与第一半导体图案在衬底的投影至少部分重叠;图形化第二金属层,位于图形化第一金属层远离衬底的一侧;图形化第三金属层,位于图形化第二金属层远离衬底的一侧,其中,图形化第三金属层包括第一节点金属线;图形化第四金属层,位于图形化第三金属层远离衬底的一侧,其

中,图形化第四金属层包括数据线和电源信号金属线;其中,下一级像素单元中的下一级第一半导体图案与本级像素单元中的第一节点金属线在衬底的投影至少部分重叠,且下一级像素单元中的下一级第一半导体图案连接本级像素单元中的第一节点金属线,以与下一级像素单元中的下一级发光信号线匹配,以形成作为本级像素单元的误差补偿单元的误差补偿晶体管。

[0009] 其中,每个像素单元进一步包括:初始化单元,接收初始化信号,并藉由参考信号金属线而接收参考信号,其中,初始化单元连接至第一节点金属线和发光二极管,以根据初始化信号而利用参考信号对第一节点和发光二极管进行初始化。

[0010] 其中,电源提供单元包括:第一晶体管,其包括控制端、第一通路端和第二通路端,其中,第一晶体管的控制端连接本级发光使能信号线以接收本级发光使能信号,第一通路端连接至本级电源信号金属线以接收电源信号,第二通路端连接至驱动单元,其中,第一晶体管的第二通路端与驱动单元之间的连接点定义为第二节点;第二晶体管,其包括控制端、第一通路端和第二通路端,其中,第二晶体管的控制端连接本级发光使能信号线以接收本级发光使能信号,第一通路端连接至驱动单元,而第二通路端连接至发光二极管,其中,第二晶体管的第一通路端与驱动单元之间的连接点定义为第三节点,第二晶体管的第二通路端与发光二极管之间的连接点定义为第四节点。

[0011] 其中,驱动信号写入单元包括:第三晶体管,其包括控制端、第一通路端和第二通路端,其中,第三晶体管的控制端连接本级扫描信号线以接收本级扫描信号,第一通路端连接至驱动信号线以接收驱动信号,第二通路端连接至第三节点;第四晶体管,其包括控制端、第一通路端和第二通路端,其中,第四晶体管的控制端连接本级扫描信号线以接收本级扫描信号,第一通路端连接至第二节点,第二通路端连接至第一节点。

[0012] 其中,驱动单元包括:第五晶体管,其包括控制端、第一通路端和第二通路端,其中,第五晶体管的控制端连接第一节点,第一通路端连接至第二节点,第二通路端连接至第三节点。

[0013] 其中,误差补偿单元包括:误差补偿晶体管,其包括控制端、第一通路端和第二通路端,其中,误差补偿晶体管的控制端连接下一级发光使能信号线以接收下一级发光使能信号线,第一通路端连接至第一节点。

[0014] 其中,初始化单元包括:第七晶体管,其包括控制端、第一通路端和第二通路端,其中,第七晶体管的控制端连接初始化信号线以接收初始化信号,第一通路端连接至第一节点,第二通路端连接至参考信号线以接收参考信号;第八晶体管,其包括控制端、第一通路端和第二通路端,其中,第八晶体管的控制端连接初始化信号线以接收初始化信号,第一通路端连接至第四节点,第二通路端连接至参考信号线以接收参考信号。

[0015] 其中,发光二极管的阳极连接至第四节点,发光二极管的阴极连接参考地。

[0016] 为解决上述技术问题,本发明采用的另一个技术方案是:

[0017] 提供一种显示装置,包括上述任意一项OLED像素结构。

[0018] 本发明的有益效果是:区别于现有技术的情况,本发明通过电源提供单元接收本级发光使能信号为发光二极管提供电源信号,再通过驱动信号写入单元接收本级扫描信号将驱动信号写入像素单元,使驱动单元保存驱动信号,并根据驱动信号利用电源信号生成匹配驱动信号的驱动电流,进而利用驱动电流驱动发光二极管,其中,驱动单元保存的驱动

信号的第一节点处的第一节点金属线连接至下一级像素单元的半导体层,并与下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元,以藉由下一级发光使能信号生成补偿信号,从而消除驱动信号写入单元写入驱动信号的误差。以此实现避免在对阈值电压漂移补偿的过程中产生补偿错误的问题,并缩小像素间距,降低像素布局难度。

附图说明

- [0019] 图1是本发明OLED像素结构的第一实施例的结构示意图;
- [0020] 图2是本发明OLED像素结构的第一实施例的结构示意图;
- [0021] 图3是本发明OLED像素结构的第三实施例的结构示意图;
- [0022] 图4是本发明OLED像素结构的时序波形图;
- [0023] 图5是本发明OLED像素结构的第四实施例的结构示意图;
- [0024] 图6是本发明显示装置的第一实施例的结构示意图。

具体实施方式

[0025] 下面结合附图和实施例对本发明进行详细的说明。

[0026] 请参见图1,为本发明OLED像素结构的第一实施例的结构示意图。包括多个阵列分布的像素单元,其中,每个像素单元分别包括:电源提供单元11、驱动信号写入单元12、驱动单元13及误差补偿单元14。

[0027] 其中,驱动单元13连接电源提供单元11及驱动信号写入单元12,且驱动单元13与驱动信号写入单元12连接的第一节点n1处的第一节点金属线连接至下一级像素单元中的电源提供单元111以形成误差补偿单元14。

[0028] 具体地,电源提供单元11接收本级发光使能信号,以根据本级发光使能信号而为像素单元的发光二极管提供电源信号。驱动信号写入单元12接收本级扫描信号,以在本级扫描信号的驱动下将驱动信号写入至像素单元。驱动单元13连接驱动信号写入单元12和电源提供单元11,以写入保存驱动信号,并根据驱动信号利用电源信号而生成匹配驱动信号的驱动电流,从而利用驱动电流驱动发光二极管。

[0029] 其中,驱动单元13写入保存驱动信号的第一节点n1处的第一节点金属线连接至下一级像素单元的半导体层,并与下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元14。以藉由下一级发光使能信号而生成补偿信号,从而消除驱动信号写入单元12写入驱动信号的误差。其中,下一级发光使能信号线位于电源提供单元11中。

[0030] 请参见图2,为本发明OLED像素结构的第二实施例的结构示意图。与第一实施例相比,区别在于:本实施例还包括:初始化单元15,接收初始化信号,并藉由参考信号金属线而接收参考信号 V_{REF} 。其中,初始化单元15连接至第一节点金属线和发光二极管,以根据初始化信号而利用参考信号对第一节点n1和发光二极管进行初始化。

[0031] 请参见图3,为本发明OLED像素结构的第三实施例的结构示意图。具体地,在本实施例中,电源提供单元11包括:第一晶体管M1及第二晶体管M2。其中,第一晶体管M1包括控制端、第一通路端和第二通路端。其中,第一晶体管M1的控制端连接本级发光使能信号线以接收本级发光使能信号 EM_N ,第一通路端连接至本级电源信号金属线以接收电源信号VDD,第二通路端连接至驱动单元13。其中,第一晶体管的第二通路端与驱动单元13之间的连接

点定义为第二节点n2。具体地,第一晶体管M1的第二通路端连接至驱动单元13中的第五晶体管M5。第二晶体管M2包括控制端、第一通路端和第二通路端。第二晶体管M2的控制端连接本级发光使能信号线以接收本级发光使能信号EM_N,第一通路端连接至驱动单元13,第二通路端连接至发光二极管。其中,第二晶体管M2的第一通路端与驱动单元13之间的连接点定义为第三节点n3。具体地,第二晶体管M2的第一通路端连接至驱动单元13中的第五晶体管M5。

[0032] 驱动信号写入单元12包括:第三晶体管M3及第四晶体管M4。其中,第三晶体管M3包括控制端、第一通路端和第二通路端。第三晶体管M3的控制端连接本级扫描信号线以接收本级扫描信号S2_N,第一通路端连接至驱动信号线以接收驱动信号V_{DATA},第二通路端连接至第三节点n3。第四晶体管M4包括控制端、第一通路端和第二通路端。第四晶体管M4的控制端连接本级扫描信号线以接收本级扫描信号S2_N,第一通路端连接至第二节点n2,第二通路端连接至第一节点n1。

[0033] 驱动单元13包括第五晶体管M5。其中,第五晶体管M5包括控制端、第一通路端和第二通路端。其中,第五晶体管M5的控制端连接第一节点n1,第一通路端连接至第二节点n2,第二通路端连接至第三节点n3。

[0034] 误差补偿单元14包括误差补偿晶体管M6。其中,误差补偿晶体管M6包括控制端、第一通路端和第二通路端。其中,误差补偿晶体管M6的控制端连接下一级发光使能信号线以接收下一级发光使能信号EM_{N+1},第一通路端连接至第一节点n1,第二通路端悬空。

[0035] 初始化单元15包括:第七晶体管M7及第八晶体管M8。其中,第七晶体管M7包括控制端、第一通路端和第二通路端。其中,第七晶体管M7的控制端连接初始化信号线以接收初始化信号S1_N,第一通路端连接至第一节点n1,第二通路端连接至参考信号线以接收参考信号V_{REF}。第八晶体管M8包括控制端、第一通路端和第二通路端。其中,第八晶体管M8的控制端连接初始化信号线以接收初始化信号S1_N,第一通路端连接至第四节点n4,第二通路端连接至参考信号线以接收参考信号V_{REF}。

[0036] 在一实施例中,发光二极管的阳极连接第四节点n4,阴极连接参考地。此外,在另一实施例中,OLED像素单元还包括:第一电容C1及第二电容C2。其中第一电容C1及第二电容C2均包括第一通路端及第二通路端。其中,第一电容C1的第一通路端连接至本级电源信号金属线以接收电源信号V_{DD},第二通路端连接至第四晶体管M4的第二通路端;第二电容C2的第一通路端连接至第一节点n1及第五晶体管M5的控制端,第二通路端连接至第八晶体管M8的第二通路端及第七晶体管M7的第二通路端。

[0037] 请参照图4,为本发明OLED像素结构的时序波形图。

[0038] 具体地,在T1阶段,即初始化阶段,初始化信号S1_N为低电平,第七晶体管M7及第八晶体管M8导通;本级扫描信号S2_N为高电平,第三晶体管M3及第四晶体管M4不导通;本级发光使能信号EM_N为高电平,第一晶体管M1及第二晶体管M2不导通。此时,OLED阳极和C1及C2被初始化为参考信号V_{REF}。第一节点n1的电压V_{n1}=V_{REF}。

[0039] 在T2阶段,即数据写入阶段,初始化信号S1_N为高电平,第七晶体管M7及第八晶体管M8不导通;本级扫描信号S2_N为低电平,第三晶体管M3及第四晶体管M4导通;本级发光使能信号EM_N为高电平,第一晶体管M1及第二晶体管M2不导通。此时第三节点n3的电压V_{n3}=V_{DATA},第五晶体管M5导通,由于第五晶体管M5为驱动晶体管,在导通时会产生阈值电压V_{th},

此时第一节点n1的电压为驱动信号 V_{DATA} 与阈值电压 V_{th} 之和,即 $V_{n1} = V_{DATA} + V_{th}$ 。

[0040] 在T3阶段,即发光阶段,在此过程中, $S2_N$ 跳变为高电平,第四晶体管M4关闭,第四晶体管M4沟道电荷通过耦合注入第一节点n1,会引起第一节点n1的电压 V_{n1} 上升产生误差 $\Delta V1$,此时T3阶段分为T3_1及T3_2。

[0041] 具体地,在T3_1阶段,初始化信号 $S1_N$ 为高电平,第七晶体管M7及第八晶体管M8不导通;本级扫描信号 $S2_N$ 为高电平,第三晶体管M3及第四晶体管M4不导通;本级发光使能信号 EM_N 为低电平,第一晶体管M1及第二晶体管M2导通。流经发光二极管的电流为: $I = k * (V_{gs} - V_{th})^2 = k * [(V_{DATA} + V_{th} - V_{DD}) - V_{th}]^2 = k * [(V_{DATA} - V_{DD})]^2$ 。理论上在数据写入阶段结束时,第一节点n1电压 $V_{n1} = V_{DATA} + V_{th}$ 可以精确保持到发光阶段,实际上, $S2_N$ 跳变为高电平,会引起第一节点n1的电压 V_{n1} 上升产生误差 $\Delta V1$ 。因此,在T3_2阶段,下一级发光使能信号 EM_{N+1} 为低电平,会使第一节点n1的电压 V_{n1} 下降产生误差 $\Delta V2$ 。将T3_1阶段结束时第一节点n1的电压 V_{n1} 记为 V_{n1}' ,在T3_1阶段结束时第一节点n1的电压 $V_{n1}' = V_{n1} + \Delta V1 + \Delta V2 = V_{DATA} + V_{th} + \Delta V1 + \Delta V2$ 。此时补偿误差 $error = \Delta V1 + \Delta V2$,上升的误差 $\Delta V1$ 与下降的误差 $\Delta V2$ 相互抵消,以解决在对阈值电压漂移补偿的过程中产生补偿错误的问题。

[0042] 请参见图5,为本发明OLED像素结构的第四实施例的结构示意图。包括:衬底41、图形化半导体层42、图形化第一金属层43、图形化第二金属层44、图形化第三金属层45及图形化第四金属层46。

[0043] 其中,衬底41与图形化半导体层42之间具有缓冲层51,图形化半导体层42与图形化第一金属层43之间具有第一介质层52,其作为薄膜晶体管的栅氧化层;图形化第一金属层43与图形化第二金属层44之间具有第二介质层53,其作为电容介质层;图形化第二金属层44与图形化第三金属层45之间具有第三介质层54,其作为绝缘层,用于隔离图形化第二金属层44与图形化第三金属层45;图形化第三金属层45及图形化第四金属层46之间具有第四介质层55,其作为绝缘层,用于隔离图形化第三金属层45及图形化第四金属层46。

[0044] 其中,衬底41为绝缘材料,其可以是玻璃、塑料、石英或者硅片,在其他实施例中衬底41的材料并不限于此。图形化半导体层42位于衬底41的一侧。

[0045] 图形化第一金属层43位于图形化半导体层远离衬底41的一侧。其中,图形化第一金属层43包括发光使能信号线431和扫描线432,其中,发光使能信号线431和扫描线432之间通过第二介质层53隔离开,发光使能信号线431用于接收发光使能信号 EM_N ,扫描线432用于接收扫描信号 $S2_N$,且图形化半导体层42包括匹配发光使能信号线431的第一半导体图案421,图形化半导体层42中包括多段第一半导体图案421,相邻的两段第一半导体图案421通过第一介质层52隔离开,发光使能信号线431与第一半导体图案421在衬底41的投影至少部分重叠。

[0046] 图形化第二金属层44位于图形化第一金属层43远离衬底41的一侧。其中,图形化第二金属层44包括参考信号金属线441。

[0047] 图形化第三金属层45位于图形化第二金属层44远离衬底41的一侧。其中,图形化第三金属层45包括第一节点金属线451。

[0048] 图形化第四金属层46位于图形化第三金属层45远离衬底41的一侧。其中,图形化第四金属层46包括数据线462和电源信号金属线461。在此实施例中,数据线462设置在图形化第四金属层46中,而非设置在图形化第三金属层45上,以此可以减小像素的像素间隙,从

而降低像素的布局难度。

[0049] 其中,下一级像素单元中的下一级第一半导体图案421与本级像素单元中的第一节点金属线451在衬底41的投影至少部分重叠,且下一级像素单元中的下一级第一半导体图案421连接本级像素单元中的第一节点金属线451,具体地,下一级第一半导体图案421通过通孔47与本级像素单元中的第一节点金属线451连接,以与下一级像素单元中的下一级发光使能信号线431匹配,以形成作为本级像素单元的误差补偿单元14的误差补偿晶体管M6。

[0050] 其中,图形化半导体层42、图形化第一金属层43、图形化第二金属层44、图形化第三金属层45和图形化第四金属层46被配置以形成电源提供单元11、驱动信号写入单元12和驱动单元13。

[0051] 请参见图6,为本发明显示装置的结构示意图。显示装置401包括上述任一实施例中的OLED像素结构402。显示装置401的其他器件及功能与现有显示装置401的器件及功能相同,在此不再赘述。

[0052] 具体的,显示装置401可以为双面显示装置、柔性显示装置、全面屏显示装置中任一种。柔性显示装置可以应用于弯曲的电子设备;双面显示装置可以应用于为使显示装置两侧的人员都能看到显示内容的装置;全面屏显示装置可以应用于全面屏手机或其他装置,在此不做限定。

[0053] 本发明包括上述实施例的OLED像素结构的显示装置401具体可以应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于显示装置的其他必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0054] 在本发明各实施例中,OLED像素结构只描述了部分相关结构,其他结构与现有技术中的OLED像素结构的结构相同,在此不再赘述。

[0055] 以上仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

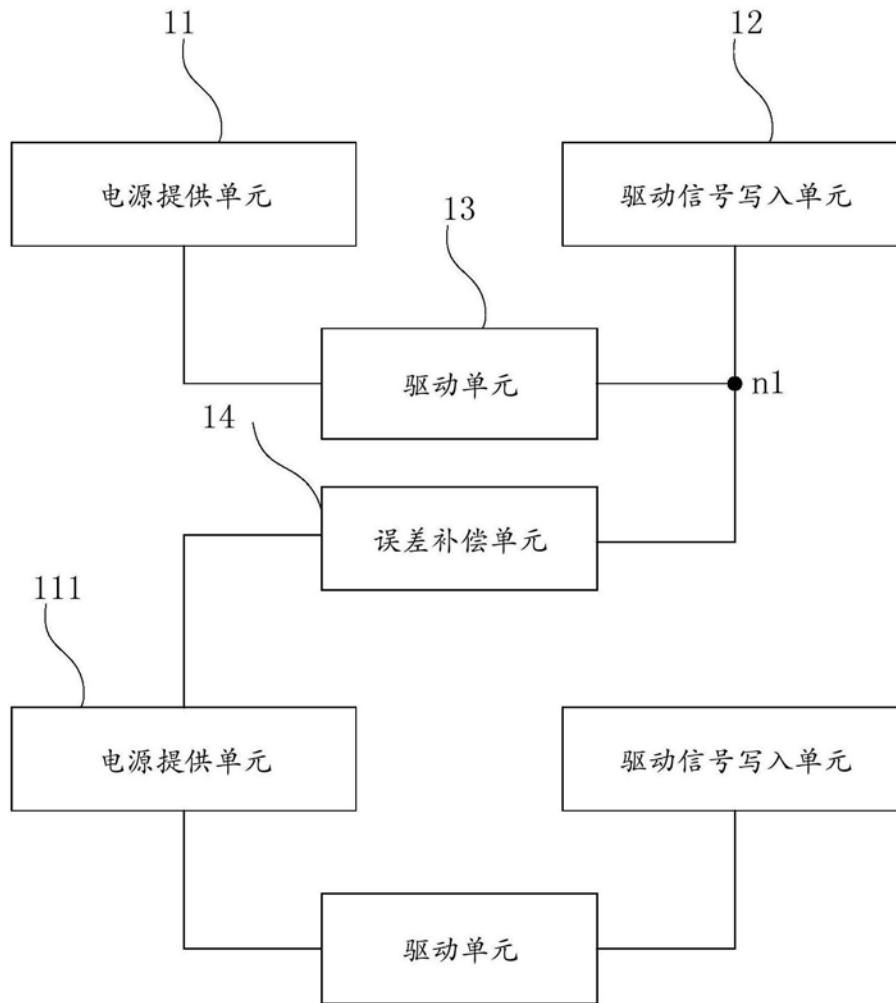


图1

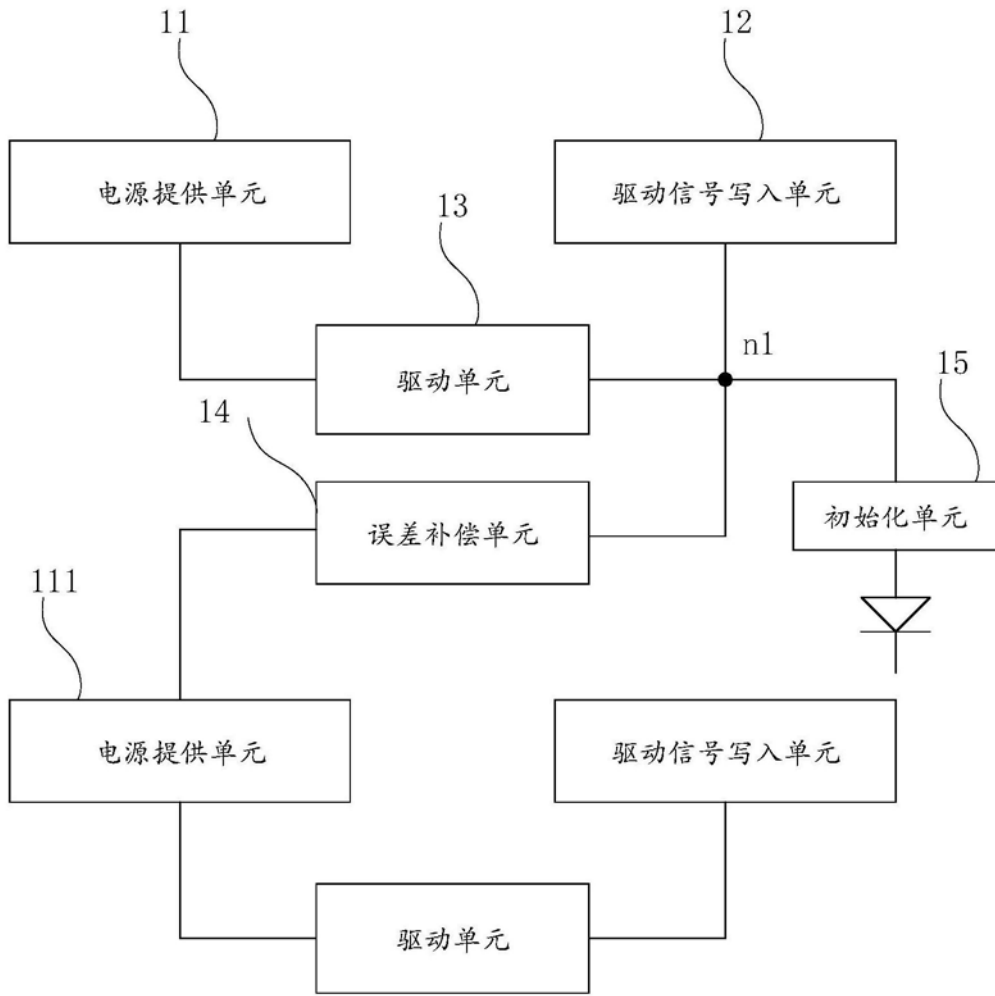


图2

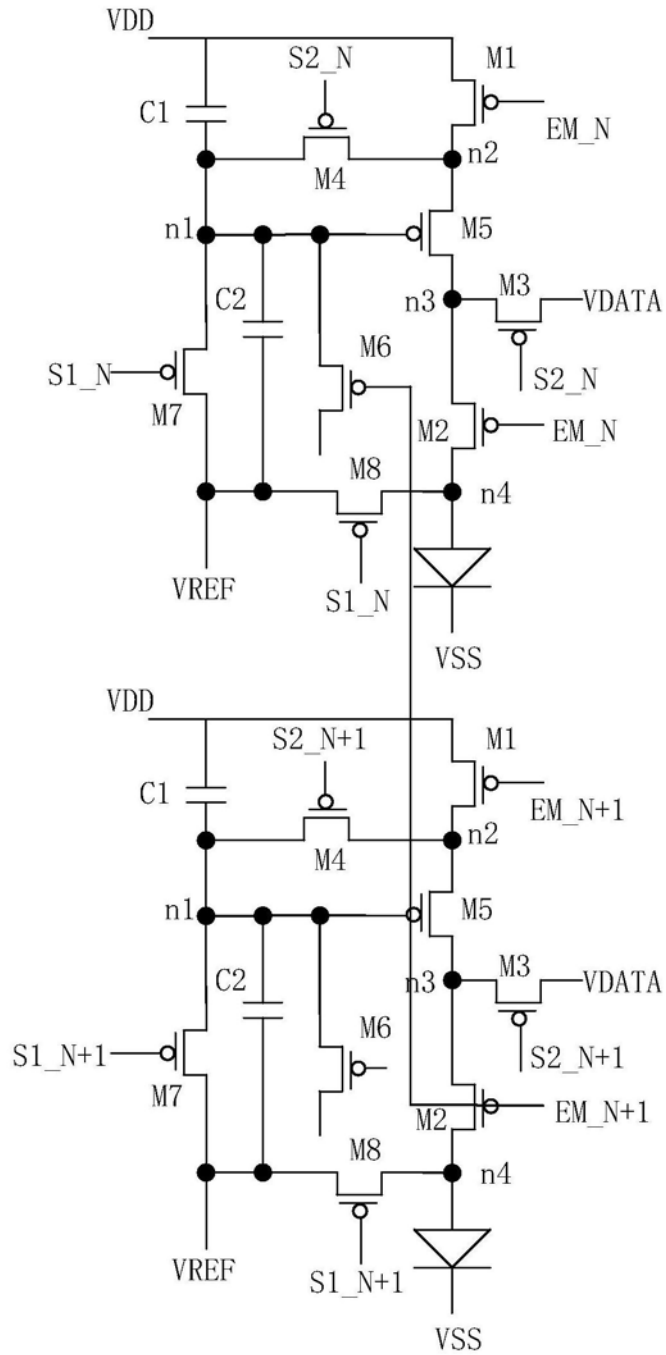


图3

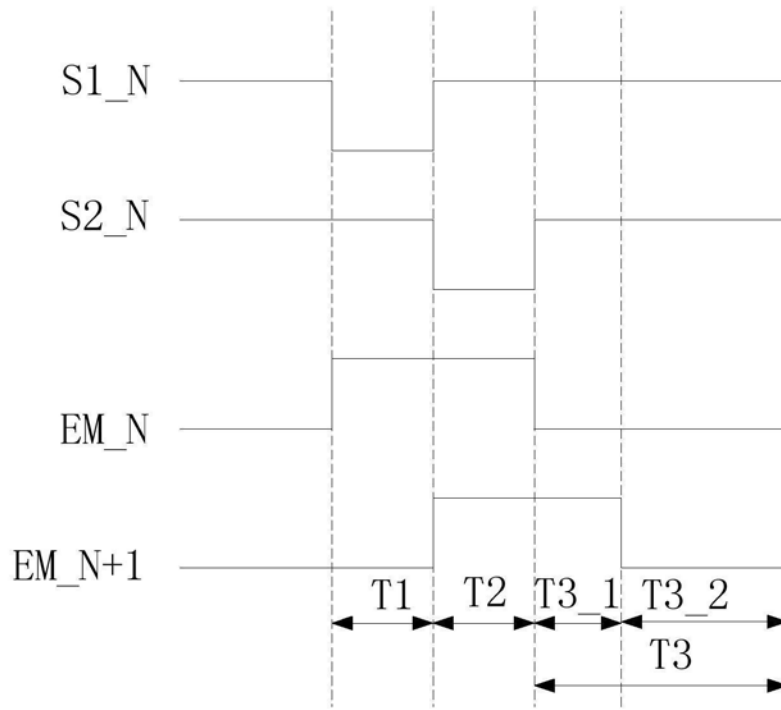


图4

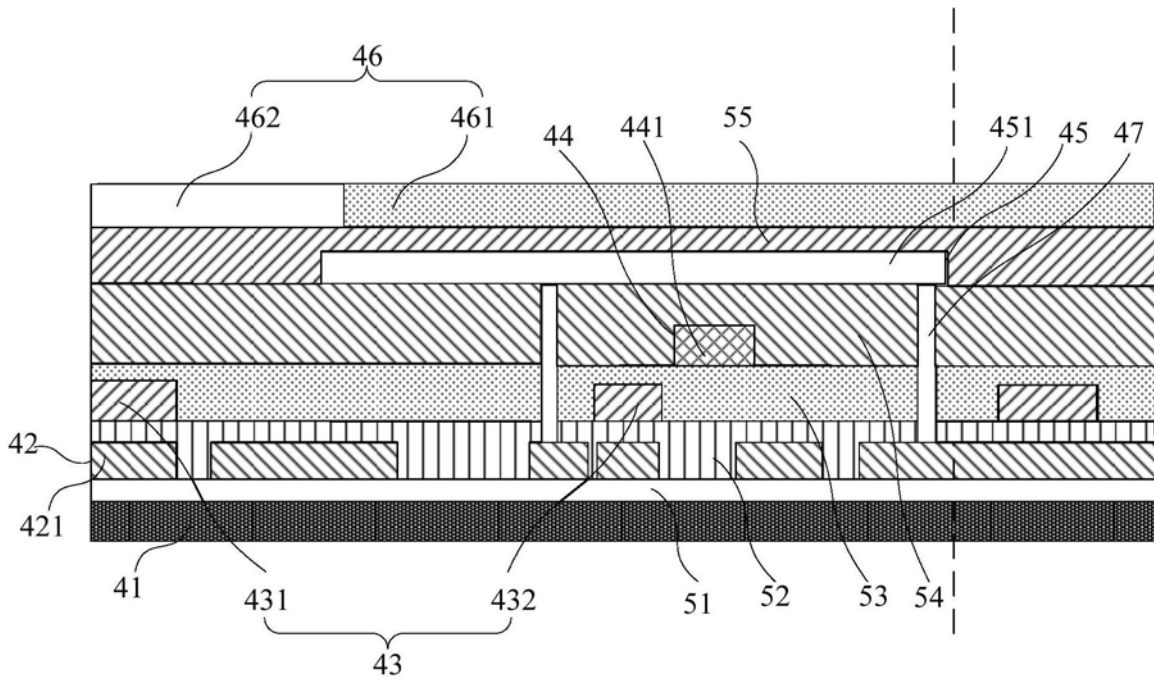


图5



图6

专利名称(译)	OLED像素结构及显示装置		
公开(公告)号	CN110491343A	公开(公告)日	2019-11-22
申请号	CN201910816737.3	申请日	2019-08-30
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	周志伟 宋艳芹 李威龙 张露 韩珍珍 胡思明		
发明人	周志伟 宋艳芹 李威龙 张露 韩珍珍 胡思明		
IPC分类号	G09G3/3233 H01L27/32		
CPC分类号	G09G3/3233 H01L27/3276		
代理人(译)	丁建春		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED像素结构及显示装置，包括多个阵列分布的像素单元，每个像素单元包括：电源提供单元、驱动信号写入单元、驱动单元。其中，驱动单元连接驱动信号写入单元和电源提供单元，并保存驱动信号写入单元写入的驱动信号，并根据驱动信号，利用电源提供单元提供的电源信号生成匹配驱动信号的驱动电流，从而驱动发光二极管；其中，驱动单元与驱动信号写入单元连接的第一节点金属线连接下一级像素单元的半导体层，并与下一级像素单元的下一级发光使能信号线匹配而形成误差补偿单元，从而消除驱动信号写入单元写入驱动信号的误差。以此避免在对阈值电压漂移补偿的过程中补偿错误。

