



(12)发明专利申请

(10)申请公布号 CN 110322834 A

(43)申请公布日 2019.10.11

(21)申请号 201910248811.6

(22)申请日 2019.03.29

(30)优先权数据

10-2018-0036859 2018.03.29 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 金炫雄 李承珪 黄元美

(74)专利代理机构 北京金宏来专利代理事务所

(特殊普通合伙) 11641

代理人 杜正国 苗彩娟

(51)Int.Cl.

G09G 3/3208(2016.01)

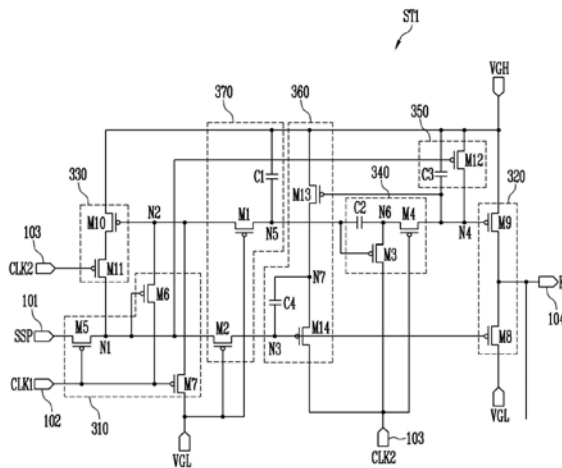
权利要求书4页 说明书11页 附图6页

(54)发明名称

发射驱动器和具有发射驱动器的有机发光显示装置

(57)摘要

提供了发射驱动器和具有发射驱动器的有机发光显示装置。根据示例实施方式的发射驱动器包括多个级,多个级中的每个级具有输入块、输出块、第一信号处理块、第二信号处理块、第三信号处理块、第四信号处理块和稳定块,第一信号处理块控制第一节点的电压,第二信号处理块响应于提供给第三输入端子的信号和第五节点的电压控制第四节点的电压,第三信号处理块控制第四节点的电压,第四信号处理块控制第三节点的电压,以及稳定块电连接在输入块与输出块之间以限制第一节点与第三节点之间的电压降。稳定块可通过降低提供给第五节点的第二电源的电压限制第二节点与第四节点之间的电压降。



1. 发射驱动器,包括:

多个级,所述多个级中的每个级输出发射控制信号,

其中,第k级,其中,k为自然数,包括:

输入块,所述输入块响应于提供给第二输入端子的信号而将提供给第一输入端子的信号提供给第一节点并且将第一电源的电压提供给第二节点;

输出块,所述输出块响应于第三节点的电压和第四节点的电压而将所述第一电源的所述电压或第二电源的电压提供给输出端子;

第一信号处理块,所述第一信号处理块响应于所述第二节点的电压和提供给第三输入端子的信号控制所述第一节点的电压;

第二信号处理块,所述第二信号处理块连接到电连接所述第二节点与所述第四节点的第五节点,其中,所述第二信号处理块响应于提供给所述第三输入端子的所述信号和所述第五节点的电压控制所述第四节点的所述电压;

第三信号处理块,所述第三信号处理块响应于所述第一节点的所述电压控制所述第四节点的所述电压;

第四信号处理块,所述第四信号处理块响应于所述第四节点的所述电压控制所述第三节点的所述电压;以及

稳定块,所述稳定块电连接在所述输入块与所述输出块之间以限制所述第一节点与所述第三节点之间的电压降,

其中,所述稳定块通过降低提供给所述第五节点的所述第二电源的所述电压来限制所述第一节点与所述第四节点之间的电压降。

2. 如权利要求1所述的发射驱动器,其中,所述稳定块包括:

第一晶体管,所述第一晶体管连接在所述第二节点与所述第五节点之间,并且包括栅电极以接收所述第一电源的所述电压;

第二晶体管,所述第二晶体管连接在所述第一节点与所述第三节点之间,并且包括栅电极以接收所述第一电源的所述电压;以及

第一电容器,所述第一电容器连接在所述第二电源与所述第五节点之间。

3. 如权利要求2所述的发射驱动器,其中,所述第二信号处理块包括:

第三晶体管,所述第三晶体管连接在所述第三输入端子与第六节点之间,并且包括连接到所述第五节点的栅电极;

第四晶体管,所述第四晶体管连接在所述第六节点与所述第四节点之间,并且包括连接到所述第三输入端子的栅电极;以及

第二电容器,所述第二电容器连接在所述第五节点与所述第六节点之间。

4. 如权利要求3所述的发射驱动器,其中,所述第一晶体管的漏-源电压的偏压是基于所述第一电容器与所述第二电容器之间的电容比确定的。

5. 如权利要求2所述的发射驱动器,其中,所述第一晶体管和所述第二晶体管保持导通状态,而与提供给所述第一输入端子至所述第三输入端子的信号无关。

6. 如权利要求2所述的发射驱动器,其中,所述输入块包括:

第五晶体管,所述第五晶体管连接在所述第一输入端子与所述第一节点之间,并且包括连接到所述第二输入端子的栅电极;

第六晶体管,所述第六晶体管连接在所述第二输入端子与所述第二节点之间,并且包括连接到所述第一节点的栅电极;以及

第七晶体管,所述第七晶体管连接在所述第一电源与所述第二节点之间,并且包括连接到所述第二输入端子的栅电极。

7. 如权利要求2所述的发射驱动器,其中,所述输出块包括:

第八晶体管,所述第八晶体管连接在所述第一电源与所述输出端子之间,并且包括连接到所述第三节点的栅电极;以及

第九晶体管,所述第九晶体管连接在所述第二电源与所述输出端子之间,并且包括连接到所述第四节点的栅电极。

8. 如权利要求2所述的发射驱动器,其中,所述第一信号处理块包括:

第十晶体管和第十一晶体管,所述第十晶体管和所述第十一晶体管串联连接在所述第二电源与所述第一节点之间,以及

其中,所述第十晶体管的栅电极连接到所述第二节点,并且所述第十一晶体管的栅电极连接到所述第三输入端子。

9. 如权利要求2所述的发射驱动器,其中,所述第三信号处理块包括:

第十二晶体管,所述第十二晶体管连接在所述第二电源与所述第四节点之间,并且包括连接到所述第一节点或所述第三节点的栅电极;以及

第三电容器,所述第三电容器连接在所述第二电源与所述第四节点之间。

10. 如权利要求2所述的发射驱动器,其中,所述第四信号处理块包括:

第十三晶体管,所述第十三晶体管连接在所述第二电源与第七节点之间,并且包括连接到所述第四节点的栅电极;

第十四晶体管,所述第十四晶体管连接在所述第七节点与所述第三输入端子之间,并且包括连接到所述第三节点的栅电极;以及

第四电容器,所述第四电容器连接在所述第七节点与所述第三节点之间。

11. 如权利要求1所述的发射驱动器,其中,所述第一电源的所述电压对应于栅极导通电压,并且所述第二电源的所述电压对应于栅极关断电压。

12. 如权利要求1所述的发射驱动器,其中,所述第一输入端子接收起始脉冲或前一级的输出信号。

13. 如权利要求1所述的发射驱动器,其中,所述第二输入端子接收第一时钟信号,并且所述第三输入端子接收第二时钟信号。

14. 如权利要求13所述的发射驱动器,其中,

所述第一时钟信号和所述第二时钟信号具有相同的周期,以及

所述第二时钟信号是从所述第一时钟信号移位半个周期的信号。

15. 有机发光显示装置,包括:

显示面板,所述显示面板包括多个像素;

扫描驱动器,所述扫描驱动器通过多个扫描线向所述像素提供扫描信号;

发射驱动器,所述发射驱动器通过多个发射控制线向所述像素提供发射控制信号;以

及

数据驱动器,所述数据驱动器通过多个数据线向所述像素提供数据信号,

其中,所述发射驱动器包括:

多个级,所述多个级中的每个级输出所述发射控制信号,以及

其中,第k级,k为自然数,包括:

输入块,所述输入块响应于提供给第二输入端子的信号而将提供给第一输入端子的信号提供给第一节点并且将第一电源的电压提供给第二节点;

输出块,所述输出块响应于第三节点的电压和第四节点的电压而将所述第一电源的所述电压或第二电源的电压提供给输出端子;

第一信号处理块,所述第一信号处理块响应于所述第二节点的电压和提供给第三输入端子的信号控制所述第一节点的电压;

第二信号处理块,所述第二信号处理块连接到电连接所述第二节点与所述第四节点的第五节点,其中,所述第二信号处理块响应于提供给所述第三输入端子的所述信号和所述第五节点的电压控制所述第四节点的所述电压;

第三信号处理块,所述第三信号处理块响应于所述第一节点的所述电压控制所述第四节点的所述电压;

第四信号处理块,所述第四信号处理块响应于所述第四节点的所述电压控制所述第三节点的所述电压;以及

稳定块,所述稳定块电连接在所述输入块与所述输出块之间以限制所述第一节点与所述第三节点之间的电压降,以及

其中,所述稳定块通过降低提供给所述第五节点的所述第二电源的所述电压来限制所述第二节点与所述第四节点之间的电压降。

16. 如权利要求15所述的有机发光显示装置,其中,所述稳定块包括:

第一晶体管,所述第一晶体管连接在所述第二节点与所述第五节点之间,并且包括栅电极以接收所述第一电源的所述电压;

第二晶体管,所述第二晶体管连接在所述第一节点与所述第三节点之间,并且包括栅电极以接收所述第一电源的所述电压;以及

第一电容器,所述第一电容器连接在所述第二电源与所述第五节点之间。

17. 如权利要求16所述的有机发光显示装置,其中,所述第二信号处理块包括:

第三晶体管,所述第三晶体管连接在所述第三输入端子与第六节点之间,并且包括连接到所述第五节点的栅电极;

第四晶体管,所述第四晶体管连接在所述第六节点与所述第四节点之间,并且包括连接到所述第三输入端子的栅电极;以及

第二电容器,所述第二电容器连接在所述第五节点与所述第六节点之间。

18. 如权利要求17所述的有机发光显示装置,其中,所述第一晶体管的漏-源电压的偏压是基于所述第一电容器与所述第二电容器之间的电容比确定的。

19. 如权利要求15所述的有机发光显示装置,其中,所述第一输入端子接收起始脉冲或前一级的输出信号。

20. 如权利要求19所述的有机发光显示装置,其中,第j级的所述第二输入端子和所述第三输入端子分别接收第一时钟信号和第二时钟信号,

其中,第(j+1)级的所述第二输入端子和所述第三输入端子分别接收所述第二时钟信

号和所述第一时钟信号,以及
其中,j为小于k的自然数。

发射驱动器和具有发射驱动器的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 于2018年3月29日提交到韩国知识产权局 (KIPO) 并且发明名称为“发射驱动器和具有发射驱动器的有机发光显示装置”的第10-2018-0036859号韩国专利申请,通过引用以其整体地并入本文。

技术领域

[0003] 示例实施方式涉及显示装置。更具体地,示例实施方式涉及输出发射控制信号的发射驱动器和具有发射驱动器的有机发光显示装置。

背景技术

[0004] 有机发光显示装置包括用于向数据线提供数据信号的数据驱动器、用于向扫描线提供扫描信号的扫描驱动器、用于向发射控制线提供发射控制信号的发射驱动器和布置成连接到数据线、扫描线和发射控制线的像素。

[0005] 像素的发射时间通过从发射驱动器提供的发射控制信号控制。发射驱动器包括连接到发射控制线中的每个的级。该级响应于多个时钟信号生成发射控制信号。当发射控制信号不稳定时,像素可能在不期望的时间发光。因此,需要具有稳定输出发射控制信号的级。

发明内容

[0006] 根据示例实施方式,发射驱动器可包括多个级,多个级中的每个级输出发射控制信号。第k级可包括输入块、输出块、第一信号处理块、第二信号处理块、第三信号处理块、第四信号处理块和稳定块,输入块响应于提供给第二输入端子的信号而将提供给第一输入端子的信号提供给第一节点并且将第一电源的电压提供给第二节点,输出块响应于第三节点的电压和第四节点的电压而将第一电源的电压或第二电源的电压提供给输出端子,第一信号处理块响应于第二节点的电压和提供给第三输入端子的信号控制第一节点的电压,第二信号处理块连接到电连接第二节点与第四节点的第五节点,其中,第二信号处理块响应于提供给第三输入端子的信号和第五节点的电压控制第四节点的电压,第三信号处理块响应于第一节点的电压控制第四节点的电压,第四信号处理块响应于第四节点的电压控制第三节点的电压,并且稳定块电连接在输入块与输出块之间以限制第一节点与第三节点之间的电压降。稳定块可通过降低提供给第五节点的第二电源的电压限制第二节点与第四节点之间的电压降。

[0007] 在示例实施方式中,稳定块可包括第一晶体管、第二晶体管和第一电容器,第一晶体管连接在第二节点与第五节点之间并且包括栅电极以接收第一电源的电压,第二晶体管连接在第一节点与第三节点之间并且包括栅电极以接收第一电源的电压,并且第一电容器连接在第二电源与第五节点之间。

[0008] 在示例实施方式中,第二信号处理块可包括第三晶体管、第四晶体管和第二电容

器,第三晶体管连接在第三输入端子与第六节点之间并且包括连接到第五节点的栅电极,第四晶体管连接在第六节点与第四节点之间并且包括连接到第三输入端子的栅电极,并且第二电容器连接在第五节点与第六节点之间。

[0009] 在示例实施方式中,第一晶体管的漏-源电压的偏压可基于第一电容器与第二电容器之间的电容比确定。

[0010] 在示例实施方式中,第一晶体管和第二晶体管可保持导通状态,而与提供给第一输入端子至第三输入端子的信号无关。

[0011] 在示例实施方式中,第一电源的电压可对应于栅极导通电压,并且第二电源的电压对应于栅极关断电压。

[0012] 在示例实施方式中,第一输入端子可接收起始脉冲或前一级的输出信号。

[0013] 在示例实施方式中,第二输入端子可接收第一时钟信号,并且第三输入端子接收第二时钟信号。

[0014] 在示例实施方式中,第一时钟信号和第二时钟信号可具有相同的周期,并且第二时钟信号可为从第一时钟信号移位半个周期的信号。

[0015] 在示例实施方式中,输入块可包括第五晶体管、第六晶体管和第七晶体管,第五晶体管连接在第一输入端子与第一节点之间并且包括连接到第二输入端子的栅电极,第六晶体管连接在第二输入端子与第二节点之间并且包括连接到第一节点的栅电极,并且第七晶体管连接在第一电源与第二节点之间并且包括连接到第二输入端子的栅电极。

[0016] 在示例实施方式中,输出块可包括第八晶体管和第九晶体管,第八晶体管连接在第一电源与输出端子之间并且包括连接到第三节点的栅电极,并且第九晶体管连接在第二电源与输出端子之间并且包括连接到第四节点的栅电极。

[0017] 在示例实施方式中,第一信号处理块可包括第十晶体管和第十一晶体管,第十晶体管和第十一晶体管串联连接在第二电源与第一节点之间。第十晶体管的栅电极可连接到第二节点,并且第十一晶体管的栅电极连接到第三输入端子。

[0018] 在示例实施方式中,第三信号处理块可包括第十二晶体管和第三电容器,第十二晶体管连接在第二电源与第四节点之间并且包括连接到第一节点或第三节点的栅电极,并且第三电容器连接在第二电源与第四节点之间。

[0019] 在示例实施方式中,第四信号处理块可包括第十三晶体管、第十四晶体管和第四电容器,第十三晶体管连接在第二电源与第七节点之间并且包括连接到第四节点的栅电极,第十四晶体管连接在第七节点与第三输入端子之间并且包括连接到第三节点的栅电极,并且第四电容器连接在第七节点与第三节点之间。

[0020] 根据示例实施方式,有机发光显示装置可包括显示面板、扫描驱动器、发射驱动器和数据驱动器,显示面板包括多个像素,扫描驱动器通过多个扫描线向像素提供扫描信号,发射驱动器通过多个发射控制线向像素提供发射控制信号,并且数据驱动器通过多个数据线向像素提供数据信号。发射驱动器可包括多个级,多个级中的每个级输出发射控制信号。第k级可包括输入块、输出块、第一信号处理块、第二信号处理块、第三信号处理块、第四信号处理块和稳定块,输入块响应于提供给第二输入端子的信号而将提供给第一输入端子的信号提供给第一节点并且将第一电源的电压提供给第二节点,输出块响应于第三节点的电压和第四节点的电压而将第一电源的电压或第二电源的电压提供给输出端子,第一信号处

理块响应于第二节点的电压和提供给第三输入端子的信号控制第一节点的电压,第二信号处理块连接到电连接第二节点与第四节点的第五节点,其中,第二信号处理块响应于提供给第三输入端子的信号和第五节点的电压控制第四节点的电压,第三信号处理块响应于第一节点的电压控制第四节点的电压,第四信号处理块响应于第四节点的电压控制第三节点的电压,并且稳定块电连接在输入块与输出块之间以限制第一节点与第三节点之间的电压降。稳定块可通过降低提供给第五节点的第二电源的电压限制第二节点与第四节点之间的电压降。

[0021] 在示例实施方式中,稳定块可包括第一晶体管、第二晶体管和第一电容器,第一晶体管连接在第二节点与第五节点之间并且包括栅电极以接收第一电源的电压,第二晶体管连接在第一节点与第三节点之间并且包括栅电极以接收第一电源的电压,并且第一电容器连接在第二电源与第五节点之间。

[0022] 在示例实施方式中,第二信号处理块可包括第三晶体管、第四晶体管和第二电容器,第三晶体管连接在第三输入端子与第六节点之间并且包括连接到第五节点的栅电极,第四晶体管连接在第六节点与第四节点之间并且包括连接到第三输入端子的栅电极,并且第二电容器连接在第五节点与第六节点之间。

[0023] 在示例实施方式中,第一晶体管的漏-源电压的偏压可基于第一电容器与第二电容器之间的电容比确定。

[0024] 在示例实施方式中,第一输入端子可接收起始脉冲或前一级的输出信号。

[0025] 在示例实施方式中,第j级的第二输入端子和第三输入端子可分别接收第一时钟信号和第二时钟信号。第(j+1)级的第二输入端子和第三输入端子可分别接收第二时钟信号和第一时钟信号。

附图说明

[0026] 通过参照附图对示例性实施方式进行详细描述,特征将对本领域技术人员变得显而易见,在附图中:

[0027] 图1示出了根据示例实施方式的有机发光显示装置的框图。

[0028] 图2示出了根据示例实施方式的发射驱动器的框图。

[0029] 图3示出了包括在图2的发射驱动器中的级的示例的电路图。

[0030] 图4示出了图3的级的操作的示例的时序图。

[0031] 图5示出了图3的级的示例的电路图。

[0032] 图6示出了图3的级的另一示例的电路图。

具体实施方式

[0033] 在下文中将参照示出了各种实施方式的附图对示例性实施方式进行更加全面的描述。

[0034] 图1是根据示例实施方式的有机发光显示装置的框图。参照图1,有机发光显示装置1可包括显示面板10、扫描驱动器20、发射驱动器30、数据驱动器40和时序控制器50。

[0035] 显示面板10显示图像。显示面板10可包括多个扫描线SL1至SLn、多个发射控制线EL1至ELn、多个数据线DL1至DLm以及分别连接到扫描线SL1至SLn、发射控制线EL1至ELn和

数据线DL1至DLm的多个像素P。在一些实施方式中,扫描线SL1至SLn的数量和发射控制线EL1至ELn的数量可为n个,并且数据线DL1至DLm的数量可为m个,其中,n和m是自然数。因此,像素P的数量可为 $n \times m$ 个。显示面板10可从外部(例如,电源)接收第一驱动电源ELVDD和第二驱动电源ELVSS。

[0036] 时序控制器50可接收来自图像源(例如,外部图形装置)的输入控制信号和输入图像信号。时序控制器50可基于输入图像信号生成与显示面板10的操作条件对应的数据信号RGB,并且可将数据信号RGB提供给数据驱动器40。时序控制器50可生成用于控制扫描驱动器20的扫描驱动控制信号SCS、用于控制发射驱动器30的发射驱动控制信号ECS和用于控制数据驱动器40的数据驱动控制信号DCS。时序控制器50可将扫描驱动控制信号SCS提供给扫描驱动器20,将发射驱动控制信号ECS提供给发射驱动器30,并且将数据驱动控制信号DCS提供给数据驱动器40。

[0037] 在扫描驱动控制信号SCS中可包括有扫描起始脉冲和时钟信号。扫描起始脉冲可控制扫描信号的第一时序。时钟信号可用于使扫描起始脉冲移位。

[0038] 发射驱动控制信号ECS可包括发射控制起始脉冲和时钟信号。发射控制起始脉冲可控制发射控制信号的第一时序。时钟信号可用于使发射控制起始脉冲移位。发射驱动器30可接收来自时序控制器50的发射驱动控制信号ECS。发射驱动器30可响应于发射驱动控制信号ECS将发射控制信号提供给发射控制线EL1至ELn。发射控制信号可控制像素P的发射时间。

[0039] 数据驱动控制信号DCS可包括源起始脉冲和时钟信号。源起始脉冲可控制数据的采样起始点。时钟信号可用于控制采样操作。数据驱动器40可接收来自时序控制器50的数据驱动控制信号DCS。数据驱动器40可响应于数据驱动控制信号DCS将模拟数据信号(数据电压)提供给数据线DL1至DLm。提供给数据线DL1至DLm的数据信号可提供给通过扫描信号选择的像素P。

[0040] 扫描驱动器20可接收来自时序控制器50的扫描驱动控制信号SCS。扫描驱动器20可响应于扫描驱动控制信号SCS将扫描信号提供给扫描线SL1至SLn。

[0041] 图2是根据示例实施方式的发射驱动器的框图。在图2中,为了便于描述,示出了四个级。

[0042] 参照图2,发射驱动器30可包括多个级ST1至ST4。例如,第一级ST1至第四级ST4可分别连接到第一发射控制线至第四发射控制线。第一级ST1至第四级ST4可响应于时钟信号CLK1和CLK2而输出发射控制信号E1至E4。级ST1至ST4可具有基本上相同的电路。

[0043] 级ST1至ST4中的每个可包括第一输入端子101、第二输入端子102、第三输入端子103和输出端子104。

[0044] 第一输入端子101可接收前一级的输出信号(即,前一级的发射控制信号)或起始脉冲SSP。例如,第一级ST1的第一输入端子101可接收起始脉冲SSP,并且第二级ST2的第一输入端子101可接收从第一级ST1输出的发射控制信号E1。

[0045] 第j级的第二输入端子102可接收第一时钟信号CLK1,并且第j级的第三输入端子103可接收第二时钟信号CLK2,其中,j是自然数。另一方面,第(j+1)级的第二输入端子102可接收第二时钟信号CLK2,并且第(j+1)级的第三输入端子103可接收第一时钟信号CLK1。

[0046] 第一时钟信号CLK1和第二时钟信号CLK2具有相同的周期并且在相位上彼此不重

叠。例如，第二时钟信号CLK2可设置为从第一时钟信号CLK1移位半个周期的信号。

[0047] 另外，级ST1至ST4可接收第一电源VGL的电压和第二电源VGH的电压。第一电源VGL的电压和第二电源VGH的电压可分别具有直流电压电平。

[0048] 第一电源VGL的电压可设置为栅极导通电压，并且第二电源VGH的电压可设置为栅极关断电压。例如，当像素P和发射驱动器30由P沟道金属氧化物半导体 (PMOS) 晶体管构成时，第一电源VGL可对应于逻辑低电平，并且第二电源VGH可对应于逻辑高电平。或者，第一电源VGL的电压和第二电源VGH的电压可根据晶体管的类型、有机发光显示装置1的使用环境等来设置。

[0049] 当有机发光显示装置1应用于车载显示器、车窗的透明显示器等时，需要第一电源VGL和第二电源VGH的电压之间的大的电压差以应对非常明亮的外部光条件和高温。例如，第一电源VGL的电压可为约-13V，并且第二电源VGH的电压可为约8V，使得第一电源VGL与第二电源VGH之间的电压差可为约21V。然而，当基于第二电源VGH的高电压电平以及第一电源VGL与第二电源VGH之间的大的电压差的显示驱动持续很长时间时，级中的晶体管的性能可能劣化。

[0050] 图3是示出包括在图2的发射驱动器中的级的示例的电路图。参照图1至图3，第一级ST1可包括输入块310、输出块320、第一信号处理块330、第二信号处理块340、第三信号处理块350、第四信号处理块360和稳定块370。

[0051] 输入块310可响应于提供给第二输入端子102的信号 (例如，第一时钟信号CLK1) 将提供给第一输入端子101的信号 (例如，起始脉冲SSP) 提供给第一节点N1并且控制第二节点N2的电压。在一些实施方式中，输入块310可包括第五晶体管M5、第六晶体管M6和第七晶体管M7。

[0052] 第五晶体管M5可连接在第一输入端子101与第一节点N1之间。第五晶体管M5可包括连接到第二输入端子102的栅电极。当第一时钟信号CLK1具有栅极导通电压时，第五晶体管M5可导通以电连接第一输入端子101与第一节点N1。

[0053] 第六晶体管M6可连接在第二输入端子102与第二节点N2之间。第六晶体管M6可包括连接到第一节点N1的栅电极。第六晶体管M6可响应于第一节点N1的电压而导通或关断。

[0054] 第七晶体管M7可连接在第一电源VGL与第二节点N2之间。第七晶体管M7的栅电极可连接到第二输入端子102。当第一时钟信号CLK1提供给第二输入端子102时，第七晶体管M7可导通以将第一电源VGL的电压提供给第二节点N2。

[0055] 输出块320可响应于第三节点N3的电压和第四节点N4的电压将第一电源VGL的电压或第二电源VGH的电压输出到输出端子104。第一电源VGL的电压可对应于发射控制信号E1的栅极导通电压电平，并且第二电源VGH的电压可对应于发射控制信号E1的栅极关断电压电平。

[0056] 在一些实施方式中，输出块320可包括第八晶体管M8和第九晶体管M9。第八晶体管M8可连接在第一电源VGL与输出端子104之间。第八晶体管M8的栅电极可连接到第三节点N3。第八晶体管M8可响应于第三节点N3的电压而导通或关断。当第八晶体管M8导通时，从输出端子104输出的第一发射控制信号E1可具有栅极导通电压，并且像素P可发光。

[0057] 第九晶体管M9可连接在第二电源VGH与输出端子104之间。第九晶体管M9的栅电极可连接到第四节点N4。第九晶体管M9可响应于第四节点N4的电压而导通或关断。当第九晶

晶体管M9导通时,从输出端子104输出的第一发射控制信号E1可具有栅极关断电平,并且像素P处于非发射状态。

[0058] 第一信号处理块330可响应于第二节点N2的电压和提供给第三输入端子103的信号控制第一节点N1的电压。例如,当第二节点N2的电压具有栅极导通电平时,第一信号处理块330可将第一节点N1的电压保持在第二电源VGH的电压,即,栅极关断电压。第一信号处理块330可包括串联连接在第二电源VGH与第一节点N1之间的第十晶体管M10和第十一晶体管M11。

[0059] 第十晶体管M10的栅电极可连接到第二节点N2。第十晶体管M10可响应于第二节点N2的电压而导通或关断。

[0060] 第十一晶体管M11的栅电极可连接到第三输入端子103。第十一晶体管M11可响应于第二时钟信号CLK2的栅极导通电压而导通。

[0061] 第二信号处理块340可连接到电连接第二节点N2与第四节点N4的第五节点N5。第二信号处理块340可基于提供给第三输入端子103的第二时钟信号CLK2和第五节点N5的电压控制第四节点N4的电压。例如,当第二节点N2的电压具有栅极关断电平时,第二信号处理块340可通过使第四节点N4的电压稳定地具有栅极关断电平而使第九晶体管M9完全关断。

[0062] 在一些实施方式中,第二信号处理块340可包括第三晶体管M3、第四晶体管M4和第二电容器C2。第二电容器C2可连接在第五节点N5与第六节点N6之间。

[0063] 第三晶体管M3可连接在第三输入端子103与第六节点N6之间。第三晶体管M3的栅电极可连接到第五节点N5。第三晶体管M3可响应于第五节点N5的电压而导通或关断。

[0064] 第四晶体管M4可连接在第六节点N6与第四节点N4之间。第四晶体管M4的栅电极可连接到第三输入端子103。第四晶体管M4可响应于提供给第三输入端子103的第二时钟信号CLK2的栅极导通电平而导通。因此,第二电容器的一端(即,第六节点N6)与第四节点N4能够被电连接。此时,即使第三晶体管M3和第四晶体管M4通过第二时钟信号CLK2切换,第四节点N4的电压也可通过充电有第五节点N5(或第二节点N2)的电压的电容器C2保持而没有大的波动。例如,第四节点N4的电压可具有与第二节点N2或第五节点N5的电压电平基本上相同的电压电平。

[0065] 第三信号处理块350可响应于第一节点N1的电压控制第四节点N4的电压。例如,当第一节点N1具有栅极导通电压时,第三信号处理块350可通过使第四节点N4的电压稳定地具有栅极关断电平而使输出块320的第九晶体管M9完全关断。在一些实施方式中,第三信号处理块350可包括第十二晶体管M12和第三电容器C3。

[0066] 第十二晶体管M12可连接在第二电源VGH与第四节点N4之间。第十二晶体管M12的栅电极可连接到第一节点N1。第十二晶体管M12可响应于第一节点N1的电压而导通或关断。例如,当第八晶体管M8通过第一节点N1的电压导通时,第十二晶体管M12可导通并且第二电源VGH的电压可提供给第四节点N4。

[0067] 第三电容器C3可连接在第二电源VGH与第四节点N4之间。第三电容器C3可对提供给第四节点N4的电压充电并且可稳定地保持第四节点N4的电压。

[0068] 第四信号处理块360可响应于第四节点N4的电压控制第三节点N3的电压。例如,当第四节点N4具有栅极导通电压时,第四信号处理块360可通过使第三节点N3的电压稳定地具有栅极关断电平而使输出块320的第八晶体管M8完全关断。在一些实施方式中,第四信号

处理块360可包括第十三晶体管M13、第十四晶体管M14和第四电容器C4。

[0069] 第十三晶体管M13可连接在第二电源VGH与第七节点N7之间。第十三晶体管M13的栅电极可连接到第四节点N4。第十三晶体管M13可响应于第四节点N4的电压而导通或关断。

[0070] 第十四晶体管M14可连接在第七节点N7与第三输入端子103之间。第十四晶体管M14的栅电极可连接到第三节点N3。第十四晶体管M14可响应于第三节点N3的电压而导通或关断。

[0071] 第四电容器C4可连接在第七节点N7与第三节点N3之间。第四电容器C4可对提供给第三节点N3的电压充电并且稳定地保持第三节点N3的电压。

[0072] 稳定块370可电连接在输入块310与输出块320之间。稳定块370可限制(控制)第一节点N1与第三节点N3之间的电压降以及第二节点N2与第四节点N4之间的电压降。在一些实施方式中,稳定块370可通过将第五节点N5的电压降低到小于第二电源VGH的电压限制第二节点N2与第四节点N4之间的电压降。在一些实施方式中,稳定块370可包括第一晶体管M1、第二晶体管M2和第一电容器C1。

[0073] 第二晶体管M2可连接在第一节点N1与第三节点N3之间。第二晶体管M2的栅电极可连接到第一电源VGL。因此,第二晶体管M2总是处于导通状态。第二晶体管M2可防止第一节点N1与第三节点N3之间的线电压降。因此,发射控制信号E1的栅极导通电压(逻辑低电平)可被稳定地输出。

[0074] 第一晶体管M1可连接在第二节点N2与第五节点N5之间。第一晶体管M1的栅电极可连接到第一电源VGL。因此,第一晶体管M1总是处于导通状态。第一晶体管M1可防止第二节点N2与第五节点N5(至第四节点N4)之间的线电压降。

[0075] 然而,如上所述,当通过第二电源VGH的高电压电平和第一电源VGL与第二电源VGH之间的大的电压差的显示驱动持续很长时间时,第一晶体管M1的离子特性可能迅速劣化。例如,第一晶体管M1的漏-源电压的偏压可通过将第二电源VGH的电压通过第五节点N5提供给第一晶体管M1而过度增加。因此,第一晶体管M1的阈值电压移位,这导致第四节点N4的电压(即,第九晶体管M9的栅极导通电压/栅极关断电压)变化。

[0076] 而且,由于第四节点N4的电压波动,第九晶体管M9的操作和发射控制信号E1的栅极关断电压输出可能变得不稳定。这可能导致像素P的错误发射和非预期的白块图像显示。

[0077] 为了解决这种问题,通过添加第一电容器C1,第一晶体管M1的漏-源电压的偏压可下降到某一电平以下。特别地,第一电容器C1可连接在第二电源VGH与第五节点N5之间。当第一电容器C1和第二电容器C2并联电连接时,第一电容器C1可与第二电容器C2一同起作用以划分第二电源VGH的直流电压。也就是说,第二电源VGH的分压可根据第一电容器C1与第二电容器C2之间的电容比而发生。因此,低于第二电源VGH的电压可提供给第一晶体管M1,并且第一晶体管M1的漏-源电压的偏压可被减小以防止第一晶体管M1的特性变化。

[0078] 第一晶体管M1的漏-源电压的偏压可通过调节第一电容器C1与第二电容器C2之间的电容比减小到最佳值,并且可防止晶体管的劣化和阈值电压变化。因此,即使有机发光显示装置1长时间暴露于高温和高亮度的外部环境,发射控制信号E1的栅极关断电压也能够被稳定地输出。也就是说,可通过在高温和/或高亮度环境中输出的稳定的发射控制信号E1防止非预期的像素发射(例如,白块图像)。因此,可确保有机发光显示装置1的驱动可靠性。

[0079] 图4是示出图3的级的操作的示例的时序图。参照图3和图4,第一时钟信号CLK1和

第二时钟信号CLK2可具有两个水平周期2H的周期。可在不同的水平周期中提供第一时钟信号CLK1和第二时钟信号CLK2。换言之,第二时钟信号CLK2可设置为从第一时钟信号CLK1移位半个周期(即,一个水平周期1H)的信号。

[0080] 起始脉冲SSP的逻辑高电平(高电压)可对应于第二电源VGH的电压,并且起始脉冲SSP的逻辑低电平(低电压)可对应于第一电源VGL的电压。

[0081] 当提供时钟信号CLK1和CLK2时,第一电源VGL的电压可提供给第二输入端子102和第三输入端子103。当不提供时钟信号CLK1和CLK2时,第二电源VGH的电压可提供给第二输入端子102和第三输入端子103。在本文中,当具有低电平时认为提供时钟信号,而当具有高电平时不提供时钟信号。

[0082] 在第一时间点t1处,第一时钟信号CLK1可提供给第二输入端子102,并且第五晶体管M5和第七晶体管M7可导通。当第五晶体管M5导通时,第一输入端子101和第一节点N1可电连接。此处,由于第二晶体管M2保持导通状态,因此第一输入端子101也可经由第一节点N1电连接到第三节点N3。当第七晶体管M7导通时,第一电源VGL的电压可提供给第二节点N2和第五节点N5。此处,第一时钟信号CLK1可具有第一电源VGL的电压,以便第二节点N2和第五节点N5可稳定地具有第一电源VGL的电压。

[0083] 在第一时间点t1处,逻辑低电平电压(例如,VGL,在下文中为低电压)可提供给第一节点N1和第三节点N3。因此,第六晶体管M6、第八晶体管M8和第十二晶体管M12可导通。

[0084] 当第十二晶体管M12导通时,第二电源VGH的电压提供给第四节点N4,以便第九晶体管M9可被关断。此时,与第九晶体管M9的关断对应的电压可在第三电容器C3中充电。

[0085] 当第八晶体管M8导通时,第一电源VGL的电压可提供给输出端子104。因此,在第一时间点t1处,第一发射控制信号E1可具有栅极导通电压。

[0086] 当第六晶体管M6导通时,第一时钟信号CLK1可提供给第二节点N2。第一时钟信号CLK1也可经由第二节点N2提供给第五节点N5。

[0087] 当第二节点N2和第五节点N5具有第一电源VGL的电压时,第三晶体管M3可导通。当第三晶体管M3导通时,来自第三输入端子103的逻辑高电平电压(例如,VGH)可提供给第二电容器C2的一端(即,第六节点N6)。此时,由于第四晶体管M4处于关断状态,因此第四节点N4的电压可保持第二电源VGH的电压,而与第五节点N5的电压和第六节点N6的电压无关。

[0088] 第十三晶体管M13可通过第四节点N4的电压保持关断状态,并且第七节点N7可被浮置。因此,第一节点N1和第三节点N3的电压可保持低电压。

[0089] 在第二时间点t2处,可停止向第二输入端子102提供第一时钟信号CLK1。因此,第五晶体管M5和第七晶体管M7可关断。此时,第四节点N4和第三节点N3可通过第三电容器C3和第四电容器C4保持前一周期的电压。当第三节点N3保持低电压时,第六晶体管M6、第八晶体管M8和第十二晶体管M12可保持在导通状态。

[0090] 来自第二输入端子102的高电压(逻辑高电平电压)可通过第六晶体管M6的导通状态提供给第二节点N2和第五节点N5。而且,第十三晶体管M13和第三晶体管M3可通过第六晶体管M6的导通状态关断。

[0091] 在第三时间点t3处,第二时钟信号CLK2可提供给第三输入端子103,并且第四晶体管M4和第十一晶体管M11可导通。

[0092] 当第四晶体管M4导通时,第六节点N6和第四节点N4可电连接。此时,第四节点N4可

保持第二电源VGH的电压。

[0093] 另外,当第二时钟信号CLK2被提供给第三输入端子103时,第三节点N3的电压可通过第四电容器C4的耦合而下降到小于第一电源VGL的电压。然后,施加到第八晶体管M8和第十二晶体管M12的栅电极的电压可小于第一电源VGL的电压,以便可改善晶体管M8和M12的驱动特性。

[0094] 第一节点N1通过第二晶体管M2基本上保持第一电源VGL的电压,而与第三节点N3处的电压降无关。换言之,由于第一电源VGL的电压施加到第二晶体管M2的栅电极,因此第一节点N1的电压可保持第一电源VGL的电压,而与第三节点N3处的电压降无关。因此,第五晶体管M5的漏-源电压的偏压可被减小,并因此可防止第五晶体管M5的特性变化。

[0095] 在第四时间点t4处,起始脉冲SSP的高电压可提供给第一输入端子101,并且第一时钟信号CLK1可提供给第二输入端子102。第五晶体管M5和第七晶体管M7可通过第一时钟信号CLK1导通。

[0096] 当第五晶体管M5导通时,第一节点N1和第三节点N3可具有高电压。第六晶体管M6、第八晶体管M8和第十二晶体管M12可通过第一节点N1的高电压和第三节点N3的高电压关断。

[0097] 当第七晶体管M7导通时,第十晶体管M10和第三晶体管M3可导通。此时,即使第十晶体管M10导通,因为第十一晶体管M11处于关断状态,第一节点N1的电压也不会改变。

[0098] 当第三晶体管M3导通时,第六节点N6和第三输入端子103可电连接。此时,由于第四晶体管M4处于关断状态,因此第四节点N4的电压可保持高电压。

[0099] 在第五时间点t5处,第二时钟信号CLK2可提供给第二输入端子103。第十一晶体管M11和第四晶体管M4可通过第二时钟信号CLK2导通。由于第二节点N2的电压和第五节点N5的电压在第五时间点t5处被设置为第一电源VGL的电压,因此第十晶体管M10和第三晶体管M3可保持导通状态。

[0100] 当第四晶体管M4和第三晶体管M3导通时,第二时钟信号CLK2可提供给第四节点N4,并且第九晶体管M9可导通。当第九晶体管M9导通时,第二电源VGH的电压可提供给输出端子104。提供给输出端子104的第二电源VGH的电压可对应于发射控制信号E1的栅极关断电压。

[0101] 当第十晶体管M10和第十一晶体管M11导通时,第二电源VGH的电压可提供给第一节点N1和第三节点N3。因此,第六晶体管M6和第八晶体管M8可稳定地保持关断状态。

[0102] 当第二时钟信号CLK2被提供给第二电容器C2的一端时,第五节点N5的电压可通过第二电容器C2的耦合而下降到低于第一电源VGL的电压。然后,施加到第三晶体管M3的栅电极的电压可变得低于第一电源VGL的电压,以便可改善第三晶体管M3的驱动特性。

[0103] 另外,第二节点N2的电压可通过第一晶体管M1基本上保持第一电源VGL的电压,而与第五节点N5的电压无关。换言之,由于第一电源VGL的电压施加到第一晶体管M1的栅电极,因此第二节点N2的电压可保持第一电源VGL的电压。在这种情况下,可减小第六晶体管M6的漏-源偏压,因此,可减少或防止第六晶体管M6的特性变化。

[0104] 然而,如上所述,第五节点N5的电压可由于第二电源VGH的高电压电平而变得过高。因此,第一晶体管M1的漏-源偏压可增加。当保持第一晶体管M1的高漏-源偏压时,第一晶体管M1可能快速劣化。

[0105] 为了解决这种问题,级ST1可附加地包括第一电容器C1。当第二节点N2和第四节点N4具有高电压并且第一节点具有低电压时,第一电容器C1和第二电容器C2可相对于第二电源VGH基本上并联连接。因此,第一电容器C1和第二电容器C2可划分第二电源VGH的直流电压,以便第五节点N5的电压可低于预定电压电平。因此,第一晶体管M1的漏-源电压的偏压可减少到某一电平或更低,并且能够减少或防止第一晶体管M1的劣化。

[0106] 在第六时间点t6处,起始脉冲SSP的低电压可提供给第一输入端子101,并且第二时钟信号CLK2可提供给第三输入端子103。第十一晶体管M11和第四晶体管M4可通过第二时钟信号CLK2导通。由于第五晶体管M5由于第一时钟信号CLK1在第六时间点t6处具有高电压而具有关断状态,因此级ST不受起始脉冲SSP中的变化的影响。

[0107] 在第七时间点t7处,第一时钟信号CLK1可提供给第二输入端子102,并且第五晶体管M5和第七晶体管M7可导通。此时,起始脉冲SSP保持低电压。

[0108] 来自第一输入端子101的低电压可通过第五晶体管M5的导通而被提供给第一节点N1和第三节点N3。因此,第六晶体管M6、第八晶体管M8和第十二晶体管M12可导通。

[0109] 当第六晶体管M6导通时,第一时钟信号CLK1可提供给第二节点N2和第五节点N5。当第十二晶体管M12导通时,第二电源VGH的电压可提供给第四节点N4,以便第九晶体管M9可被关断。第一电源VGL的电压可通过使第八晶体管M8导通而被提供给输出端子104。提供给输出端子104的第一电源VGL的电压可对应于第一发射控制信号E1的栅极导通电压。

[0110] 根据示例实施方式的级可通过重复上述的过程来顺序地输出发射控制信号。

[0111] 图5是示出图3的级的示例的电路图。在图5中,相同的附图标记用于表示与图3中的相同的级的元件,并且可省略这些元件的详细描述。除了输入块以外,图5的级可与图3的级基本上相同或相似。

[0112] 参照图3和图5,第一级ST1可包括输入块311、输出块320、第一信号处理块330、第二信号处理块340、第三信号处理块350、第四信号处理块360和稳定块370。

[0113] 输入块311可响应于提供给第二输入端子102的信号(例如,第一时钟信号CLK1)将提供给第一输入端子101的信号(例如,起始脉冲SSP)提供给第一节点N1并且控制第二节点N2的电压。在一些实施方式中,输入块311可包括多个第五晶体管M5_1和M5_2、多个第六晶体管M6_1和M6_2和第七晶体管M7。

[0114] 第五晶体管M5_1和M5_2可串联连接在第一输入端子101与第一节点N1之间。第五晶体管M5_1和M5_2中的每个可包括连接到第二输入端子102的栅电极。当第一时钟信号CLK1具有栅极导通电压时,第五晶体管M5_1和M5_2可导通以电连接第一输入端子101与第一节点N1。

[0115] 第六晶体管M6_1和M6_2可串联连接在第二输入端子102与第二节点N2之间。第六晶体管M6_1和M6_2中的每个可包括连接到第一节点N1的栅电极。第六晶体管M6_1和M6_2可基于第一节点N1的电压而导通或关断。

[0116] 由于除了多个第五晶体管M5_1和M5_2和第六晶体管M6_1和M6_2以便最小化漏电流以外,图5的发射驱动器与图3的发射驱动器基本上相同,因此将不再重复冗余描述。

[0117] 图6是示出图3的级的另一示例的电路图。在图6中,相同的附图标记用于表示与图3和图5中的相同的级的元件,并且可省略对这些元件的详细描述。除了第三信号处理块以外,图6的级可与图3的级基本上相同或相似。

[0118] 参照图3和图6,第一级ST1可包括输入块311、输出块320、第一信号处理块330、第二信号处理块340、第三信号处理块351、第四信号处理块360和稳定块370。

[0119] 第三信号处理块351可响应于第一节点N1的电压控制第四节点N4的电压。例如,当第一节点N1具有栅极导通电压时,第三信号处理块351可通过使第四节点N4的电压稳定地具有栅极关断电平而使输出块320的第九晶体管M9完全关断。在一些实施方式中,第三信号处理块351可包括第十二晶体管M12和第三电容器C3。

[0120] 第十二晶体管M12的栅电极可连接到第三节点N3。第十二晶体管M12可通过第三节点N3的电压操作。由于第十二晶体管M12与控制发射控制信号输出的第八晶体管M8基本上同步地控制,因此可进一步改善发射控制信号输出稳定性。

[0121] 如上所述,根据示例实施方式的发射驱动器可使用包括在稳定块370中的第一电容器C1抑制第一晶体管M1的漏-源电压的偏压的增加。因此,可抑制包括在发射驱动器的级中的晶体管(特别是,第一晶体管M1)的特性的变化,并且即使当发射驱动器被长时间暴露于高温和高亮度的外部环境中时,也可稳定地输出发射控制信号的栅极关断电压。因此,发射驱动器可对高温和/或高亮度的外部环境是稳健的。

[0122] 另外,根据示例实施方式的有机发光显示装置可包括发射驱动器以确保发射控制信号的稳定输出。因此,能够防止在高温和/或高亮度环境中来自像素(例如,白块图像)的非预期的光发射,并且可改善有机发光显示装置的驱动可靠性。

[0123] 本实施方式可应用于任何发射驱动器和包括发射驱动器的显示装置。例如,本实施方式可应用于透明显示装置、车载显示器等。

[0124] 本文中已公开了示例实施方式,并且尽管采用了特定术语,但是它们仅以一般和描述性意义来使用和解释,而不是为了限制的目的。在一些情况下,如本领域普通技术人员随着本申请的提交而将显而易见的是,除非另有明确指示,否则结合特定实施方式描述的特征、特性和/或元件可单独使用或者与结合其它实施方式描述的特征、特性和/或元件组合使用。因此,本领域技术人员将理解,在不背离如所附权利要求书中所记载的本发明的精神和范围的情况下,可进行形式和细节上的各种改变。

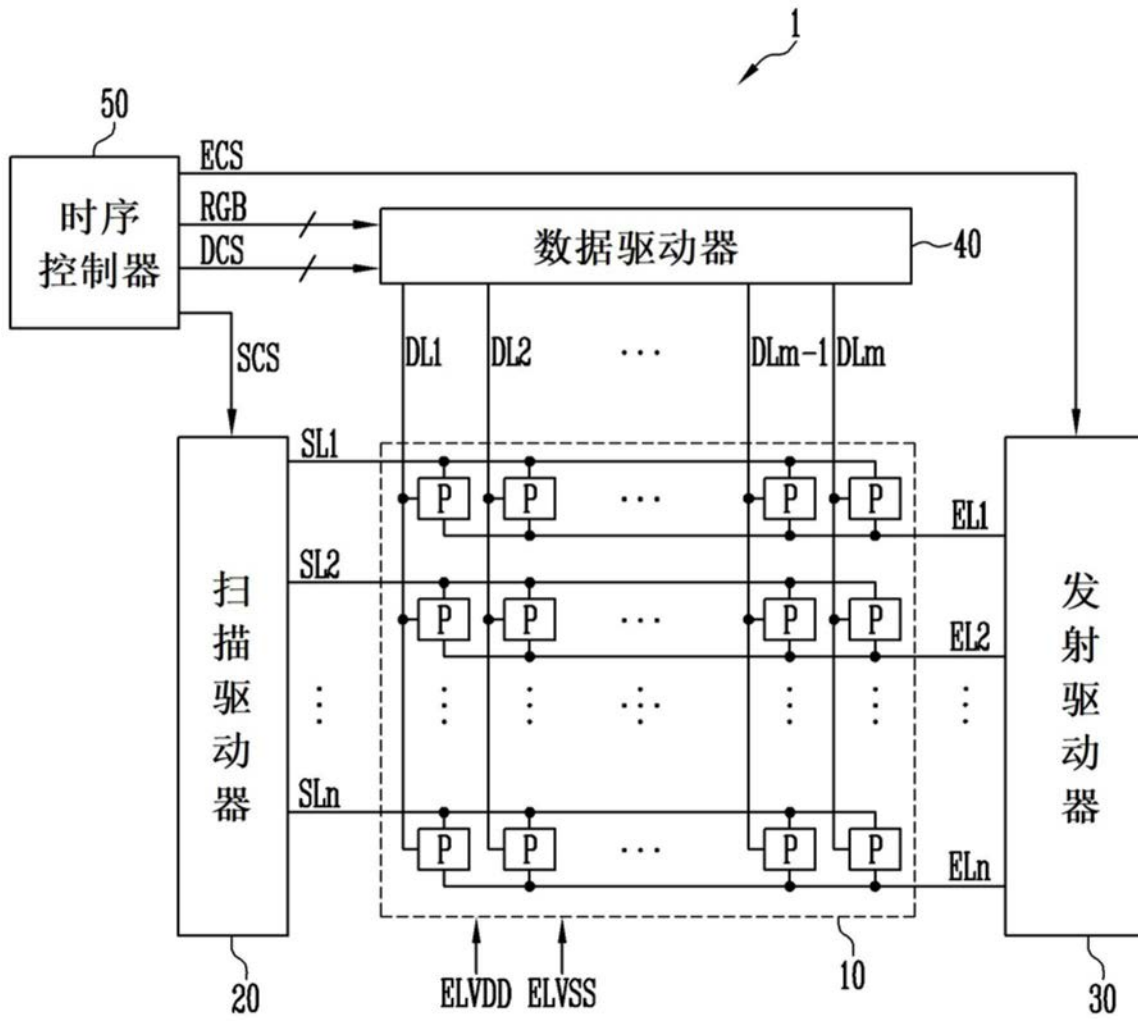


图1

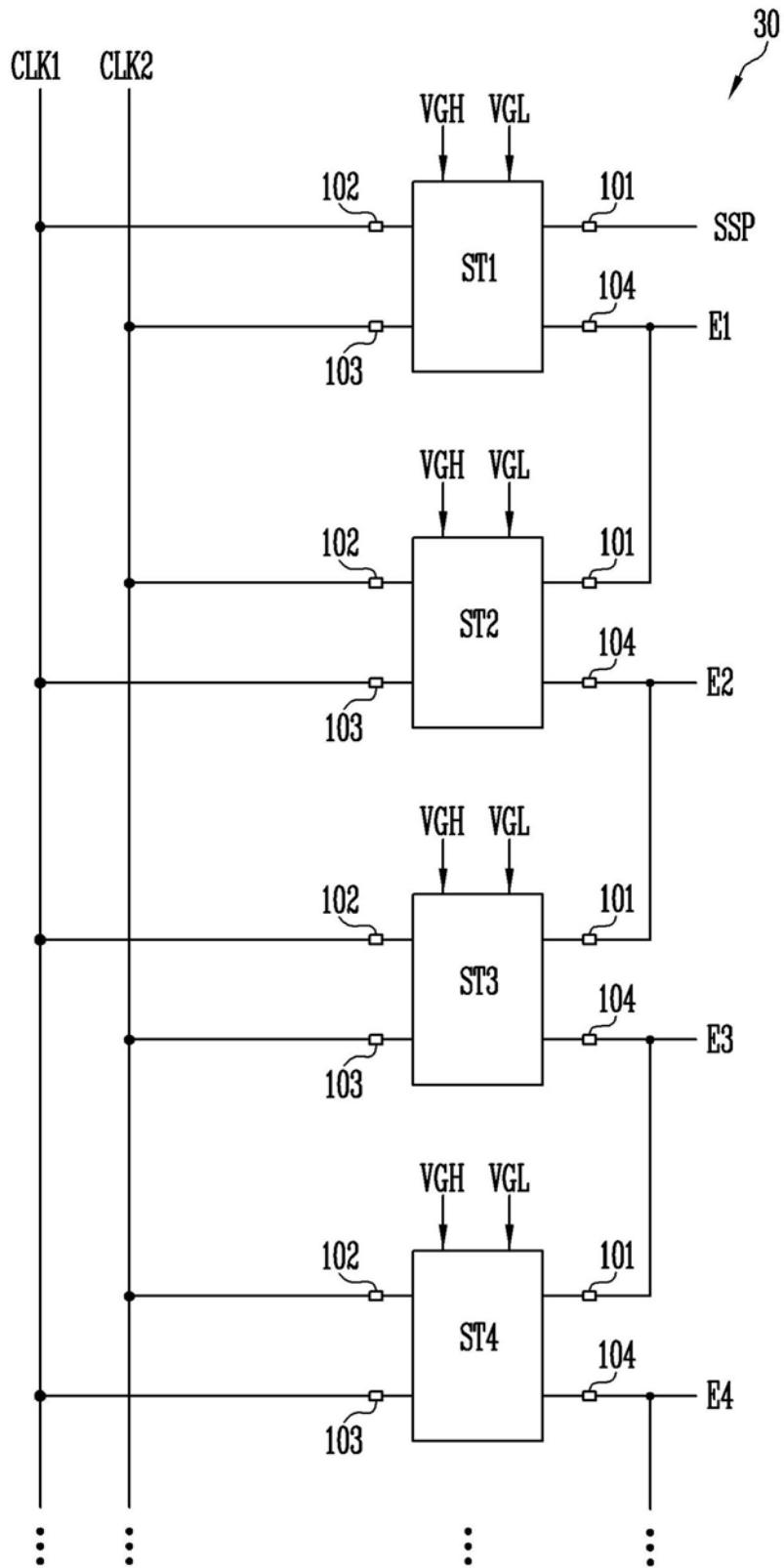


图2

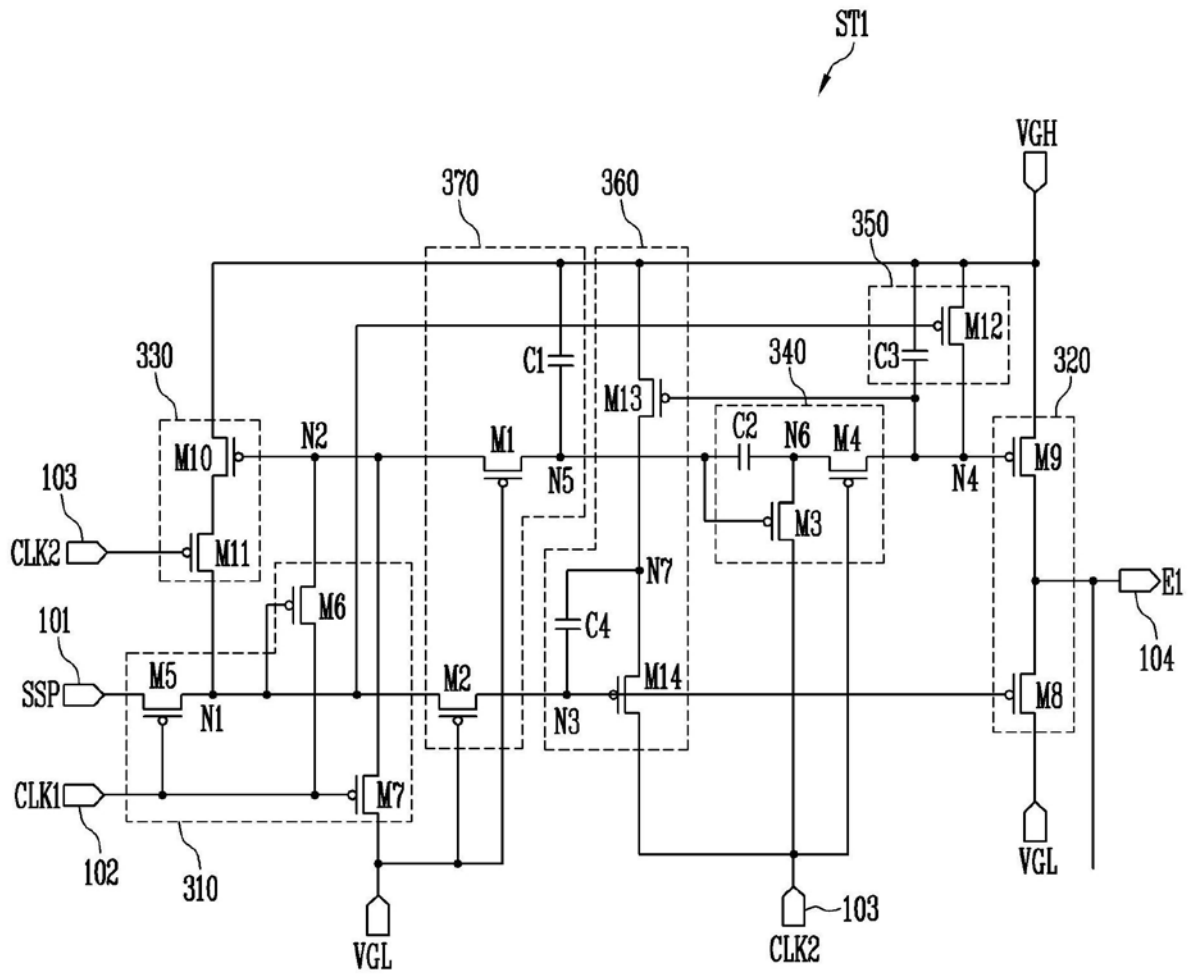


图3

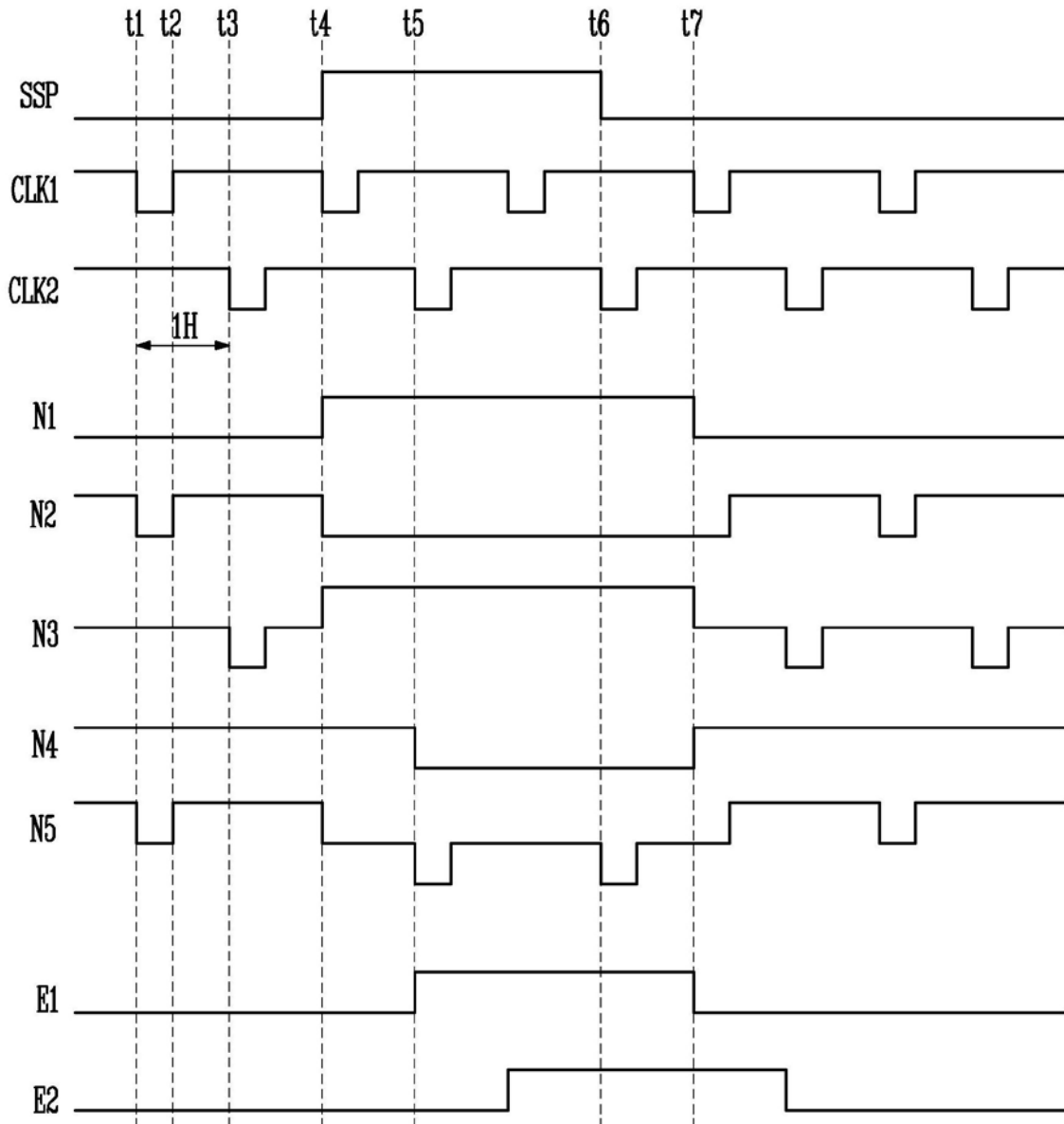


图4

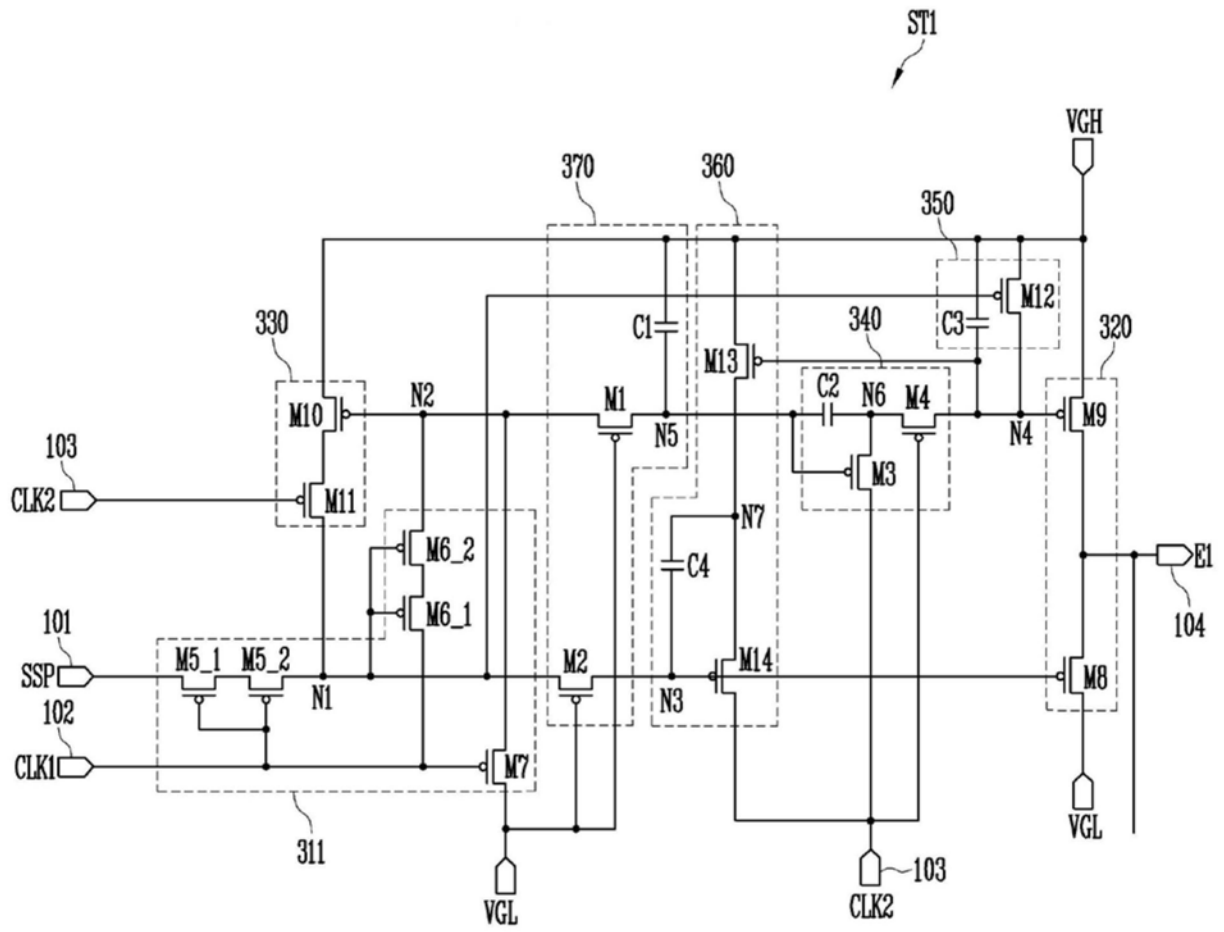


图5

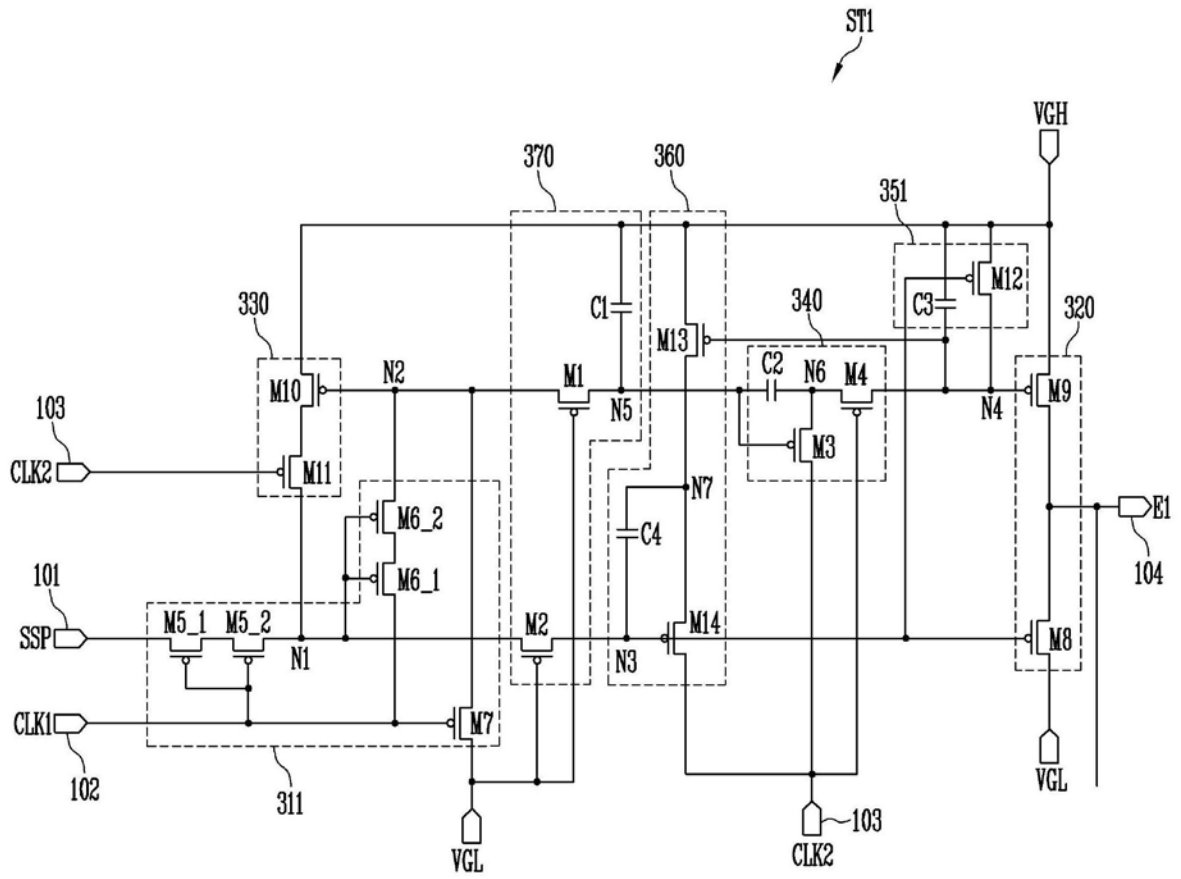


图6

