



(12)实用新型专利

(10)授权公告号 CN 205722744 U

(45)授权公告日 2016. 11. 23

(21)申请号 201620184666.1

(22)申请日 2016.03.10

(73)专利权人 信利(惠州)智能显示有限公司

地址 516029 广东省惠州市仲恺高新区新
华大道南1号

(72)发明人 朱杰 阮伟文 吴锦坤 胡君文
苏君海 李建华

(74)专利代理机构 广州三环专利代理有限公司
44202

代理人 章兰芳

(51)Int.Cl.

G09G 3/3266(2016.01)

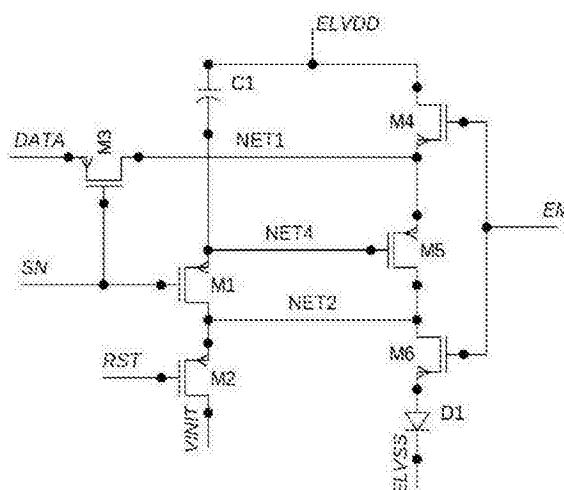
权利要求书1页 说明书5页 附图4页

(54)实用新型名称

一种OLED像素驱动电路

(57)摘要

本实用新型提供一种OLED像素驱动电路,包括扫描信号端、数据端、复位信号端、发光控制信号端、第一电源电压输入端、第二电源电压输入端、基准电压输入端,还包括第一、第二晶体管、第三、第四、第五、第六晶体管,还可以设置第七晶体管。所述第一晶体管或第二晶体管可为双栅晶体管。本实用新型提供的OLED像素驱动电路通过电路结构中电子元件的连接设置,有效降低驱动薄膜晶体管(TFT)栅极的漏电流,进而缩小存储电容面积,使得显示面板具有高PPI。



1. 一种OLED像素驱动电路,其特征在于:包括扫描信号端、数据端、复位信号端、发光控制信号端、第一电源电压输入端、第二电源电压输入端、基准电压输入端;

所述扫描信号端连接第一晶体管的栅极,第一晶体管的第一源极/漏极连接存储电容的第二接线端,所述存储电容的第一接线端连接第一电源电压输入端,第一晶体管的第二源极/漏极连接第二晶体管的第一源极/漏极;

第二晶体管的栅极连接所述复位信号端,第二晶体管的第二源极/漏极连接基准电压输入端;

第三晶体管的栅极连接所述扫描信号端,第三晶体管的第一源极/漏极连接数据端,第三晶体管的第二源极/漏极连接第四晶体管的第一源极/漏极;

第四晶体管的栅极连接所述发光控制信号端,第四晶体管的第二源极/漏极连接第一电源电压输入端;

第五晶体管的栅极连接第一晶体管的第一源极/漏极,第五晶体管的第一源极/漏极连接第四晶体管的第一源极/漏极,第五晶体管的第二源极/漏极连接第六晶体管的第二源极/漏极;

第六晶体管的栅极连接所述发光控制信号端,第六晶体管的第一源极/漏极连接有机发光二极管的一端,有机发光二极管的另一端连接第二电源电压输入端,第六晶体管的第二源极/漏极还连接第一晶体管的第二源极/漏极。

2. 根据权利要求1所述的OLED像素驱动电路,其特征在于:

第一晶体管和第三晶体管的栅极分别连接第一扫描信号端和第二扫描信号端,第二扫描信号端为所述扫描信号端。

3. 根据权利要求1所述的OLED像素驱动电路,其特征在于:

还设有第七晶体管,第七晶体管的栅极连接扫描信号端,第七晶体管的第一源极/漏极连接第五晶体管的第二源极/漏极,第七晶体管的第二源极/漏极连接第一晶体管的第二源极/漏极。

4. 根据权利要求2所述的OLED像素驱动电路,其特征在于:

还设有第七晶体管,第七晶体管的栅极连接所述第一扫描信号端,第七晶体管的第一源极/漏极连接第五晶体管的第二源极/漏极,第七晶体管的第二源极/漏极连接第一晶体管的第二源极/漏极。

5. 根据前述权利要求中任一项所述的OLED像素驱动电路,其特征在于:

所述第一晶体管或第二晶体管为双栅晶体管。

一种OLED像素驱动电路

技术领域

[0001] 本实用新型涉及平板显示技术领域,具体涉及一种OLED像素驱动电路。

背景技术

[0002] 有机发光二极管(Organic Light-Emitting Diode,简称:OLED),又称为有机电激光显示(Organic Electroluminescence Display,OELD)。近年来,随着有机发光二极管(OLED)技术的发展,有机发光二极管(OLED)市场逐渐开始由日韩往中国大陆转移。有机发光二极管(OLED)所具备的自发光、不需背光源,以及对比度高、响应时间短、厚度薄、视角广和可应用于柔性及透明显示等优点也广为业内人士所知。

[0003] 目前业内通常使用迁移率较高的低温多晶硅(LTPS)型薄膜晶体管(TFT)来驱动有机发光二极管(OLED)面板,但低温多晶硅(LTPS)型薄膜晶体管(TFT)存在漏电较大的缺点。当在像素电路中使用通常导致驱动薄膜晶体管(TFT)的栅极漏电,进而影响显示的稳定性。为了保证一帧时间内显示不变形,业内通常做法是加大存储电容的容值,在漏电信荷数不变的情况下使漏电压差降低以稳定驱动薄膜晶体管(TFT)的栅极电压,进而保证正常显示。但该方式由于电容的面积较大,故不利于实现高PPI(Pixels Per Inch,表示每英寸所拥有的像素数目)。

实用新型内容

[0004] 针对上述现有技术的不足,本实用新型提供一种OLED像素驱动电路,有效降低驱动薄膜晶体管(TFT)栅极的漏电流,进而缩小存储电容面积,使得显示面板具有高PPI。

[0005] 为解决上述问题,本实用新型采用的技术方案为:

[0006] 本实用新型提供一种OLED像素驱动电路,包括扫描信号端、数据端、复位信号端、发光控制信号端、第一电源电压输入端、第二电源电压输入端、基准电压输入端;

[0007] 所述扫描信号端连接第一晶体管的栅极,第一晶体管的第一源极/漏极连接存储电容的第二接线端,所述存储电容的第一接线端连接第一电源电压输入端,第一晶体管的第二源极/漏极连接第二晶体管的第一源极/漏极;

[0008] 第二晶体管的栅极连接所述复位信号端,第二晶体管的第二源极/漏极连接基准电压输入端;

[0009] 第三晶体管的栅极连接所述扫描信号端,第三晶体管的第一源极/漏极连接数据端,第三晶体管的第二源极/漏极连接第四晶体管的第一源极/漏极;

[0010] 第四晶体管的栅极连接所述发光控制信号端,第四晶体管的第二源极/漏极连接第一电源电压输入端;

[0011] 第五晶体管的栅极连接第一晶体管的第一源极/漏极,第五晶体管的第一源极/漏极连接第四晶体管的第一源极/漏极,第五晶体管的第二源极/漏极连接第六晶体管的第二源极/漏极;

[0012] 第六晶体管的栅极连接所述发光控制信号端,第六晶体管的第一源极/漏极连接

有机发光二极管的一端,有机发光二极管的另一端连接第二电源电压输入端,第六晶体管的第二源极/漏极还连接第一晶体管的第二源极/漏极。

[0013] 作为本实用新型的第二种实施方案,第一晶体管和第三晶体管的栅极分别连接第一扫描信号端R和第二扫描信号端,第二扫描信号端为所述扫描信号端。

[0014] 进一步地,在本实用新型的第一种实施方案中,还设有第七晶体管,第七晶体管的栅极连接所述扫描信号端,第七晶体管的第一源极/漏极连接第五晶体管的第二源极/漏极,第七晶体管的第二源极/漏极连接第一晶体管的第二源极/漏极。

[0015] 进一步地,在本实用新型的第二种实施方案中,还设有第七晶体管,第七晶体管的栅极连接所述第一扫描信号端,第七晶体管的第一源极/漏极连接第五晶体管的第二源极/漏极,第七晶体管的第二源极/漏极连接第一晶体管的第二源极/漏极。

[0016] 进一步地,所述第一晶体管或第二晶体管为双栅晶体管。

[0017] 本实用新型的有益效果在于:

[0018] 本实用新型提供的OLED像素驱动电路通过电路结构中电子元件的连接设置,有效降低驱动薄膜晶体管(TFT)栅极的漏电流,进而缩小存储电容面积,使得显示面板具有高PPI(Pixels Per Inch,表示每英寸所拥有的像素数目)。

附图说明

[0019] 图1是本实用新型OLED像素驱动电路的第一实施例的结构示意图;

[0020] 图2是图1中OLED像素驱动电路的信号端波形图;

[0021] 图3是本实用新型OLED像素驱动电路的第二实施例的结构示意图;

[0022] 图4是图3中OLED像素驱动电路的信号端波形图;

[0023] 图5是本实用新型OLED像素驱动电路的第三实施例的结构示意图;

[0024] 图6是图5中OLED像素驱动电路的信号端波形图;

[0025] 图7是本实用新型OLED像素驱动电路的第四实施例的结构示意图;

[0026] 图8是图7中OLED像素驱动电路的信号端波形图。

具体实施方式

[0027] 下面结合附图具体阐明本实用新型的实施方式,附图仅供参考和说明使用,不构成对本实用新型专利保护范围的限制。

[0028] 实施例1:

[0029] 如图1所示,本实施例提供一种OLED像素驱动电路,包括扫描信号端SN、数据端DATA、复位信号端RST、发光控制信号端EM、第一电源电压输入端ELVDD、第二电源电压输入端ELVSS、基准电压输入端V1N1T;

[0030] 所述扫描信号端SN连接第一晶体管M1的栅极,第一晶体管M1的第一源极/漏极连接存储电容C1的第二接线端,所述存储电容C1的第一接线端连接第一电源电压输入端ELVDD,第一晶体管M1的第二源极/漏极连接第二晶体管M2的第一源极/漏极;

[0031] 第二晶体管M2的栅极连接所述复位信号端RST,第二晶体管M2的第二源极/漏极连接基准电压输入端V1N1T;

[0032] 第三晶体管M3的栅极连接所述扫描信号端SN,第三晶体管M3的第一源极/漏极连

接数据端DATA,第三晶体管M3的第二源极/漏极连接第四晶体管M4的第一源极/漏极;

[0033] 第四晶体管M4的栅极连接所述发光控制信号端EM,第四晶体管M4的第二源极/漏极连接第一电源电压输入端ELVDD;

[0034] 第五晶体管M5的栅极连接第一晶体管M1的第一源极/漏极,第五晶体管M5的第一源极/漏极连接第四晶体管M4的第一源极/漏极,第五晶体管M5的第二源极/漏极连接第六晶体管M6的第二源极/漏极;

[0035] 第六晶体管M6的栅极连接所述发光控制信号端EM,第六晶体管M6的第一源极/漏极连接有机发光二极管D1的一端,有机发光二极管D1的另一端连接第二电源电压输入端ELVSS,第六晶体管M6的第二源极/漏极还连接第一晶体管M1的第二源极/漏极。

[0036] 图2示出了发光控制信号端EM、复位信号端RST、扫描信号端SN的输入信号波形图。

[0037] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0038] 第一阶段,发光控制信号端EM为高电压,复位信号端RST、扫描信号端SN为低电压,此时第一、第二、第三、第五晶体管M1、M2、M3、M5导通,存储电容C1的第二接线端电压被拉低到基准电压 V_{1N1T} ,此时为复位阶段;

[0039] 第二阶段,发光控制信号端EM、复位信号端RST为高电压,扫描信号端SN为低电压,此时第一、第三、第五晶体管M1、M3、M5导通,存储电容C1的第二接线端写入电压为数据端电压 $V_{DATA}+V_{th}$ (V_{th} 为驱动第五晶体管M5的阈值电压),此时为数据电压写入阶段;

[0040] 第三阶段,发光控制信号端EM为低电压,复位信号端RST、扫描信号端SN为高电压,此时第四、第五、第六晶体管M4、M5、M6导通,栅极与源极之间的电压 $V_{gs}=V_{DATA}+V_{th}-ELVDD$,故漏极与源极之间的电流 $I_{ds}=K*(ELVDD-V_{DATA})^2$,此时为显示阶段。

[0041] 实施例2:

[0042] 如图3所示,作为本实用新型的第二种实施方案,与实施例1不同的是:第一晶体管M1和第三晶体管M3的栅极分别连接第一扫描信号端RSN和第二扫描信号端SN,第二扫描信号端SN为实施例1中的所述扫描信号端。

[0043] 图4示出了发光控制信号端EM、复位信号端RST、第一扫描信号端RSN和第二扫描信号端SN的输入信号波形图。

[0044] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0045] 第一阶段,发光控制信号端EM、第二扫描信号端SN为高电压,复位信号端RST、第一扫描信号端RSN为低电压,此时第一、第二晶体管M1、M2导通,存储电容C1的第二接线端电压被拉低到基准电压 V_{1N1T} ,此时为复位阶段;

[0046] 第二阶段,发光控制信号端EM、复位信号端RST为高电压,第二扫描信号端SN、第一扫描信号端RSN为低电压,此时第一、第三、第五晶体管M1、M3、M5导通,存储电容C1的第二接线端写入电压为数据端电压 $V_{DATA}+V_{th}$ (V_{th} 为驱动第五晶体管M5的阈值电压),此时为数据电压写入阶段;

[0047] 第三阶段,发光控制信号端EM为低电压,复位信号端RST、第二扫描信号端SN、第一扫描信号端RSN为高电压,此时第四、第五、第六晶体管M4、M5、M6导通,栅极与源极之间的电压 $V_{gs}=V_{DATA}+V_{th}-ELVDD$,故漏极与源极之间的电流 $I_{ds}=K*(ELVDD-V_{DATA})^2$,此时为显示阶段。

[0048] 实施例3:

[0049] 如图5所示,在本实用新型的实施例1的基础上,还设有第七晶体管M7,第七晶体管M7的栅极连接所述扫描信号端SN,第七晶体管M7的第一源极/漏极连接第五晶体管M5的第二源极/漏极,第七晶体管M7的第二源极/漏极连接第一晶体管M1的第二源极/漏极。

[0050] 图6示出了发光控制信号端EM、复位信号端RST和扫描信号端SN的输入信号波形图。

[0051] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0052] 第一阶段,发光控制信号端EM为高电压,复位信号端RST、扫描信号端SN为低电压,此时第一、第二、第三、第五、第七晶体管M1、M2、M3、M5、M7导通,存储电容C1的第二接线端电压被拉低到基准电压VINIT,此时为复位阶段;

[0053] 第二阶段,发光控制信号端EM、复位信号端RST为高电压,扫描信号端SN为低电压,此时第一、第三、第五、第七晶体管M1、M3、M5、M7导通,存储电容C1的第二接线端写入电压为数据端电压V_{DATA}+V_{th}(V_{th}为驱动第五晶体管M5的阈值电压),此时为数据电压写入阶段;

[0054] 第三阶段,发光控制信号端EM为低电压,复位信号端RST、扫描信号端SN为高电压,此时第四、第五、第六晶体管M4、M5、M6导通,栅极与源极之间的电压V_{gs}=V_{DATA}+V_{th}-ELVDD,故漏极与源极之间的电流 $I_{ds}=K*(ELVDD-V_{DATA})^2$,此时为显示阶段。

[0055] 实施例4:

[0056] 如图7所示,在本实用新型的实施例2的基础上,还设有第七晶体管M7,第七晶体管M7的栅极连接所述第一扫描信号端RSN,第七晶体管M7的第一源极/漏极连接第五晶体管M5的第二源极/漏极,第七晶体管M7的第二源极/漏极连接第一晶体管M1的第二源极/漏极。

[0057] 图8示出了发光控制信号端EM、复位信号端RST、第一扫描信号端RSN和第二扫描信号端SN的输入信号波形图。

[0058] 本实施例的OLED像素驱动电路的工作原理说明如下:

[0059] 第一阶段,发光控制信号端EM、第二扫描信号端SN为高电压,复位信号端RST、第一扫描信号端RSN为低电压,此时第一、第二、第七晶体管M1、M2、M7导通,存储电容C1的第二接线端电压被拉低到基准电压VINIT,此时为复位阶段;

[0060] 第二阶段,发光控制信号端EM、复位信号端RST为高电压,第二扫描信号端SN、第一扫描信号端RSN为低电压,此时第一、第三、第五、第七晶体管M1、M3、M5、M7导通,存储电容C1的第二接线端写入电压为数据端电压V_{DATA}+V_{th}(V_{th}为驱动第五晶体管M5的阈值电压),此时为数据电压写入阶段;

[0061] 第三阶段,发光控制信号端EM为低电压,复位信号端RST、第二扫描信号端SN、第一扫描信号端RSN为高电压,此时第四、第五、第六晶体管M4、M5、M6导通,栅极与源极之间的电压V_{gs}=V_{DATA}+V_{th}-ELVDD,故漏极与源极之间的电流 $I_{ds}=K*(ELVDD-V_{DATA})^2$,此时为显示阶段。

[0062] 由于漏极与源极之间的电流 I_{ds} 只跟第一电源电压ELVDD和数据端电压V_{DATA}有关,故能消除阈值电压的影响,阈值电压指薄膜晶体管的开启电压,通常取 $I=10\text{nA} * W/L$ & $V_{ds}=-0.1\text{V}$ 时的V_{gs}值。

[0063] 同时存储电容C1的第二接线端与基准电压VINIT之间有第一和第二晶体管M1和M2的阻拦,故能有效降低漏电流,从而保证驱动薄膜晶体管(TFT)栅极电压和有机发光二极管(OLED)显示电流的稳定性。

[0064] 图1对应的实施例1和图7对应的实施例4与常规7T1C像素电路的驱动薄膜晶体管(driver thin film transistor,DTFT)栅极电压及显示电流稳定性对比如下:

[0065]

DATA电压 (V)	实施例1	实施例4	常规像素电路	
			无双栅	有双栅
			V _g 电压—帧前后差值 (V)	
3.0	0.43	0.37	0.91	0.55
3.2	0.47	0.40	0.97	0.58
3.4	0.52	0.42	1.04	0.61
3.6	0.56	0.44	1.09	0.63
3.8	0.60	0.46	1.15	0.66
4.0	0.64	0.47	1.21	0.71
4.2	0.67	0.49	1.26	0.74
4.4	0.71	0.51	1.32	0.77
4.6	0.75	0.52	1.37	0.80
相应的IdS电流—帧前后差值 (nA)				
3.0	115.45	96.75	287.09	139.69
3.2	112.82	90.65	278.55	130.08
3.4	107.65	83.74	266.22	118.94
3.6	100.45	76.30	250.75	106.80
3.8	91.63	68.65	232.72	95.76
4.0	81.67	60.99	212.77	80.60
4.2	71.08	53.55	191.61	67.62
4.4	60.18	46.50	169.86	55.20
4.6	49.35	39.95	148.07	43.68

[0066] 在上述实施例中,所述第一晶体管M1或第二晶体管M2可为双栅晶体管,双栅晶体管指共栅极的串联在一起的两个薄膜晶体管,从而进一步限制漏电,降低存储电容的电容值。

[0067] 如上述实施例为本实用新型较佳的实施方式,但本实用新型的实施方式并不受上述实施例的限制,其他的任何未背离本实用新型的精神实质与原理下所作的改变、修饰、替代、组合、简化,均应为等效的置换方式,都包含在本实用新型的保护范围之内。

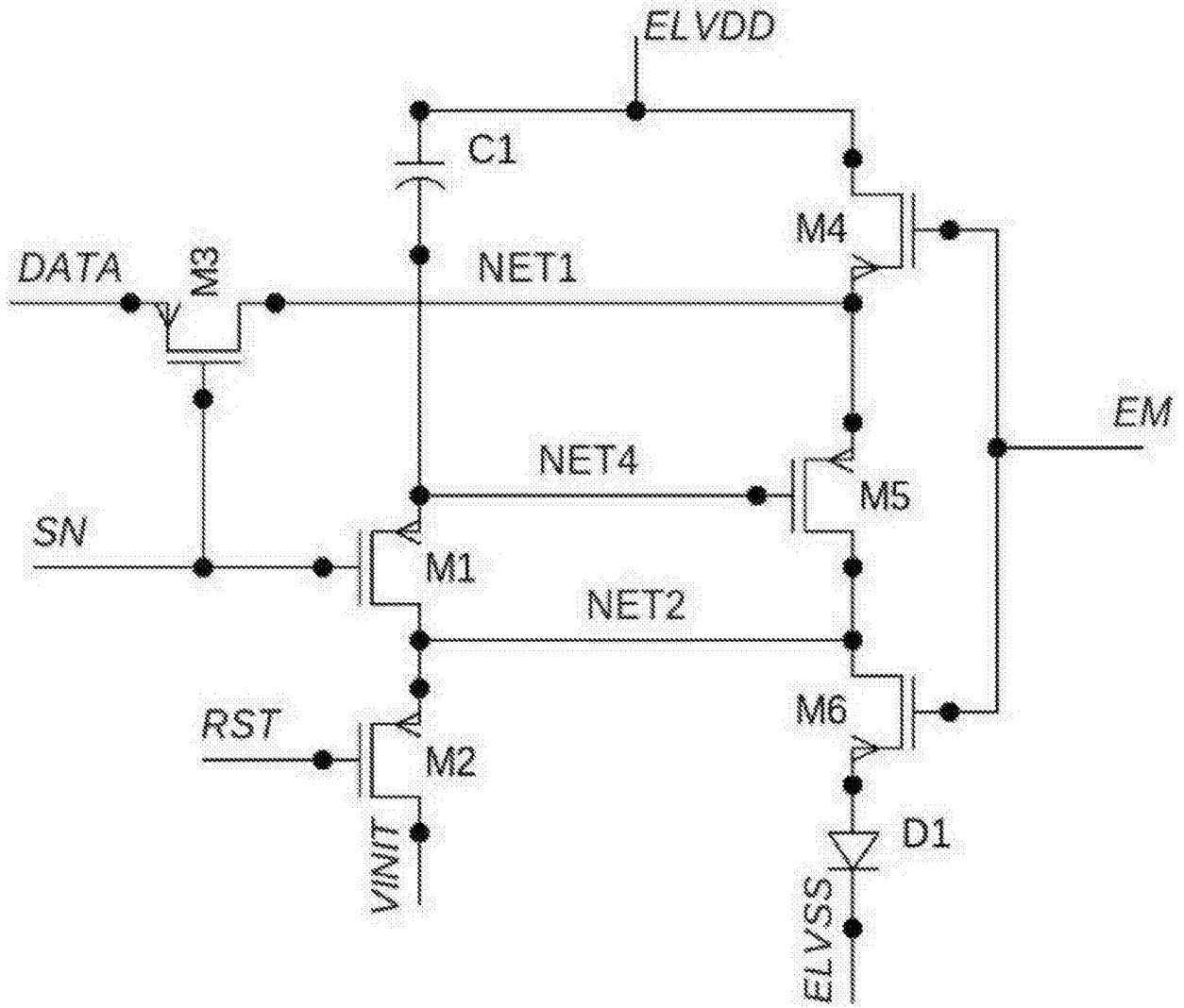


图1

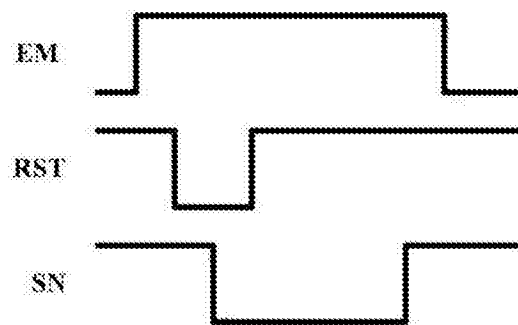


图2

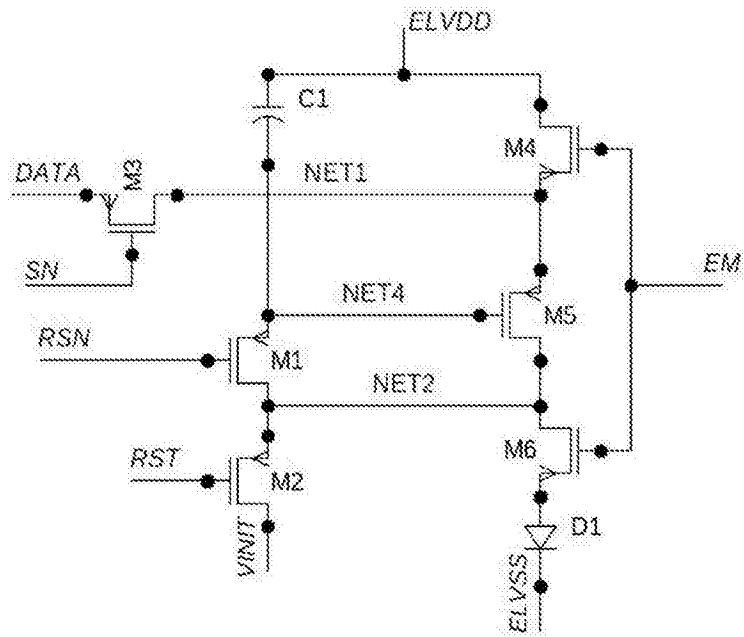


图3

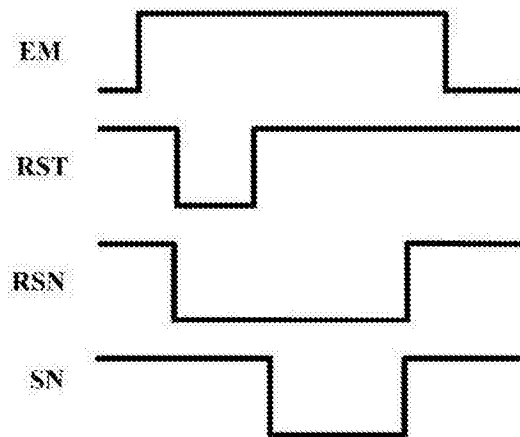


图4

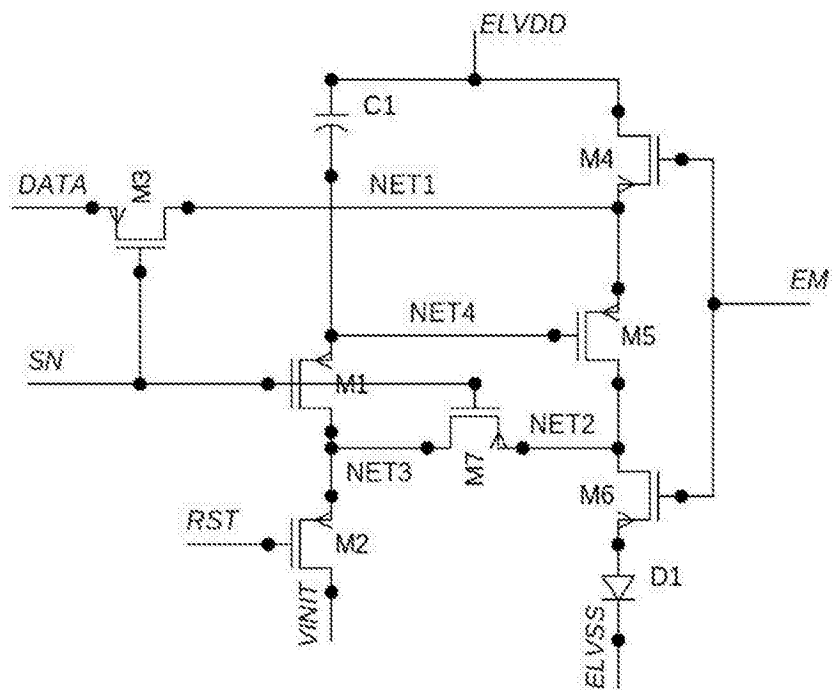


图5

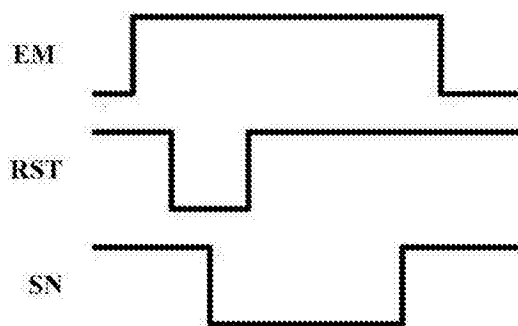


图6

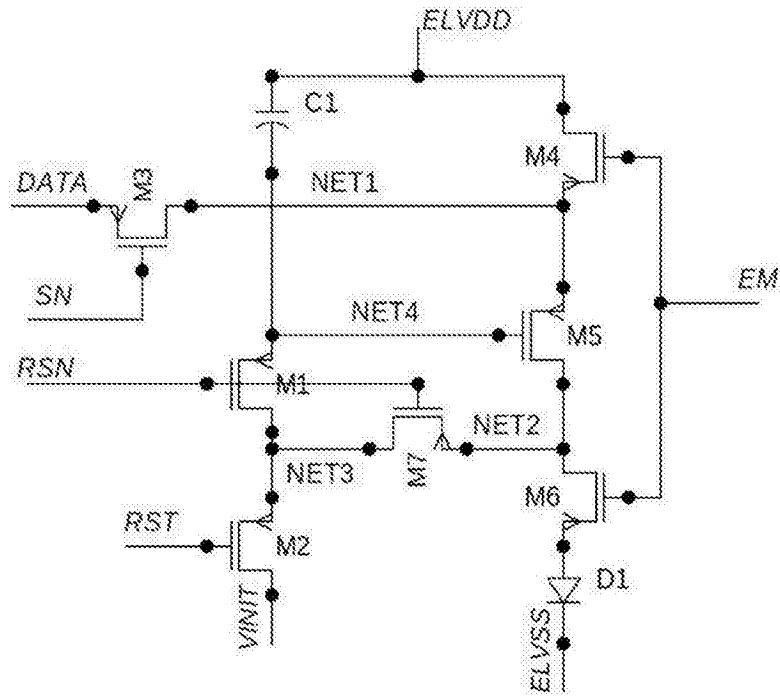


图7

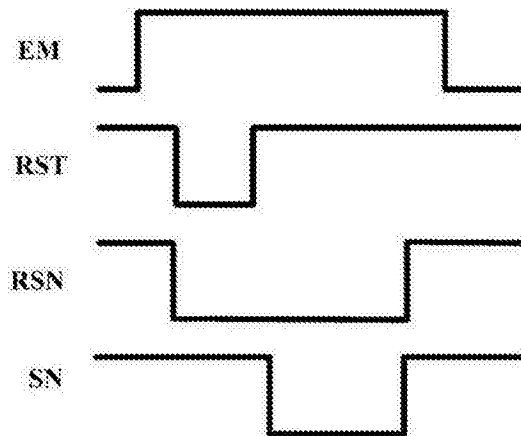


图8

专利名称(译)	一种OLED像素驱动电路		
公开(公告)号	CN205722744U	公开(公告)日	2016-11-23
申请号	CN201620184666.1	申请日	2016-03-10
[标]申请(专利权)人(译)	信利(惠州)智能显示有限公司		
申请(专利权)人(译)	信利(惠州)智能显示有限公司		
当前申请(专利权)人(译)	信利(惠州)智能显示有限公司		
[标]发明人	朱杰 阮伟文 吴锦坤 胡君文 苏君海 李建华		
发明人	朱杰 阮伟文 吴锦坤 胡君文 苏君海 李建华		
IPC分类号	G09G3/3266		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种OLED像素驱动电路，包括扫描信号端、数据端、复位信号端、发光控制信号端、第一电源电压输入端、第二电源电压输入端、基准电压输入端，还包括第一、第二晶体管、第三、第四、第五、第六晶体管，还可以设置第七晶体管。所述第一晶体管或第二晶体管可为双栅晶体管。本实用新型提供的OLED像素驱动电路通过电路结构中电子元件的连接设置，有效降低驱动薄膜晶体管(TFT)栅极的漏电流，进而缩小存储电容面积，使得显示面板具有高PPI。

