



(12)发明专利申请

(10)申请公布号 CN 110136648 A
(43)申请公布日 2019.08.16

(21)申请号 201910397169.8

(22)申请日 2019.05.14

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 李艳

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/3225(2016.01)

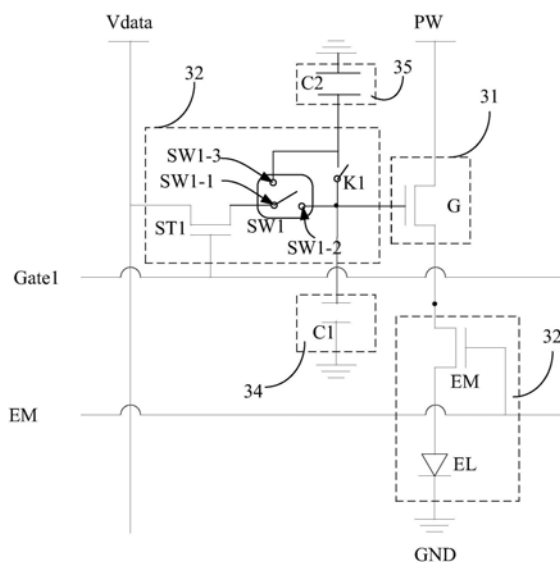
权利要求书1页 说明书9页 附图8页

(54)发明名称

像素电路及OLED显示面板

(57)摘要

本发明提供一种像素电路及OLED显示面板,其像素电路包括:驱动电路,发光电路,开关电路,第一存储电路,以及第二存储电路;其中,所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个存储电路,通过在第一显示帧的发光阶段对一个存储电路进行充电,然后在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光,实现了存储电路充电与面板发光同时进行,基于此可以大大增加充电时间。



1. 一种像素电路,其特征在于,包括:

驱动电路;

发光电路,用于在所述驱动电路的驱动下发光;

开关电路;

第一存储电路;以及

第二存储电路;

其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。

2. 如权利要求1所述的像素电路,其特征在于,所述驱动电路包括驱动晶体管,所述驱动晶体管的源极电连接电源电压,所述驱动晶体管的漏极电连接所述发光电路,所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

3. 如权利要求1所述的像素电路,其特征在于,所述发光电路包括发光开关管以及发光器件。

4. 如权利要求1所述的像素电路,其特征在于,所述第一存储电路包括第一电容,所述第二存储电路包括第二电容。

5. 如权利要求4所述的像素电路,其特征在于,所述第一电容和所述第二电容的电容值相同。

6. 如权利要求4所述的像素电路,其特征在于,所述第一电容的第一电极和所述第二电容的第一电极同层设置;所述第一电容的第二电极和所述第二电容的第二电极同层设置。

7. 如权利要求1所述的像素电路,其特征在于,所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关,所述第一开关晶体管的漏极电连接所述第一切换开关的第一引脚,所述第一切换开关的第二引脚电连接所述第一存储电路,所述第一切换开关的第三引脚电连接所述第二存储电路,所述第二存储电路通过所述第一开关电连接所述驱动电路。

8. 如权利要求1所述的像素电路,其特征在于,所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关,所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路,所述第三开关晶体管的漏极电连接所述第二存储电路,所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

9. 如权利要求1所述的像素电路,其特征在于,所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关,所述第四开关晶体管的漏极电连接所述第一存储电路,所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚,所述第二切换开关的第二引脚电连接所述第二存储电路,所述第二切换开关的第三引脚电连接所述驱动电路。

10. 一种OLED显示面板,其特征在于,包括像素阵列,所述像素阵列包括至少一个如权利要求1至9任一所述的像素电路。

像素电路及OLED显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及OLED显示面板。

背景技术

[0002] 现有AMOLED(Active Matrix Organic Light Emitting Diode,有源矩阵有机发光二极管)显示面板由于相较于液晶显示面板更加轻薄,具有广泛的应用。

[0003] 目前大尺寸AMOLED面板的开发通常采用如图1所示的3T1C像素电路架构,如图2所示,在一个显示帧的数据信号写入阶段内,首先扫描线路Gate输入高压,开关晶体管T1导通,以完成存储电容Cst的充电,此时发光开关管T2断开,在一个显示帧的发光阶段内,扫描线路Gate输入低压,开关晶体管T1断开,发光开关管T2导通,显示面板发光。

[0004] 但是,随着分辨率和帧频不断提升的情况下,存储电容Cst的充电时间被压缩的越来越短,导致显示屏出现存储电容Cst充电不足的问题。

[0005] 即现有OLED面板存在存储电容Cst充电不足的技术问题,有待改进。

发明内容

[0006] 本发明提供一种像素电路及OLED显示面板,以解决现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0007] 为解决以上问题,本发明提供的技术方案如下:

[0008] 本发明实施例提供一种像素电路,其包括:

[0009] 驱动电路;

[0010] 发光电路,用于在所述驱动电路的驱动下发光;

[0011] 开关电路;

[0012] 第一存储电路;以及

[0013] 第二存储电路;

[0014] 其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。

[0015] 在本发明的像素电路中,所述驱动电路包括驱动晶体管,所述驱动晶体管的源极电连接电源电压,所述驱动晶体管的漏极电连接所述发光电路,所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

[0016] 在本发明的像素电路中,所述发光电路包括发光开关管以及发光器件。

[0017] 在本发明的像素电路中,所述第一存储电路包括第一电容,所述第二存储电路包括第二电容。

[0018] 在本发明的像素电路中,所述第一电容和所述第二电容的电容值相同。

[0019] 在本发明的像素电路中,所述第一电容的第一电极和所述第二电容的第一电极同层设置;所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0020] 在本发明的像素电路中,所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关,所述第一开关晶体管的漏极电连接所述第一切换开关的第一引脚,所述第一切换开关的第二引脚电连接所述第一存储电路,所述第一切换开关的第三引脚电连接所述第二存储电路,所述第二存储电路通过所述第一开关电连接所述驱动电路。

[0021] 在本发明的像素电路中,所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关,所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路,所述第三开关晶体管的漏极电连接所述第二存储电路,所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

[0022] 在本发明的像素电路中,所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关,所述第四开关晶体管的漏极电连接所述第一存储电路,所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚,所述第二切换开关的第二引脚电连接所述第二存储电路,所述第二切换开关的第三引脚电连接所述驱动电路。

[0023] 本发明实施例还提供一种OLED显示面板,其包括像素阵列,所述像素阵列包括至少一个本发明提供的像素电路。

[0024] 本发明的有益效果为:

[0025] 本发明提供一种像素电路及OLED显示面板,其像素电路包括:驱动电路,发光电路,开关电路,第一存储电路,以及第二存储电路;其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个存储电路,通过在第一显示帧的发光阶段对一个存储电路进行充电,然后在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光,实现了存储电路充电与面板发光同时进行,基于此可以大大增加充电时间,解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

附图说明

[0026] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0027] 图1为现有像素电路的电路示意图;

[0028] 图2为现有像素电路的工作时序图;

[0029] 图3为本发明实施例提供的像素电路的第一种电路示意图;

[0030] 图4为图3所示像素电路的工作时序图;

[0031] 图5为本发明实施例提供的像素电路的第二种电路示意图;

[0032] 图6为图5所示像素电路的工作时序图;

[0033] 图7为本发明实施例提供的像素电路的第三种电路示意图；

[0034] 图8为图7所示像素电路的工作时序图。

具体实施方式

[0035] 下面将结合本发明的具体实施方案,对本发明实施方案和/或实施例中的技术方案进行清楚、完整的描述,显而易见的,下面所描述的实施方案和/或实施例仅仅是本发明一部分实施方案和/或实施例,而不是全部的实施方案和/或实施例。基于本发明中的实施方案和/或实施例,本领域普通技术人员在没有做出创造性劳动前下所获得的所有其他实施方案和/或实施例,都属于本发明保护范围。

[0036] 本发明所提到的方向用语,例如[上]、[下]、[左]、[右]、[前]、[后]、[内]、[外]、[侧]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明和理解本发明,而非用以限制本发明。术语“第一”、“第二”等仅用于描述目的,而不能理解为指示或是暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”等的特征可以明示或者隐含地包括一个或者更多个该特征。

[0037] 参照图1和图2,在现有的OLED像素电路中,在一个显示帧周期内,在一个显示帧的数据信号写入阶段 t_2 内,首先扫描线路Gate输入高压,开关晶体管T1导通,以完成存储电容 C_{st} 的充电,此时发光开关管T2断开,在一个显示帧的发光阶段 t_3 内,扫描线路Gate输入低压,开关晶体管T1断开,发光开关管T2导通,显示面板发光。但是,随着分辨率和帧频不断提升的情况下,存储电容 C_{st} 的充电时间被压缩的越来越短,导致显示屏出现存储电容 C_{st} 充电不足的问题。

[0038] 针对现有OLED面板存在存储电容 C_{st} 充电不足的技术问题,本发明提供一种像素电路可以解决这个问题。

[0039] 在一种实施例中,如图3所示,本发明提供的像素电路包括:

[0040] 驱动电路31;

[0041] 发光电路32,用于在所述驱动电路的驱动下发光;

[0042] 开关电路33;

[0043] 第一存储电路34;以及

[0044] 第二存储电路35;

[0045] 其中,所述第一存储电路34用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路35用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。

[0046] 本实施例提供了一种像素电路,其包括:驱动电路,发光电路,开关电路,第一存储电路,以及第二存储电路;其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个

存储电路,通过在第一显示帧的发光阶段对一个存储电路进行充电,然后在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光,实现了存储电路充电与面板发光同时进行,基于此可以大大增加充电时间,解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0047] 在一种实施例中,如图3所示,在本发明的像素电路中,所述驱动电路31包括驱动晶体管G,所述驱动晶体管G的源极电连接电源电压PW,所述驱动晶体管G的漏极电连接所述发光电路,所述驱动晶体管G的栅极电连接所述第一存储电路34和所述第二存储电路35。

[0048] 在一种实施例中,如图3所示,在本发明的像素电路中,所述发光电路32包括发光开关管EM以及发光器件EL。发光开关管EM在控制信号EM的控制下导通或断开,进而控制发光器件EL发光。

[0049] 在一种实施例中,如图3所示,发光开关管EM设置在驱动晶体管G和发光器件EL,所述发光器件EL的另一端接地GND。

[0050] 在一种实施例中,发光开关管EM设置在发光器件EL和地GND之间。

[0051] 在一种实施例中,如图3所示,在本发明的像素电路中,所述第一存储电路34包括第一电容C1,所述第二存储电路35包括第二电容C1。

[0052] 在一种实施例中,在本发明的像素电路中,所述第一存储电路34包括第一电感,所述第二存储电路35包括第二电感。

[0053] 在一种实施例中,在本发明的像素电路中,所述第一电容和所述第二电容的电容值相同。这样便于使用同样的掩模板制备电容,且便于后续算法的计算。

[0054] 在一种实施例中,在本发明的像素电路中,所述第一电容的第一电极和所述第二电容的第一电极同层设置;所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0055] 现结合图3和图4对开关电路33的第一种实现方式进行描述。

[0056] 在一种实施例中,如图3所示,在本发明的像素电路中,所述开关电路33包括第一开关晶体管ST1、第一切换开关SW1、以及第一开关K1,所述第一开关晶体管ST1的源极电连接源极驱动器,根据Vdata1电压向存储电容充电,所述第一开关晶体管ST1的栅极电连接栅极驱动电路,根据Gate1信号实现导通和断开的控制,所述第一开关晶体管ST1的漏极电连接所述第一切换开关SW1的第一引脚SW1-1,所述第一切换开关SW1的第二引脚SW1-2电连接所述第一存储电路的电容C1,所述第一切换开关SW1的第三引脚SW1-3电连接所述第二存储电路的电容C2,所述第二存储电路C2通过所述第一开关K1电连接所述驱动电路的驱动晶体管G的栅极;所述第一切换开关SW1在信号SW1的控制下工作。

[0057] 一个显示帧包括起始阶段t1、数据信号写入阶段t2、发光阶段t3和切换阶段t4。

[0058] 在一种实施例中,如图4所示,图3所示的像素电路的工作原理为:

[0059] 在第一显示帧的t1内,第一开关晶体管ST1、发光开关管EM和开关K1都断开,所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通;

[0060] 在第一显示帧的t2内,Gate1为高电位,第一开关晶体管ST1导通,发光开关管EM和开关K1都断开,为电容C1充电,充电电压为第一显示帧对应的灰阶电压;

[0061] 在第一显示帧的t3内,所述第一切换开关SW1的第一引脚SW1-1和第三引脚SW1-3连通,Gate1保持高电位,第一开关晶体管ST1导通,为电容C2充电,直至电容C2的电量为电

容C1和电容C2要达到电位需要的总和,充电时长为 t_5 (可以等于 t_3 ,或者小于 t_3),充电电压为第二显示帧对应的灰阶电压,开关K1断开;电容C1为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0062] 在第一显示帧的 t_4 内,第一开关晶体管ST1、发光开关管EM和开关K1都断开,所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通,发光器件EL结束发光;

[0063] 在第二显示帧的 t_1 内,第一开关晶体管ST1断开,发光开关管EM和开关K1都导通,所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通;电容C2为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0064] 第二显示帧内 t_2 至 t_4 的后续循环,和第一显示帧内的 t_2 至 t_4 相同,可以使充电与显示并行循环,不再赘述。

[0065] 现结合图5和图6对开关电路33的第二种实现方式进行描述。

[0066] 在一种实施例中,如图5所示,在本发明的像素电路中,所述开关电路33包括第二开关晶体管ST2、第三开关晶体管ST3、第二开关K2、以及第三开关K3,所述第二开关晶体管ST2的源极电连接源极驱动器,根据Vdata2电压向存储电容充电,所述第二开关晶体管ST2的栅极电连接栅极驱动电路,根据Gate2信号实现导通和断开的控制,所述第二开关晶体管ST2的漏极通过所述第二开关K2电连接所述第一存储电路的电容C1,所述第三开关晶体管ST3的源极电连接源极驱动器,根据Vdata3电压向存储电容充电,所述第三开关晶体管ST3的栅极电连接栅极驱动电路,根据Gate3信号实现导通和断开的控制,所述第三开关晶体管ST3的漏极电连接所述第二存储电路的电容C2,所述第二存储电路的电容C2通过所述第三开关K3电连接所述第二开关晶体管ST2的漏极。

[0067] 在一种实施例中,如图6所示,图5所示的像素电路的工作原理为:

[0068] 在第一显示帧的 t_1 内,第二开关晶体管ST2、第三开关晶体管ST3、开关K2、开关K3、发光开关管EM都断开;

[0069] 在第一显示帧的 t_2 内,Gate2为高电位,第二开关晶体管ST2导通,发光开关管EM断开,为电容C1充电,充电电压为第一显示帧对应的灰阶电压;

[0070] 在第一显示帧的 t_3 内,Gate3为高电位,第三开关晶体管ST3导通,为电容C2充电,直至电容C2的电量为电容C1和电容C2要达到电位需要的总和,充电时长为 t_5 (可以等于 t_3 ,或者小于 t_3),充电电压为第二显示帧对应的灰阶电压;Gate2变为低电位,第二开关晶体管ST2断开,电容C1为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0071] 在第一显示帧的 t_4 内,第二开关晶体管ST2、第三开关晶体管ST3、开关K2、开关K3、发光开关管EM都断开,发光器件EL结束发光;

[0072] 在第二显示帧的 t_1 内,第二开关晶体管ST2、第三开关晶体管ST3保持断开,所述开关K2闭合、开关K3闭合,发光开关管EM导通,电容C2为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0073] 第二显示帧内 t_2 至 t_4 的后续循环,和第一显示帧内的 t_2 至 t_4 相同,可以使充电与显示并行循环,不再赘述。

[0074] 在一种实施例中,电容C1和电容C2都同步进行充电,即在第一显示帧的 t_2 内,Gate2为高电位,第二开关晶体管ST2导通,发光开关管EM断开,为电容C1充电,充电电压为

第一显示帧对应的灰阶电压;Gate3为高电位,第三开关晶体管ST3导通,为电容C2充电,直至电容C2的电量为电容C1和电容C2要达到电位需要的总和,充电时长为 t_5 (可以等于 t_3 ,或者小于 t_3),充电电压为第二显示帧对应的灰阶电压,电容C2充电结束后,Gate3变为低电位,第三开关晶体管ST3断开。

[0075] 现结合图7和图8对开关电路33的第三种实现方式进行描述。

[0076] 在一种实施例中,如图7所示,在本发明的像素电路中,所述开关电路33包括第四开关晶体管ST4、第五开关晶体管ST5、第二切换开关SW2,所述第四开关晶体管ST4的源极电连接源极驱动器,根据Vdata4电压向存储电容充电,所述第四开关晶体管ST4的栅极电连接栅极驱动电路,根据Gate4信号实现导通和断开的控制,所述第四开关晶体管ST4的漏极电连接所述第一存储电路的电容C1,所述第五开关晶体管ST5的源极电连接源极驱动器,根据Vdata5电压向存储电容充电,所述第五开关晶体管ST5的栅极电连接栅极驱动电路,根据Gate5信号实现导通和断开的控制,所述第五开关晶体管ST5的漏极电连接所述第二切换开关SW2的第一引脚SW2-1,所述第二切换开关SW2的第二引脚SW2-2电连接所述第二存储电路的电容C2,所述第二切换开关SW2的第三引脚SW2-3电连接所述驱动电路的驱动晶体管G的栅极;所述第二切换开关SW2在信号SW2的控制下工作。

[0077] 在一种实施例中,如图8所示,图7所示的像素电路的工作原理为:

[0078] 在第一显示帧的 t_1 内,第四开关晶体管ST4、第五开关晶体管ST5、发光开关管EM都断开,所述第二切换开关SW2的第一引脚SW2-1和第二引脚SW2-2连通;

[0079] 在第一显示帧的 t_2 内,Gate4为高电位,第四开关晶体管ST4导通,发光开关管EM断开,为电容C1充电,充电电压为第一显示帧对应的灰阶电压;

[0080] 在第一显示帧的 t_3 内,Gate5为高电位,第五开关晶体管ST5导通,为电容C2充电,直至电容C2的电量为电容C1和电容C2要达到电位需要的总和,充电时长为 t_5 (可以等于 t_3 ,或者小于 t_3),充电电压为第二显示帧对应的灰阶电压;Gate4变为低电位,第四开关晶体管ST4断开,电容C1为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0081] 在第一显示帧的 t_4 内,第四开关晶体管ST4、第五开关晶体管ST5、发光开关管EM都断开,所述第二切换开关SW2的第一引脚SW2-1和第二引脚SW2-2连通,发光器件EL结束发光;

[0082] 在第二显示帧的 t_1 内,第四开关晶体管ST4、第五开关晶体管ST5断开,所述第二切换开关SW2的第三引脚SW2-3和第二引脚SW2-2连通,发光开关管EM导通,电容C2为驱动晶体管G的栅极提供工作电压,EM为高电位,发光开关管EM导通,发光器件EL发光;

[0083] 第二显示帧内 t_2 至 t_4 的后续循环,和第一显示帧内的 t_2 至 t_4 相同,可以使充电与显示并行循环,不再赘述。

[0084] 在一种实施例中,电容C1和电容C2都同步进行充电,即在第一显示帧的 t_2 内,Gate4为高电位,第四开关晶体管ST4导通,发光开关管EM断开,为电容C1充电,充电电压为第一显示帧对应的灰阶电压;Gate5为高电位,第五开关晶体管ST5导通,为电容C2充电,直至电容C2的电量为电容C1和电容C2要达到电位需要的总和,充电时长为 t_5 (可以等于 t_3 ,或者小于 t_3),充电电压为第二显示帧对应的灰阶电压,电容C2充电结束后,Gate5变为低电位,第五开关晶体管ST5断开。

[0085] 同时,本发明还提供一种OLED显示面板,其包括像素阵列,所述像素阵列包括至少一个本发明提供的像素电路,如图3所示,所述像素电路包括:

[0086] 像素电路包括:

[0087] 驱动电路31;

[0088] 发光电路32,用于在所述驱动电路的驱动下发光;

[0089] 开关电路33;

[0090] 第一存储电路34;以及

[0091] 第二存储电路35;

[0092] 其中,所述第一存储电路34用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路35用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。

[0093] 本实施例提供了一种OLED显示面板,其像素电路包括:驱动电路,发光电路,开关电路,第一存储电路,以及第二存储电路;其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个存储电路,通过在第一显示帧的发光阶段对一个存储电路进行充电,然后在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光,实现了存储电路充电与面板发光同时进行,基于此可以大大增加充电时间,解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0094] 在一种实施例中,在本发明的OLED显示面板中,所述驱动电路31包括驱动晶体管G,所述驱动晶体管G的源极电连接电源电压PW,所述驱动晶体管G的漏极电连接所述发光电路,所述驱动晶体管G的栅极电连接所述第一存储电路34和所述第二存储电路35。

[0095] 在一种实施例中,在本发明的OLED显示面板中,所述发光电路32包括发光开关管EM以及发光器件EL。发光开关管EM在控制信号EM的控制下导通或断开,进而控制发光器件EL发光。

[0096] 在一种实施例中,在本发明的OLED显示面板中,发光开关管EM设置在驱动晶体管G和发光器件EL,所述发光器件EL的另一端接地GND。

[0097] 在一种实施例中,在本发明的OLED显示面板中,发光开关管EM设置在发光器件EL和地GND之间。

[0098] 在一种实施例中,在本发明的OLED显示面板中,所述第一存储电路34包括第一电容C1,所述第二存储电路35包括第二电容C1。

[0099] 在一种实施例中,在本发明的OLED显示面板中,所述第一存储电路34包括第一电感,所述第二存储电路35包括第二电感。

[0100] 在一种实施例中,在本发明的OLED显示面板中,所述第一电容和所述第二电容的电容值相同。这样便于使用同样的掩模板制备电容,且便于后续算法的计算。

[0101] 在一种实施例中,在本发明的OLED显示面板中,所述第一电容的第一电极和所述第二电容的第一电极同层设置;所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0102] 在一种实施例中,在本发明的OLED显示面板中,所述开关电路33包括第一开关晶体管ST1、第一切换开关SW1、以及第一开关K1,所述第一开关晶体管ST1的源极电连接源极驱动器,根据Vdata1电压向存储电容充电,所述第一开关晶体管ST1的栅极电连接栅极驱动电路,根据Gate1信号实现导通和断开的控制,所述第一开关晶体管ST1的漏极电连接所述第一切换开关SW1的第一引脚SW1-1,所述第一切换开关SW1的第二引脚SW1-2电连接所述第一存储电路的电容C1,所述第一切换开关SW1的第三引脚SW1-3电连接所述第二存储电路的电容C2,所述第二存储电路C2通过所述第一开关K1电连接所述驱动电路的驱动晶体管G的栅极;所述第一切换开关SW1在信号SW1的控制下工作。

[0103] 在一种实施例中,在本发明的OLED显示面板中,所述开关电路33包括第二开关晶体管ST2、第三开关晶体管ST3、第二开关K2、以及第三开关K3,所述第二开关晶体管ST2的源极电连接源极驱动器,根据Vdata2电压向存储电容充电,所述第二开关晶体管ST2的栅极电连接栅极驱动电路,根据Gate2信号实现导通和断开的控制,所述第二开关晶体管ST2的漏极通过所述第二开关K2电连接所述第一存储电路的电容C1,所述第三开关晶体管ST3的源极电连接源极驱动器,根据Vdata3电压向存储电容充电,所述第三开关晶体管ST3的栅极电连接栅极驱动电路,根据Gate3信号实现导通和断开的控制,所述第三开关晶体管ST3的漏极电连接所述第二存储电路的电容C2,所述第二存储电路的电容C2通过所述第三开关K3电连接所述第二开关晶体管ST2的漏极。

[0104] 在一种实施例中,在本发明的OLED显示面板中,所述开关电路33包括第四开关晶体管ST4、第五开关晶体管ST5、第二切换开关SW2,所述第四开关晶体管ST4的源极电连接源极驱动器,根据Vdata4电压向存储电容充电,所述第四开关晶体管ST4的栅极电连接栅极驱动电路,根据Gate4信号实现导通和断开的控制,所述第四开关晶体管ST4的漏极电连接所述第一存储电路的电容C1,所述第五开关晶体管ST5的源极电连接源极驱动器,根据Vdata5电压向存储电容充电,所述第五开关晶体管ST5的栅极电连接栅极驱动电路,根据Gate5信号实现导通和断开的控制,所述第五开关晶体管ST5的漏极电连接所述第二切换开关SW2的第一引脚SW2-1,所述第二切换开关SW2的第二引脚SW2-2电连接所述第二存储电路的电容C2,所述第二切换开关SW2的第三引脚SW2-3电连接所述驱动电路的驱动晶体管G的栅极;所述第二切换开关SW2在信号SW2的控制下工作。

[0105] 根据上述实施例可知:

[0106] 本发明提供一种像素电路及OLED显示面板,其像素电路包括:驱动电路,发光电路,开关电路,第一存储电路,以及第二存储电路;其中,所述第一存储电路用于在所述开关电路的控制下,在第一显示帧的数据信号写入阶段进行充电,并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光;所述第二存储电路用于在所述开关电路的控制下,在第一显示帧的发光阶段进行充电,并在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个存储电路,通过在第一显示帧的发光阶段对一个存储电路进行充电,然后在第二显示帧时向所述驱动电路提供工作电压,以触发所述驱动电路驱动所述发

光电路发光,实现了存储电路充电与面板发光同时进行,基于此可以大大增加充电时间,解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0107] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

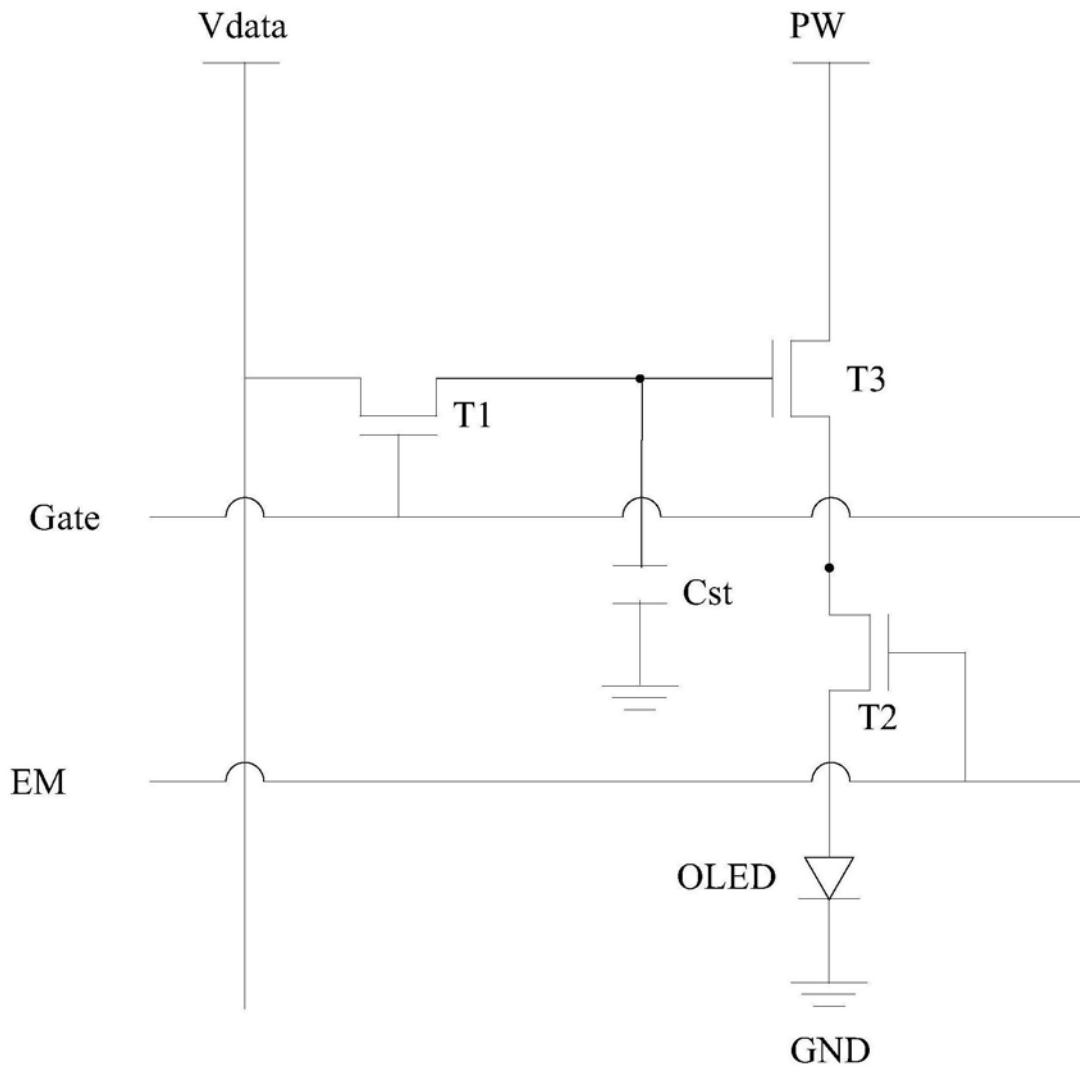


图1

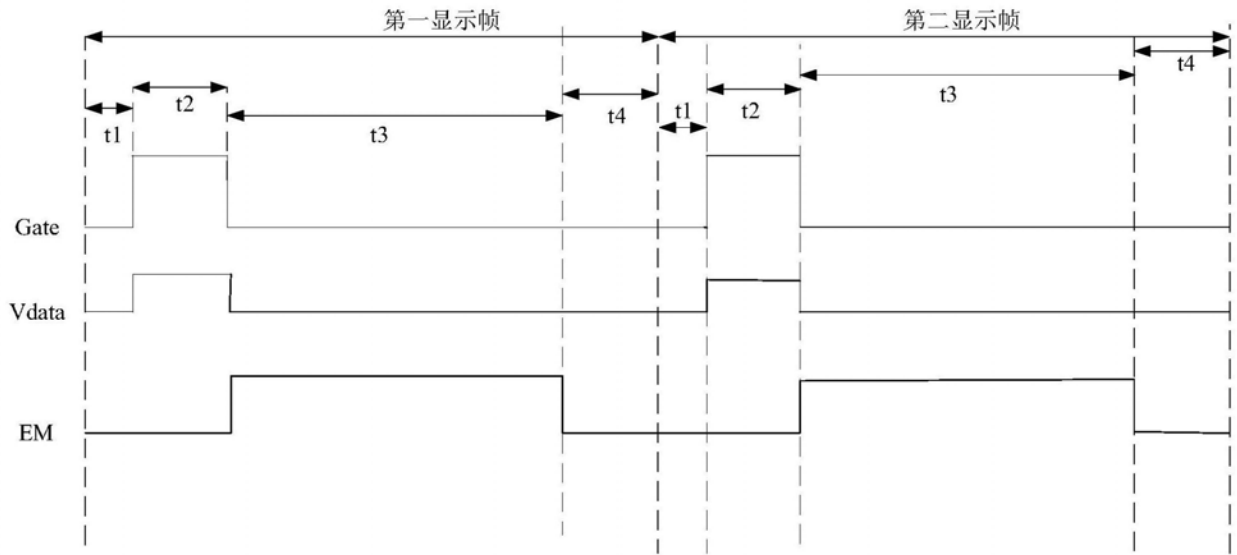


图2

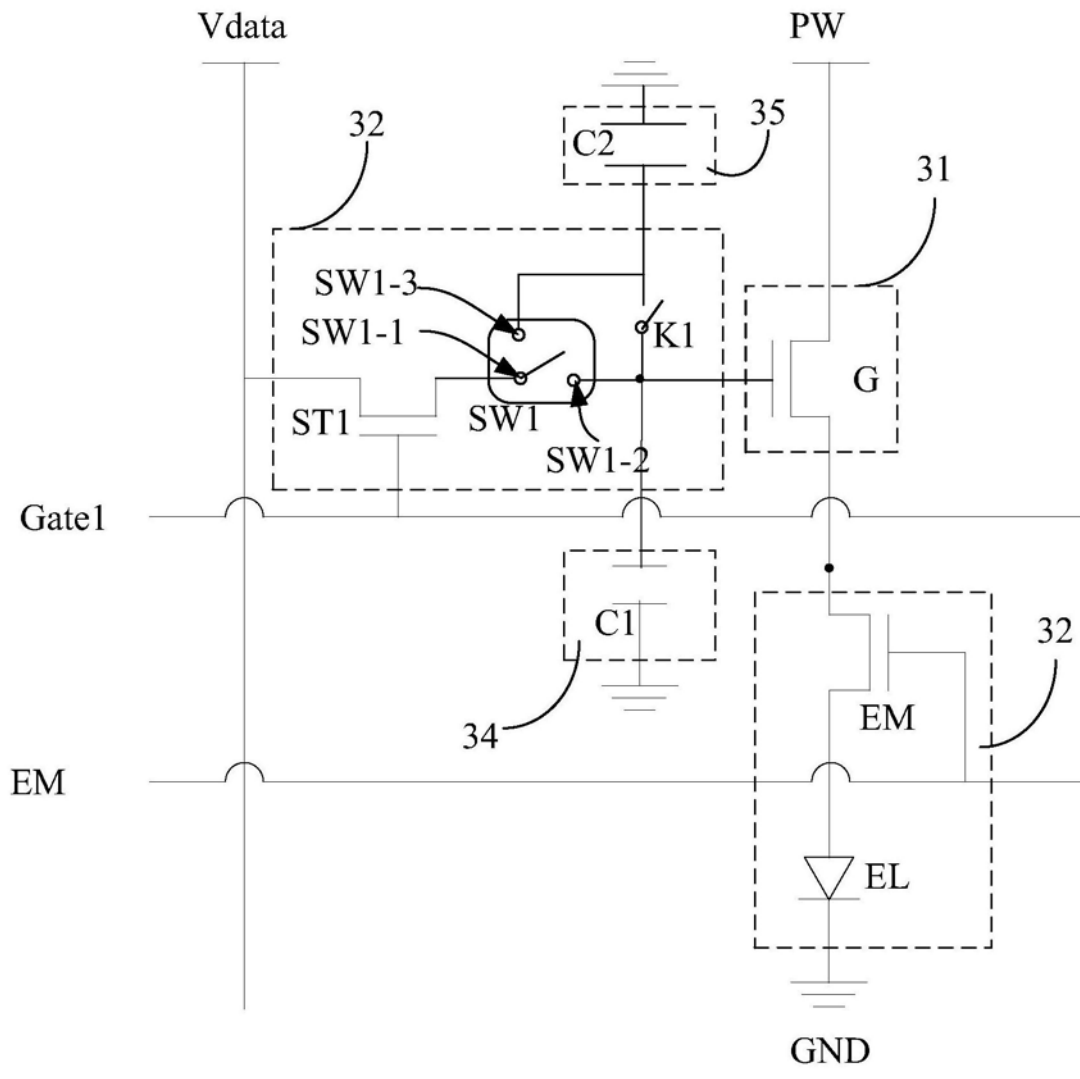


图3

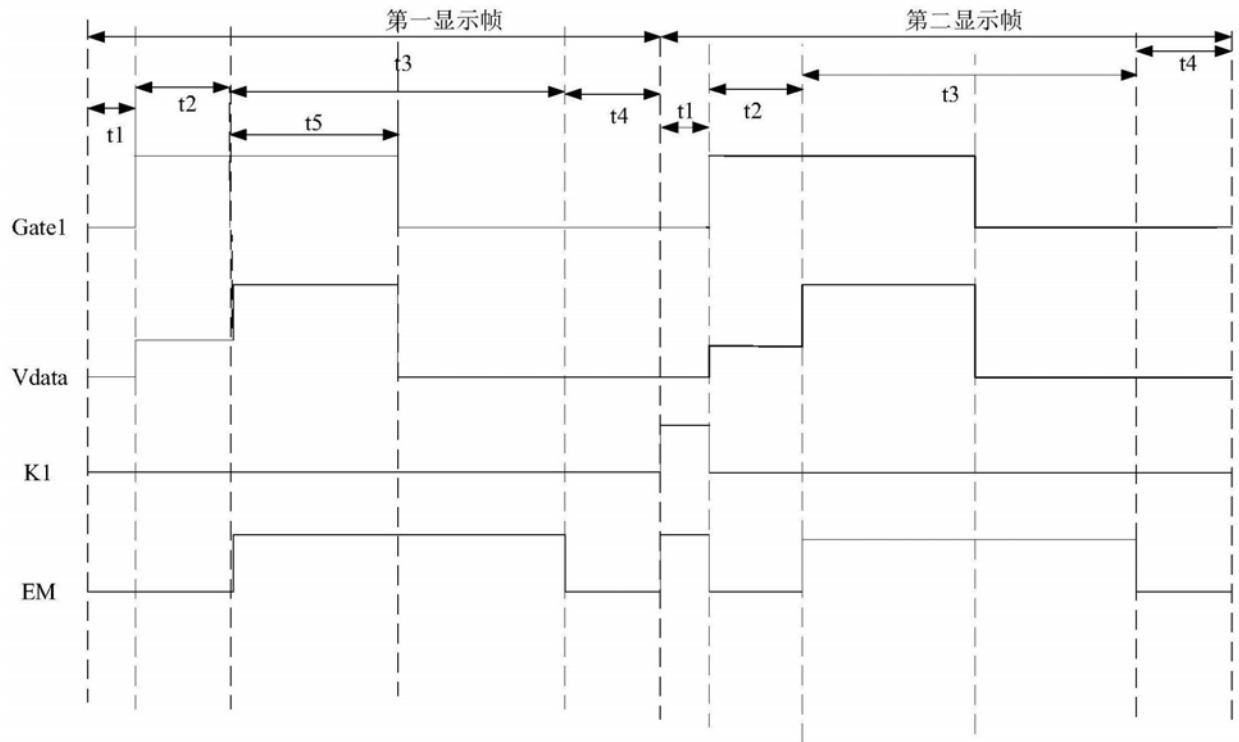


图4

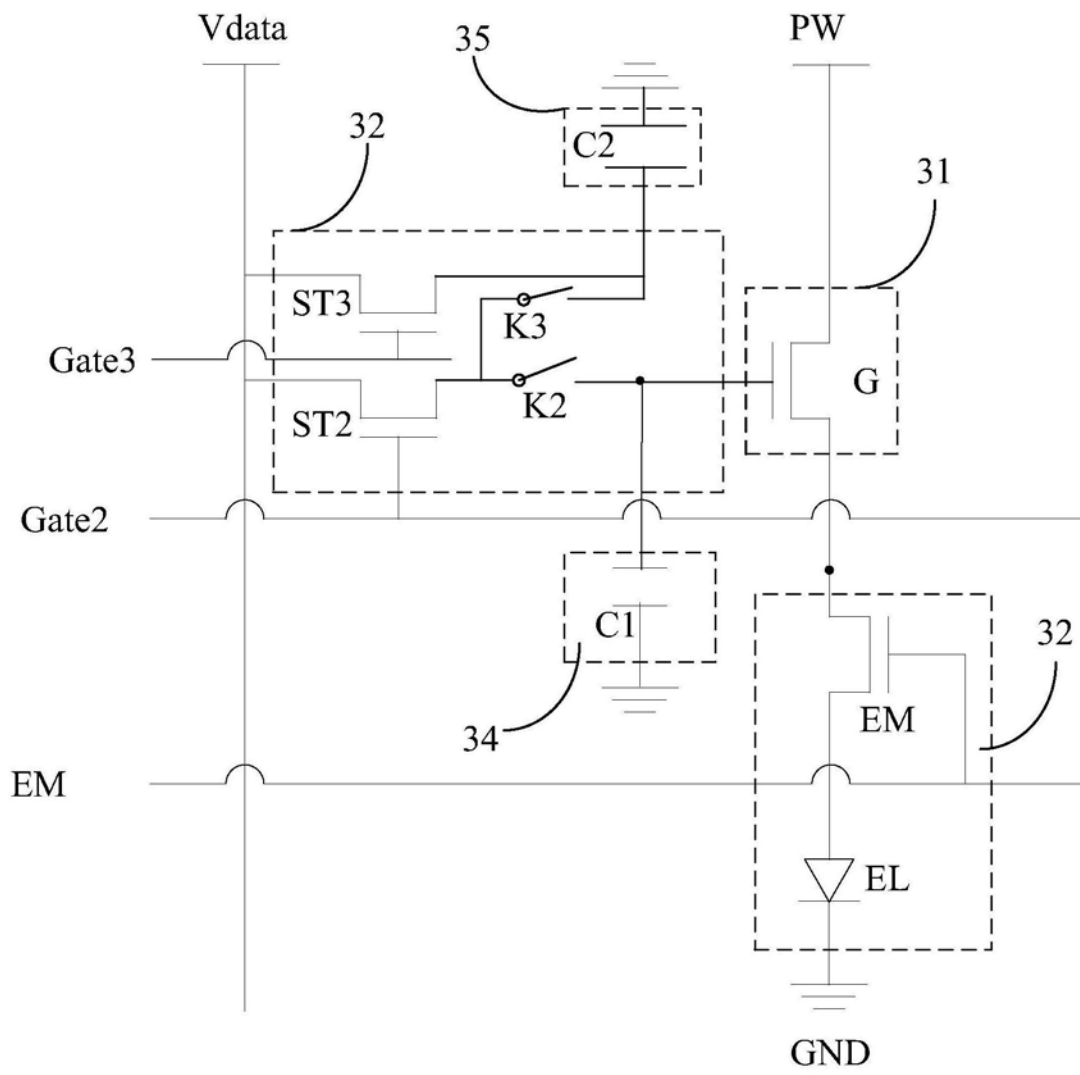


图5

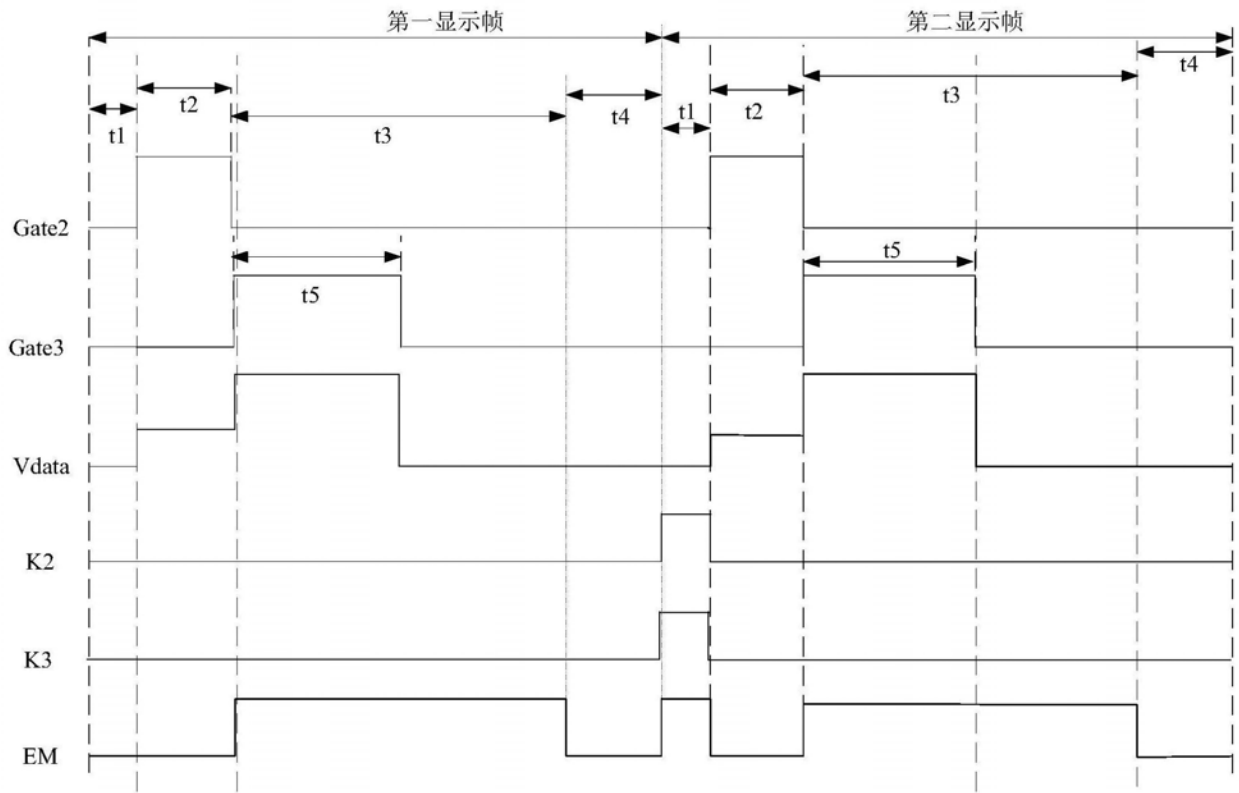


图6

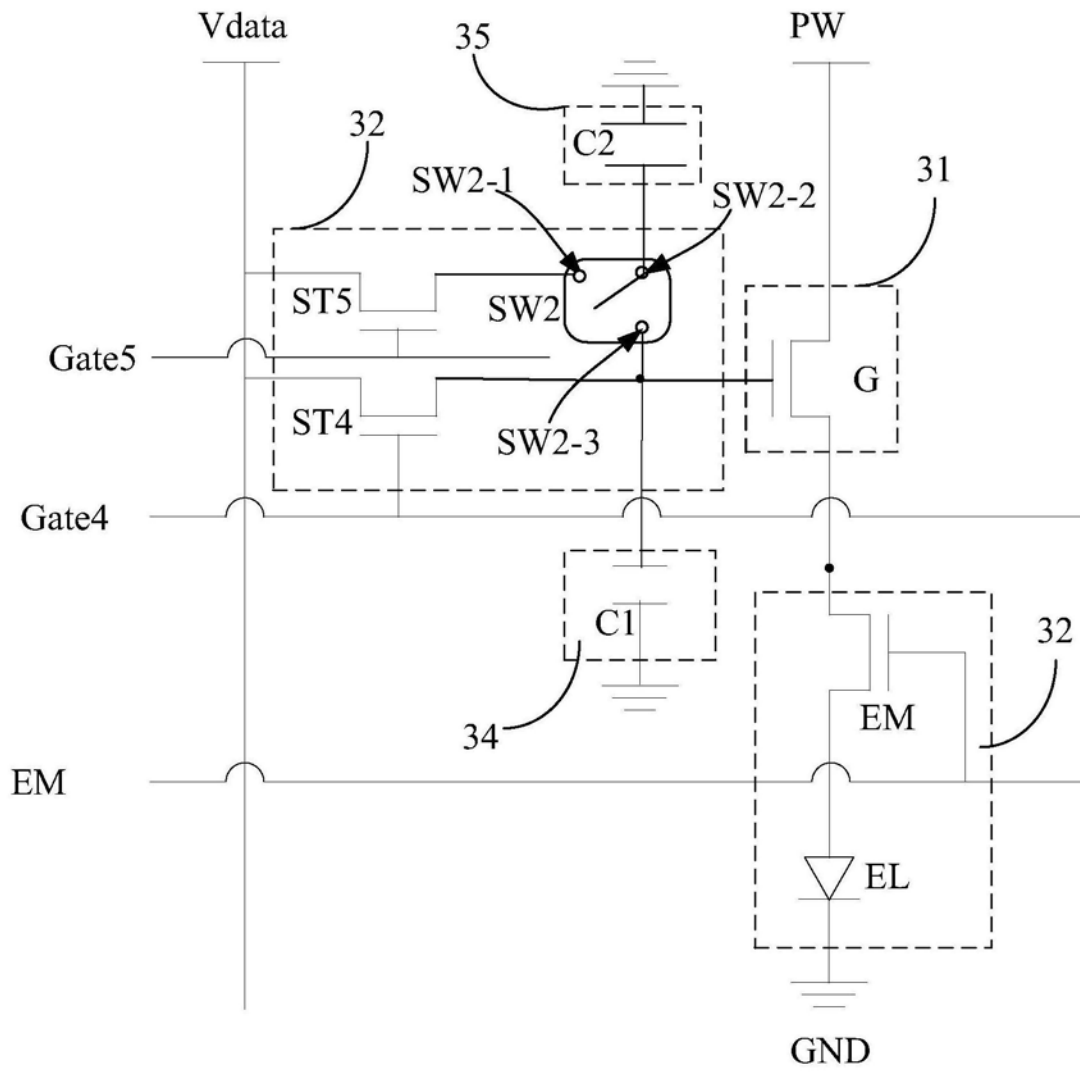


图7

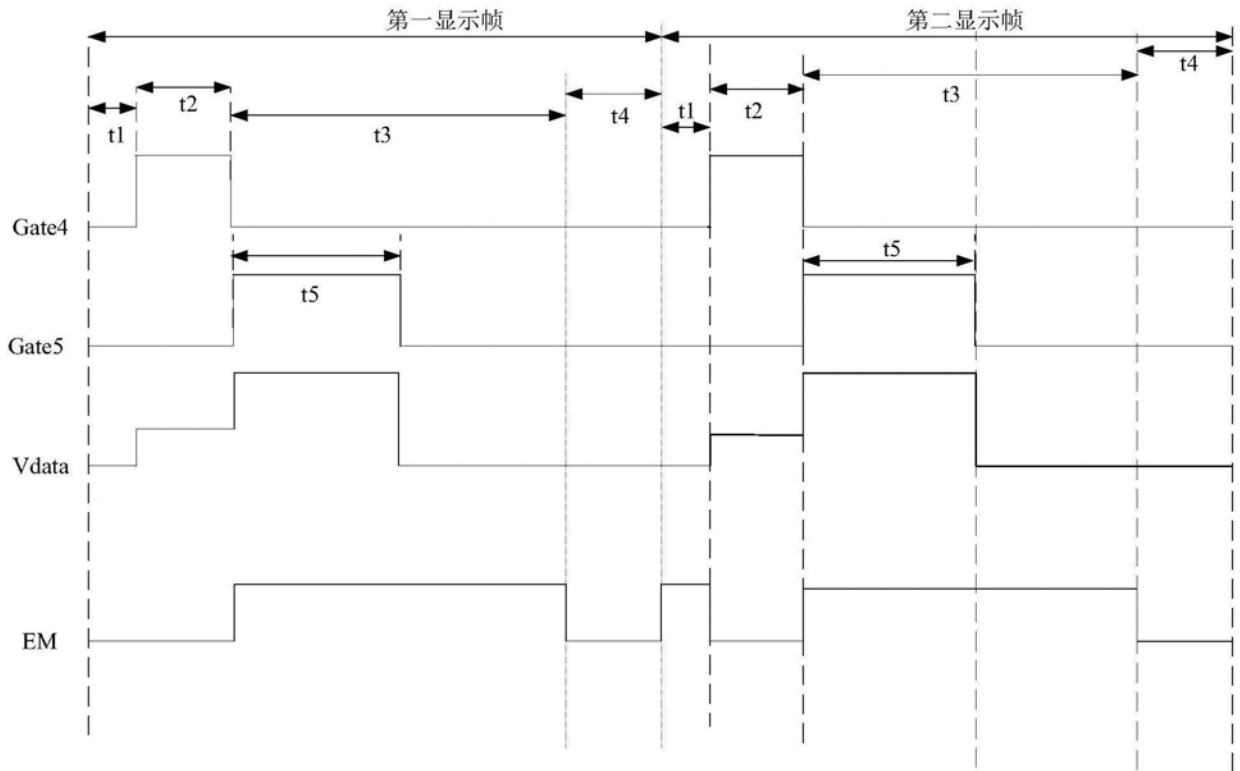


图8

专利名称(译)	像素电路及OLED显示面板		
公开(公告)号	CN110136648A	公开(公告)日	2019-08-16
申请号	CN201910397169.8	申请日	2019-05-14
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	李艳		
发明人	李艳		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路及OLED显示面板，其像素电路包括：驱动电路，发光电路，开关电路，第一存储电路，以及第二存储电路；其中，所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。本发明通过设置至少两个存储电路，通过在第一显示帧的发光阶段对一个存储电路进行充电，然后在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光，实现了存储电路充电与面板发光同时进行，基于此可以大大增加充电时间。

