



# (12)发明专利申请

(10)申请公布号 CN 109997230 A

(43)申请公布日 2019.07.09

(21)申请号 201980000095.8

G09G 3/3225(2016.01)

(22)申请日 2019.01.29

(85)PCT国际申请进入国家阶段日  
2019.01.30

(86)PCT国际申请的申请数据  
PCT/CN2019/073579 2019.01.29

(71)申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号  
申请人 成都京东方光电科技有限公司

(72)发明人 黄兴

(74)专利代理机构 中国国际贸易促进委员会专  
利商标事务所 11038  
代理人 张海强

(51)Int.Cl.  
H01L 27/32(2006.01)

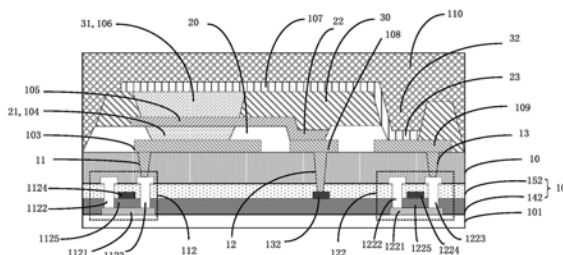
权利要求书3页 说明书10页 附图5页

## (54)发明名称

像素单元及其制造方法和双面OLED显示装置

## (57)摘要

本公开提供了一种像素单元及其制造方法和双面OLED显示装置,像素单元包括:基板;设置在基板的一侧的驱动电路层,包括第一驱动晶体管和第二驱动晶体管;第一发光器件和第二发光器件。第一发光器件包括:第一阳极,设置在驱动电路层远离基板的一侧,且与第一驱动晶体管的漏极连接;第一功能层,设置在第一阳极远离驱动电路层的一侧;阴极,设置在第一功能层远离第一阳极的一侧。第二发光器件包括:所述阴极;第二功能层,设置在阴极远离第一功能层的一侧;第二阳极,设置在第二功能层远离阴极的一侧,且与第二驱动晶体管的漏极连接。



1. 一种像素单元,包括:

基板;

驱动电路层,设置在所述基板的一侧,所述驱动电路层包括第一驱动晶体管和第二驱动晶体管;

第一发光器件,包括:

第一阳极,设置在所述驱动电路层远离所述基板的一侧,并且与所述第一驱动晶体管的漏极连接;

第一功能层,设置在所述第一阳极远离所述驱动电路层的一侧;和

阴极,设置在所述第一功能层远离所述第一阳极的一侧;和

第二发光器件,包括:

所述阴极;

第二功能层,设置在所述阴极远离所述第一功能层的一侧;和

第二阳极,设置在所述第二功能层远离所述阴极的一侧,并且与所述第二驱动晶体管的漏极连接。

2. 根据权利要求1所述的像素单元,其中,所述阴极为反射式阴极。

3. 根据权利要求2所述的像素单元,其中,所述第一驱动晶体管和所述第二驱动晶体管间隔开地设置在所述基板上。

4. 根据权利要求2所述的像素单元,其中,所述驱动电路层还包括与所述阴极连接的阴极走线;其中:

所述第一发光器件在所述基板上的正投影位于所述第一驱动晶体管在所述基板上的正投影与所述第二驱动晶体管在所述基板上的正投影之间,并且,所述阴极走线在所述基板上的正投影位于所述第一发光器件在所述基板上的正投影与所述第二驱动晶体管在所述基板上的正投影之间;

或者

所述第一驱动晶体管和第二驱动晶体管在所述基板上的正投影位于所述第一发光器件的第一侧,所述阴极走线在所述基板上的正投影位于所述第一发光器件在所述基板上的正投影的第二侧,所述第二侧与所述第一侧相对设置。

5. 根据权利要求4所述的像素单元,还包括:

平坦化层,设置在所述驱动电路层与所述第一发光器件之间;

第一连接导线和第二连接导线,其中,所述第一连接导线、所述第二连接导线和所述第一阳极间隔开地设置在所述平坦化层上;

其中,所述第一阳极通过贯穿所述平坦化层的第一过孔与所述第一驱动晶体管的漏极连接,所述阴极通过所述第一连接导线和贯穿所述平坦化层的第二过孔与所述阴极走线连接,所述第二阳极通过所述第二连接导线和贯穿所述平坦化层的第三过孔与所述第二驱动晶体管的漏极连接。

6. 根据权利要求5所述的像素单元,其中,所述第一发光器件还包括位于所述第一阳极、所述第一连接导线和所述第二连接导线上的第一像素界定层,所述第一像素界定层具有第一开口和第二开口,所述第一功能层通过所述第一开口与所述第一阳极连接,所述阴极通过所述第二开口与所述第一连接导线连接。

7. 根据权利要求6所述的像素单元,其中,所述第一像素界定层在所述基板上的正投影覆盖所述第一驱动晶体管和所述第二驱动晶体管在所述基板上的正投影。

8. 根据权利要求6或7所述的像素单元,其中,所述第二发光器件还包括位于所述阴极上的第二像素界定层,所述第二像素界定层具有第三开口,所述第二功能层通过所述第三开口与所述阴极连接。

9. 根据权利要求8所述的像素单元,其中,所述第一像素界定层还具有第四开口,所述第二像素界定层还具有第五开口,所述第二阳极通过所述第四开口和所述第五开口与所述第二连接导线连接。

10. 根据权利要求1所述的像素单元,其中,所述阴极的材料选自下列中的一种或多种:铝、银。

11. 一种双面OLED显示装置,包括:如权利要求1-10任意一项所述的像素单元。

12. 一种像素单元的制造方法,包括:

在基板的一侧形成驱动电路层,所述驱动电路层包括第一驱动晶体管和第二驱动晶体管;

在所述驱动电路层远离所述基板的一侧形成第一发光器件和第二发光器件,所述第一发光器件包括与所述第一驱动晶体管的漏极连接的第一阳极、在所述第一阳极远离所述驱动电路层一侧的第一功能层、以及在所述第一功能层远离所述第一阳极一侧的阴极,所述第二发光器件包括所述阴极、在所述阴极远离所述第一功能层的一侧的第二功能层、以及在所述第二功能层远离所述阴极的一侧且与所述第二驱动晶体管的漏极连接的第二阳极。

13. 根据权利要求12所述的方法,其中,在基板的一侧形成驱动电路层包括:

在所述基板的一侧利用同一工艺形成用于所述第一驱动晶体管的第一有源层和用于所述第二驱动晶体管的第二有源层;

形成覆盖所述第一有源层和所述第二有源层的栅极电介质层;

利用同一工艺在所述栅极电介质层上形成第一栅极和第二栅极;

形成覆盖所述第一栅极和所述第二栅极的层间绝缘层;

利用同一工艺形成贯穿所述层间绝缘层和所述栅极电介质层的第一源极、第一漏极、第二源极和第二漏极,其中,所述第一源极和所述第一漏极连接到所述第一有源层,所述第二源极和所述第二漏极连接到所述第二有源层。

14. 根据权利要求13所述的方法,其中,所述驱动电路层还包括在所述栅极电介质层上与所述阴极连接的阴极走线,所述层间绝缘层还覆盖所述阴极走线,其中,所述阴极走线、所述第一栅极和所述第二栅极是利用同一工艺形成的。

15. 根据权利要求14所述的方法,其中,在所述驱动电路层远离所述基板的一侧形成第一发光器件和第二发光器件包括:

在所述驱动电路层远离所述基板的一侧形成具有第一过孔、第二过孔和第三过孔的平坦化层;

在所述平坦化层远离所述基板的一侧形成导电材料层;

对所述导电材料层进行图案化,以形成第一连接导线、第二连接导线以及所述第一阳极,其中,所述第一阳极通过所述第一过孔与所述第一驱动晶体管的漏极连接,所述第一连接导线通过所述第二过孔与所述阴极走线连接,所述第二连接导线通过所述第三过孔与所

述第二驱动晶体管的漏极连接；

形成第一像素界定层,所述第一像素界定层具有第一开口和第二开口,所述第一开口使得所述第一阳极的部分露出,所述第二开口使得所述第一连接导线的部分露出；

在所述第一开口中形成所述第一功能层；

在所述第一功能层远离所述第一阳极的一侧形成所述阴极,所述阴极与所述第一连接导线的露出部分接触；

形成第二像素界定层,所述第二像素界定层具有第三开口,所述第三开口使得所述阴极的部分露出；

在所述第三开口中形成所述第二功能层；

在所述第二功能层远离所述阴极的一侧形成所述第二阳极。

16. 根据权利要求15所述的方法,其中：

所述第一像素界定层还具有第四开口,所述第四开口使得所述第二连接导线的部分露出；

所述第二像素界定层还具有第五开口,所述第五开口与所述第四开口连通,其中,所述第二阳极与所述第二连接导线的露出部分接触。

## 像素单元及其制造方法和双面OLED显示装置

### 技术领域

[0001] 本公开涉及显示技术领域,尤其涉及像素单元及其制造方法和双面OLED显示装置。

### 背景技术

[0002] 随着显示技术的发展,双面显示成为新的趋势。目前,双面显示的显示面板是将两个单面显示的显示面板贴合在一起。

### 发明内容

[0003] 根据本公开实施例的一方面,提供一种像素单元,包括:基板;驱动电路层,设置在所述基板的一侧,所述驱动电路层包括第一驱动晶体管和第二驱动晶体管;第一发光器件,包括:第一阳极,设置在所述驱动电路层远离所述基板的一侧,并且与所述第一驱动晶体管的漏极连接;第一功能层,设置在所述第一阳极远离所述驱动电路层的一侧;和阴极,设置在所述第一功能层远离所述第一阳极的一侧;和第二发光器件,包括:所述阴极;第二功能层,设置在所述阴极远离所述第一功能层的一侧;和第二阳极,设置在所述第二功能层远离所述阴极的一侧,并且与所述第二驱动晶体管的漏极连接。

[0004] 在一些实施例中,所述阴极为反射式阴极。

[0005] 在一些实施例中,所述第一驱动晶体管和所述第二驱动晶体管间隔开地设置在所述基板上。

[0006] 在一些实施例中,所述驱动电路层还包括与所述阴极连接的阴极走线;其中:所述第一发光器件在所述基板上的正投影位于所述第一驱动晶体管在所述基板上的正投影与所述第二驱动晶体管在所述基板上的正投影之间,并且,所述阴极走线在所述基板上的正投影位于所述第一发光器件在所述基板上的正投影与所述第二驱动晶体管在所述基板上的正投影之间;或者,所述第一驱动晶体管和所述第二驱动晶体管在所述基板上的正投影位于所述第一发光器件的第一侧,所述阴极走线在所述基板上的正投影位于所述第一发光器件在所述基板上的正投影的第二侧,所述第二侧与所述第一侧相对设置。

[0007] 在一些实施例中,所述像素单元还包括:平坦化层,设置在所述驱动电路层与所述第一发光器件之间;第一连接导线和第二连接导线,其中,所述第一连接导线、所述第二连接导线和所述第一阳极间隔开地设置在所述平坦化层上;其中,所述第一阳极通过贯穿所述平坦化层的第一过孔与所述第一驱动晶体管的漏极连接,所述阴极通过所述第一连接导线和贯穿所述平坦化层的第二过孔与所述阴极走线连接,所述第二阳极通过所述第二连接导线和贯穿所述平坦化层的第三过孔与所述第二驱动晶体管的漏极连接。

[0008] 在一些实施例中,所述第一发光器件还包括位于所述第一阳极、所述第一连接导线和所述第二连接导线上的第一像素界定层,所述第一像素界定层具有第一开口和第二开口,所述第一功能层通过所述第一开口与所述第一阳极连接,所述阴极通过所述第二开口与所述第一连接导线连接。

[0009] 在一些实施例中,所述第一像素界定层在所述基板上的正投影覆盖所述第一驱动晶体管 and 所述第二驱动晶体管在所述基板上的正投影。

[0010] 在一些实施例中,所述第二发光器件还包括位于所述阴极上的第二像素界定层,所述第二像素界定层具有第三开口,所述第二功能层通过所述第三开口与所述阴极连接。

[0011] 在一些实施例中,所述第一像素界定层还具有第四开口,所述第二像素界定层还具有第五开口,所述第二阳极通过所述第四开口和所述第五开口与所述第二连接导线连接。

[0012] 在一些实施例中,所述阴极的材料选自下列中的一种或多种:铝、银。

[0013] 根据本公开实施例的另一方面,提供一种双面OLED显示装置,包括:多个上述任意一个实施例所述的像素单元。

[0014] 根据本公开实施例的又一方面,提供一种像素单元的制造方法,包括:在基板的一侧形成驱动电路层,所述驱动电路层包括第一驱动晶体管和第二驱动晶体管;在所述驱动电路层远离所述基板的一侧形成第一发光器件和第二发光器件,所述第一发光器件包括与所述第一驱动晶体管的漏极连接的第一阳极、在所述第一阳极远离所述驱动电路层一侧的第一功能层、以及在所述第一功能层远离所述第一阳极一侧的阴极,所述第二发光器件包括所述阴极、在所述阴极远离所述第一功能层的一侧的第二功能层、以及在所述第二功能层远离所述阴极的一侧且与所述第二驱动晶体管的漏极连接的第二阳极。

[0015] 在一些实施例中,在基板的一侧形成驱动电路层包括:在所述基板的一侧利用同一工艺形成用于所述第一驱动晶体管的第一有源层和用于所述第二驱动晶体管的第二有源层;形成覆盖所述第一有源层和所述第二有源层的栅极电介质层;利用同一工艺在所述栅极电介质层上形成第一栅极和第二栅极;形成覆盖所述第一栅极和所述第二栅极的层间绝缘层;利用同一工艺形成贯穿所述层间绝缘层和所述栅极电介质层的第一源极、第一漏极、第二源极和第二漏极,其中,所述第一源极和所述第一漏极连接到所述第一有源层,所述第二源极和所述第二漏极连接到所述第二有源层。

[0016] 在一些实施例中,所述驱动电路层还包括在所述栅极电介质层上与所述阴极连接的阴极走线,所述层间绝缘层还覆盖所述阴极走线,其中,所述阴极走线、所述第一栅极和所述第二栅极是利用同一工艺形成的。

[0017] 在一些实施例中,在所述驱动电路层远离所述基板的一侧形成第一发光器件和第二发光器件包括:在所述驱动电路层远离所述基板的一侧形成具有第一过孔、第二过孔和第三过孔的平坦化层;在所述平坦化层远离所述基板的一侧形成导电材料层;对所述导电材料层进行图案化,以形成第一连接导线、第二连接导线以及所述第一阳极,其中,所述第一阳极通过所述第一过孔与所述第一驱动晶体管的漏极连接,所述第一连接导线通过所述第二过孔与所述阴极走线连接,所述第二连接导线通过所述第三过孔与所述第二驱动晶体管的漏极连接;形成第一像素界定层,所述第一像素界定层具有第一开口和第二开口,所述第一开口使得所述第一阳极的部分露出,所述第二开口使得所述第一连接导线的部分露出;在所述第一开口中形成所述第一功能层;在所述第一功能层远离所述第一阳极的一侧形成所述阴极,所述阴极与所述第一连接导线的露出部分接触;形成第二像素界定层,所述第二像素界定层具有第三开口,所述第三开口使得所述阴极的部分露出;在所述第三开口中形成所述第二功能层;在所述第二功能层远离所述阴极的一侧形成所述第二阳极。

[0018] 在一些实施例中,所述第一像素界定层还具有第四开口,所述第四开口使得所述第二连接导线的部分露出;所述第二像素界定层还具有第五开口,所述第五开口与所述第四开口连通,其中,所述第二阳极与所述第二连接导线的露出部分接触。

### 附图说明

[0019] 构成说明书的一部分的附图描述了本公开的实施例,并且连同说明书一起用于解释本公开的原理。

[0020] 参照附图,根据下面的详细描述,可以更加清楚地理解本公开,其中:

[0021] 图1是根据本公开一个实施例的像素单元的结构示意图;

[0022] 图2是根据本公开一个实施例的像素单元的制造方法的流程示意图;

[0023] 图3A-图3H示出了根据本公开一些实施例的形成像素单元的不同阶段得到的结构的截面示意图。

[0024] 应当明白,附图中所示出的各个部分的尺寸并不必然是按照实际的比例关系绘制的。此外,相同或类似的参考标号表示相同或类似的构件。

### 具体实施方式

[0025] 现在将参照附图来详细描述本公开的各种示例性实施例。对示例性实施例的描述仅仅是说明性的,决不作为对本公开及其应用或使用的任何限制。本公开可以以许多不同的形式实现,不限于这里所述的实施例。提供这些实施例是为了使本公开透彻且完整,并且向本领域技术人员充分表达本公开的范围。应注意到:除非另外具体说明,否则在这些实施例中阐述的部件和步骤的相对布置、材料的组分和数值应被解释为仅仅是示例性的,而不是作为限制。

[0026] 本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的部分。“包括”或者“包含”等类似的词语意指在该词前的要素涵盖在该词后列举的要素,并不排除也涵盖其他要素的可能。“上”、“下”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0027] 在本公开中,当描述到特定部件位于第一部件和第二部件之间时,在该特定部件与第一部件或第二部件之间可以存在居间部件,也可以不存在居间部件。当描述到特定部件连接其它部件时,该特定部件可以与所述其它部件直接连接而不具有居间部件,也可以不与所述其它部件直接连接而具有居间部件。

[0028] 本公开使用的所有术语(包括技术术语或者科学术语)与本公开所属领域的普通技术人员理解的含义相同,除非另外特别定义。还应当理解,在诸如通用字典中定义的术语应当被解释为具有与它们在相关技术的上下文中的含义相一致的含义,而不应用理想化或极度形式化的意义来解释,除非这里明确地这样定义。

[0029] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论,但在适当情况下,所述技术、方法和设备应当被视为说明书的一部分。

[0030] 发明人注意到,目前的双面显示的显示面板中的两个单面显示的显示面板具有各自的阵列基板,双面显示的显示面板的厚度较大,不利于显示面板的轻薄化发展。

[0031] 图1是根据本公开一个实施例的像素单元的结构示意图。

[0032] 如图1所示,像素单元包括基板101、驱动电路层102、第一发光器件(至少包括第一阳极103、第一功能层104和阴极105)和第二发光器件(至少包括阴极105、第二功能层106和第二阳极107)。

[0033] 驱动电路层102设置在基板101的一侧。这里,驱动电路层102包括被配置为驱动第一发光器件的第一驱动晶体管112(例如薄膜晶体管)和被配置为驱动第二发光器件的第二驱动晶体管122(例如薄膜晶体管)。应理解,驱动电路层102至少还可以包括图1未示出的开关晶体管、存储电容等。第一驱动晶体管112包括有源层1121、源极1122、漏极1123、栅极1124和栅极电介质层1125,第二驱动晶体管122包括有源层1221、源极1222、漏极1223、栅极1124和栅极电介质层1225。有源层1121和有源层1221的材料例如可以包括多晶硅(例如p型低温多晶硅)、氧化物半导体等半导体材料等。在一些实施例中,驱动电路层102还包括与阴极105连接的阴极走线132。

[0034] 第一阳极103设置在驱动电路层102远离基板101的一侧,并且与第一驱动晶体管112的漏极1123连接。例如,第一阳极103可以通过贯穿平坦化层10的第一过孔11与漏极1123连接。平坦化层10的材料例如可以包括聚酰亚胺等树脂材料。

[0035] 第一功能层104设置在第一阳极103远离驱动电路层102的一侧。第一功能层104至少包括第一发光层。第一发光层的材料例如可以包括有机电致发光材料等。在一些实施例中,第一功能层104还可以包括第一空穴传输层和第一电子传输层中的至少一层,第一空穴传输层位于第一发光层和第一阳极103之间,第一电子传输层位于第一发光层和阴极105之间。在一些实施例中,第一功能层104还可以包括第一空穴注入层和第一电子注入层中的至少一层,第一空穴注入层位于第一空穴传输层和第一阳极103之间,第一电子注入层位于第一电子传输层和阴极105之间。

[0036] 阴极105设置在第一功能层104远离第一阳极103的一侧。在一些实施例中,阴极105可以与驱动电路层102中的阴极走线132连接。

[0037] 第二功能层106设置在阴极105远离第一功能层104的一侧。第二功能层106至少包括第二发光层。第二发光层的材料例如可以包括有机电致发光材料等。在一些实施例中,第二功能层104还可以包括第二空穴传输层和第二电子传输层中的至少一层,第二空穴传输层位于第二发光层和第二阳极103之间,第二电子传输层位于第二发光层和阴极105之间。在一些实施例中,第二功能层104还可以包括第二空穴注入层和第二电子注入层中的至少一层,第二空穴注入层位于第二空穴传输层和第二阳极103之间,第二电子注入层位于第二电子传输层和阴极105之间。

[0038] 第二阳极107设置在第二功能层106远离阴极105的一侧,并且与第二驱动晶体管122的漏极1223连接。

[0039] 在一些实施例中,像素单元还包括覆盖第二阳极107的封装层108。封装层108例如可以包括两层无机层、以及位于两层无机层之间的有机层。

[0040] 应理解,第一发光器件和第二发光器件共用阴极105。第一驱动晶体管112用于驱动第一发光器件以底发光模式发光,第二驱动晶体管122用于驱动第二发光器件以顶发光模式发光。

[0041] 在一些实施例中,阴极105可以为透明阴极。在另一些实施例中,阴极105为反射式阴极,以使得第一功能层103和第二功能层106发出的光尽可能不会互相影响。换言之,阴极

105可以被配置为将第一功能层104发出的光的至少一部分反射至朝向基板101的一侧,将第二功能层106发出的光的至少一部分反射至远离基板101的一侧。这样,在第一发光器件中,第一功能层104中的第一发光层发出的光经阴极105反射后,再透过第一阳极103,以实现底发光,即从上向下发光。在第二发光器件中,第二功能层106中的第二发光层发出的光经阴极105反射后,再透过第二阳极107,以实现顶发光,即从下向上发光。

[0042] 在一些实施例中,阴极105对可见光的反射率可以较高,例如大于90%,以进一步使得第一功能层103和第二功能层106发出的光尽可能不会互相影响。作为示例,阴极105的材料可以选自下列中的一种或多种:铝、银等具有高反射率金属、或者包括上述金属中的至少一种的合金等。在一些实施例中,第一阳极103和第二阳极107是透明阳极,例如,第一阳极103和第二阳极107对可见光的透射率较高,例如可以大于90%,以实现可见光的透过。

[0043] 上述实施例中,驱动电路层包括第一驱动晶体管和第二驱动晶体管,第一驱动晶体管与第一阳极连接,第二驱动晶体管与第二阳极连接。第一驱动晶体管和第二驱动晶体管用于驱动不同的发光器件发光。这样的像素单元中,无需在第二阳极远离基板的一侧额外设置与第二阳极连接的薄膜晶体管,厚度更小。

[0044] 在一些实施例中,参见图1,第一驱动晶体管112和第二驱动晶体管122间隔开地设置在基板101上。在某些实施例中,第一驱动晶体管112和第二驱动晶体管122中的各功能层可以利用同一工艺来形成,制程更为简单。例如,第一驱动晶体管112的有源层1121和第二驱动晶体管122的有源层1221是利用同一工艺形成的;第一驱动晶体管112的栅极电介质层1125和第二驱动晶体管122的栅极电介质层1225是利用同一工艺形成的;第一驱动晶体管112的源极1123、第一驱动晶体管112的漏极1124、第二驱动晶体管122的源极1223和第二驱动晶体管122的漏极1224是利用同一工艺形成的;第一驱动晶体管112的栅极1124和第二驱动晶体管122的栅极1224是利用同一工艺形成的。后文将结合像素单元的制造方法进行详细说明。

[0045] 应理解,“利用同一工艺”是采用同一成膜工艺形成用于形成特定图形的膜层,然后利用同一掩模板通过一次构图工艺对该膜层进行图案化。需要说明的是,根据特定图形的不同,一次构图工艺可能包括多次曝光、显影或刻蚀工艺。所形成的特定图形可以是连续的也可以是不连续的。这些特定图形可能处于不同的高度或者具有不同的厚度。

[0046] 阴极走线132可以设置在驱动电路层102中的不同位置。下面结合不同实施例进行说明。

[0047] 在一些实施例中,第一发光器件在基板101上的正投影位于第一驱动晶体管112在基板101上的正投影与第二驱动晶体管122在基板101上的正投影之间,并且,阴极走线132在基板101上的正投影位于第一发光器件在基板101上的正投影与第二驱动晶体管122在基板101上的正投影之间。

[0048] 在另一些实施例中,第一驱动晶体管112和第二驱动晶体管122在基板101上的正投影位于第一发光器件的第一侧,阴极走线132在基板101上的正投影位于第一发光器件在基板101上的正投影的第二侧。这里,第二侧与第一侧相对设置。例如,第一驱动晶体管112和第二驱动晶体管122在基板101上的正投影位于第一发光器件在基板101上的正投影的左侧,而阴极走线132在基板101上的正投影位于第一发光器件在基板101上的正投影的右侧。这样的方式下,第一驱动晶体管112和第二驱动晶体管122设置在同一侧,阴极走线132设置

在另一侧,有助于提高像素单元的开口率。

[0049] 在一些实施例中,参见图1,像素单元还可以包括设置在驱动电路层102与第一发光器件之间的平坦化层10。像素单元还可以包括第一连接导线108和第二连接导线109。第一连接导线108、第二连接导线109和第一阳极103间隔开地设置在平坦化层10的表面上。在一些实现方式中,第一阳极103、第一连接导线108和第二连接导线109可以通过同一工艺形成,即通过对同一导电材料层进行图案化来形成。

[0050] 第一阳极103通过贯穿平坦化层10的第一过孔11与第一驱动晶体管112的漏极123连接。阴极104可以通过第一连接导线108和贯穿平坦化层10的第二过孔12与阴极走线132连接。第二阳极107通过第二连接导线109和贯穿平坦化层10的第三过孔13与第二驱动晶体管122的漏极1223连接。

[0051] 在一些实现方式中,参见图1,像素单元中的第一发光器件还包括位于第一阳极103、第一连接导线108和第二连接导线109上的第一像素界定层20。第一像素界定层20具有第一开口21和第二开口22。第一功能层104通过第一开口21与第一阳极103连接,阴极105通过第二开口22与第一连接导线108连接。应理解,第一开口21使得第一阳极103的部分露出,第二开口22使得第一连接导线108的部分露出。换言之,第一像素界定层20覆盖第一阳极103的部分和第一连接导线108的部分,从而限定出第一开口21和第二开口22。第一功能层104设置在第一开口21中,阴极105与第一连接导线108的露出部分(即第二开口22底部的第一连接导线108)接触。

[0052] 在一些实施例中,第一像素界定层20在基板101上的正投影覆盖第一驱动晶体管112和第二驱动晶体管122在基板101上的正投影。换言之,第一驱动晶体管112和第二驱动晶体管122在基板101上的正投影在第一像素界定层20在基板101上的正投影之内,从而使得第一发光器件发出的光不会经过第一驱动晶体管112和第二驱动晶体管122,以提高出光效率。应理解,虽然图1示出的第一驱动晶体管112和第二驱动晶体管122位于阴极走线132的两侧,但这并非是限制性的。在某些实施例中,第一驱动晶体管112和第二驱动晶体管122可以位于阴极走线132的同侧,例如,第一驱动晶体管112和第二驱动晶体管122均位于阴极走线132的左侧或右侧。在某些实施例中,第一驱动晶体管112和第二驱动晶体管122可以在沿着垂直纸面的方向上依次排列在第一像素界定层20下方。

[0053] 在一些实现方式中,参见图1,像素单元中的第二发光器件还包括位于阴极105上的第二像素界定层30。第二像素界定层30具有第三开口31,第二功能层106通过第三开口31与阴极105连接。应理解,第三开口31可以使得阴极105的部分露出,第二功能层106设置在第三开口31中,且与阴极105的露出部分接触。

[0054] 下面介绍第二阳极107通过第二连接导线109与第二驱动晶体管122的漏极1223连接的具体实现方式。

[0055] 参见图1,在一些实现方式中,第一像素界定层20可以具有第四开口23,第二像素界定层30可以具有第五开口32,第二阳极107通过第四开口23和第五开口32与第二连接导线109连接。换言之,第一像素界定层20和第二像素界定层30可以使得第二连接导线109的部分露出,也即,第一像素界定层20和第二像素界定层30覆盖第二连接导线109的一部分。第二阳极107与第二连接导线109的露出部分接触。应理解,这里,第二连接导线109的露出部分也即第二连接导线109未被第一像素界定层20和第二像素界定层30覆盖的部分。例如,

第一像素界定层20可以具有第四开口23,第二像素界定层30可以具有与第四开口23连通的第五开口32。第四开口23和第五开口32使得第二连接导线109的一部分露出。

[0056] 图2是根据本公开一个实施例的像素单元的制造方法的流程示意图。图3A-图3H示出了根据本公开一些实施例的形成像素单元的不同阶段得到的结构的截面示意图。

[0057] 下面结合图2、图3A-图3H介绍根据本公开一些实施例的像素单元的形成过程。

[0058] 在步骤202,在基板101的一侧形成驱动电路层102,如图3A所示。驱动电路层102包括第一驱动晶体管112和第二驱动晶体管122。

[0059] 例如,可以通过如下方式形成第一驱动晶体管112和第二驱动晶体管122:首先,在基板101上利用同一工艺形成用于第一驱动晶体管112的有源层1121和用于第二驱动晶体管122的有源层1221。然后,形成覆盖有源层1121和有源层1221的栅极电介质层142。这里,栅极电介质层142位于有源层1121上的部分可以作为栅极电介质层1125,栅极电介质层142位于有源层1221上的部分可以作为栅极电介质层1225。之后,在栅极电介质层142上形成栅极1124和栅极1224。应理解,栅极1124位于栅极电介质层1125上,栅极1224位于栅极电介质层1225上。之后,形成覆盖栅极1124和栅极1224的层间绝缘层152。之后,形成贯穿层间绝缘层152和栅极电介质层142的源极1122、漏极1123、源极1222和漏极1223。这里,源极1122和漏极1123连接到有源层1121,源极1222和漏极1223连接到有源层1221。

[0060] 为了区分第一驱动晶体管112和第二驱动晶体管122,有源层1121也可以称为第一有源层,有源层1221也可以称为第二有源层。类似地,栅极电介质层1125也可以称为第一栅极电介质层,栅极电介质层1225也可以称为第二栅极电介质层。第一驱动晶体管112和第二驱动晶体管122中的其他部件也可以按照这样的方式进行区分,这里不再赘述。

[0061] 在一些实施例中,在形成第一驱动晶体管112和第二驱动晶体管122的过程中,还可以在栅极电介质层142上形成阴极走线132,阴极走线132与后续形成的阴极连接。

[0062] 例如,可以通过同一工艺形成第一驱动晶体管112的栅极1124、第二驱动晶体管122的栅极1224和阴极走线132。例如,在形成覆盖有源层1121和有源层1221的栅极电介质层142后,可以在栅极电介质层142上沉积金属材料层,然后对形成的金属材料层进行图案化,以形成栅极1124、栅极1224和阴极走线132。

[0063] 应理解,形成的驱动电路层102还可以包括其他器件,例如开关晶体管等。

[0064] 在步骤204,在驱动电路层102远离基板101的一侧形成第一发光器件和第二发光器件。

[0065] 下面结合图3B-图3H介绍形成第一发光器件和第二发光器件的过程。

[0066] 首先,如图3B所示,在驱动电路层102远离基板101的一侧形成具有第一过孔11的平坦化层10。然后,在平坦化层10远离基板101的一侧形成导电材料层。之后,对导电材料层进行图案化以形成第一阳极11。

[0067] 第一阳极103通过第一过孔11与第一驱动晶体管112的漏极1123连接。第一阳极103的材料例如可以包括氧化铟锡等金属氧化物。

[0068] 在一些实施例中,参见图3B,平坦化层10还具有第二过孔12和第三过孔13。在驱动电路层102远离基板101的一侧形成第一阳极103的过程中,还可以在驱动电路层102远离基板101的一侧形成第一连接导线108和第二连接导线109。这里,后续形成的阴极可以通过第一连接导线108和第二过孔12与阴极走线132连接,后续形成的第二阳极可以通过第二连接

导线109和第三过孔13与第二驱动晶体管122的漏极1223连接。

[0069] 例如,可以先在驱动电路层102远离基板101的一侧形成平坦化层10;然后,形成连接到漏极1123的第一过孔11、连接到阴极走线132的第二过孔12和连接到漏极1223的第三过孔13;之后,形成位于第一过孔11中的第一连接件、位于第二过孔12中的第二连接件、位于第三过孔13的第三连接件、第一阳极103、第一连接导线108和第二连接导线109。

[0070] 在一些实施例中,可以在形成第一过孔11、第二过孔12和第三过孔13后,形成填充第一过孔11、第二过孔12和第三过孔13、且覆盖平坦化层10的导电材料层;然后,对导电材料层进行图案化,以形成第一阳极103、第一连接导线108、第二连接导线109。这种情况下,第一过孔11中形成的第一连接件与第一阳极103一体设置,第二过孔12中形成的第二连接件和第二连接导线108一体设置,第三过孔13中形成的第三连接件与第二连接导线109一体设置。

[0071] 在另一些实施例中,也可以先通过单独的工艺在第一过孔11、第二过孔12和第三过孔13中填充导电材料,以形成第一连接件、第二连接件和第三连接件,在形成第一连接件、第二连接件和第三连接件后,在平坦化层10上沉积导电材料,然后对导电材料进行图案化以形成第一阳极103、第一连接导线108和第二连接导线109。这种情况下,第一连接件与第一阳极103并非一体设置,第二连接件和第二连接导线108并非一体设置,第三连接件与第二连接导线109并非一体设置。

[0072] 之后,如图3C所示,形成第一像素界定层20。第一像素界定层20具有第一开口21和第二开口22,第一开口21使得第一阳极103的部分露出,第二开口22使得第一连接导线108的部分露出。

[0073] 然后,如图3D所示,在第一开口21中形成第一功能层104。例如,可以通过喷墨打印工艺形成第一功能层104。

[0074] 之后,如图3E所示,在第一功能层104远离第一阳极103的一侧形成阴极105。这里,阴极105与第一连接导线108的露出部分接触。在一些实施例中,阴极105的厚度例如可以为150埃至300埃,例如200埃、250埃等。在这样的厚度范围内的阴极105一方面可以阻挡后续的曝光工艺(例如,形成第二像素界定层30时采用的曝光工艺)中的光线透过阴极105,从而避免光线对阴极105下方的第一功能层104造成损伤。另外,在这样的厚度范围内的阴极105使得后续的刻蚀工艺(例如,去除形成第二像素界定层30时采用的光致抗蚀剂的湿法刻蚀工艺)不容易刻穿阴极105,避免对阴极105下方的第一功能层104造成损伤。

[0075] 例如,在形成第一功能层104后,可以通过物理气相沉积等工艺沉积阴极材料层;然后,利用湿法刻蚀工艺或激光诱导刻蚀工艺等对阴极材料层进行刻蚀,以形成阴极105。

[0076] 接下来,如图3F所示,形成第二像素界定层30。第二像素界定层30具有第三开口31,第三开口31使得阴极105的部分露出。

[0077] 之后,如图3G所示,在第三开口31中形成第二功能层106。例如,可以通过喷墨打印工艺形成第二功能层106。

[0078] 之后,如图3H所示,在第二功能层106远离阴极105的一侧形成第二阳极107。

[0079] 在一些实施例中,第二阳极107的材料可以包括金属氧化物,例如氧化铟锡等。在另一些实施例中,第二阳极107的材料可以包括导电聚合物。例如,可以通过喷墨打印工艺形成导电聚合物作为第二阳极107。通常情况下,形成金属氧化物的温度大于400℃,而通过

喷墨打印工艺形成第二阳极107可以避免高温工艺对第二功能层106造成损伤,不会影响第二功能层106的发光效率和像素单元的寿命。另外,在均通过喷墨打印工艺形成第二功能层106和第二阳极107的情况下,工艺实现更为便利。

[0080] 在一些实施例中,参见图3E,所形成的第一像素界定层20还可以具有第四开口23,第四开口23使得第二连接导线109的部分露出。另外,参见图3F,所形成的第二像素界定层还可以具有第五开口32,第五开口32与第四开口23连通。第五开口32与第四开口23使得第二连接导线109的部分露出,第二阳极107与第二连接导线109的露出部分接触。这种情况下,在形成第一像素界定层20和第二像素界定层30时,可以分别形成使得第二连接导线109的部分露出的开口。

[0081] 在另一些实施例中,所形成的第一像素界定层20也可以不具有第四开口23,即,第一像素界定层20可以完全覆盖第二连接导线109。这种情况下,可以在形成第二像素界定层30后,再形成贯穿第二像素界定层30和第一像素界定层20、且连接到第二连接导线109的开口。

[0082] 在一些实施例中,在形成第二阳极105后,还可以形成覆盖第二阳极105的封装层108,从而形成图1所示的像素单元。例如,可以通过等离子体化学气相沉积等工艺形成封装层108。封装层108可以阻挡水汽或氧气进入第一功能层104和第二功能层106,以避免对第一功能层104和第二功能层106中的发光层造成损坏。应理解,封装层108还可以覆盖驱动电路层102的一部分。

[0083] 以上介绍了根据本公开一些实施例的像素单元的形成过程。按照这样的方式,通过一次制程工艺即可形成包括多个像素单元的双面显示的显示面板,无需分别单独形成两个显示面板,再将两个显示面板贴合在一起。另外,也无需形成两个阵列基板,显示面板的厚度更小。

[0084] 本公开实施例还提供了一种双面OLED显示装置。双面OLED显示装置可以包括多个上述任意一个实施例的像素单元。在一些实施例中,双面OLED显示装置例如可以是显示面板、移动终端、电视机、显示器、笔记本电脑、数码相框、导航仪、电子纸、虚拟现实系统等任何具有显示功能的产品或部件。

[0085] 在一些实施例中,双面OLED显示装置还包括覆盖多个像素单元的封装层110。多个像素单元例如可以包括红色像素单元(R)、绿色像素单元(G)和蓝色像素单元(B)。这里,像素单元也可以称为子像素。

[0086] 在双面OLED显示装置为显示面板的情况下,显示面板中的驱动电路层102可以包括用于每个像素单元的第一驱动晶体管112和第二驱动晶体管122,因此,无需针对两个单面显示的显示面板分别设置两个阵列基板,减小了显示面板的厚度。

[0087] 另外,由于每个像素单元中的第一发光器件和第二发光器件分别由第一驱动晶体管112和第二驱动晶体管122来驱动,因此对显示面板的画面的控制更为灵活。例如,可以控制显示面板的两面显示不同的画面。

[0088] 至此,已经详细描述了本公开的各实施例。为了避免遮蔽本公开的构思,没有描述本领域所公知的一些细节。本领域技术人员根据上面的描述,完全可以明白如何实施这里公开的技术方案。

[0089] 虽然已经通过示例对本公开的一些特定实施例进行了详细说明,但是本领域的技

术人员应该理解,以上示例仅是为了进行说明,而不是为了限制本公开的范围。本领域的技术人员应该理解,可在不脱离本公开的范围和精神的情况下,对以上实施例进行修改或者对部分技术特征进行等同替换。本公开的范围由所附权利要求来限定。

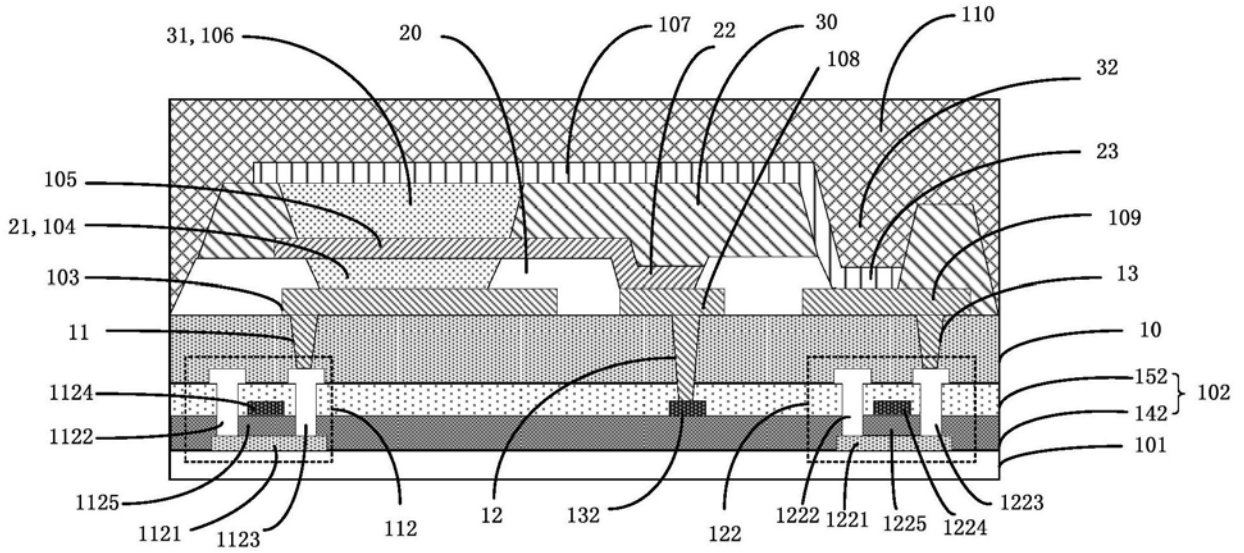


图1

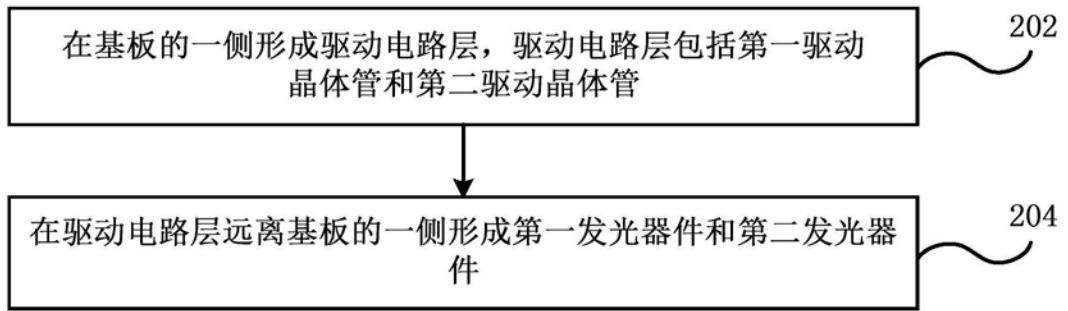


图2

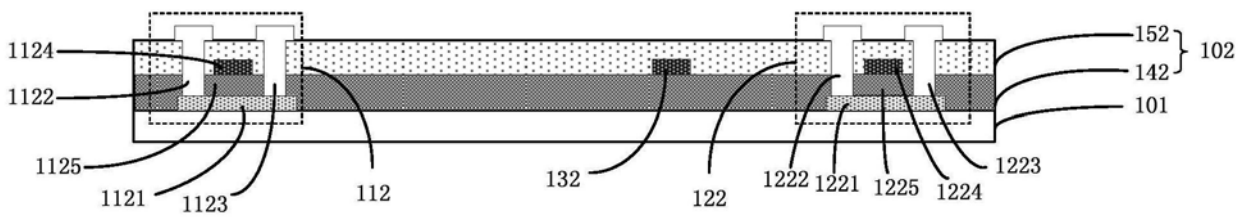


图3A

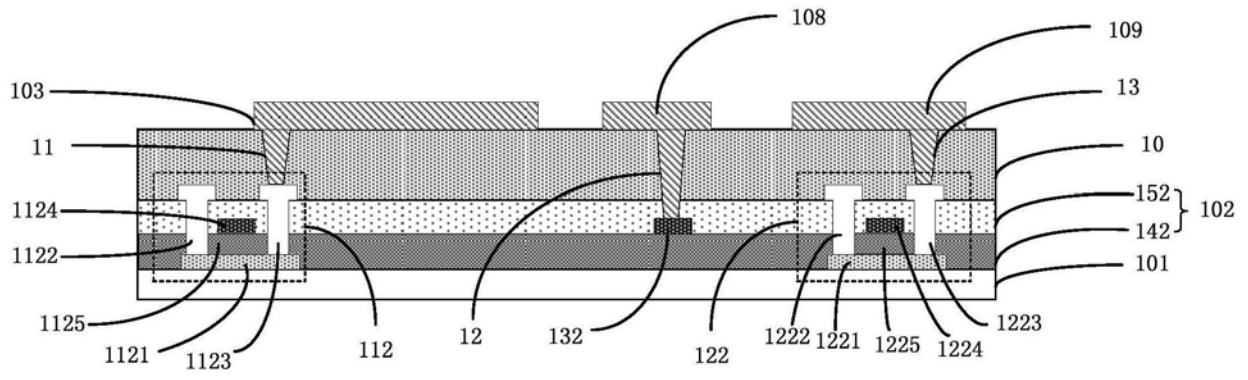


图3B

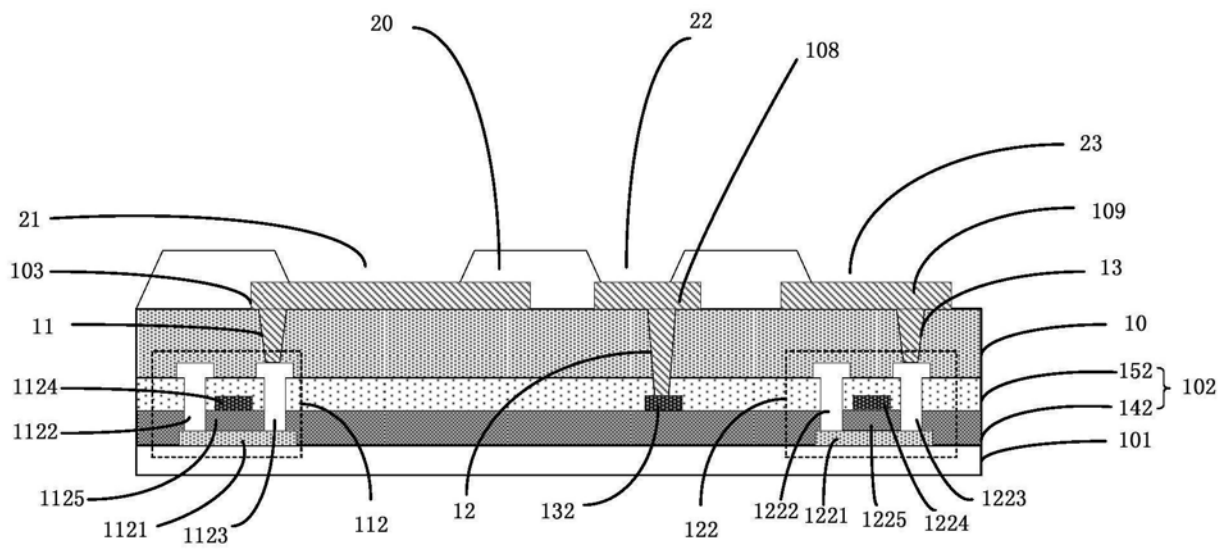


图3C

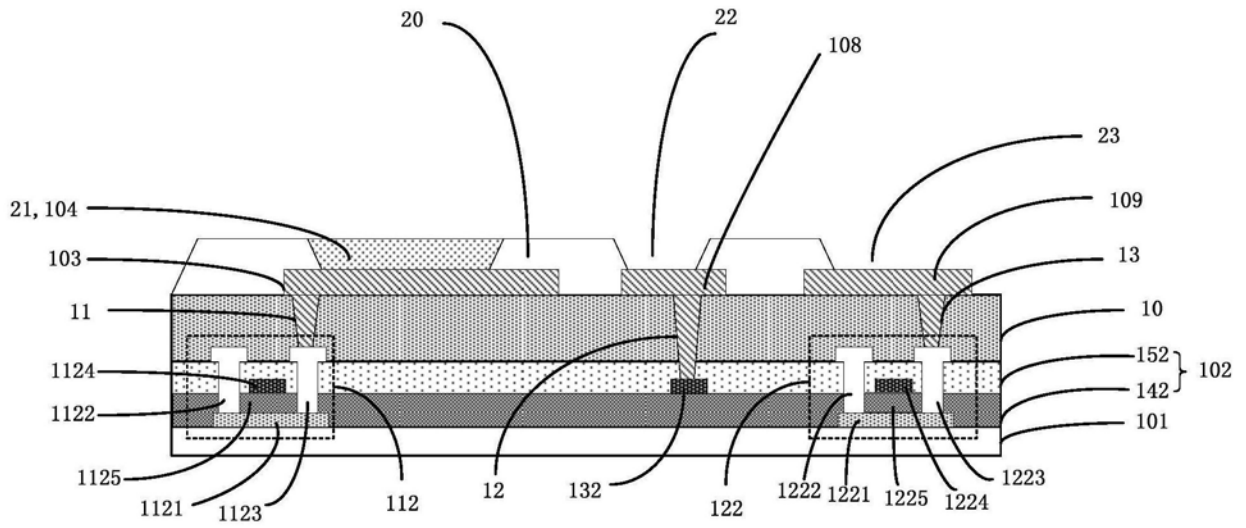


图3D

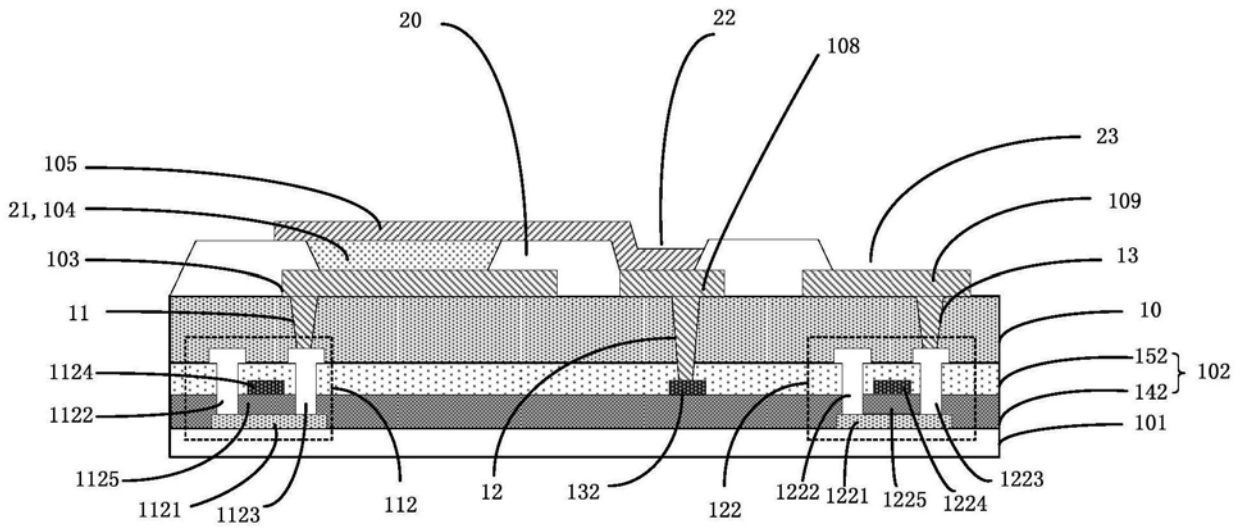


图3E

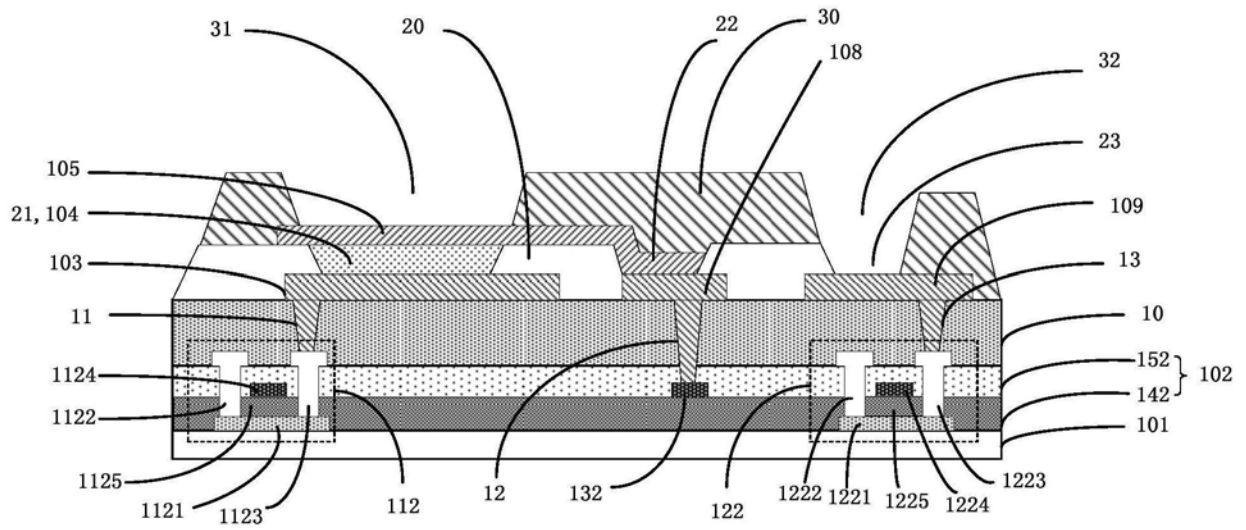


图3F

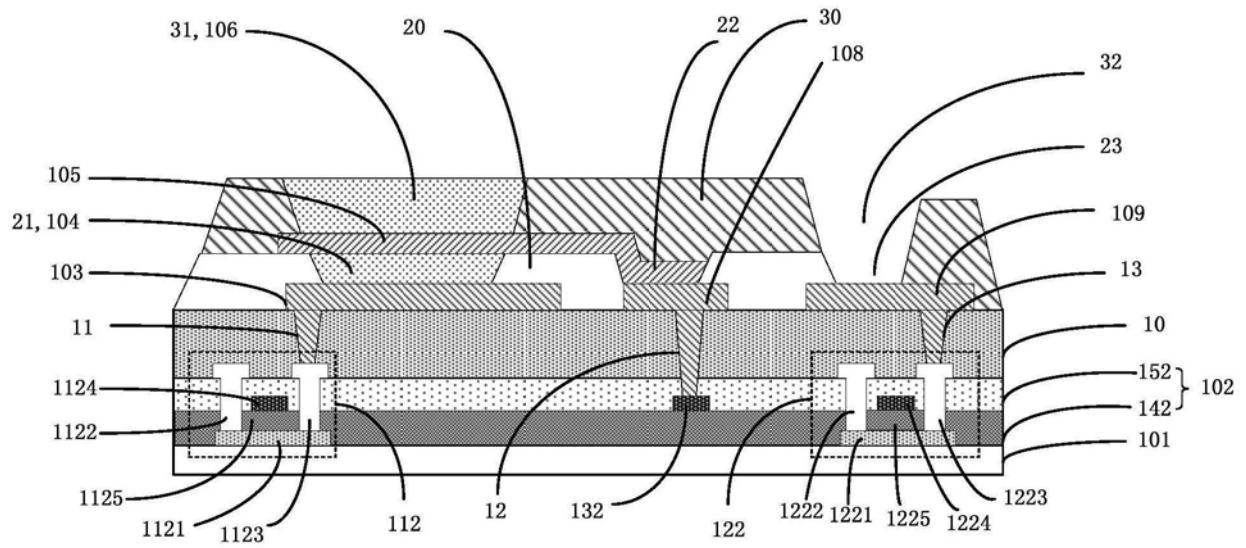


图3G

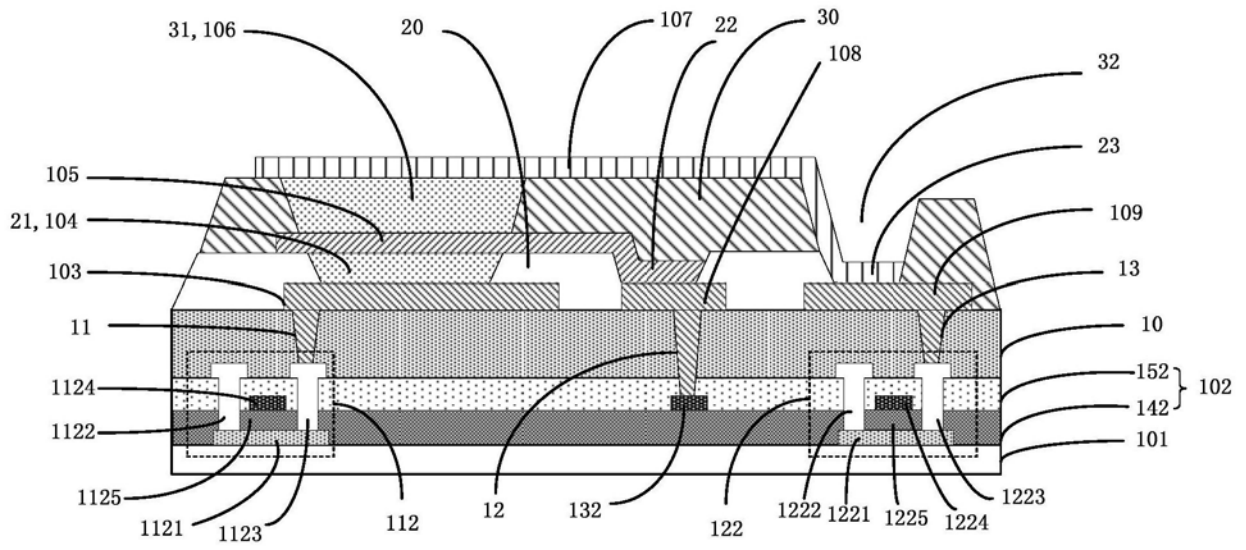


图3H

专利名称(译)	像素单元及其制造方法和双面OLED显示装置		
公开(公告)号	<a href="#">CN109997230A</a>	公开(公告)日	2019-07-09
申请号	CN20198000095.8	申请日	2019-01-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	黄兴		
发明人	黄兴		
IPC分类号	H01L27/32 G09G3/3225		
CPC分类号	G09G3/3225 H01L27/3262 H01L27/3267 H01L2227/323		
代理人(译)	张海强		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本公开提供了一种像素单元及其制造方法和双面OLED显示装置，像素单元包括：基板；设置在基板的一侧的驱动电路层，包括第一驱动晶体管和第二驱动晶体管；第一发光器件和第二发光器件。第一发光器件包括：第一阳极，设置在驱动电路层远离基板的一侧，且与第一驱动晶体管的漏极连接；第一功能层，设置在第一阳极远离驱动电路层的一侧；阴极，设置在第一功能层远离第一阳极的一侧。第二发光器件包括：所述阴极；第二功能层，设置在阴极远离第一功能层的一侧；第二阳极，设置在第二功能层远离阴极的一侧，且与第二驱动晶体管的漏极连接。

