



(12)发明专利申请

(10)申请公布号 CN 109713007 A

(43)申请公布日 2019.05.03

(21)申请号 201711007645.8

(22)申请日 2017.10.25

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 谢蒂旒 李伟

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 郭润湘

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

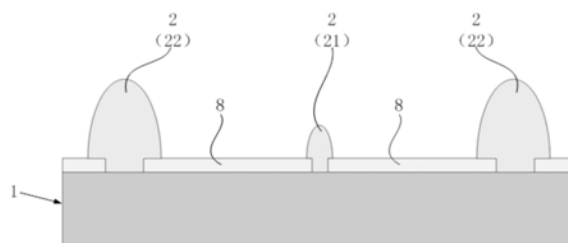
权利要求书2页 说明书5页 附图4页

(54)发明名称

阵列基板及其制备方法、显示面板、显示装置

(57)摘要

本发明涉及显示技术领域,公开了一种阵列基板及其制备方法、显示面板、显示装置;其中,阵列基板包括多个亚像素,以及用于界定亚像素区域的像素界定层结构;其中,以每相邻的两个亚像素为一个单元,位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。上述阵列基板在采用喷墨打印技术形成有机发光层结构时,每次喷嘴打印的墨滴可以没过单元内的像素界定层结构、并同时填充该单元内的两个亚像素区域,从而,当阵列基板的分辨率较高、亚像素较小时,墨滴也不易发生外溢,因此,上述显示面板可以进行高分辨率设计,同时可以避免在喷墨打印工艺制备过程中出现像素间混色的问题。



1. 一种阵列基板, 其特征在于, 包括多个亚像素, 以及用于界定亚像素区域的像素界定层结构; 其中,

以每相邻的两个亚像素为一个单元, 位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。

2. 根据权利要求1所述的阵列基板, 其特征在于, 所述像素界定层结构的顶部为疏水材料、底部为亲水材料。

3. 根据权利要求1或2所述的阵列基板, 其特征在于, 还包括与所述多个亚像素一一对应的有机发光层结构;

所述有机发光层结构的高度低于每个单元内两个亚像素之间的像素界定层结构的高度。

4. 根据权利要求3所述的阵列基板, 其特征在于, 每个单元内的两个亚像素所对应的有机发光层结构发光颜色相同。

5. 根据权利要求4所述的阵列基板, 其特征在于, 相邻单元内的亚像素所对应的有机发光层结构发光颜色不同。

6. 根据权利要求5所述的阵列基板, 其特征在于, 以行方向上每相邻的两个亚像素为一个所述单元;

相邻的两行亚像素中, 一行亚像素对应第一颜色有机发光层结构和第二颜色有机发光层结构; 另一行亚像素对应第三颜色有机发光层结构和第四颜色有机发光层结构; 其中, 所述第一颜色、第二颜色、第三颜色和第四颜色可以配合形成白色。

7. 根据权利要求1或2所述的阵列基板, 其特征在于, 位于每个单元内的两个亚像素之间的像素界定层结构的宽度比每相邻的两个单元之间的像素界定层结构的宽度窄。

8. 一种显示面板, 其特征在于, 包括如权利要求1~7任一项所述的阵列基板。

9. 一种显示装置, 其特征在于, 包括如权利要求8所述的显示面板。

10. 一种阵列基板的制备方法, 其特征在于, 包括:

在基板上形成像素界定层;

通过构图工艺形成像素界定层结构; 其中, 以每相邻的两个亚像素为一个单元, 位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。

11. 根据权利要求10所述的阵列基板的制备方法, 其特征在于, 所述构图工艺中采用的掩膜版包括全曝光区域和半曝光区域; 所述半曝光区域用于对应单元内的两个亚像素之间的像素界定层结构, 所述全曝光区域用于对应相邻的两个单元之间的像素界定层结构。

12. 根据权利要求10或11所述的阵列基板的制备方法, 其特征在于, 所述通过构图工艺形成像素界定层结构之后, 还包括:

通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构。

13. 根据权利要求12所述的阵列基板的制备方法, 其特征在于, 所述通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构, 包括:

在喷墨过程中, 每个喷嘴喷印的墨水同时填充一个单元内的两个亚像素区域。

14. 根据权利要求13所述的阵列基板的制备方法, 其特征在于, 所述通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构, 还包括:

在喷墨过程后,使每个单元内的墨水挥发直至形成有机膜层,所述有机膜层被所述单元内的两个亚像素之间的像素界定层结构分隔为两部分。

阵列基板及其制备方法、显示面板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板及其制备方法、显示面板、显示装置。

背景技术

[0002] 在OLED面板制作过程中,喷墨打印技术由于可以大幅降低材料成本,因此,越来越受到关注;喷墨打印方法主要是使用溶剂将有机材料融化制成墨水,然后将墨水直接喷印在基板表面以形成有机发光层结构;其打印原理与传统打印机的原理相同。

[0003] 但是,因为目前的打印能力限制,导致采用打印工艺来制作高分辨率的OLED面板困难很大,主要表现在:受墨滴大小的限制,在向每个亚像素单元内滴加墨水时很容易产生溢流,从而造成异色亚像素之间产生混色等不良;因此,现有的打印方法难以在很小的亚像素单元中打印OLED发光器件。

发明内容

[0004] 本发明公开了一种阵列基板及其制备方法、显示面板、显示装置,用于解决通过打印工艺制备高分辨率显示面板的过程中易出现混色的问题。

[0005] 为达到上述目的,本发明提供以下技术方案:

[0006] 一种阵列基板,包括多个亚像素,以及用于界定亚像素区域的像素界定层结构;其中,

[0007] 以每相邻的两个亚像素为一个单元,位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。

[0008] 上述阵列基板中,由于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低,因此,在采用喷墨打印技术形成有机发光层结构时,每次喷嘴打印的墨滴可以没过单元内的像素界定层结构、并同时填充该单元内的两个亚像素区域,从而,可以避免由于墨滴尺寸太大而导致墨滴溢流至单元外的像素内,因此,即使阵列基板的分辨率较高、亚像素单元较小,相邻单元的像素之间也不易产生混色,从而可以保证每个单元内像素颜色的单一性。

[0009] 综上所述,上述阵列基板可以实现高分辨率设计,同时在喷墨打印工艺制备过程中不易产生混色。

[0010] 可选地,所述像素界定层结构的顶部为疏水材料、底部为亲水材料。

[0011] 可选地,所述阵列基板还包括与所述多个亚像素一一对应的有机发光层结构;所述有机发光层结构的高度低于每个单元内两个亚像素之间的像素界定层结构的高度。

[0012] 可选地,每个单元内的两个亚像素所对应的有机发光层结构发光颜色相同。

[0013] 可选地,相邻单元内的亚像素所对应的有机发光层结构发光颜色不同。

[0014] 可选地,以行方向上每相邻的两个亚像素为一个所述单元;相邻的两行亚像素中,一行亚像素对应第一颜色有机发光层结构和第二颜色有机发光层结构;另一行亚像素对应

第三颜色有机发光层结构和第四颜色有机发光层结构；其中，所述第一颜色、第二颜色、第三颜色和第四颜色可以配合形成白色。

[0015] 可选地，位于每个单元内的两个亚像素之间的像素界定层结构的宽度比每相邻的两个单元之间的像素界定层结构的宽度窄。

[0016] 一种显示面板，包括上述任一技术方案中所述的阵列基板。

[0017] 一种显示装置，包括上述技术方案中所述的显示面板。

[0018] 一种阵列基板的制备方法，包括：

[0019] 在基板上形成像素界定层；

[0020] 通过构图工艺形成像素界定层结构；其中，以每相邻的两个亚像素为一个单元，位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。

[0021] 可选地，所述构图工艺中采用的掩膜版包括全曝光区域和半曝光区域；所述半曝光区域用于对应单元内的两个亚像素之间的像素界定层结构，所述全曝光区域用于对应相邻的两个单元之间的像素界定层结构。

[0022] 可选地，所述通过构图工艺形成像素界定层结构之后，还包括：通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构。

[0023] 可选地，所述通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构，包括：在喷墨过程中，每个喷嘴喷印的墨水同时填充一个单元内的两个亚像素区域。

[0024] 可选地，所述通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构，还包括：在喷墨过程后，使每个单元内的墨水挥发直至形成有机膜层，所述有机膜层被所述单元内的两个亚像素之间的像素界定层结构分隔为两部分。

附图说明

[0025] 图1为本发明实施例提供的一种阵列基板的切面结构示意图；

[0026] 图2为本发明另一实施例提供的一种阵列基板的切面结构示意图；

[0027] 图3a为本发明实施例提供的一种阵列基板在采用打印工艺形成有机膜层的步骤中喷墨过程的示意图；

[0028] 图3b为本发明实施例提供的一种阵列基板在采用打印工艺形成有机膜层的步骤中喷墨过后的结构示意图；

[0029] 图3c为本发明实施例提供的一种阵列基板在采用打印工艺形成有机膜层后的结构示意图；

[0030] 图4为本发明实施例提供的一种阵列基板的结构示意图；

[0031] 图5为本发明实施例提供的一种阵列基板在制备像素界定层结构的步骤中曝光过程的示意图；

[0032] 图6为本发明实施例提供的一种阵列基板的制备方法流程图。

具体实施方式

[0033] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于

本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0034] 请参考图1~图6。

[0035] 如图1~图3c所示,本发明实施例提供的一种阵列基板,包括多个亚像素,以及位于基板1表面、用于界定亚像素区域的像素界定层结构2;其中,

[0036] 以每相邻的两个亚像素为一个单元,位于每个单元内的两个亚像素之间的像素界定层结构21的高度比每相邻的两个单元之间的像素界定层结构22的高度低。

[0037] 上述阵列基板中,由于每个单元内的两个亚像素之间的像素界定层结构21(以下简称‘单元内的像素界定层结构’)的高度比每相邻的两个单元之间的像素界定层结构22(以下简称‘单元间的像素界定层结构’)的高度低,因此,在采用喷墨打印技术形成有机发光层结构3时,每次喷嘴7打印的墨滴30可以没过单元内的像素界定层结构21、并同时填充该单元内的两个亚像素区域,从而,可以避免由于墨滴30尺寸太大而导致墨滴30溢流至单元外的像素内,因此,即使阵列基板的分辨率较高、亚像素单元较小,相邻单元的像素之间也不易产生混色,从而可以保证每个单元内像素颜色的单一性。

[0038] 综上所述,上述阵列基板可以实现高分辨率设计,同时在喷墨打印工艺制备过程中不易产生混色。

[0039] 如图2所示,一种具体的实施例中,本发明实施例提供的阵列基板还可以包括与亚像素一一对应的有机发光层结构3。

[0040] 进一步地,每个有机发光层结构3的高度低于单元内的像素界定层结构21的高度;即每个单元内的两个亚像素所对应的有机发光层结构3可以完全被单元内的像素界定层结构21所隔离开,相互间不连续,从而可以保证每个单元内的两个亚像素的独立性。

[0041] 如图1~图3c所示,在上述实施例的基础上,一种具体的实施例中,本发明实施例提供的阵列基板中,像素界定层结构2的顶部为疏水材料、底部为亲水材料。进而,在利用喷墨打印技术制备有机发光层结构3时,墨水31的溶剂挥发后,像素界定层结构2的顶部不会有墨水31残留,从而墨水31中的溶质可以分别在每个单元的两个亚像素内形成有机膜层32,且该两个亚像素内所形成的有机膜层32不会有连接,进而,可以进一步保证每个亚像素的独立性。

[0042] 如图1~图3c所示,在上述各实施例的基础上,一种具体的实施例中,本发明实施例提供的阵列基板中,单元内的像素界定层结构21的宽度还可以比单元间的像素界定层结构22的宽度窄,从而可以使打印墨滴30更容易同时填充一个单元内的两个亚像素区域。

[0043] 如图2~图4所示,在上述各实施例的基础上,一种具体的实施例中,本发明实施例提供的阵列基板中,每个单元4内的两个亚像素所对应的有机发光层结构3的发光颜色可以相同。当采用喷墨打印技术形成有机发光层结构3时,每次打印墨滴30同时填充一个单元4内的两个亚像素区域,即每个单元4内的两个亚像素所对应的有机膜层通过一次喷印同时形成,因此此时,每个单元4内的两个亚像素的发光颜色则相同。

[0044] 另外,采用喷墨打印技术制备本发明实施例提供的阵列基板时,一方面,由于每次喷印的墨滴30同时填充两个亚像素,因此可以避免由于墨滴30尺寸太大而导致的不同颜色像素之间混色不良的问题,另一方面也可以大大提高阵列基板的打印效率。

[0045] 如图2和图4所示,在上述实施例的基础上,一种具体的实施例中,本发明实施例提

供的阵列基板中,相邻单元4内的亚像素所对应的有机发光层结构3的发光颜色可以不同;进而,可以通过相邻单元4亚像素之间的颜色配合形成白色。

[0046] 如图4所示,在上述实施例的基础上,一种具体的实施例中,本发明实施例提供的阵列基板中,可以以阵列基板行方向上每相邻的两个亚像素为一个单元4;每个单元4内的两个亚像素的发光颜色相同;相邻单元4内的亚像素的发光颜色不同。

[0047] 进一步地,相邻的两行亚像素中,一行亚像素可以对应于第一颜色有机发光层结构和第二颜色有机发光层结构;另一行亚像素可以对应第三颜色有机发光层结构和第四颜色有机发光层结构;具体地,上述第一颜色、第二颜色、第三颜色和第四颜色可以配合形成白色。例如,上述第一颜色、第二颜色、第三颜色和第四颜色可以分别为蓝色、红色、绿色和白色;即,相邻的两行亚像素中,一行为蓝色亚像素单元41和红色亚像素单元42交替设置,另一行为绿色亚像素单元43和白色亚像素单元44交替设置;进而,每两行亚像素中,相邻的四个单元4内的蓝色亚像素51、红色亚像素52、绿色亚像素53和白色亚像素54可以配合形成白色,从而组成一个像素单元5。

[0048] 如图1~图3c所示,在上述各实施例的基础上,一种具体的实施例中,本发明实施例所提供的阵列基板还可以包括与亚像素一一对应的像素电极8。

[0049] 当然,除了像素电极,本发明实施例所提供的阵列基板还可以包括阴极、阳极、像素电路等结构,在此不一一赘述。

[0050] 本发明实施例还提供了一种显示面板,该显示面板包括上述任一实施例中的阵列基板。

[0051] 本发明实施例还提供了一种显示装置,该显示装置包括上述实施例中的显示面板。

[0052] 本发明实施例提供的显示面板和显示装置可以进行高分辨率设计,同时其有机发光层结构可以通过喷墨打印工艺制备,并且,在喷墨打印工艺制备过程中不易出现混色的问题,且其打印制备效率较高。

[0053] 另外,基于上述各实施例提供的阵列基板,本发明实施例还提供了一种阵列基板的制备方法,如图1、图5和图6所示,该方法包括以下步骤:

[0054] 步骤S101,在基板1上形成像素界定层20;

[0055] 步骤S102,通过构图工艺形成像素界定层结构2;其中,以每相邻的两个亚像素为一个单元,位于每个单元内的两个亚像素之间的像素界定层结构21的高度比每相邻的两个单元之间的像素界定层结构22的高度低。

[0056] 如图2~图4所示,上述制备方法所形成的阵列基板中,由于每个单元内的像素界定层结构21的高度比相邻单元间的像素界定层结构22的高度低,因此,在采用喷墨打印技术形成有机发光层结构3时,每个喷嘴7打印的墨滴30可以没过单元内的像素界定层结构21、进而同时填充在该单元内的两个亚像素区域内,从而,可以避免由于墨滴30尺寸太大而导致墨滴30溢流至单元外的像素内,因此,即使该阵列基板的分辨率较高、亚像素单元较小,其相邻单元的像素之间也不易产生混色,从而保证每个单元内像素颜色的单一性。

[0057] 如图1、图5和图6所示,一种具体的实施例中,步骤S102中,构图工艺过程可以仅采用一道掩模版6进行曝光,具体地,该掩模版6可以包括全曝光区域62和半曝光区域61;在曝光过程中,半曝光区域61用于对应单元内的像素界定层结构21,全曝光区域62用于对应相

邻单元间的像素界定层结构22。

[0058] 当然,步骤S102中,构图工艺过程也可以采用多道掩膜版进行曝光,例如,采用两道掩膜版,其中一道用于对应每个单元内的像素界定层结构21,另一道用于对应相邻单元间的像素界定层结构22。

[0059] 如图2~图3c、图6所示,在上述实施例的基础上,一种具体的实施例中,步骤S102之后,即通过构图工艺形成像素界定层结构2之后,还可以包括以下步骤:

[0060] 步骤S103,通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构3。

[0061] 如图2~图3c、图6所示,在上述实施例的基础上,一种具体的实施例中,步骤S103,通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构3,具体可以包括:

[0062] 在喷墨过程中,喷嘴7一次喷印的墨滴30同时填充一个单元内的两个亚像素区域。即,每个单元内的两个亚像素所对应的有机膜层32同时打印形成。

[0063] 由于在步骤S102后所形成的基板结构中,每个单元内的像素界定层结构21的高度比单元间的像素界定层结构22的高度低,因此,喷印墨滴30很容易同时填充每个单元的两个亚像素、并且不容易溢出单元外,因此,一方面,上述打印操作很容易实现;另一方面,上述打印操作可以避免墨滴30外溢至其他单元、从而可以避免导致不同颜色像素之间产生混色不良。另外,由于每个单元内的两个亚像素同时打印形成,进而本发明实施例提供的阵列基板制备方法还可以大大提高阵列基板的打印效率。

[0064] 如图2~图3c、图6所示,在上述实施例的基础上,进一步地,步骤S103,通过喷墨打印工艺形成与亚像素一一对应的有机发光层结构3,具体还包括:

[0065] 在每次喷墨过后,使打印单元内的墨水31挥发直至形成有机膜层32;该有机膜层32的厚度小于该单元内的像素界定层结构21的高度,即两个亚像素内的有机膜层32被该两个亚像素之间的像素界定层结构分隔开。

[0066] 如图1~图3c、图6所示,在上述各实施例的基础上,进一步地,在步骤S101之前,即在基板1上形成像素界定层20之前,还包括在基板1上形成像素电极8的步骤。

[0067] 需要说明的是,本发明实施例所制备的阵列基板中,有机发光层结构3可以包括多层有机膜层32结构,例如,有机发光层结构3可以包括发光层、电子传输层、电子注入层、空穴传输层、空穴注入层等,其中每层有机膜层32均可以采用本发明实施例所提供的打印方法形成。

[0068] 显然,本领域的技术人员可以对本发明实施例进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

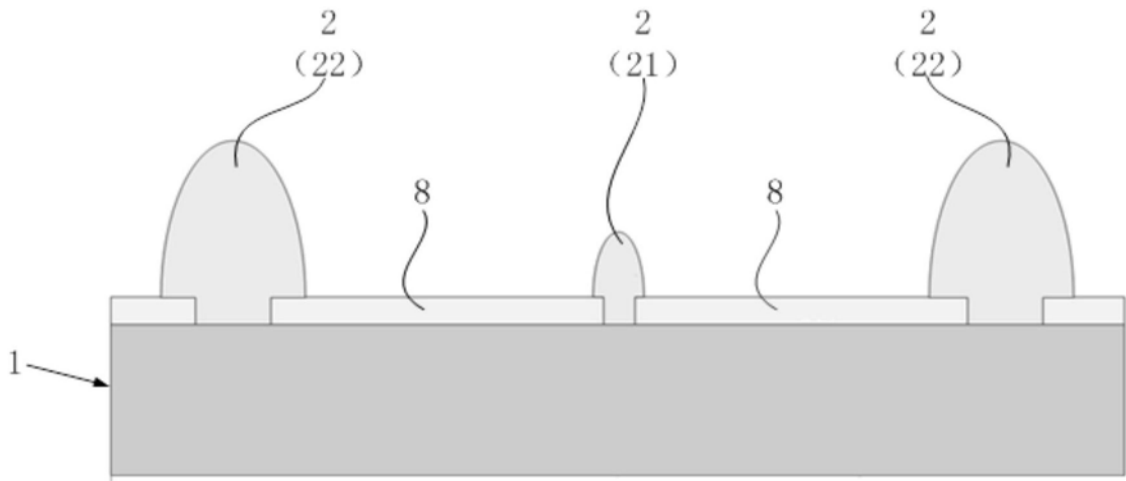


图1

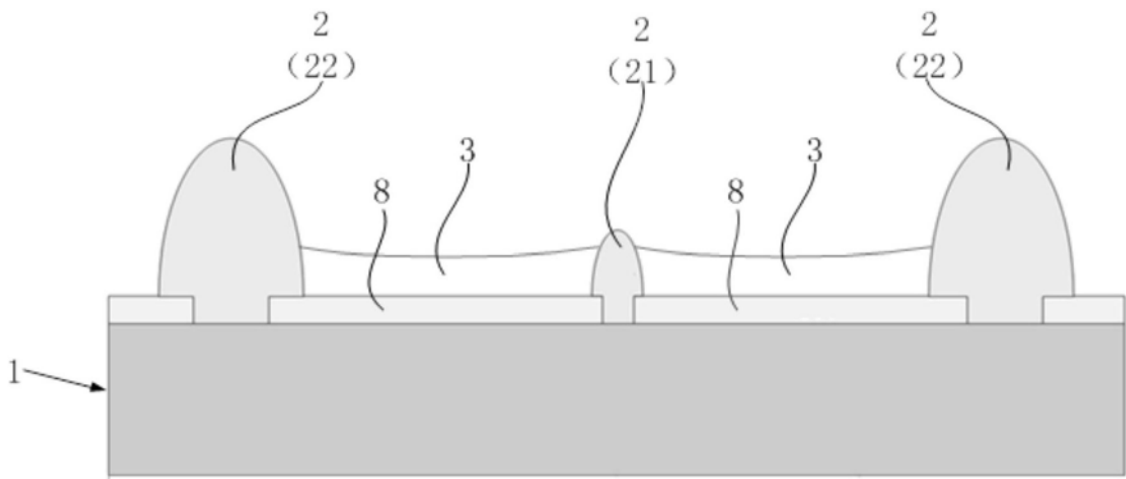


图2

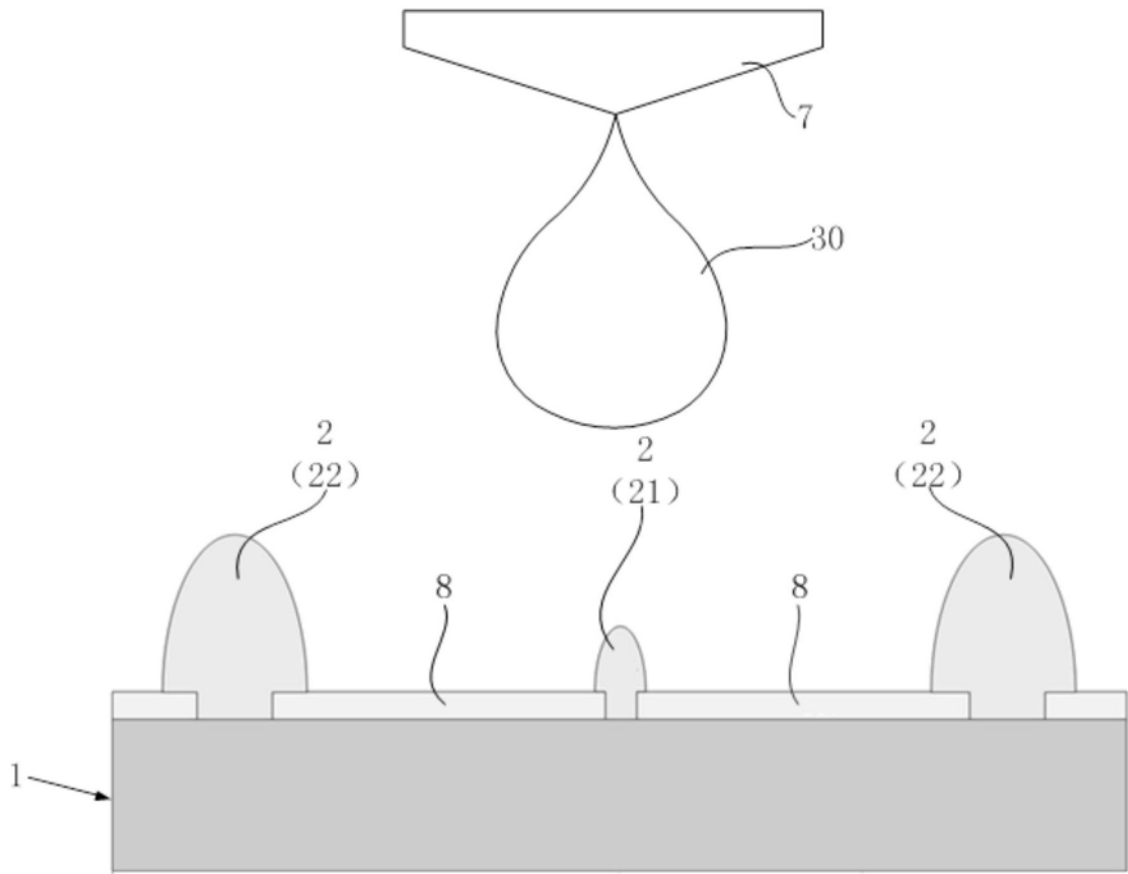


图3a

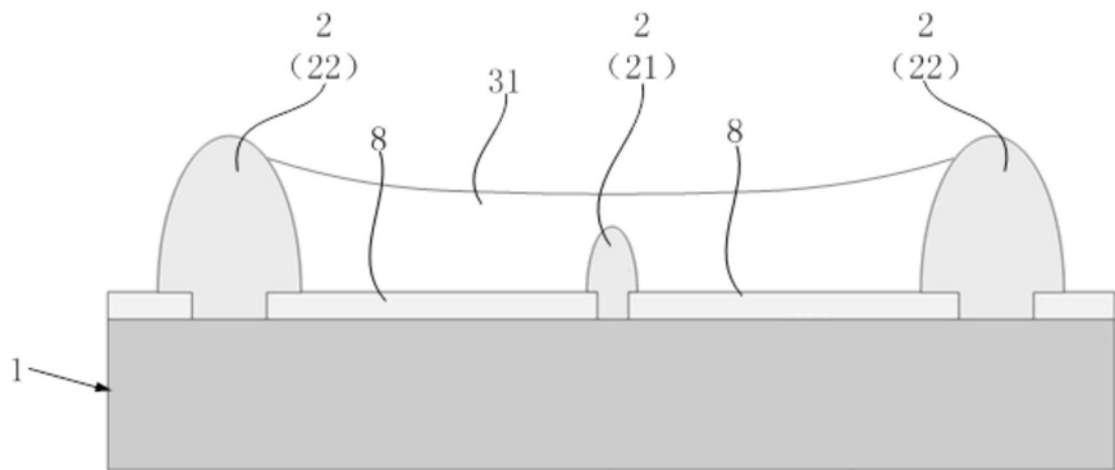


图3b

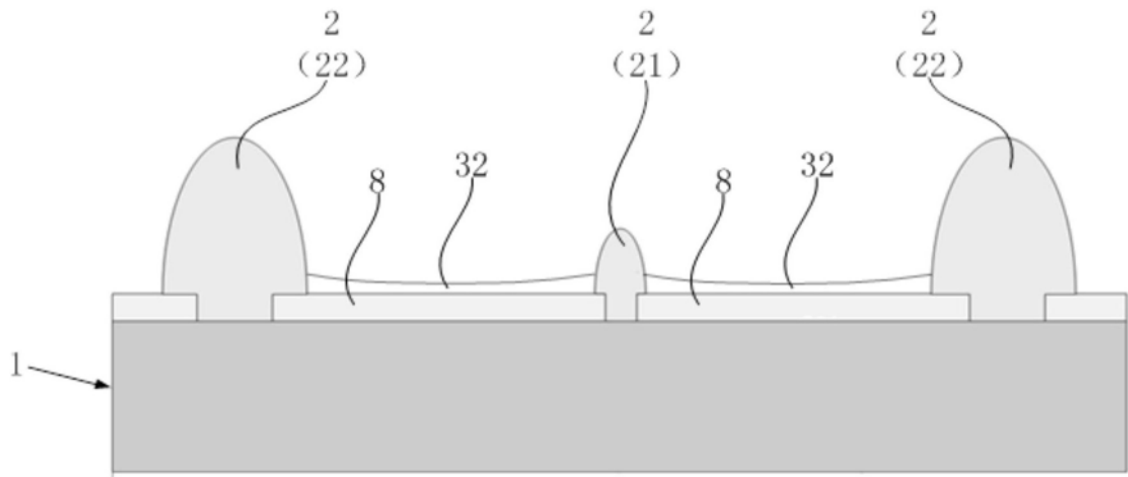


图3c

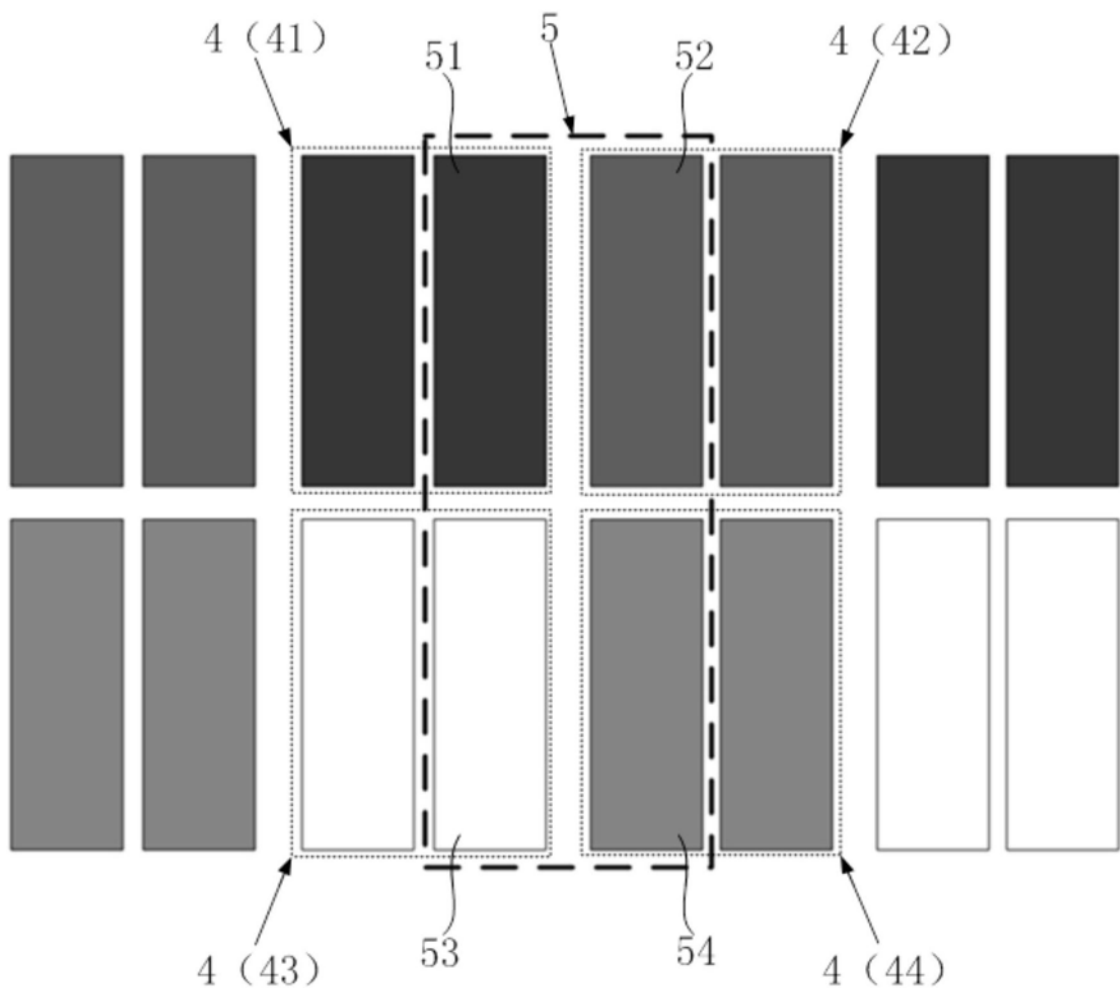


图4

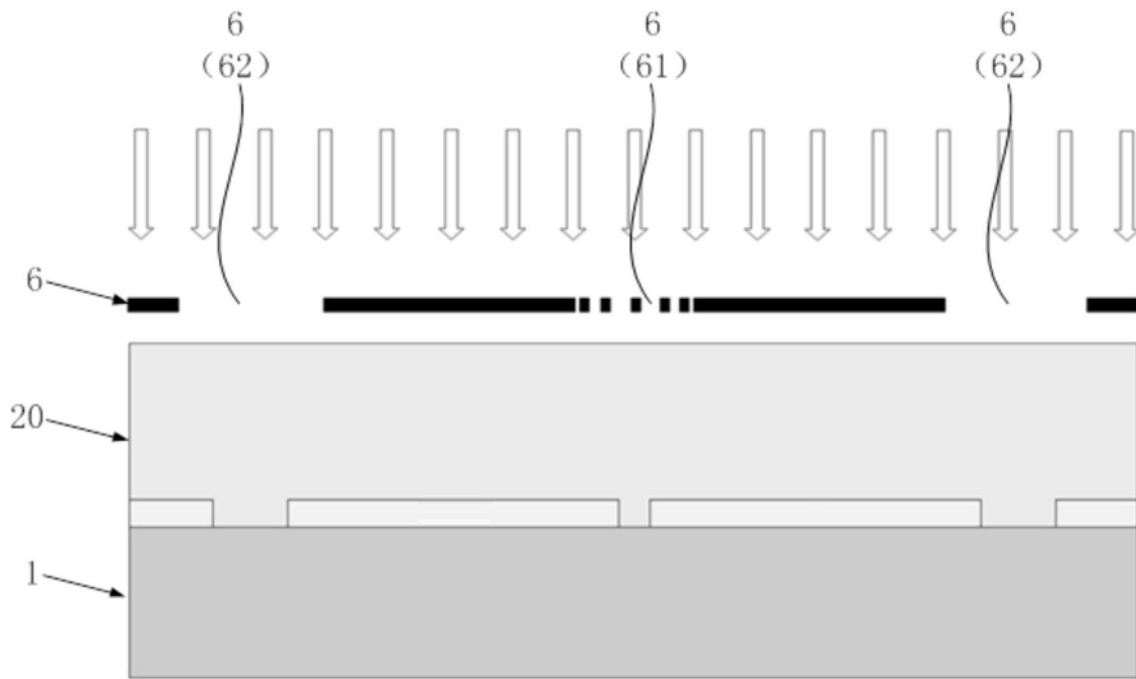


图5

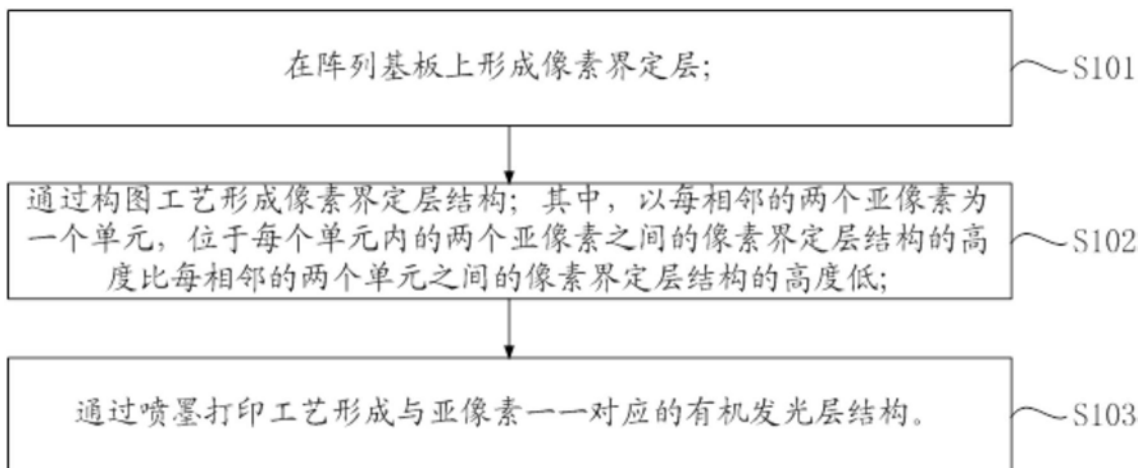


图6

专利名称(译)	阵列基板及其制备方法、显示面板、显示装置		
公开(公告)号	CN109713007A	公开(公告)日	2019-05-03
申请号	CN2017111007645.8	申请日	2017-10-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	谢蒂旒 李伟		
发明人	谢蒂旒 李伟		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，公开了一种阵列基板及其制备方法、显示面板、显示装置；其中，阵列基板包括多个亚像素，以及用于界定亚像素区域的像素界定层结构；其中，以每相邻的两个亚像素为一个单元，位于每个单元内的两个亚像素之间的像素界定层结构的高度比每相邻的两个单元之间的像素界定层结构的高度低。上述阵列基板在采用喷墨打印技术形成有机发光层结构时，每次喷嘴打印的墨滴可以没过单元内的像素界定层结构、并同时填充该单元内的两个亚像素区域，从而，当阵列基板的分辨率较高、亚像素较小时，墨滴也不易发生外溢，因此，上述显示面板可以进行高分辨率设计，同时可以避免在喷墨打印工艺制备过程中出现像素间混色的问题。

