



(12)发明专利

(10)授权公告号 CN 108766355 B

(45)授权公告日 2020.02.14

(21)申请号 201810554643.9

审查员 刘承奇

(22)申请日 2018.06.01

(65)同一申请的已公布的文献号

申请公布号 CN 108766355 A

(43)申请公布日 2018.11.06

(73)专利权人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 张九占 金波 朱晖

(74)专利代理机构 广州华进联合专利商标代理
有限公司 44224

代理人 唐清凯

(51)Int.Cl.

G09G 3/3233(2016.01)

权利要求书2页 说明书8页 附图3页

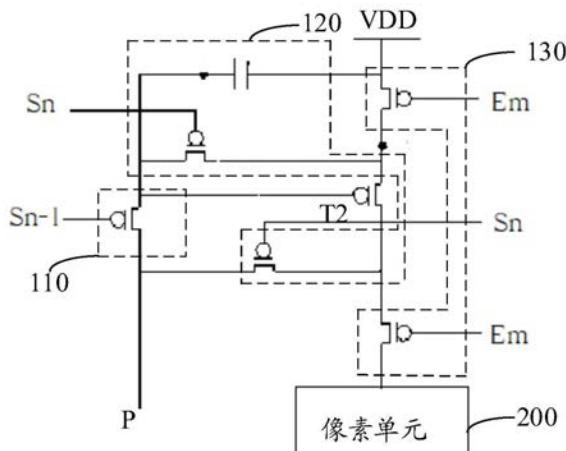
(54)发明名称

像素驱动电路及驱动的方法、OLED显示面板
和装置

(57)摘要

本申请涉及一种像素驱动电路及驱动的方法、OLED显示面板和装置。像素驱动电路包括初始化开关电路、电压存储开关电路、驱动辅助开关电路和驱动晶体管；初始化开关电路连电压存储开关电路，电压存储开关电路连驱动辅助开关电路、驱动晶体管，驱动辅助开关电路连驱动晶体管和像素单元；初始化开关电路在第一预设时长内呈导通状态、传输电压至调整电压输入端；电压存储开关电路在第二预设时长内呈导通状态、存储补偿电压，在第三预设时长内呈截止状态、将存储的补偿电压输出至驱动晶体管；驱动辅助开关电路在第三预设时长内呈导通状态，将供电电压输出至驱动晶体管、将驱动晶体管输出的驱动电流输出至像素单元。采用本申请可提高显示画面品质。

B
CN 108766355



CN

1. 一种像素驱动电路，其特征在于，包括初始化开关电路、电压存储开关电路、驱动辅助开关电路和驱动晶体管；

所述初始化开关电路连接所述电压存储开关电路，公共连接的一端为调整电压输入端；所述电压存储开关电路连接所述驱动辅助开关电路、所述驱动晶体管且用于接入供电电压，所述驱动辅助开关电路连接所述驱动晶体管和像素单元且用于接入所述供电电压；所述初始化开关电路接收第一控制信号并呈现导通状态或截止状态，所述电压存储开关电路接收第二控制信号并呈现导通状态或截止状态，所述驱动辅助开关电路接收第三控制信号并呈现导通状态或截止状态；

所述初始化开关电路在第一预设时长内呈导通状态、传输电压至所述调整电压输入端，在所述第一预设时长之后的第二预设时长内呈截止状态，在所述第二预设时长之后的第三预设时长内呈截止状态；所述电压存储开关电路在所述第一预设时长内呈导通状态，在所述第二预设时长内呈导通状态、进行补偿电压存储，在第三预设时长内呈截止状态、将存储的补偿电压输出至所述驱动晶体管；所述驱动辅助开关电路在所述第一预设时长内呈导通状态，在所述第二预设时长内呈截止状态，在所述第三预设时长内呈导通状态、将所述供电电压输出至所述驱动晶体管、将所述驱动晶体管输出的驱动电流输出至所述像素单元；所述驱动晶体管在接收到存储的补偿电压和所述驱动辅助开关电路传输的供电电压时输出所述驱动电流；

所述初始化开关电路包括第一晶体管，所述电压存储开关电路包括电容、第二晶体管和第三晶体管，所述驱动辅助开关电路包括第四晶体管和第五晶体管；

所述第一晶体管的第一连接端连接所述电容一端和所述第二晶体管的第一连接端，所述电容一端还连接所述驱动晶体管的控制端，所述第一晶体管的第二连接端连接所述第三晶体管的第一连接端，且公共端作为所述调整电压输入端，所述第一晶体管的控制端用于接入所述第一控制信号；

所述第二晶体管的第二连接端、所述驱动晶体管的第一连接端和所述第四晶体管的第一连接端连接，所述第三晶体管的第二连接端、所述驱动晶体管的第二连接端和所述第五晶体管的第一连接端连接，所述第二晶体管的控制端和所述第三晶体管的控制端用于接入所述第二控制信号，所述电容另一端接入所述供电电压；

所述第四晶体管的第二连接端接入所述供电电压，所述第五晶体管的第二连接端连接所述像素单元，所述第四晶体管和所述第五晶体管的控制端用于接入所述第三控制信号。

2. 根据权利要求1所述的像素驱动电路，其特征在于，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管和所述驱动晶体管均为薄膜晶体管。

3. 根据权利要求1所述的像素驱动电路，其特征在于，还包括用于输出所述第一控制信号、所述第二控制信号和所述第三控制信号的控制模块，所述控制模块分别连接所述初始化开关电路、所述电压存储开关电路和所述驱动辅助开关电路。

4. 根据权利要求3所述的像素驱动电路，其特征在于，所述控制模块包括第一控制器、第二控制器和第三控制器，所述第一控制器连接所述初始化开关电路，所述第二控制器连接所述电压存储开关电路，所述第三控制器连接所述驱动辅助开关电路。

5. 根据权利要求1所述的像素驱动电路，其特征在于，还包括用于在所述第一预设时长

内输出第一电压和在所述第二预设时长内输出第二电压的调整电压输出模块,所述调整电压输出模块连接所述调整电压输入端。

6. 根据权利要求5所述的像素驱动电路,其特征在于,所述第一电压为直流负电压,所述第二电压为模拟电压。

7. 一种OLED显示面板,其特征在于,包括多个像素单元和多个如权利要求1-6任一项所述的像素驱动电路,所述像素驱动电路和所述像素单元对应连接,且所述像素单元的数量和所述像素驱动电路的数量相同。

8. 一种OLED显示器,其特征在于,包括框体和权利要求7所述的显示面板,所述框体固定安装所述显示面板。

9. 一种驱动如权利要求1-6中任意一项所述像素驱动电路的方法,其特征在于,包括:

在第一预设时长内,在初始化开关电路和电压存储开关电路的公共端接入第一电压,并发送用于控制呈导通状态的第一控制信号至所述初始化开关电路,发送用于控制呈导通状态的第二控制信号至所述电压存储开关电路,发送用于控制呈导通状态的第三控制信号至驱动辅助开关电路;

在所述第一预设时长之后的第二预设时长内,在所述初始化开关电路和所述电压存储开关电路的公共端接入第二电压,并发送用于控制呈截止状态的第一控制信号至所述初始化开关电路,发送用于控制呈导通状态的第二控制信号至所述电压存储开关电路,发送用于控制呈截止状态的第三控制信号至所述驱动辅助开关电路;

在所述第二预设时长之后的第三预设时长内,发送用于控制呈截止状态的第一控制信号至所述初始化开关电路,发送用于控制呈截止状态的第二控制信号至所述电压存储开关电路,发送用于控制呈导通状态的第三控制信号至所述驱动辅助开关电路。

像素驱动电路及驱动的方法、OLED显示面板和装置

技术领域

[0001] 本申请涉及显示技术领域,特别是涉及一种像素驱动电路及驱动的方法、OLED显示面板和装置。

背景技术

[0002] 随着显示技术的发展,出现了OLED(Organic Light-Emitting Diode有机发光二极管)显示技术。OLED的驱动方式分为PMOLED(Passive-matrix Organic Light-Emitting Diode无源矩阵有机发光二极管)驱动方式和AMOLED(Active-matrix Organic Light-Emitting Diode有源矩阵有机发光二极管)驱动方式。其中,AMOLED驱动方式下,每一个像素单元对应一个像素驱动电路,相较于PMOLED驱动方式,AMOLED驱动方式在可视角度、色彩还原、功耗及响应时间等方面较有明显的优势,更适用于高分辨率的显示器件。

[0003] 传统使用的像素驱动电路,一般是采用多个晶体管构成,通过控制晶体管的断开与闭合,实现对输出至像素单元的电流的控制,从而驱动像素单元发光。然而,由于工艺制作和器件老化等原因,会使各像素驱动电路中晶体管的阈值电压存在不均匀性,导致流过不同像素单元的电流不同而使得显示亮度不均,显示画面品质差。

发明内容

[0004] 基于此,有必要针对上述技术问题,提供一种能够提高显示画面品质的像素驱动电路及驱动的方法、OLED显示面板和装置。

[0005] 一种像素驱动电路,包括初始化开关电路、电压存储开关电路、驱动辅助开关电路和驱动晶体管;

[0006] 所述初始化开关电路连接所述电压存储开关电路,公共连接的一端为调整电压输入端,所述电压存储开关电路连接所述驱动辅助开关电路、所述驱动晶体管且用于接入供电电压,所述驱动辅助开关电路连接所述驱动晶体管和像素单元且用于接入所述供电电压;所述初始化开关电路接收第一控制信号并呈现导通状态或截止状态,所述电压存储开关电路接收第二控制信号并呈现导通状态或截止状态,所述驱动辅助开关电路接收第三控制信号并呈现导通状态或截止状态;

[0007] 所述初始化开关电路在第一预设时长内呈导通状态、传输电压至所述调整电压输入端;所述电压存储开关电路在第二预设时长内呈导通状态、进行补偿电压存储,在第三预设时长内呈截止状态、将存储的补偿电压输出至所述驱动晶体管;所述驱动辅助开关电路在所述第三预设时长内呈导通状态,将所述供电电压输出至所述驱动晶体管、将所述驱动晶体管输出的驱动电流输出至所述像素单元;所述驱动晶体管在接收到存储的补偿电压和所述驱动辅助开关电路传输的供电电压时输出所述驱动电流。

[0008] 上述像素驱动单路,采用初始化开关电路、电压存储开关电路、驱动辅助开关电路和驱动晶体管,使用时,通过调节各控制信号,使初始化开关电路、电压存储开关电路、驱动辅助开关电路呈现导通状态或截止状态。初始化开关电路110呈导通状态时传输电压至调

整电压输入端,可进行初始化以释放电压;电压存储开关电路120导通时进行补偿电压存储后,呈截止状态输出补偿电压至驱动晶体管T2,从而对驱动晶体管T2进行阈值电压补偿;驱动辅助开关电路130在电压存储开关电路120呈截止状态时呈导通状态,输出供电电压至驱动晶体管T2,从而驱动晶体管T2在补偿电压和供电电压的作用下输出驱动电流。如此,实现对驱动晶体管的阈值补偿功能,驱动晶体管输出的驱动电流受阈值电压影响小,驱动晶体管的阈值电压变动时驱动电流不会有明显变化,像素单元的工作电流稳定性高。进而,采用多个上述像素驱动电路分别驱动像素单元时,输出至各像素单元的驱动电流受驱动晶体管的阈值电压变化的影响小,各像素单元之间工作电流的均匀性好,从而显示画面品质高。

[0009] 一种OLED显示面板,包括多个像素单元和多个上述的像素驱动电路,所述像素驱动电路和所述像素单元对应连接,且所述像素单元的数量和所述像素驱动电路的数量相同。

[0010] 上述OLED显示面板,由于采用了上述像素驱动电路,各像素驱动电路输出至对应像素单元的驱动电流受驱动晶体管的阈值电压变化的影响小,各像素单元之间工作电流的均匀性好,从而显示画面品质高。

[0011] 一种OLED显示器,包括框体和上述的显示面板,所述框体固定安装所述显示面板。

[0012] 上述OLED显示器,由于采用了上述OLED显示面板,同理,显示画面品质高。

[0013] 一种驱动像素驱动电路的方法,包括:

[0014] 在第一预设时长内,在所述初始化开关电路和所述电压存储开关电路的公共端接入第一电压,并发送用于控制呈导通状态的第一控制信号至所述初始化开关电路,发送用于控制呈导通状态的第二控制信号至所述电压存储开关电路,发送用于控制呈导通状态的第三控制信号至所述驱动辅助开关电路;

[0015] 在所述第一预设时长之后的第二预设时长内,在所述初始化开关电路和所述电压存储开关电路的公共端接入第二电压,并发送用于控制呈截止状态的第一控制信号至所述初始化开关电路,发送用于控制呈导通状态的第二控制信号至所述电压存储开关电路,发送用于控制呈截止状态的第三控制信号至所述驱动辅助开关电路;

[0016] 在所述第二预设时长之后的第三预设时长内,发送用于控制呈截止状态的第一控制信号至所述初始化开关电路,发送用于控制呈截止状态的第二控制信号至所述电压存储开关电路,发送用于控制呈导通状态的第三控制信号至所述驱动辅助开关电路。

[0017] 上述驱动像素驱动电路的方法,通过在第一预设时长内在初始化开关电路和电压存储开关电路的公共端接入第一电压,并控制初始化开关电路、电压存储开关电路和驱动辅助开关电路呈导通状态,在第二预设时长内在初始化开关电路和电压存储开关电路的公共端接入第二电压,并控制电压存储开关电路导通、初始化开关电路和驱动辅助开关电路截止,在第三预设时长内控制驱动辅助开关电路导通、初始化开关电路和电压存储开关电路截止,使得像素驱动电路先后工作在第一阶段、第二阶段和第三阶段,实现对驱动晶体管的阈值补偿功能,像素单元的工作电流稳定性高,从而像素单元显示画面品质高。

附图说明

[0018] 图1为一个实施例中像素驱动电路的结构示意图;

[0019] 图2为另一个实施例中像素驱动电路的结构示意图;

- [0020] 图3为一个实施例中信号的时序图；
- [0021] 图4为一应用例中的驱动电流比较示意图；
- [0022] 图5为一个实施例中驱动像素驱动电路的方法的流程示意图。

具体实施方式

[0023] 为了使本申请的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本申请进行进一步详细说明。应当理解,此处描述的具体实施例仅仅用以解释本申请,并不用于限定本申请。

[0024] 在一个实施例中,参考图1,提供了一种像素驱动电路,包括初始化开关电路110、电压存储开关电路120、驱动辅助开关电路130和驱动晶体管T2。初始化开关电路110连接电压存储开关电路120,公共连接的一端为调整电压输入端。例如图1中的P点表示调整电压输入端。电压存储开关电路120连接驱动辅助开关电路130、驱动晶体管T2且用于接入供电电压VDD,驱动辅助开关电路130连接驱动晶体管T2和像素单元200且用于接入供电电压VDD。初始化开关电路110接收第一控制信号并呈现导通状态或截止状态,电压存储开关电路120接收第二控制信号并呈现导通状态或截止状态,驱动辅助开关电路130接收第三控制信号并呈现导通状态或截止状态。例如,参考图1,初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130各自通过Sn-1端、Sn端和Em端接收第一控制信号、第二控制信号和第三控制信号。其中,供电电压VDD由提供电压的电源器件输出。导通状态是指电路内的开关器件导通,截止状态是指电路内的开关器件截止;比如,电压存储开关电路120呈截止状态,是指电压存储开关电路120内的开关器件截止,但是电压存储开关电路120内不包含开关器件的线路可以流通。

[0025] 初始化开关电路110在第一预设时长内呈导通状态、传输电压至调整电压输入端;电压存储开关电路120在第二预设时长内呈导通状态、进行补偿电压存储,在第三预设时长内呈截止状态、将存储的补偿电压输出至驱动晶体管T2;驱动辅助开关电路130在第三预设时长内呈导通状态,将供电电压VDD输出至驱动晶体管T2、将驱动晶体管T2;输出的驱动电流输出至像素单元200;驱动晶体管T2在接收到存储的补偿电压和驱动辅助开关电路130传输的供电电压VDD时输出驱动电流。具体地,电压存储开关电路120输出补偿电压至驱动晶体管T2的控制端。

[0026] 具体地,初始化开关电路110在呈导通状态且调整电压输入端接通第一电压时,传输电压至调整电压输入端,即,初始化开关电路110将输入的电压输出至调整电压输入端。其中,第一电压由提供电压的器件输出,即调整电压输入端连接输出第一电压的器件。

[0027] 电压存储开关电路120在呈导通状态且调整电压输入端接通第一电压时,传输电压至初始化开关电路110和调整电压输入端,从而传输至初始化开关电路110的电压再由初始化开关电路110传输至调整电压输入端。电压存储开关电路120在呈导通状态且调整电压输入端接通第二电压时,接入第二电压进行补偿电压存储,即,第二电压流入电压存储开关电路120。电压存储开关电路120在呈截止状态且驱动辅助开关电路130呈导通状态时,将存储的补偿电压输出至驱动晶体管T2。其中,第二电压高于第一电压。第二电压由提供电压的器件输出;具体地,第一电压和第二电压可以由同一个器件提供。

[0028] 驱动辅助开关电路130在呈导通状态且调整电压输入端接通第一电压时,将供电

电压VDD和像素单元200输出的残留电压传输至电压存储开关电路120,从而电压存储开关电路120传输至初始化开关电路110后到达调整电压输入端,以及电压存储开关电路120直接传输至调整电压输入端。驱动辅助开关电路130在呈导通状态且电压存储开关电路120呈截止状态时,将供电电压输出至驱动晶体管T2、将驱动晶体管T2输出的驱动电流输出至像素单元200。驱动晶体管T2在接收到存储的补偿电压和驱动辅助开关电路130传输的供电电压时输出驱动电流。

[0029] 电压存储开关电路120和像素单元200在前一次工作之后可能留有电压;残留电压是像素单元200在前一次工作之后余留的电压。使用像素驱动电路进行驱动的工作过程可分为以下三个阶段:

[0030] 第一阶段:在第一预设时长内,初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130均导通,调整电压输入端接通第一电压,此时,供电电压VDD经电压存储开关电路120和初始化开关电路110传输至调整电压输入端,电压存储开关电路120余留的电压经初始化开关电路110传输至调整电压输入端,以及像素单元200输出的残留电压经电压存储开关电路120传输至调整电压输入端。具体地,第一电压低于残留电压、供电电压和电压存储开关电路120余留的电压,使得初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130导通时,按照电势由高向低,电压存储开关电路120余留的电压、供电电压和残留电压均流向调整电压输入端。如此,经过第一阶段,可对电压存储开关电路120和像素单元200进行初始化,使得电压存储开关电路120和像素单元200释放电压。

[0031] 第二阶段:在第一预设时长之后的第二预设时长内,调整电压输入端接通第二电压,电压存储开关电路120导通、初始化开关电路110和驱动辅助开关电路130截止,调整电压输入端的第二电压流向电压存储开关电路120进行补偿电压存储。

[0032] 第三阶段:在第二预设时长之后的第三预设时长内,驱动辅助开关电路130导通、初始化开关电路110和电压存储开关电路120截止,供电电压和电压存储开关电路120存储的补偿电压输出至驱动晶体管T2,补偿电压对驱动晶体管T2进行阈值电压补偿,驱动晶体管T2输出驱动电流并经过驱动辅助开关电路130流至像素单元200,从而驱动像素单元200工作。

[0033] 具体地,第一预设时长、第二预设时长和第三预设时长可以是在时间上连续的三个时间段,也可以是间断的三个时间段;比如第一预设时长之后,经过较短的间隔进入第二预设时长,第二预设时长之后,经过较短的间隔进入第三预设时长。

[0034] 上述像素驱动单路,采用初始化开关电路110、电压存储开关电路120、驱动辅助开关电路130和驱动晶体管T2,使用时,通过调节各控制信号,使初始化开关电路110、电压存储开关电路120、驱动辅助开关电路130呈现导通状态或截止状态。初始化开关电路110呈导通状态时传输电压至调整电压输入端,可进行初始化以释放电压;电压存储开关电路120导通时进行补偿电压存储后,呈截止状态输出补偿电压至驱动晶体管T2,从而对驱动晶体管T2进行阈值电压补偿;驱动辅助开关电路130在电压存储开关电路120呈截止状态时呈导通状态,输出供电电压至驱动晶体管T2,从而驱动晶体管T2在补偿电压和供电电压的作用下输出驱动电流。如此,实现对驱动晶体管T2的阈值补偿功能,驱动晶体管T2输出的驱动电流受阈值电压影响小,驱动晶体管T2的阈值电压变动时驱动电流不会有明显变化,像素单元200的工作电流稳定性高。进而,采用多个上述像素驱动电路分别驱动像素单元时,输出至

各像素单元200的驱动电流受驱动晶体管T2的阈值电压变化的影响小,各像素单元200之间工作电流的均匀性好,从而显示画面品质高。

[0035] 在一个实施例中,初始化开关电路110在第一控制信号为第一类型电平时呈导通状态,在第一控制信号为第二类型电平时呈截止状态;电压存储开关电路120在第二控制信号为第一类型电平时呈导通状态,在第二控制信号为第二类型电平时呈截止状态;驱动辅助开关电路130在第三控制信号为第一类型电平时呈导通状态,在第三控制信号为第二类型电平时呈截止状态。其中,第一类型电平和第二类型电平分别为低电平信号和高电平信号中的一种;例如,第一类型电平为低电平信号,第二类型电平为高电平信号。可以理解,具体是由哪种类型的电平信号控制电路呈导通状态,需要根据电路中的开关器件的型号决定。在其他实施例中,控制各电路呈导通状态的电平信号的类型也可以互不相同,比如,初始化开关电路110在第一控制信号为第一类型电平时呈导通状态,电压存储开关电路120在第二控制信号为第二类型电平时呈导通状态,驱动辅助开关电路130在第三控制信号为第一类型电平时呈导通状态。

[0036] 在一个实施例中,参考图2,初始化开关电路110包括第一晶体管T5,电压存储开关电路120包括电容C、第二晶体管T6和第三晶体管T4,驱动辅助开关电路130包括第四晶体管T1和第五晶体管T3。具体地,驱动晶体管T2、第一晶体管T5、第二晶体管T6、第三晶体管T4、第四晶体管T1和第五晶体管T3均包括控制端、第一连接端和第二连接端;其中,控制端为栅极,第一连接端和第二连接端各自分别为源极和漏极中的一种。

[0037] 第一晶体管T5的第一连接端连接电容C一端和第二晶体管T6的第一连接端,电容C一端还连接驱动晶体管T2的控制端;第一晶体管T5的第二连接端连接第三晶体管T4的第一连接端,且公共端作为所述调整电压输入端;第一晶体管T4的控制端用于接入第一控制信号。第二晶体管T6的第二连接端、驱动晶体管T2的第一连接端和第四晶体管T1的第一连接端连接,第三晶体管T4的第二连接端、驱动晶体管T2的第二连接端和第五晶体管T3的第一连接端连接,第二晶体管T6的控制端和第三晶体管T4的控制端用于接入第二控制信号;电容C另一端接入供电电压VDD。第四晶体管T1的第二连接端接入供电电压,第五晶体管T1的第二连接端连接像素单元200,第四晶体管T1和第五晶体管T1的控制端用于接入第三控制信号。

[0038] 如图3所示的各信号的时序图,t1表示第一预设时长,t2表示第二预设时长,t3表示第三预设时长,Vref表示第一电压,Vdata表示第二电压,Vref/Vdata对应信号的时序图中,中间部分的六边形表示Vdata的可取值范围,例如,可取值范围可以为0伏-6伏。以OLED像素单元为例,OLED的阳极连接第五晶体管T3,结合图2和图3说明第一晶体管T5、第二晶体管T6、第三晶体管T4、电容C、第四晶体管T1、第五晶体管T3、驱动晶体管T2的工作过程如下:

[0039] t1阶段,Sn-1端、Sn端和Em端均接入低电平信号,第一晶体管T5、第二晶体管T6、第三晶体管T4、第四晶体管T1、第五晶体管T3和驱动晶体管T2,导通,调整电压输入端接入Vref信号;电容C余留的电压经第一晶体管T5流向调整电压输入端,供电电压VDD对应的电流一路经第四晶体管T1、第二晶体管T6、第一晶体管T5流向调整电压输入端,一路经第四晶体管T1、驱动晶体管T2、第三晶体管T4流向调整电压输入端,OLED阳极输出残留电压经第三晶体管T4流向调整电压输入端;此时,对于电容C和OLED阳极进行初始化。

[0040] t2阶段,调整电压输入端接入Vdata信号,Sn端接入低电平信号,驱动晶体管T2处

于二极管连接状态,Vdata信号通过第三晶体管T4、驱动晶体管T2、第二晶体管T6写入电容C的a点,达到平衡后,a点的电压V1=Vdata-|Vth|,其中Vth为驱动晶体管T2的阈值电压。

[0041] t3阶段,Em端接入低电平信号,a点的电压供至驱动晶体管T2的栅极,第四晶体管T1、驱动晶体管T2、第五晶体管T3处于导通状态,流经驱动晶体管T2的电流 $I_{oled}=k*(Vgs-|Vth|)^2=k*(VDD-V1-|Vth|)^2=k*(VDD-Vdata)^2$;其中,k为常数,Vgs为驱动晶体管T2的栅极和源极的电压差。 I_{oled} 是一个和驱动晶体管T2的阈值电压无关的量,从而驱动电流与驱动晶体管T2的阈值电压无关。

[0042] 通过采用上述第一晶体管T5、第二晶体管T6、第三晶体管T4、电容C、第四晶体管T1、第五晶体管T3、驱动晶体管T2的结构,实现对驱动晶体管T2阈值电压的补偿,结构简单,且驱动电流与驱动晶体管T2的阈值电压无关,使得像素单元200的工作电流稳定性更好。

[0043] 在一个实施例中,第一晶体管T5、第二晶体管T6、第三晶体管T4、第四晶体管T1、第五晶体管T3和驱动晶体管T2均为薄膜晶体管。薄膜晶体管轻便节能,可提高像素驱动电路的工作性能。

[0044] 在一个实施例中,上述像素驱动电路还包括用于输出第一控制信号、第二控制信号和第三控制信号的控制模块,控制模块分别连接初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130。控制模块连接初始化开关电路110,控制模块连接电压存储开关电路120,控制模块还连接驱动辅助开关电路130。

[0045] 控制模块在第一预设时长内输出用于控制呈导通状态的第一控制信号至初始化开关电路110、输出用于控制呈导通状态的第二控制信号至电压存储开关电路120、输出用于控制呈导通状态的第三控制信号至驱动辅助开关电路130,控制初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130导通;在第二预设时长内输出用于控制呈导通状态的第二控制信号至电压存储开关电路120,输出用于控制呈截止状态的第一控制信号至初始化开关电路110、输出用于控制呈截止状态的第三控制信号至驱动辅助开关电路130,控制电压存储开关电路120导通、初始化开关电路110和驱动辅助开关电路130截止;在第三预设时长内输出用于控制呈导通状态的第三控制信号至驱动辅助开关电路130,输出用于控制呈截止状态的第一控制信号至初始化开关电路110、输出用于控制呈截止状态的第二控制信号至电压存储开关电路120,控制驱动辅助开关电路130导通、初始化开关电路110和电压存储开关电路120截止。可以理解,控制模块可以是能输出三个控制信号的单个模块,也可以是包括分别用于各自输出一个控制信号的三个模块。

[0046] 在一个实施例中,继续参考图2,控制模块包括第一控制器141、第二控制器142和第三控制器143,第一控制器141连接初始化开关电路110,第二控制器142连接电压存储开关电路120,第三控制器143连接驱动辅助开关电路130。

[0047] 第一控制器141在第一预设时长内输出用于控制呈导通状态的第一控制信号至初始化开关电路110,在第二预设时长和第三预设时长内输出用于控制呈截止状态的第一控制信号至初始化开关电路110;第二控制器142在第一预设时长内和第二预设时长内输出用于控制呈导通状态的第二控制信号至电压存储开关电路120,在第三预设时长内输出用于控制呈截止状态的第二控制信号至电压存储开关电路120;第三控制器143在第一预设时长内和第三预设时长内输出用于控制呈导通状态的第三控制信号至驱动辅助开关电路130,在第二预设时长内输出用于控制呈截止状态的第三控制信号至驱动辅助开关电路130。通

过采用三个控制器分别各自连接初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130，方便进行单独控制。

[0048] 具体地，参考图2，第一控制器141连接第一晶体管T5的控制端，第二控制器142连接第二晶体管T6和第三晶体管T4的控制端；第三控制器143连接第四晶体管T1和第五晶体管T3的控制端。

[0049] 在一个实施例中，继续参考图2，上述像素驱动电路还包括用于输出第一电压和第二电压的调整电压输出模块150。

[0050] 调整电压输出模块150连接调整电压输入端。调整电压输出模块150在第一预设时长内输出第一电压，以便使得对电压存储开关电路120和像素单元200初始化；在第二预设时长内输出高于第一电压的第二电压，以便进行补偿电压存储。具体地，参考图2，调整电压输出模块150连接第一晶体管T5的第二连接端和第三晶体管T4的第一连接端。

[0051] 在一个实施例中，调整电压输出模块150为IC (Integrated Circuit集成电路) 芯片。通过采用一个IC芯片分时段输出不同的电压，不需要另外使用其他器件，降低成本。可以理解，在其他实施例中，调整电压输出模块150也可以包括用于输出第一电压的第一器件和用于输出第二电压的第二器件。

[0052] 在一个实施例中，第一电压为直流负电压，第二电压为模拟电压。直流负电压低于残留电压和供电电压VDD，从而在第一预设时长内、初始化开关电路110、电压存储开关电路120和驱动辅助开关电路130导通时，供电电压、残留电压和电压存储开关电路120余留的电压流向调整电压输入端。在第二预设时长采用可随时间变化的模拟电压，有助于对电压存储开关电路120进行补偿电压存储。

[0053] 在一个实施例中，上述像素驱动电路还包括用于输出供电电压VDD的电源模块(图未示)，电源模块连接电压存储开关电路120和驱动辅助开关电路130。通过设置电源模块以输出供电电压VDD，供电便利。具体地，参考图2，电源模块连接电容C和第四晶体管T1的第二连接端。

[0054] 将上述像素驱动电路用于对像素单元200进行驱动，像素单元200的工作电流稳定性高。例如，分别采用三种不同阈值电压的驱动晶体管得到三类图2所示结构的像素驱动电路，阈值电压分别为： $V_{th0} = -1V$ (伏特)、 $V_{th1} = -1.5V$ 、 $V_{th2} = -2V$ ；将三类像素驱动电路分别应用于驱动OLED像素单元，经瞬态分析，像素驱动电路输出的驱动电流结果如图4所示；其中，横坐标为时间，单位为秒，纵坐标表示电流，单位为安培，按照电流从大到小的顺序，图中三条直线分别为 $I_a = 675nA$ 、 $V_{th0} = -1V$ ； $I_b = 658nA$ 、 $V_{th1} = -1.5V$ ； $I_c = 640nA$ 、 $V_{th2} = -2V$ 。可见，阈值变化 $\pm 0.5V$ 时，驱动电流变化小于5%，稳定性高。

[0055] 在一个实施例中，提供一种OLED显示面板，包括多个像素单元和多个上述像素驱动电路；像素驱动电路和像素单元对应连接，且像素单元的数量和像素驱动电路的数量相同。即，一个像素驱动单元连接一个像素单元。

[0056] 上述OLED显示面板，由于采用了上述像素驱动电路，各像素驱动电路输出至对应像素单元的驱动电流受驱动晶体管T2的阈值电压变化的影响小，各像素单元之间工作电流的均匀性好，从而显示画面品质高。

[0057] 在一个实施例中，提供一种OLED显示器，包括框体和上述显示面板，框体固定安装显示面板。

[0058] 上述OLED显示器,由于采用了上述OLED显示面板,同理,显示画面品质高。

[0059] 在一个实施例中,参考图5,提供了一种驱动像素驱动电路的方法,用于驱动前述像素驱动电路,该方法包括如下步骤:

[0060] S110:在第一预设时长内,在初始化开关电路和电压存储开关电路的公共端接入第一电压,并发送用于控制呈导通状态的第一控制信号至初始化开关电路,发送用于控制呈导通状态的第二控制信号至电压存储开关电路,发送用于控制呈导通状态的第三控制信号至驱动辅助开关电路。

[0061] 第一预设时长内,通过在初始化开关电路和电压存储开关电路的公共端接入第一电压,并控制初始化开关电路、电压存储开关电路和驱动辅助开关电路呈导通状态,使得像素驱动电路工作在第一阶段,第一阶段的详细工作过程在前述像素驱动电路中已描述,在此不再赘述。

[0062] S130:在第一预设时长之后的第二预设时长内,在初始化开关电路和电压存储开关电路的公共端接入第二电压,并发送用于控制呈截止状态的第一控制信号至初始化开关电路,发送用于控制呈导通状态的第二控制信号至电压存储开关电路,发送用于控制呈截止状态的第三控制信号至驱动辅助开关电路。

[0063] 第二预设时长内,通过在初始化开关电路和电压存储开关电路的公共端接入第二电压,并控制电压存储开关电路导通、初始化开关电路和驱动辅助开关电路截止,使得像素驱动电路工作在第二阶段,第二阶段的详细工作过程在前述像素驱动电路中已描述,在此不再赘述。

[0064] S150:在第二预设时长之后的第三预设时长内,发送用于控制呈截止状态的第一控制信号至初始化开关电路,发送用于控制呈截止状态的第二控制信号至电压存储开关电路,发送用于控制呈导通状态的第三控制信号至驱动辅助开关电路。

[0065] 第三预设时长内,通过控制驱动辅助开关电路导通、初始化开关电路和电压存储开关电路截止,使得像素驱动电路工作在第三阶段,第三阶段的详细工作过程在前述像素驱动电路中已描述,在此不再赘述。

[0066] 上述驱动像素驱动电路的方法,通过在第一预设时长内在初始化开关电路和电压存储开关电路的公共端接入第一电压,并控制初始化开关电路、电压存储开关电路和驱动辅助开关电路呈导通状态,在第二预设时长内在初始化开关电路和电压存储开关电路的公共端接入第二电压,并控制电压存储开关电路导通、初始化开关电路和驱动辅助开关电路截止,在第三预设时长内控制驱动辅助开关电路导通、初始化开关电路和电压存储开关电路截止,使得像素驱动电路先后工作在第一阶段、第二阶段和第三阶段,实现对驱动晶体管的阈值补偿功能,像素单元的工作电流稳定性高,从而像素单元显示画面品质高。

[0067] 以上实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

[0068] 以上所述实施例仅表达了本申请的几种实施方式,其描述较为具体和详细,但并不能因此而理解为对发明专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本申请构思的前提下,还可以做出若干变形和改进,这些都属于本申请的保护范围。因此,本申请专利的保护范围应以所附权利要求为准。

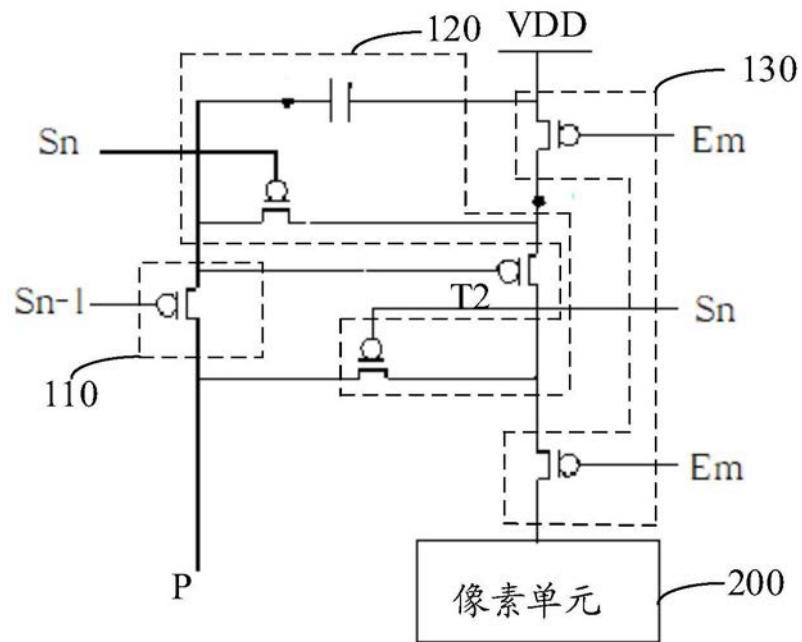


图1

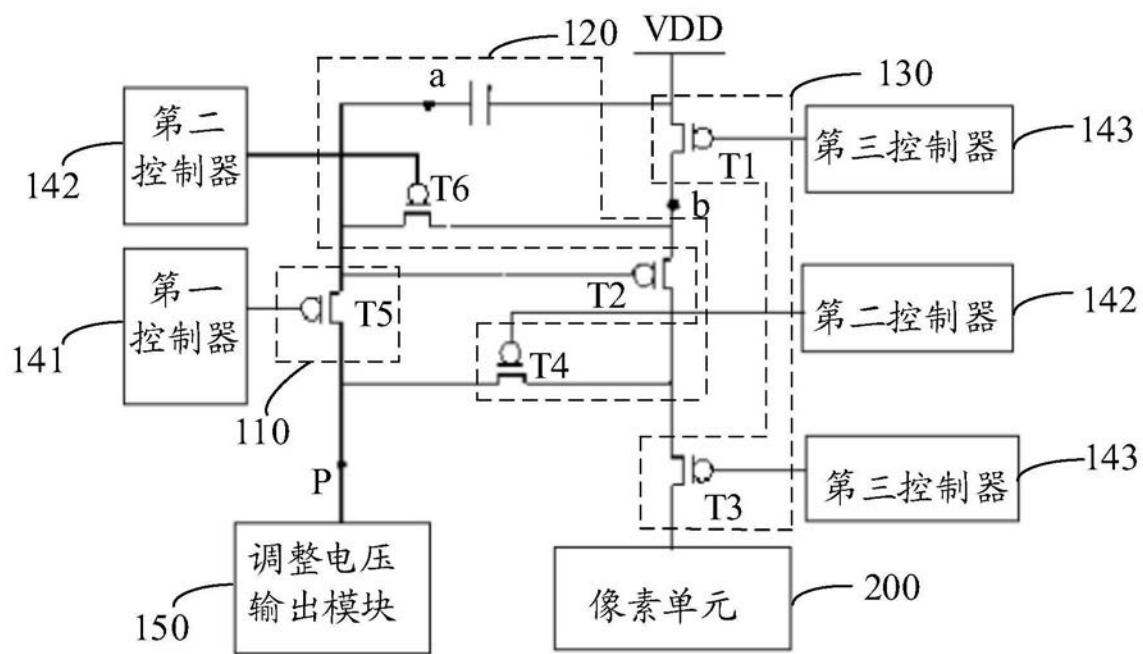


图2

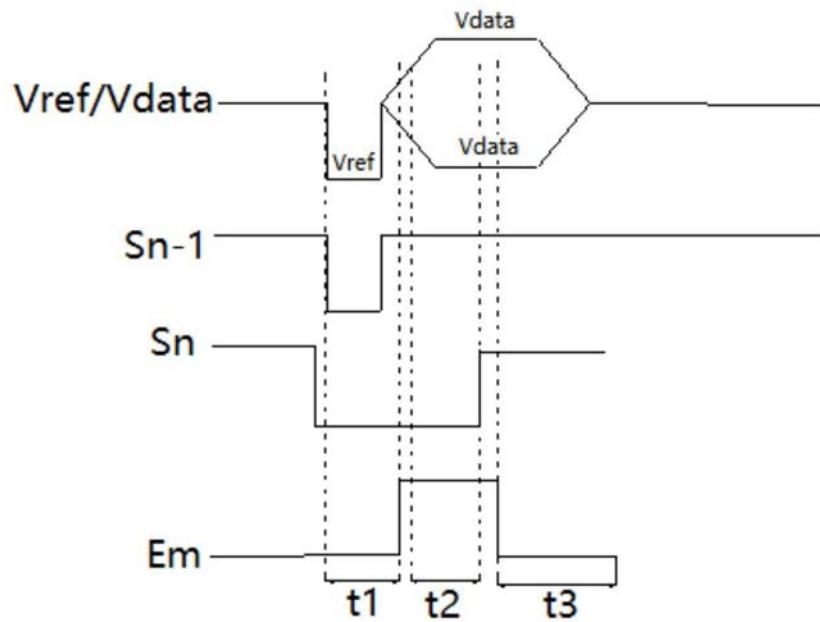


图3

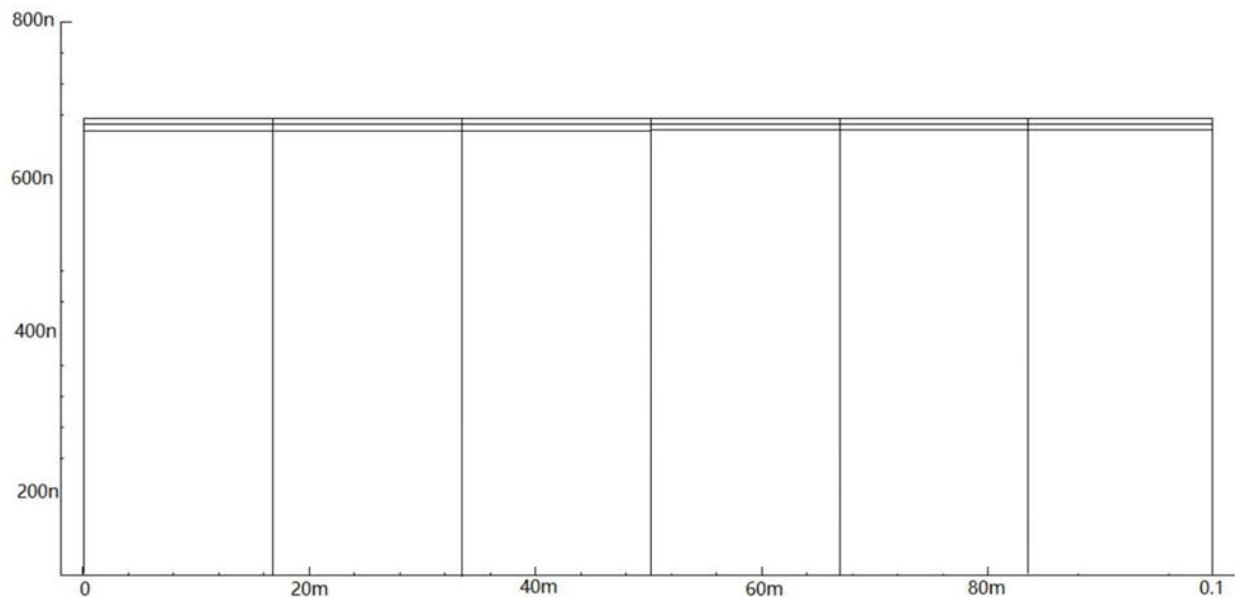


图4

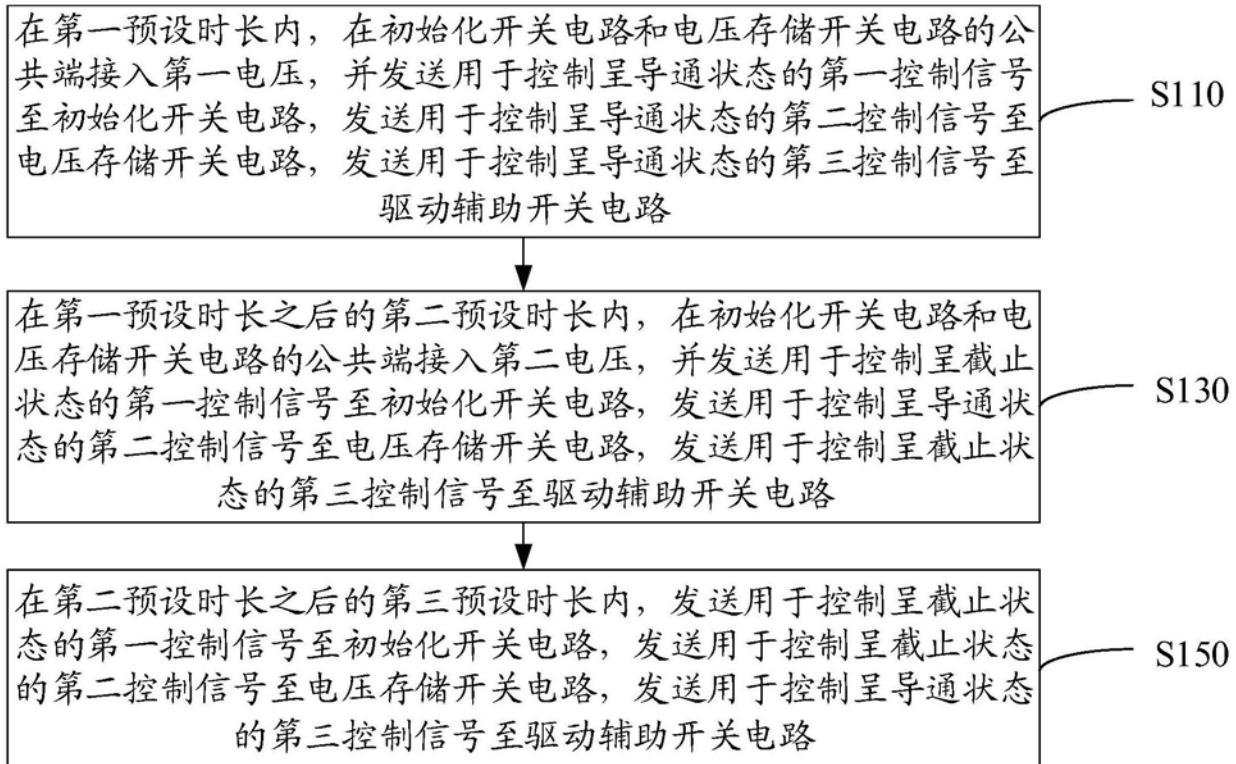


图5

专利名称(译)	像素驱动电路及驱动的方法、OLED显示面板和装置		
公开(公告)号	CN108766355B	公开(公告)日	2020-02-14
申请号	CN201810554643.9	申请日	2018-06-01
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	张九占 金波 朱晖		
发明人	张九占 金波 朱晖		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0233		
审查员(译)	刘承奇		
其他公开文献	CN108766355A		
外部链接	Espacenet Sipo		

摘要(译)

本申请涉及一种像素驱动电路及驱动的方法、OLED显示面板和装置。像素驱动电路包括初始化开关电路、电压存储开关电路、驱动辅助开关电路和驱动晶体管；初始化开关电路连电压存储开关电路，电压存储开关电路连驱动辅助开关电路、驱动晶体管，驱动辅助开关电路连驱动晶体管和像素单元；初始化开关电路在第一预设时长内呈导通状态、传输电压至调整电压输入端；电压存储开关电路在第二预设时长内呈导通状态、存储补偿电压，在第三预设时长内呈截止状态、将存储的补偿电压输出至驱动晶体管；驱动辅助开关电路在第三预设时长内呈导通状态，将供电电压输出至驱动晶体管、将驱动晶体管输出的驱动电流输出至像素单元。采用本申请可提高显示画面品质。

