



(12)发明专利

(10)授权公告号 CN 107134257 B

(45)授权公告日 2019.09.27

(21)申请号 201710566067.5

审查员 宁忠兰

(22)申请日 2017.07.12

(65)同一申请的已公布的文献号

申请公布号 CN 107134257 A

(43)申请公布日 2017.09.05

(73)专利权人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 合肥鑫晟光电科技有限公司

(72)发明人 袁粲 冯雪欢 李永谦 袁志东

李蒙 蔡振飞

(74)专利代理机构 北京润泽恒知识产权代理有

限公司 11319

代理人 莎日娜

(51)Int.Cl.

G09G 3/3208(2016.01)

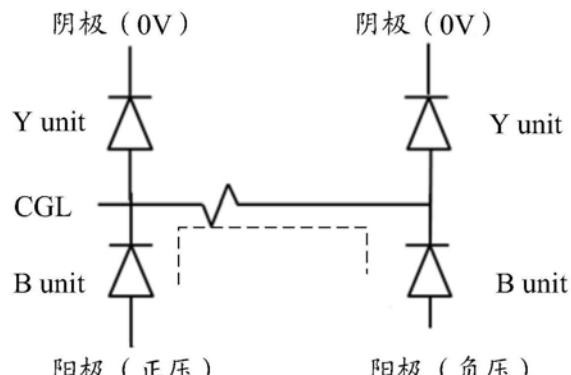
权利要求书1页 说明书6页 附图3页

(54)发明名称

一种像素电路的驱动方法

(57)摘要

本发明提供了一种像素电路的驱动方法，涉及显示技术领域。本发明通过变更像素电路的驱动时序，对于与发光像素相邻的不发光像素，在其发光器件的阳极施加负压，而对于发光像素，在其发光器件的阳极施加正压，控制住通过CGL层从发光像素漏过来的导电粒子，阻止导电粒子流向相邻不发光像素的阴极，从而阻止相邻不发光像素发光，改善相邻不发光像素的漏光现象，提高OLED显示装置的显示效果。



1. 一种像素电路的驱动方法,其特征在于,应用于相邻的第一像素和第二像素,所述方法包括:

当所述第一像素为发光像素,所述第二像素为不发光像素时,控制向所述第二像素的发光器件的阳极施加负压,向所述第一像素的发光器件的阳极施加正压;

其中,所述第一像素和所述第二像素的像素电路均包括第一晶体管、第二晶体管、驱动晶体管、存储电容和所述发光器件,

所述第一晶体管的栅极与第一栅极信号端连接,源极与数据线连接,漏极与所述存储电容的第一端连接;

所述第二晶体管的栅极与第二栅极信号端连接,源极与扫描信号线连接,漏极与所述存储电容的第二端连接,同时漏极与OLED的阳极端连接;

所述驱动晶体管的栅极与所述第一晶体管的漏极连接,源极与所述发光器件的阳极连接,漏极与第一电压端连接;

所述发光器件的阴极与第二电压端连接;

其中,在所述第一像素与所述第二像素的像素电路中,所述扫描信号线共用;

在所述第二像素的像素电路中,所述控制向所述第二像素的发光器件的阳极施加负压的步骤,包括:

在数据写入阶段,控制所述数据线输入的数据电压和所述扫描信号线输入的参考电压为负压,将所述数据电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;所述数据电压小于所述参考电压;

在发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第二像素的驱动晶体管根据所述数据电压和所述参考电压,以使所述第二像素的驱动晶体管保持关断状态,所述第二像素的发光器件的阳极为负压。

2. 根据权利要求1所述的驱动方法,其特征在于,在所述第一像素的像素电路中,所述向所述第一像素的发光器件的阳极施加正压的步骤,包括:

在数据写入阶段,控制所述数据线输入的数据电压为灰阶电压,所述扫描信号线输入的参考电压为负压,将所述灰阶电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;

在发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第一像素的驱动晶体管根据所述灰阶电压、参考电压以及所述驱动晶体管的阈值电压,以使所述第一像素的发光器件的阳极为正压,驱动所述第一像素对应的发光器件发光。

3. 根据权利要求1所述的驱动方法,其特征在于,所述发光器件为有机发光二极管。

4. 根据权利要求1所述的驱动方法,其特征在于,所述发光器件的阳极的材料为氧化铟锡,所述发光器件的阴极的材料为金属铝。

5. 根据权利要求1所述的驱动方法,其特征在于,所述第一晶体管、所述第二晶体管和所述驱动晶体管均为N型晶体管。

一种像素电路的驱动方法

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素电路的驱动方法。

背景技术

[0002] OLED (Organic Light Emitting Diode, 有机发光二极管) 显示装置作为下一代显示装置,因为其快速的响应速度、高发光效率、高亮度和宽视角而引起很大的关注,OLED显示装置是通过驱动晶体管控制在有机发光二极管中流动的电流来显示图像。

[0003] 目前,OLED显示装置中的每个像素均包括有机发光二极管,参照图1,示出了现有的像素漏光的原理示意图,有机发光二极管具有黄色发光层(Y unit)、蓝色发光层(B unit)等层叠在阴极和阳极之间的结构,在黄色发光层和蓝发光层之间设置有CGL (Charge Generate Layer, 电荷产生层),阴极的电压设置为0V,对于左侧的发光像素,其有机发光二极管的阳极的电压为正压,对于右侧的不发光像素,其有机发光二极管的阳极的电压在0V左右;而发光层与阴极通常采用整个基板一起蒸镀的方式形成,各个像素之间没有用mask (掩膜板) 分割。

[0004] 在发明人应用在先的技术时,发现在先技术对于目前的OLED显示装置,如图1中的箭头所示,发光像素的导电粒子可以通过电荷产生层达到相邻不发光像素的阴极,造成相邻不发光像素发出不同程度的光,使得不需要发光的像素产生漏光现象,进而对OLED显示装置的显示效果产生不良影响。

发明内容

[0005] 本发明提供一种像素电路的驱动方法,以解决现有的OLED显示装置不需要发光的像素产生漏光现象的问题。

[0006] 为了解决上述问题,本发明公开了一种像素电路的驱动方法,应用于相邻的第一像素和第二像素,所述方法包括:

[0007] 当所述第一像素为发光像素,所述第二像素为不发光像素时,控制向所述第二像素的发光器件的阳极施加负压,向所述第一像素的发光器件的阳极施加正压。

[0008] 优选地,所述第一像素和所述第二像素的像素电路均包括第一晶体管、第二晶体管、驱动晶体管、存储电容和所述发光器件,

[0009] 所述第一晶体管的栅极与第一栅极信号端连接,源极与数据线连接,漏极与所述存储电容的第一端连接;

[0010] 所述第二晶体管的栅极与第二栅极信号端连接,源极与扫描信号线连接,漏极与所述存储电容的第二端连接;

[0011] 所述驱动晶体管的栅极与所述第一晶体管的漏极连接,源极与所述发光器件的阳极连接,漏极与第一电压端连接;

[0012] 所述发光器件的阴极与第二电压端连接。

[0013] 优选地,在所述第一像素与所述第二像素的像素电路中,所述扫描信号线共用。

[0014] 优选地,在所述第二像素的像素电路中,所述控制向所述第二像素的发光器件的阳极施加负压的步骤,包括:

[0015] 在数据写入阶段,控制所述数据线输入的数据电压和所述扫描信号线输入的参考电压为负压,将所述数据电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;所述数据电压小于所述参考电压;

[0016] 在发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第二像素的驱动晶体管根据所述数据电压和所述参考电压,以使所述第二像素的驱动晶体管保持关断状态,所述第二像素的发光器件的阳极为负压。

[0017] 优选地,在所述第一像素的像素电路中,所述向所述第一像素的发光器件的阳极施加正压的步骤,包括:

[0018] 在数据写入阶段,控制所述数据线输入的数据电压为灰阶电压,所述扫描信号线输入的参考电压为负压,将所述灰阶电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;

[0019] 在发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第一像素的驱动晶体管根据所述灰阶电压、参考电压以及所述驱动晶体管的阈值电压,以使所述第一像素的发光器件的阳极为正压,驱动所述第一像素对应的发光器件发光。

[0020] 优选地,所述发光器件为有机发光二极管。

[0021] 优选地,所述发光器件的阳极的材料为氧化铟锡,所述发光器件的阴极的材料为金属铝。

[0022] 优选地,所述第一晶体管、所述第二晶体管和所述驱动晶体管均为N型晶体管。

[0023] 与现有技术相比,本发明包括以下优点:

[0024] 本发明实施例中,通过变更像素电路的驱动时序,对于与发光像素相邻的不发光像素,在其发光器件的阳极施加负压,而对于发光像素,在其发光器件的阳极施加正压,控制住通过CGL层从发光像素漏过来的导电粒子,阻止导电粒子流向相邻不发光像素的阴极,从而阻止相邻不发光像素发光,改善相邻不发光像素的漏光现象,提高OLED显示装置的显示效果。

附图说明

[0025] 图1示出了现有的像素漏光的原理示意图;

[0026] 图2示出了本发明实施例的改善像素漏光的原理示意图;

[0027] 图3示出了本发明实施例的像素电路的结构示意图;

[0028] 图4示出了本发明实施例的发光像素转化为不发光像素的像素电路的时序图。

具体实施方式

[0029] 为使本发明的上述目的、特征和优点能够更加明显易懂,下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0030] 参照图2,示出了本发明实施例的改善像素漏光的原理示意图。

[0031] 本发明实施例中,OLED显示装置中的每个像素均包括有发光器件,发光器件具有黄色发光层(Y unit)、蓝色发光层(B unit)等层叠在阴极和阳极之间的结构,在黄色发光

层和蓝发光层之间设置有CGL层。

[0032] 针对相邻的第一像素和第二像素,当左侧的第一像素为发光像素,右侧的第二像素为不发光像素时,控制向所述第二像素的发光器件的阳极施加负压,向所述第一像素的发光器件的阳极施加正压。

[0033] 对于左侧的发光像素和右侧的不发光像素,其发光器件的阴极的电压均设置为0V;而对于左侧的发光像素,将其发光器件的阳极设置为正压,对于右侧的不发光像素,将其发光器件的阳极设置为负压,控制住通过CGL层从左侧的发光像素漏过来的导电粒子,阻止导电粒子流向右侧的不发光像素的阴极,从而阻止右侧的不发光像素发光。

[0034] 其中,发光器件的阳极的材料为氧化铟锡(ITO, Indium Tin Oxide),发光器件的阴极的材料为金属铝(Al),发光器件可以为有机发光二极管。

[0035] 下面将介绍第一像素和第二像素的像素电路的结构。

[0036] 参照图3,示出了本发明实施例的像素电路的结构示意图。

[0037] 本发明实施例中,所述第一像素和所述第二像素的像素电路均包括第一晶体管T1、第二晶体管T2、驱动晶体管T3、存储电容C和所述发光器件OLED;所述第一晶体管T1的栅极与第一栅极信号端G1连接,源极与数据线Data连接,漏极与所述存储电容C的第一端Node A连接;所述第二晶体管T2的栅极与第二栅极信号端G2连接,源极与扫描信号线Sense连接,漏极与所述存储电容C的第二端Node B连接;所述驱动晶体管T3的栅极与所述第一晶体管T1的漏极连接,源极与所述发光器件OLED的阳极连接,漏极与第一电压端VDD连接;所述发光器件OLED的阴极与第二电压端Vss连接。

[0038] 其中,所述第一晶体管T1、所述第二晶体管T2和所述驱动晶体管T3均为N型晶体管。

[0039] 下面将结合像素电路及像素电路的驱动时序对第一像素和第二像素的发光过程进行介绍,其中,相邻的第一像素和第二像素,以其中一个为发光像素,另一个为不发光像素为例进行说明。

[0040] 参照图4,示出了本发明实施例的发光像素转化为不发光像素的像素电路的时序图。

[0041] 每个像素都可从发光像素转化为不发光像素,也可从不发光像素转化为发光像素,以第一像素从发光像素转化为不发光像素进行说明。

[0042] 在第一像素的像素电路中,在第一阶段t1,为发光像素的数据写入阶段,控制所述数据线输入的数据电压为灰阶电压,所述扫描信号线输入的参考电压为负压,将所述灰阶电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端。

[0043] 具体的,在第一阶段t1,数据线Data输入的数据电压为正常的灰阶电压Vdata1,扫描信号线Sense输入的参考电压Vsense为负压,第一栅极信号端G1和第二栅极信号端G2均输入高电平信号;控制第一晶体管T1和第二晶体管T2打开,将数据线Data输入的灰阶电压Vdata1写入到存储电容C的第一端Node A,将扫描信号线Sense输入的参考电压Vsense写入到存储电容C的第二端Node B,因此,存储电容C两端的电压为Vdata1-Vsense。

[0044] 需要注意的是,驱动晶体管T3的栅极同时与存储电容C的第一端Node A连接,而存储电容C的第一端Node A的电压为灰阶电压Vdata1,在一定程度上可能会使驱动晶体管T3打开,第一电压端VDD输入的第一电压信号为高电平信号,但由于存储电容C的第二端Node

B的电压为参考电压Vsense,其参考电压Vsense为负压,使得发光器件OLED的阳极电压为负压,发光像素在数据写入阶段保证发光器件OLED不发光,对应的像素电流Ioled为0。

[0045] 在第二阶段t2,为发光像素的发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第一像素的驱动晶体管根据所述灰阶电压、参考电压以及所述驱动晶体管的阈值电压,以使所述第一像素的发光器件的阳极为正压,驱动所述第一像素对应的发光器件发光。

[0046] 具体的,在第二阶段t2,第一栅极信号端G1和第二栅极信号端G2均输入低电平信号,控制第一晶体管T1和第二晶体管T2处于关闭状态,驱动晶体管T3打开,Node B点的电压开始上升,由于存储电容C的存在,使得Node A点的电压也上升,且Node A点和Node B点的压差保持恒定,则使得驱动晶体管T3的栅源电压Vgs=Vdata1-Vsense,流向发光器件OLED的像素电流Ioled=K(Vgs-Vth)²=K(Vdata1-Vsense-Vth)²,K为与驱动晶体管T3相关的工艺常数,Vth为驱动晶体管T3的阈值电压。此时,发光器件OLED的阳极为正压,驱动晶体管T3根据像素电流Ioled驱动发光器件OLED发光;由于Node A点和Node B点的压差保持恒定,则流向发光器件OLED的像素电流Ioled保持恒定,使得发光器件OLED的发光保持稳定状态。

[0047] 当第一像素从发光像素转化为不发光像素时,在第三阶段t3,为不发光像素的数据写入阶段,控制所述数据线输入的数据电压和所述扫描信号线输入的参考电压为负压,将所述数据电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;所述数据电压小于所述参考电压。

[0048] 具体的,在第三阶段t3,数据线Data输入的数据电压Vdata2为负压,扫描信号线Sense输入的参考电压Vsense也为负压,且要求数据电压Vdata2小于参考电压Vsense,第一栅极信号端G1和第二栅极信号端G2均输入高电平信号;控制第一晶体管T1和第二晶体管T2打开,将数据线Data输入的数据电压Vdata2写入到存储电容C的第一端Node A,将扫描信号线Sense输入的参考电压Vsense写入到存储电容C的第二端Node B。

[0049] 在第四阶段t4,为不发光像素的发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第一像素的驱动晶体管根据所述数据电压和所述参考电压,以使所述第一像素的驱动晶体管保持关断状态,所述第一像素的发光器件的阳极为负压。

[0050] 具体的,在第四阶段t4,第一栅极信号端G1和第二栅极信号端G2均输入低电平信号,控制第一晶体管T1和第二晶体管T2处于关闭状态,则驱动晶体管T3的栅源电压Vgs=Vdata2-Vsense<Vth,驱动晶体管T3的阈值电压一般在0V左右,则驱动晶体管T3根据数据电压Vdata2和参考电压Vsense,以使驱动晶体管T3保持关断状态,驱动晶体管T3无流向发光器件OLED的像素电流Ioled;且由于存储电容C的存在,Node A点维持负压Vdata2,Node B点维持负压Vsense,则发光器件OLED的阳极为负压,从而阻止不发光像素发光,改善漏光现象。

[0051] 同理,以第二像素从不发光像素转化为发光像素进行说明,在第二像素的像素电路中,在不发光像素的数据写入阶段,控制所述数据线输入的数据电压和所述扫描信号线输入的参考电压为负压,将所述数据电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;所述数据电压小于所述参考电压;在不发光像素的发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第二像素的驱动晶体管根据所述数据电压和所述参考电压,以使所述第二像素的驱动晶体管保持关断状态,所述第二像素

的发光器件的阳极为负压。

[0052] 当第二像素从不发光像素转化为发光像素时,在发光像素的数据写入阶段,控制所述数据线输入的数据电压为灰阶电压,所述扫描信号线输入的参考电压为负压,将所述灰阶电压写入到所述存储电容的第一端,将所述参考电压写入到存储电容的第二端;在发光像素的发光阶段,控制所述第一晶体管和所述第二晶体管处于关闭状态,所述第二像素的驱动晶体管根据所述灰阶电压、参考电压以及所述驱动晶体管的阈值电压,以使所述第二像素的发光器件的阳极为正压,驱动所述第二像素对应的发光器件发光。

[0053] 需要说明的是,第一像素和第二像素的数据写入阶段和发光阶段同时进行,例如,当第一像素为发光像素,第二像素为不发光像素时,发光像素的数据写入阶段与不发光像素的数据写入阶段同时进行,发光像素的发光阶段与不发光像素的发光阶段同时进行;当第一像素从发光像素转化为不发光像素,且第二像素从不发光像素转化为发光像素,不发光像素的数据写入阶段与发光像素的数据写入阶段也同时进行,不发光像素的发光阶段与发光像素的发光阶段也同时进行。

[0054] 第一像素和第二像素的像素电路结构相同,只是像素电路的驱动时序有所不同。在所述第一像素与所述第二像素的像素电路中,所述扫描信号线共用,在扫描信号线Sense输入的参考电压Vsense为负压的情况下,保证发光像素正常发光,同时可阻止不发光像素发光。

[0055] 本发明实施例中,通过变更像素电路的驱动时序,对于与发光像素相邻的不发光像素,在其发光器件的阳极施加负压,而对于发光像素,在其发光器件的阳极施加正压,控制住通过CGL层从发光像素漏过来的导电粒子,阻止导电粒子流向相邻不发光像素的阴极,从而阻止相邻不发光像素发光,改善相邻不发光像素的漏光现象,提高OLED显示装置的显示效果。

[0056] 对于前述的方法实施例,为了简单描述,故将其都表述为一系列的动作组合,但是本领域技术人员应该知悉,本发明并不受所描述的动作顺序的限制,因为依据本发明,某些步骤可以采用其他顺序或者同时进行。其次,本领域技术人员也应该知悉,说明书中所描述的实施例均属于优选实施例,所涉及的动作和模块并不一定是本发明所必须的。

[0057] 类似地,应当理解,为了精简本公开并帮助理解各个发明方面中的一个或多个,在上面对本发明的示例性实施例的描述中,本发明的各个特征有时被一起分组到单个实施例、图、或者对其的描述中。然而,并不应将该公开的方法解释成反映如下意图:即所要求保护的本发明要求比在每个权利要求中所明确记载的特征更多的特征。更确切地说,如下面的权利要求书所反映的那样,发明方面在于少于前面公开的单个实施例的所有特征。因此,遵循具体实施方式的权利要求书由此明确地并入该具体实施方式,其中每个权利要求本身都作为本发明的单独实施例。

[0058] 最后,还需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、商品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排

除在包括所述要素的过程、方法、商品或者设备中还存在另外的相同要素。

[0059] 以上对本发明所提供的一种像素电路的驱动方法,进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

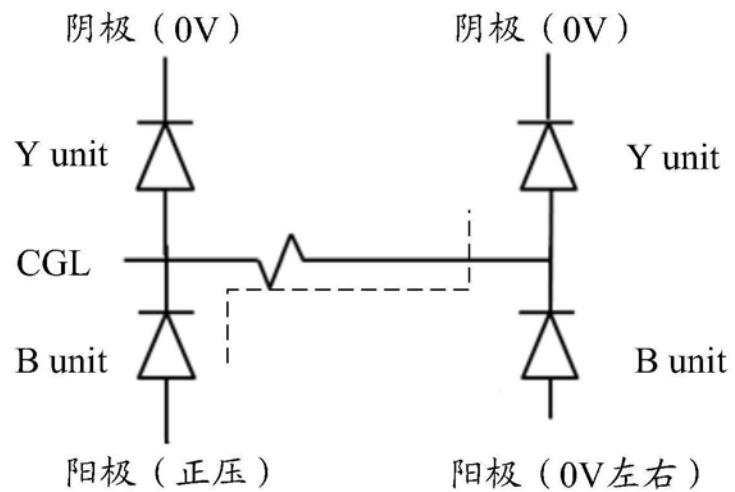


图1

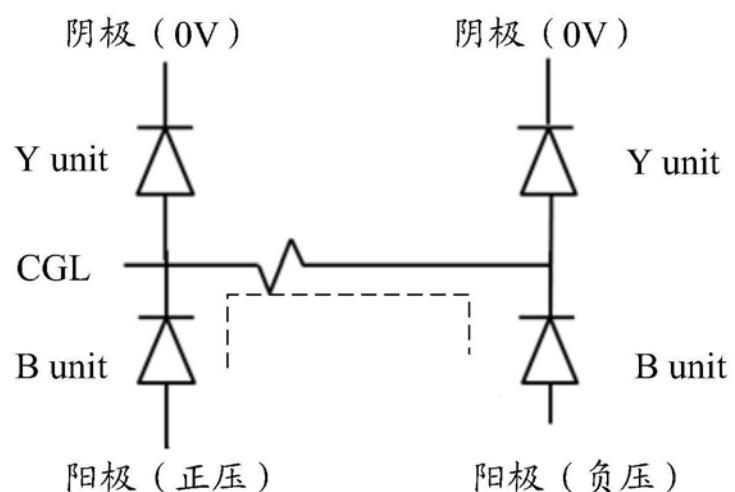


图2

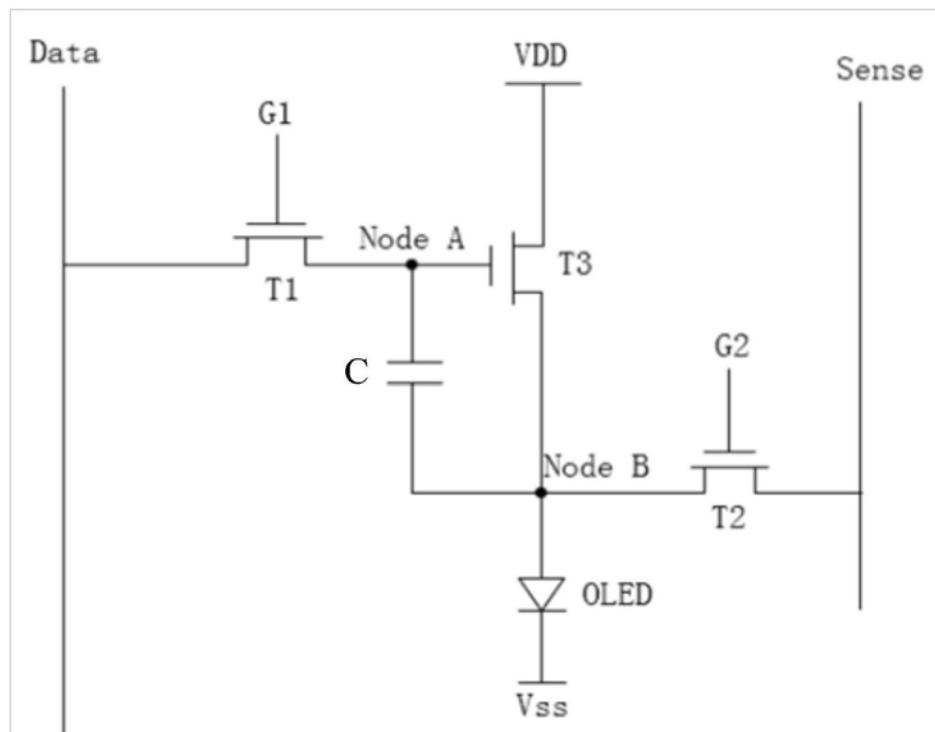


图3

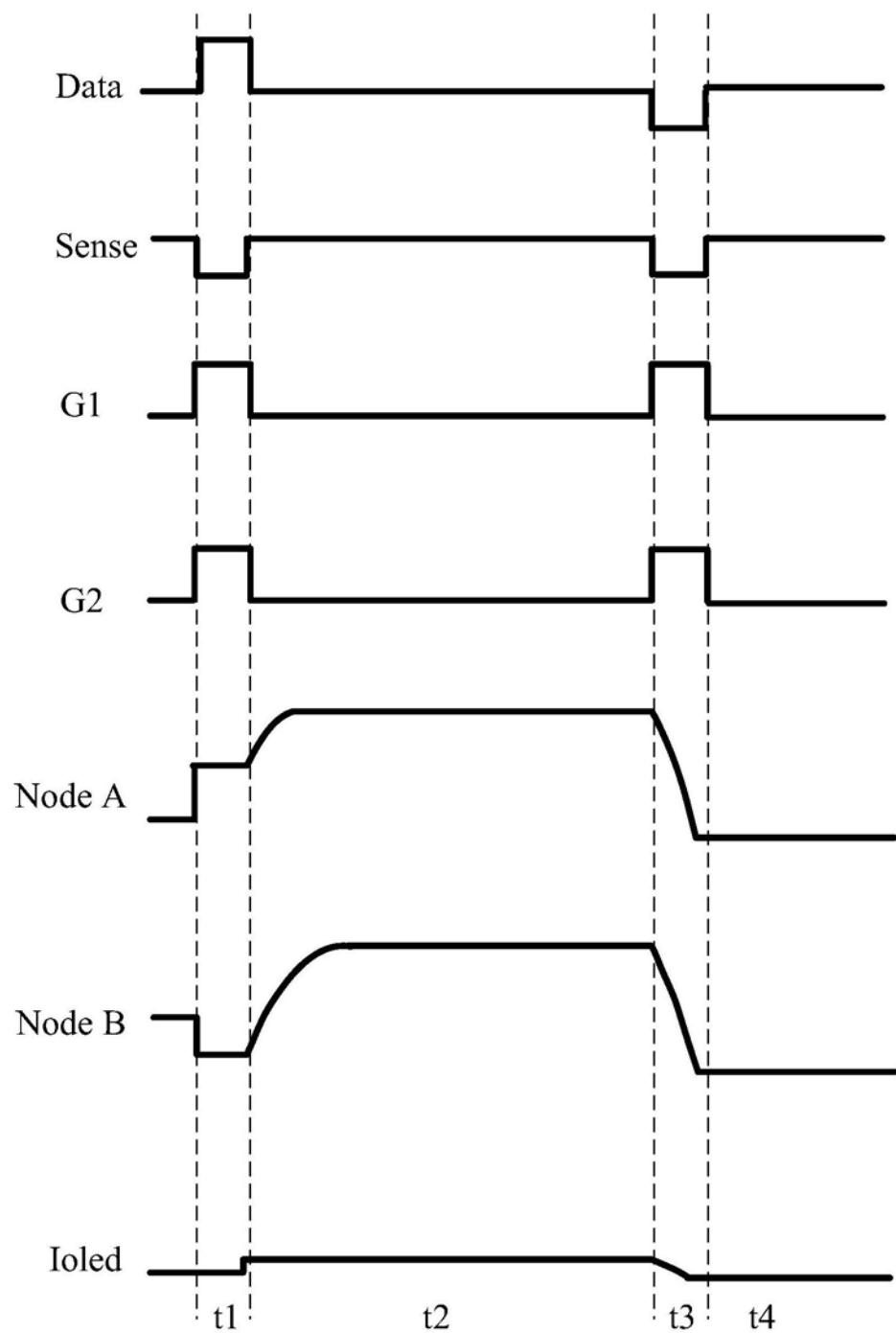


图4

专利名称(译)	一种像素电路的驱动方法		
公开(公告)号	CN107134257B	公开(公告)日	2019-09-27
申请号	CN201710566067.5	申请日	2017-07-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	袁粲 冯雪欢 李永谦 袁志东 李蒙 蔡振飞		
发明人	袁粲 冯雪欢 李永谦 袁志东 李蒙 蔡振飞		
IPC分类号	G09G3/3208		
其他公开文献	CN107134257A		
外部链接	Espacenet Sipo		

摘要(译)

本发明提供了一种像素电路的驱动方法，涉及显示技术领域。本发明通过变更像素电路的驱动时序，对于与发光像素相邻的不发光像素，在其发光器件的阳极施加负压，而对于发光像素，在其发光器件的阳极施加正压，控制住通过CGL层从发光像素漏过来的导电粒子，阻止导电粒子流向相邻不发光像素的阴极，从而阻止相邻不发光像素发光，改善相邻不发光像素的漏光现象，提高OLED显示装置的显示效果。

