



(12) 发明专利申请

(10) 申请公布号 CN 105609046 A

(43) 申请公布日 2016. 05. 25

(21) 申请号 201510763584. 2

(22) 申请日 2015. 11. 11

(30) 优先权数据

10-2014-0158348 2014. 11. 13 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 成基荣

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51) Int. Cl.

G09G 3/3225(2016. 01)

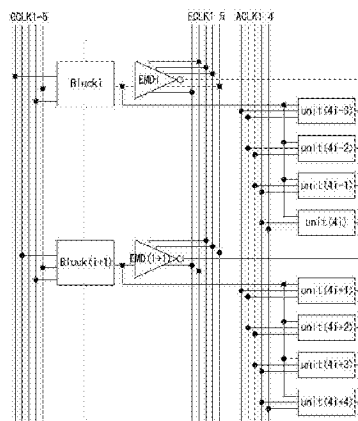
权利要求书1页 说明书12页 附图8页

(54) 发明名称

有机发光显示装置

(57) 摘要

公开一种有机发光显示装置,包括显示面板和级区块。所述显示面板包括 4m(m 为自然数) 个水平行,有机发光二极管(OLED) 布置在所述水平行中。所述级区块将扫描信号和发光控制信号提供至每一水平行。第 i(i 为等于或小于 m 的自然数) 级区块包括:第 i 区块信号产生单元,被配置为利用第一至第五门时钟产生第一至第五区块信号的任意之一;第 i 发光控制信号产生单元,被配置为利用第一至第五发光时钟产生第 i 发光控制信号;和第 (4i-3) 至第 4i 扫描信号产生单元,被配置为分别利用第 i 至第 (i+3) 辅助时钟产生第 (4i-3) 至第 4i 扫描信号。



1. 一种有机发光显示装置,包括:

显示面板,所述显示面板包括 $4m$ 个水平行,有机发光二极管 (OLED) 布置在所述水平行中,其中 m 为自然数;和

第一至第 m 级区块,所述第一至第 m 级区块被配置为将扫描信号和发光控制信号提供至所述水平行的每一个,

其中第 i 级区块包括:

第 i 区块信号产生单元,所述第 i 区块信号产生单元被配置为利用第一至第五门时钟产生第一至第五区块信号的任意之一;

第 i 发光控制信号产生单元,所述第 i 发光控制信号产生单元被配置为利用第一至第五发光时钟产生第 i 发光控制信号;和

第 $(4i-3)$ 至第 $4i$ 扫描信号产生单元,所述第 $(4i-3)$ 至第 $4i$ 扫描信号产生单元被配置为分别利用第 i 至第 $(i+3)$ 辅助时钟产生第 $(4i-3)$ 至第 $4i$ 扫描信号,

其中 i 为等于或小于 m 的自然数。

2. 根据权利要求 1 所述的有机发光显示装置,其中所述第 i 发光控制信号产生单元采用第 i 区块信号作为起始信号。

3. 根据权利要求 1 所述的有机发光显示装置,其中所述第 $(4i-3)$ 至第 $4i$ 扫描信号产生单元采用第一至第四辅助时钟作为使其输出信号降低至低电位的开关信号。

4. 根据权利要求 1 所述的有机发光显示装置,其中第 $(4i-3)$ 至第 $4i$ 扫描信号在至少一个预定时间段期间彼此重叠。

5. 根据权利要求 1 所述的有机发光显示装置,其中布置在第 $(4i-3)$ 至第 $4i$ 水平行中的像素包括:

驱动晶体管,所述驱动晶体管被配置为控制提供至所述 OLED 的驱动电流;

第一晶体管,所述第一晶体管被配置为通过其栅极电极接收第 i 发光控制信号,并且具有分别连接至高电位电压源和所述驱动晶体管的漏极电极的第一电极和第二电极;

第二晶体管,所述第二晶体管被配置为通过其栅极电极接收第 $(i-1)$ 区块信号,并且具有分别连接至初始化线和所述驱动晶体管的源极电极的第一电极和第二电极;和

第三晶体管,所述第三晶体管被配置为通过其栅极电极接收第 $(4i-3)$ 至第 $4i$ 扫描信号的任意之一并且具有分别连接至数据线和所述驱动晶体管的栅极电极的第一电极和第二电极。

6. 根据权利要求 5 所述的有机发光显示装置,其中第 $(4i-3)$ 至第 $4i$ 扫描信号在第 $(i-1)$ 级区块的扫描时间段内的输出第 $(i-1)$ 区块信号的时间段中重叠。

7. 根据权利要求 5 所述的有机发光显示装置,其中第 $(4i-3)$ 至第 $4i$ 扫描信号在扫描时间段内的输出第 i 发光控制信号的时间段中重叠。

有机发光显示装置

[0001] 本申请要求 2014 年 11 月 13 日提交的韩国专利申请 No. 10-2014-0158348 的权益，为了所有目的，通过引用将该申请的全部内容结合在此，如同在此完全阐述一样。

技术领域

[0002] 本公开内容涉及有机发光显示装置。

背景技术

[0003] 由于紧凑和重量轻的优点，平板显示器 (FPD) 已广泛应用于诸如笔记本电脑、个人数字助理 (PDA) 之类的便携式计算机或便携式移动终端中，以及应用于台式电脑的显示器中。FPD 包括液晶显示器 (LCD)、等离子体显示面板 (PDP)、场致发射显示器 (FED) 和有机发光显示装置。

[0004] 在 FPD 中，有机发光显示装置具有较快的响应速度，其以高发光效率表现亮度并且具有较宽的视角。一般来说，在有机发光显示装置中，利用被扫描信号导通的开关晶体管，将数据电压施加至驱动晶体管的栅极电极，并且有机发光二极管 (OLED) 利用提供至驱动晶体管的数据电压发射光。也就是说，提供至 OLED 的电流通过施加至驱动晶体管的栅极电极的数据电压来调整。然而，在此，分别形成在像素中的驱动晶体管具有变化的阈值电压。由于驱动晶体管的阈值电压的变化，导致不同于设计值的电流值可能被提供至 OLED，因而，亮度可能会不同于期望值。

[0005] 为了补偿驱动晶体管的阈值电压的变化，已经提出了多种方法。方法之一是利用使具有阈值电压的驱动晶体管的栅极 - 源极电位饱和的采样操作来补偿驱动晶体管的阈值电压的变化。对于采样操作，重要的是确保足够的时间来使具有阈值电压的驱动晶体管的栅极 - 源极电位饱和。然而，由于随着显示面板的分辨率增加，扫描一个水平行的水平周期缩短，因此不容易确保采样时间段。

发明内容

[0006] 在本公开内容的一个方面中，一种有机发光显示装置包括显示面板和级区块 (stage block)。所述显示面板可包括 $4m$ (m 为自然数) 个水平行，有机发光二极管 (OLED) 布置在所述水平行中。所述级区块可将扫描信号和发光控制信号提供至每一水平行。第 i (i 为等于或小于 m 的自然数) 级区块可包括区块信号产生单元、发光控制信号产生单元和多个扫描信号产生单元。第 i 区块信号产生单元可利用第一至第五门时钟 (gate clock) 产生第一至第五区块信号的任意之一。第 i 发光控制信号产生单元可利用第一至第五发光时钟产生第 i 发光控制信号。第 $(4i-3)$ 至第 $4i$ 扫描信号产生单元可分别利用第 i 至第 $(i+3)$ 辅助时钟产生第 $(4i-3)$ 至第 $4i$ 扫描信号。

附图说明

[0007] 被包括用来提供对本发明的进一步理解并且并入本申请文件且构成本申请文件

的一部分的附图图解了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0008] 图 1 是图解根据本公开内容的实施方式的有机发光显示装置的构造的视图。

[0009] 图 2 是图解图 1 中所示的像素结构的实例的视图。

[0010] 图 3 是图解根据本公开内容的实施方式的移位寄存器的构造的视图。

[0011] 图 4 图解用于驱动图 2 中所示的像素的扫描信号和发光控制信号的时序的视图。

[0012] 图 5 是根据本公开内容的第一实施方式的第 i 级的电路图。

[0013] 图 6 是图 5 中所示的第 i 级的操作的时序图。

[0014] 图 7 是根据本公开内容的第二实施方式的第 i 级的电路图。

[0015] 图 8 是图 7 中所示的电路图的输入信号和输出信号的波形图。

具体实施方式

[0016] 图 1 是图解根据本公开内容的实施方式的有机发光显示装置的构造的视图。图 2 是图解图 1 中的布置在第 i (i 为等于或小于 $4m$ 的自然数且 m 为自然数) 水平行 HL_i 中的像素 P 的实例的视图。

[0017] 参照图 1 和图 2,根据本公开内容的实施方式的显示装置包括显示面板 100、时序控制器 110、数据驱动器 120 以及扫描驱动器 130 和 140。

[0018] 显示面板 100 包括显示区域 100A 和非显示区域 100B,显示区域 100A 中形成有子像素,非显示区域 100B 位于显示区域 100A 的外侧且非显示区域 100B 中形成有各种信号线或焊盘。显示区域 100A 包括多个像素 P ,并基于由像素 P 表示的灰度级显示图像。多个像素 P 沿着水平行 HL 设置。像素 P 通过沿着水平行 HL 形成的扫描线 SL 和发光线 EML 接收扫描信号 $Scan$ 和发光控制信号 EM 。像素 P 通过连接至数据驱动器 120 的数据线 DL 和初始化线 $1L$ 接收数据电压 V_{data} 和初始化电压 V_{ini} 。

[0019] 时序控制器 110 通过连接至图像板的 $LVDS$ 或 $TMDS$ 接口接收电路接收垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、数据使能信号 DE 和点时钟 $DCLK$ 。时序控制器 110 相对于输入时序信号产生用于控制数据驱动器 120 的操作时序的数据控制信号 DDC 和用于控制扫描驱动器 130 和 140 的操作时序的栅极控制信号 GDC 。

[0020] 数据驱动器 120 包括多个源驱动集成电路 (1C)。源驱动 1C 接收来自时序控制器 110 的数字视频数据 RGB 和源时序控制信号 DDC 。响应于源时序控制信号 DDC ,源驱动 1C 将数字视频数据 RGB 转换为伽马电压以产生数据电压,并将数据电压提供至显示面板 100 的数据线 DL 。

[0021] 扫描驱动器 130 和 140 包括电平移位器 130 和移位寄存器 140。移位寄存器 140 以面板内栅极 ($G1P$) 类型形成于显示面板 100 的非显示区域 100B 中。

[0022] 电平移位器 130 形成为位于连接至显示面板 100 的印刷电路板 (PCB) (未示出) 上的集成电路 (1C)。在时序控制器 110 的控制下,电平移位器 130 将时钟信号 clk 和起始信号 vst 电平移位并将电平移位后的信号提供至移位寄存器 140。

[0023] 根据 $G1P$ 方案,移位寄存器 140 形成为位于显示面板 100 的非显示区域 100B 中的多个 TFT 的组合。移位寄存器 140 移位并输出对应于时钟信号 clk 和起始信号 vst 的扫描信号。为了扫描第一水平行 HL_1 至第 m 水平行 HL_m ,移位寄存器 140 包括第一级区块 $STG-B1$

至第 m 级区块 STG-B m 。每一级区块输出提供至多个水平行 HL 的每一个的扫描信号和发光控制信号。

[0024] 像素 P 的每一个包括 OLED、驱动晶体管 DT、第一晶体管 T1 至第三晶体管 T3、存储电容器 Cst 和子电容器 Csub。

[0025] OLED 根据由驱动晶体管 DT 提供的驱动电流而发光。多个有机化合物层形成于 OLED 的阳极电极和阴极电极之间。有机化合物层包括空穴注入层 (HIL)、空穴传输层 (HTL)、发光层 (EML)、电子传输层 (ETL) 和电子注入层 (EIL)。OLED 的阳极电极连接至驱动晶体管 DT 的源极电极, 并且 OLED 的阴极电极连接至接地端子 VSS。

[0026] 驱动晶体管 DT 通过其栅极和源极之间的电压控制施加至 OLED 的驱动电流。为此, 驱动晶体管 DT 的栅极电极连接至数据电压 Vdata 的输入端子, 驱动晶体管 DT 的漏极电极连接至驱动电压 VDD 的输入端子, 并且驱动晶体管 DT 的源极电极连接至低驱动电压 VSS。

[0027] 响应于发光控制信号 EM, 第一晶体管 T1 控制驱动电压 VDD 的输入端子与驱动晶体管 DT 之间的电流路径。为此, 第一晶体管 T1 的栅极电极连接至发光线 EML, 第一晶体管 T1 的漏极电极连接至驱动电压 VDD 的输入端子, 并且第一晶体管 T1 的源极电极连接至驱动晶体管 DT。

[0028] 响应于前一级的扫描信号 Scan($n-1$), 第二晶体管 T2 将从初始化线 1L 提供的初始化电压 Vini 提供至第二节点 n2。为此, 第二晶体管 T2 的栅极电极连接至前一级的扫描线 SL, 第二晶体管 T2 的漏极电极连接至初始化线 1L, 并且第二晶体管 T2 的源极电极连接至第二节点 n2。

[0029] 响应于当前级的扫描信号 Scan(n), 第三晶体管 T3 将从数据线 DL 提供的的数据电压 Vdata 或基准电压 Vref 提供至驱动晶体管 DT。为此, 第三晶体管 T3 的栅极电极连接至当前级的扫描线 SL, 第三晶体管 T3 的漏极电极连接至数据线 DL, 并且第三晶体管 T3 的源极电极连接至驱动晶体管 DT。

[0030] 存储电容器 Cst 在一帧期间保持从数据线 DL 提供的的数据电压 Vdata, 以使得驱动晶体管 DT 能够保持恒定电压。为此, 存储电容器 Cst 连接至驱动晶体管 DT 的栅极电极和源极电极。子电容器 Csub 在第二节点 n2 处串联地连接至存储电容器 Cst, 用来提高驱动电压 VDD 的效率。

[0031] 图 3 是根据本公开内容的实施方式的移位寄存器的框图。图 4 是图解由图 3 中所示的级区块输出的信号的波形图。

[0032] 参照图 3, 根据第一实施方式的移位寄存器 140 包括第一级区块 STG-B1 至第 m 级区块 STG-B m 。第 i (i 为等于或小于 m 的自然数) 级区块 STG-B i 包括区块信号产生单元 Block、发光控制信号产生单元 EMD 和第 $(4i-3)$ 扫描信号产生单元 unit($4i-3$) 至第 $4i$ 扫描信号产生单元 unit($4i$)。

[0033] 第 i 级区块 STG-B(i) 的区块信号产生单元 Block 利用起始信号 vst 或 BCLK($i-1$)、第 i 门时钟 GCLK i 、第 $(i+2)$ 门时钟 GCLK[$i+2$] 和第 $(i+5)$ 门时钟 GCLK[$i+5$] 产生第 i 至第 $(i+4)$ 区块信号, 并将产生的区块信号作为输出信号输出。输入到第 i 级区块 STG-B(i) 的第 i 门时钟 GCLK i 确定输出信号的输出周期。第 $(i+2)$ 门时钟 GCLK[$i+2$] 确定输出信号的结束时间, 第 $(i+4)$ 门时钟 GCLK[$i+4$] 设置节点的电位。

[0034] 由第 i 区块信号产生单元 Block i 输出的第一区块信号至第五区块信号的任一个

被用作第 i 发光控制信号产生单元 $EMDi$ 的时钟。由第 i 区块信号产生单元 $Blocki$ 输出的第 i 区块信号 $BCLKi$ 控制布置在水平行 HL 中的对应于第 $(i-1)$ 级区块 $STG-B(i-1)$ 的第二晶体管 $T2$ 。

[0035] 第 i 级区块 $STG-B(i)$ 的发光控制信号产生单元 EMD 通过利用第 i 区块信号 $BCLKi$ 、第 i 发光时钟 $ECLKi$ 、第 $(i+2)$ 发光时钟 $ECLK(i+2)$ 、第 $(i+1)$ 发光时钟 $ECLK(i+1)$ 和第 $(i+4)$ 发光时钟 $ECLK(i+4)$ 产生第 i 发光控制信号 EMi 。第 i 发光控制信号 EMi 控制布置在水平行 $HL(4i-3)$ 至 $HL4i$ 处的对应于第 i 级区块 $STG-Bi$ 的第一晶体管 $T1$ 。

[0036] 第 i 级区块 $STG-B(i)$ 包括第 $(4i-3)$ 扫描信号产生单元 $unit(4i-3)$ 至第 $4i$ 扫描信号产生单元 $unit(4i)$ 。扫描信号产生单元 $unit$ 的每一个通过利用起始信号 vst 或 $BCLK(i-1)$ 、第 i 区块信号 $BCLKi$ 、第 $(i+2)$ 区块信号 $BCLK(i+2)$ 和第 $(i+3)$ 区块信号 $BCLK(i+3)$ 产生扫描信号 $Scan$ 。每一扫描信号控制像素 P 的第三晶体管 $T3$ 。

[0037] 将参照图 4 描述根据本发明的实施方式的像素 P 的操作。在下面的描述中, 1 个水平周期 $1H$ 是指当按照顺序法扫描水平行 HL 时, 扫描一个水平行 HL 所需的扫描时间段。扫描时间段包括采样时间段和数据写入时间段。在驱动根据本发明的实施方式的有机发光显示装置的方法中, 扫描信号在至少一预定时间段期间彼此重叠。多个水平行的扫描时间段的预定时间段重叠。例如, 四个水平行被设定为一个区块, 每一区块的扫描时间段的采样时间段重叠。因而, 在现有技术中, 由于在四个水平周期 H 期间四个水平行依次被扫描, 因此在 1 个水平周期 H 期间执行采样阶段和数据写入阶段。相比之下, 在本发明中, 由于针对四个水平行的采样时间段重叠, 因此可进一步确保采样时间段。

[0038] 下文中, 将基于第一级区块 $STG-B$ 来描述本发明的驱动。

[0039] 参照图 4, 根据本发明的像素 P 的操作包括: 通过具体电压初始化驱动晶体管 DT 的栅极-源极电位的初始化时间段 Ti ; 检测驱动晶体管 DT 的阈值电压的采样时间段 Ts ; 施加数据电压 $Vdata$ 的数据写入时间段 Tw ; 以及不论阈值电压如何, 通过利用阈值电压和数据电压 $Vdata$ 来补偿施加至 $OLED$ 的驱动电流而发射光的发光时间段 Te 。

[0040] 在初始化时间段 Ti 期间, 布置在第一水平行 $HL1$ 至第四水平行 $HL4$ 中的第二晶体管 $T2$ 响应于第五区块信号 $BCLK5$ 将从初始化线 $1L$ 提供的初始化电压 $Vini$ 提供至第二节点 $n2$ 。因此, 与节点 $n2$ 的电压一样的驱动晶体管 DT 的源极电压 Vs 具有初始化电压 $Vini$ 的电位。

[0041] 布置在第一水平行 $HL1$ 中的第三晶体管 $T3$ 响应于第一扫描信号 $Scan1$ 将从数据线 DL 提供的基准电压 $Vref$ 提供至第一节点 $n1$ 。类似地, 布置在第二水平行 $HL2$ 至第四水平行 $HL4$ 中的第三晶体管 $T3$ 响应于第二扫描信号 $Scan2$ 至第四扫描信号 $Scan4$ 将基准电压 $Vref$ 提供至第一节点 $n1$ 。已接收到基准电压 $Vref$ 的第一至第四水平行 HL 中设置的驱动晶体管 DT 的栅极电压具有基准电压 $Vref$ 的电位。在初始化时间段 Ti 期间提供至第二节点 $n2$ 的初始化电压 $Vini$ 将像素 P 初始化为预定电平, 在此, 初始化电压 $Vini$ 的幅值被设定为比 $OLED$ 的工作电压小的值, 以使 $OLED$ 可以不发光。例如, 初始化电压 $Vini$ 可被设定为具有幅值范围为 -1 至 $+1(V)$ 的电压。

[0042] 在采样时间段 Ts 期间, 布置在第一水平行 $HL1$ 中的第三晶体管 $T3$ 响应于第一扫描信号 $Scan1$ 将从数据线 DL 提供的基准电压 $Vref$ 提供至第一节点 $n1$ 。类似地, 布置在第二水平行 $HL2$ 至第四水平行 $HL4$ 中的第三晶体管 $T3$ 响应于第二扫描信号 $Scan2$ 至第四扫

描信号 Scan4 将基准电压 Vref 提供至第一节点 n1。布置在第一水平行 HL1 至第四水平行 HL4 中的第一晶体管 T1 响应于第一发光控制信号 EM1 将驱动电压 VDD 提供至驱动晶体管 DT。在此，驱动晶体管的栅极电压保持基准电压 Vref。由于第二节点 n2 处于浮置状态，当电流流经第一晶体管 T1 和驱动晶体管 DT 时，第二节点 n2 的电压增大。通过采样时间段 Ts 增加的电压饱和为具有对应于基准电压 Vref 和驱动晶体管 DT 的阈值电压之差的幅值的电压。也就是说，通过采样时间段 Ts 的操作，布置在第一至第四水平行 HL 中的驱动晶体管 DT 的栅极和源极之间的电位差等于阈值电压的幅值。

[0043] 在数据写入时间段 Tw 期间，布置在第一至第四水平行 HL 中的像素 P 顺序地写入数据 Data。

[0044] 首先，布置在第一水平行 HL1 中的第一晶体管 T1 和第二晶体管 T2 截止。布置在第一水平行 HL1 中的第一晶体管 T3 响应于第一扫描信号 Scan1 提供从数据线 DL 提供的的数据电压 Vdata。在此，处于浮置状态的第二节点 n2 的电压根据存储电容器 Cst 和子电容器 C1 的比例进行耦合，以便增加或减少。

[0045] 在布置在第一水平行 HL1 中的像素 P 的数据写入终止之后，对布置在第二至第三水平行 HL 中的像素 P 执行数据写入。

[0046] 在发光时间段 Te 期间，布置在第一至第四水平行 HL 中的像素 P 的第二晶体管 T2 保持在截止状态，第三晶体管 T3 截止，且第一晶体管 T1 导通。在发光时间段期间，存储在存储电容器 Cs 中的数据电压 Vdata 被提供至 OLED，因而，OLED 发射具有与数据电压 Vdata 成比例的亮度的光。在此，由于电流根据数据写入时间段 Tw 期间确定的第一节点 n1 和第二节点 n2 的电压而在驱动晶体管中流动，期望的电流被提供至 OLED，因此 OLED 可通过数据电压 Vdata 调整亮度。

[0047] 图 5 是第 i 级区块 (STG-B) 的区块信号产生单元 Block 和发光控制信号产生单元 EMD 的电路图，图 6 是图解图 5 中所示的电路图的输入信号和输出信号的波形图。下文中，将描述第 i 级区块 STG-Bi 的区块信号产生单元 Block 和发光控制信号产生单元 EMD 的操作。在下面的描述中，将描述第 i 区块信号产生单元 Blocki 和第 i 发光控制信号产生单元 EMDi 分别产生第 i 区块信号 BCLKi 和第 i 发光控制信号 EMi 的实例。

[0048] 门时钟 GCLK 和发光时钟 ECLK 被实现为具有 5 个相位，且每一时钟信号是连续的。因此，作为 (i+k) (k 为自然数且 1<k<5) 大于 5 的时钟信号，通常采用减去 5 的时钟信号。例如，第 (i+4) 门时钟 GCLK(i+4) 对应于第三级 STG3 中的第二门时钟 GCLK2。

[0049] 根据上述规则，第 i 区块信号产生单元 Blocki 通过利用起始信号 vst、第一门时钟 GCLK1、第三门时钟 GCLK3 和第五门时钟 GCLK5 输出第一区块信号 BCLK1。输入到第 i 区块信号产生单元 Blocki 的第 i 门时钟 GCLKi 确定第 i 区块信号 BCLKi 的输出周期。第 (i+2) 门时钟 GCLK(i+2) 确定第 i 区块信号 BCLKi 的结束时间点，并且在输出第 i 区块信号 BCLKi 之前，第 (i+4) 门时钟 GCLK(i+4) 执行对第一 Q 节点 Q1 充电的操作。

[0050] 第 i 发光控制信号产生单元 EMDi 利用第一扫描信号 Scan1、第一发光时钟 ECLK1、第二发光时钟 ECLK2、第三发光时钟 ECLK3 和第五发光时钟 ECLK5 输出第一发光控制信号 EM1。此外，第一级 STG1 的发光控制信号产生单元 EMDi 通过利用发光复位信号 ERST 使第一发光控制信号 EM1 初始化。输入到第 i 发光控制信号产生单元 EMDi 的第 i 发光时钟 ECLKi 确定第 i 发光控制信号 EMi 的输出时序。第 (i+2) 发光时钟 ECLK(i+2) 确定输出到前一帧

的发光控制信号 EM(i-1) 的结束时间点。第 (i+1) 发光时钟 ECLK(i+1) 和第 (i+4) 发光时钟 ECLK(i+4) 控制第 i 发光控制信号 EMI, 以保持高电平。

[0051] 将描述第 i 区块信号产生单元 Blocki 和第 i 发光控制信号产生单元的电路配置。在图 5 中, 通过高电位电压 VDD 一直保持在导通状态的辅助晶体管 Tbv 用来稳定电路, 并且由于辅助晶体管 Tbv 一直保持在导通状态, 可以视为辅助晶体管 Tbv 处于短路状态的等效电路。

[0052] 第 i 区块信号产生单元 Blocki 包括第一晶体管 T101 至第八晶体管 T108。

[0053] 第一晶体管 T101 的第一电极连接至高电位电压源 VDD, 第一晶体管 T101 的第二电极连接至第二晶体管 T102 的第一电极, 且第一晶体管 T101 的栅极电极连接至起始信号 vst 的输入端子。第二晶体管 T102 的第二电极连接至第一 Q 节点 Q1, 且第二晶体管 T102 的栅极电极连接至第 (i+4) 门时钟 GCLK(i+4) 的输入端子。由于第一晶体管 T101 和第二晶体管 T102 串联连接, 当第一晶体管 T101 和第二晶体管 T102 同时导通时, 它们在第一 Q 节点 Q1 中充入高电位电压 VDD。也就是说, 当起始信号 vst (或第 (i-1) 扫描信号 (Scan(i-1))) 和第 (i+4) 门时钟 GCLK(i+4) 同步时, 第一晶体管 T101 和第二晶体管 T102 对第一 Q 节点 Q1 进行充电。

[0054] 第三晶体管 T103 的第一电极连接至第一 Q 节点 Q1, 且第三晶体管 T103 的第二电极连接至低电位电压 VSS, 且第三晶体管 T103 的栅极电极连接至第一 QB 节点 QB1。因此, 第三晶体管 T103 将第一 Q 节点 Q1 的电位放电至低电位电压 VSS, 以对应于第一 QB 节点 QB1 的电位。

[0055] 第四晶体管 T104 通过第一电极接收高电位电压 VDD, 第四晶体管 T104 的第二电极连接至第一 QB 节点 QB1, 且第四晶体管 T104 的栅极电极连接至第 (i+2) 门时钟 GCLK(i+2)。因此, 第四晶体管 T104 响应于第 (i+2) 门时钟 GCLK(i+2) 对第一 QB 节点 QB1 进行充电。也就是说, 第四晶体管 T104 响应于第 (i+2) 门时钟 GCLK(i+2) 使第一输出端子 n11 放电以输出具有低电位电平的第 i 区块信号 BCLKi。

[0056] 第五晶体管 T105 的第一电极连接至第一 QB 节点 QB1, 第二电极连接至低电位电压 VSS, 且第五晶体管 T105 的栅极电极通过起始信号输入端子接收起始信号。第五晶体管 T105 响应于起始信号 vst 或第 (i-1) 扫描信号 Scan(i-1) 以低电位电压对第一 QB 节点 QB1 进行充电。

[0057] 第六晶体管 T106 的栅极电极连接至第一 Q 节点 Q1, 第六晶体管 T106 的第一电极连接至第 i 门时钟 GCLKi 的输入端子, 且第六晶体管 T106 的第二电极连接至第一输出端子 n11。因此, 第六晶体管 T106 输出第 i 门时钟 GCLKi, 以对应于第一 Q 节点 Q1 的电位。

[0058] 第七晶体管 T107 的栅极电极连接至第一 QB 节点 QB1, 第七晶体管 T107 通过第一电极接收低电位电压 VSS, 且第七晶体管 T107 的第二电极连接至第一输出端子 n11。因此, 第七晶体管 T107 将第一输出端子 n11 的电位放电至低电位电压 VSS, 以对应于第一 QB 节点 QB1 的电位。

[0059] 第八晶体管 T108 的第一电极连接至第一 QB 节点 QB1, 第八晶体管 T108 的第二电极连接至低电位电压 VSS, 且栅极电极连接至第一 Q 节点 Q1。因此, 第八晶体管 T108 将第一 QB 节点 QB1 的电位放电至低电位电压, 以对应于第一 Q 节点 Q1 的电位。

[0060] 第 i 发光控制信号产生单元 EMD 包括第九晶体管 T109 至第十九晶体管 T119。

[0061] 第九晶体管 T109 的第一电极连接至高电位电压 VDD, 第九晶体管 T109 的第二电极连接至第二 Q 节点 Q2, 第九晶体管 T109 的栅极电极连接至发光时钟 ECLK_i 的输入端子。因此, 第九晶体管 T109 响应于第 i 发光时钟 ECLK_i 对第二 Q 节点 Q2 进行充电。

[0062] 第十晶体管 T110 的第一电极连接至第二 Q 节点 Q2, 第十晶体管 T110 的第二电极连接至低电位电压 VSS, 且第十晶体管 T110 的栅极电极连接至第二 QB 节点 QB2。因此, 第十晶体管 T110 将第二 Q 节点 Q2 的电位放电至低电位电压, 以对应于第二 QB 节点 QB2 的电位。

[0063] 第十一晶体管 T111 的第一电极连接至第二 QB 节点 QB2, 第十一晶体管 T111 的第二电极连接至起始信号 v_{st} 的输入端子, 且第十一晶体管 T111 的栅极电极连接至第 (i+2) 发光时钟 ECLK_(i+2)。因此, 第十一晶体管 T111 响应于第 (i+2) 发光时钟 ECLK_(i+2) 将起始信号 v_{st} 的电位提供至第二 QB 节点 QB2。

[0064] 第十二晶体管 T112 的第一电极连接至高电位电压 VDD, 第十二晶体管 T112 的第二电极连接至第二输出端子 n12, 且第十二晶体管 T112 的栅极电极连接至第二 Q 节点 Q2。因此, 第十二晶体管 T112 将对应于高电位电压 VDD 的第 i 发光控制信号 E_{Mi} 输出至第二输出端子 n12, 以对应于第二 Q 节点 Q2 的电位。

[0065] 第十三晶体管 T113 与第十四晶体管 T114 串联连接, 且第十三晶体管 T113 和第十四晶体管 T114 的栅极电极连接至第二 QB 节点 QB2, 第十三晶体管 T113 的第一电极连接至第二输出端子 n12, 且第十四晶体管 T114 的第二电极连接至第十四晶体管 T114 的低电位电压 VSS。因此, 第十三晶体管 T113 和第十四晶体管 T114 将第二输出端子 n12 的电位放电至低电位电压 VSS, 以对应于第二 QB 节点 QB2 的电位。

[0066] 复位开关晶体管 T115 的第一电极连接至高电位电压 VDD, 第二电极连接至第二 QB 节点 QB2, 且复位开关晶体管 T115 的栅极电极连接至第九端子 9 以便接收发光复位信号 ERST。因此, 复位开关晶体管 T115 响应于发光复位信号 ERST 使第二 QB 节点 QB2 充电至高电位电压 VDD。

[0067] 扫描同步晶体管 T116 形成于复位开关晶体管 T115 和第二 QB 节点 QB2 之间, 且扫描同步晶体管 T116 的栅极电极连接至第一输出端子 n11。因此, 当通过第一输出端子 n11 提供第 i 扫描信号 Scan_i 时, 扫描同步晶体管 T116 将高电位电压 VDD 充入第二 QB 节点 QB2。

[0068] 第十七晶体管 T117 的第一电极连接至第二 QB 节点 QB2, 第二电极连接至低电位电压 VSS, 且第十七晶体管 T117 的栅极电极连接至发光时钟 ECLK_(i+4) 的输入端子。第十九晶体管 T119 的第一电极连接至第二 QB 节点 QB2, 第十九晶体管 T119 的第二电极连接至低电位电压 VSS, 且第十九晶体管 T119 的栅极电极连接至第 (i+1) 发光时钟 ECLK_(i+1) 的输入端子。因此, 第十七晶体管 T117 和第十九晶体管 T119 响应于第 (i+4) 发光时钟和第 (i+1) 发光时钟 ECLK_(i+1) 使第十三晶体管 T113 和第十四晶体管 T114 截止。

[0069] 第十八晶体管 T118 的第一电极连接至高电位电压 VDD, 第十八晶体管 T118 的第二电极连接至第十三晶体管 T113 的第二电极, 且第十八晶体管 T118 的栅极电极连接至第二输出端子 n12。

[0070] 将参照图 6 描述第 i 区块信号产生单元 Block 和第 i 发光控制信号产生单元的操作过程。

[0071] 首先, 将描述第 i 区块信号产生单元 Block 输出第一区块信号 BCLK₁ 的过程。

[0072] 在当前帧开始的第一时间段 t_1 期间,第一晶体管和第二晶体管 T102 被导通,以分别响应于具有高电平的起始信号 v_{st} 和第五门时钟 GCLK5 对第一 Q 节点 Q1 进行充电。也就是说,在起始信号 v_{st} 和第五门时钟 GCLK5 同步的同时,第一 Q 节点 Q1 被预充电。

[0073] 在第一 Q 节点 Q1 被预充电的状态下,当通过第一门时钟 GCLK1 的输入端子提供第一门时钟 GCLK1 时,上拉晶体管 T106 的第一电极的电位增加。当第一上拉晶体管 T106 的第一电极的电位增加时,其栅极电极的电位自举并增加,以保持第一升压电容器 C1 的电位。也就是说,在栅极电极被预充电的状态下,第一上拉晶体管 T106 的栅极-源极电位通过提供至第一电极的电位而进一步增加,以便被导通。第一上拉晶体管 T106 将通过第一电极输入的第一门时钟 GCLK1 输出至第一输出端子 n11。

[0074] 当第一 Q 节点 Q1 被充电时,第八晶体管 T8 在低电位电压 VSS 处保持第一下拉晶体管 T7 的栅极电压。也就是说,第八晶体管 T8 在第一上拉晶体管 T6 输出第一区块信号 BCLK1 的同时防止第一输出端子 n11 放电。

[0075] 将描述发光控制信号产生单元 EMD 输出第一发光控制信号 (EM1) 的过程。

[0076] 在第一时间段 t_1 期间,起始信号 v_{st} 和第三发光时钟 ECLK3 同步,因此,第十一晶体管 T111 对第二 QB 节点 QB2 进行充电。由于第二 QB 节点 QB2 被充电,第十三晶体管 T113 和第十四晶体管 T114 被导通。也就是说,在前一帧周期的发光时间段 T_e 期间保持在高电平的第二输出端子 n12 的电位被放电至低电位电压 VSS。

[0077] 在第一过渡时间段 t_2 之后的第三时间段 t_3 期间,第十七晶体管 T117 响应于第五发光时钟 ECLK5 被导通,并且由于第十七晶体管 T117 被导通,第二 QB 节点 QB2 保持在低电位电压 VSS。

[0078] 在第五时间段 t_5 期间,第九晶体管 T109 被发光时钟 ECLK1 导通。也就是说,第九晶体管 T109 响应于具有高电平的第一发光时钟 ECLK1 接收高电位电压 VDD,以对第二 Q 节点 Q2 进行充电。由于第二 Q 节点 Q2 被充电,第十二晶体管 T112 被导通且高电位电压 VDD 通过第十二晶体管 T112 而被输出至第二输出端子 n12。也就是说,在第五时间段 t_5 期间,第二输出端子 n12 输出具有高电位电压 VDD 的电压电平的第一发光控制信号 EM1。

[0079] 在第六时间段 t_6 期间,第十五晶体管 T115 和扫描同步晶体管 T116 各自响应于具有高电位的发光复位信号 ERST 和第一扫描信号 Scan1 被导通。因此,第二 QB 节点 QB2 被充电,相应地,第十三晶体管 T113 和第十四晶体管 T114 被导通。随着第十三晶体管 T113 和第十四晶体管 T114 被导通,在第五时间段 t_5 期间输出具有高电位电压 VDD 的电压电平的第三输出端子 n12 被放电至低电位电压 VSS。也就是说,在第六时间段 t_6 期间,具有高电位的发光复位信号 ERST 和具有高电位的第一扫描信号 Scan1 使第一发光控制信号 EM1 放电为低电位,以初始化第二输出端子 n12。

[0080] 在第七时间段 t_7 期间,第九晶体管 T109 响应于具有高电位电压电平的第一发光时钟 ECLK1 将高电位电压 VDD 输出至第二输出端子 n12。

[0081] 此外,在第七时间段 t_7 期间,第十九晶体管 T119 响应于具有高电位电压电平的第三发光时钟 ECLK2 被导通并使第二 QB 节点 QB2 保持在低电位。也就是说,在第七时间段 t_7 期间,第十九晶体管 T119 使第十三晶体管 T113 和第十四晶体管 T114 保持在截止状态。

[0082] 在发光时间段 T_e 期间,第十七晶体管 T117 和第十九晶体管 T119 被交替地导通,以使第二 QB 节点 QB2 保持在低电位电压,相应地,第十三晶体管 T113 和第十四晶体管 T114

被限制导通。也就是说,在发光时间段 T_e 期间,第二发光时钟 ECLK2 和第五发光时钟 ECLK5 通过第二输出端子 n12 稳定地输出具有高电位的第一发光控制信号 EM1。

[0083] 由于在发光时间段 T_e 期间第一扫描信号 Scan1 保持低电位,因此第二 QB 节点浮置。因此,第二 QB 节点 QB2 的电位在发光时间段 T_e 期间可能会不稳定,在此,第一实施方式的移位寄存器 140 在发光时间段 T_e 期间通过利用第二发光时钟 ECLK2 和第五发光时钟 ECLK5 来稳定第二 QB 节点 QB2 的电位。因此,第一实施方式的移位寄存器 140 在发光时间段 T_e 期间通过第二输出端子 n12 稳定地输出第一发光控制信号 EM1。

[0084] 图 7 是第 i 扫描信号产生单元 unit 的电路图,图 8 是图 7 中所示的电路图的输入信号和输出信号的波形图。下文中,将描述级区块 STG-B 的区块信号产生单元和发光控制信号产生单元 EMD 的操作。

[0085] 第 i 扫描信号产生单元 unit i 通过利用第 i 区块信号 BCLK i 和第 $(i+4)$ 区块信号 BCLK $(i+4)$ 、第 i 辅助时钟 ACLK (i) 和第 $(i+2)$ 辅助时钟 ACLK $(i+2)$ 以及第 $(i+1)$ 发光时钟 ECLK $(i+1)$ 和第 $(i+3)$ 发光时钟 ECLK $(i+3)$ 输出第一扫描信号 Scan1。

[0086] 第 i 扫描信号产生单元 unit i 包括第一晶体管 T201 至第十四晶体管 T214。

[0087] 第一晶体管 T201 的第一电极连接至高电位电压源 VDD,第二电极连接至第二晶体管 T202 的第一电极,且第一晶体管 T201 的栅极电极连接至第 i 区块信号 BCLK i 的输入端子。第二晶体管 T202 的第二电极连接至第三 Q 节点 Q3,且第二晶体管 T202 的栅极电极连接至第 $(i+3)$ 发光时钟 ECLK $(i+3)$ 的输入端子。第一晶体管 T201 与第二晶体管 T202 串联连接,当第一晶体管 T201 和第二晶体管 T202 同时被导通时,高电位电压 VDD 被充入第三 Q 节点 Q3 中。也就是说,当第 i 区块信号 BCLK i 和第 $(i+3)$ 发光时钟 ECLK $(i+3)$ 同步时,第一晶体管 T201 和第二晶体管 T202 对第三 Q 节点 Q3 进行充电。

[0088] 第三晶体管 T203 的第一电极连接至第一晶体管 T201 的第二电极,第三晶体管 T203 的第二电极连接至第三 Q 节点 Q3,且第三晶体管 T203 的栅极电极连接至第一辅助时钟 ACLK1。因此,当第 i 区块信号 BCLK i 和第 i 辅助时钟 ACLK i 同步时,第一晶体管 T201 和第三晶体管 T203 对第三 Q 节点 Q3 进行充电。

[0089] 第四晶体管 T204 通过第一电极接收高电位电压 VDD,且第四晶体管 T204 的第二电极连接至第五晶体管 T205 的第一电极,且第四晶体管 T204 的栅极电极连接至第 $(i+4)$ 区块信号 BCLK $(i+4)$ 。第五晶体管 T205 的第二电极连接至第三 QB 节点 QB3,且第五晶体管 T205 的栅极电极连接至第 i 辅助时钟 ACLK i 。因此,当第 $(i+4)$ 区块信号 BCLK $(i+4)$ 和第 i 辅助时钟 ACLK i 同步时,第四晶体管 T204 和第五晶体管 T205 对第三 QB 节点 QB3 进行充电。也就是说,当第 $(i+4)$ 区块信号 BCLK $(i+4)$ 和第 i 辅助时钟 ACLK i 同步时,第四晶体管 T204 使第三输出端子 n13 放电。

[0090] 第三上拉晶体管 T206 的栅极电极连接至第三 Q 节点 Q3,第三上拉晶体管 T206 的第一电极连接至高电位电压 VDD 的输入端子,且第三上拉晶体管 T206 的第二电极连接至第三输出端子 n13。

[0091] 第三下拉晶体管 T207 的栅极电极连接至第三 QB 节点 QB3,第三下拉晶体管 T207 的第一电极连接至低电位电压的输入端子,且第三下拉晶体管 T207 的第二电极连接至第三输出端子 n13。因此,第三下拉晶体管 T207 使第三输出端子 n13 的电位放电至低电位电压 VSS,以对应于第三 QB 节点 QB3 的电位。

[0092] 第八晶体管 T208 的第一电极连接至高电位电压 VDD 的输入端子, 第八晶体管 T208 的第二电极连接至第三 QB 节点 QB3, 且第八晶体管 T208 的栅极电极连接至第 (i+1) 辅助时钟 ACLK(i+1) 的输入端子。

[0093] 第九晶体管 T209 的第一电极连接至高电位电压 VDD 的输入端子, 第九晶体管 T209 的第二电极连接至第三 QB 节点 QB3, 且第九晶体管 T209 的栅极电极连接至第 (i+2) 辅助时钟 ACLK(i+2) 的输入端子。

[0094] 第十晶体管 T210 的第一电极连接至高电位电压 VDD 的输入端子, 第十晶体管 T210 的第二电极连接至第三 QB 节点 QB3, 且第十晶体管 T210 的栅极电极连接至第 (i+1) 发光时钟 ECLK(i+1) 的输入端子。

[0095] 第十一晶体管 T211 的第一电极连接至第三 Q 节点 Q3, 第十一晶体管 T211 的第二电极连接至低电位电压 VSS, 且第十一晶体管 T211 的栅极电极连接至第三 QB 节点 QB3。因此, 第十一晶体管 T211 使第三 Q 节点 Q3 的电位放电至低电位电压 VSS, 以对应于第三 QB 节点 QB3 的电位。

[0096] 第十二晶体管 T212 的第一电极连接至第三 QB 节点, 第十二晶体管 T212 的第二电极连接至第十三晶体管 T213 的第一电极, 且第十二晶体管 T212 的栅极电极连接至第 i 区块信号 BCLK_i 的输入端子。第十三晶体管 T213 的第二电极连接至低电位电压 VSS, 且第十三晶体管 T213 的栅极电极连接至第 (i+3) 发光时钟 ECLK(i+3)。因此, 第十二晶体管 T212 和第十三晶体管 T213 使第三 Q 节点 Q3 的电位放电至低电位电压 VSS, 以对应于第三 QB 节点 QB3 的电位。

[0097] 第十四晶体管 T214 的第一电极连接至第十二晶体管 T212 的第二电极, 第十四晶体管 T214 的第二电极连接至低电位电压 VSS, 且第十四晶体管 T214 的栅极电极连接至第 i 辅助时钟 ACLK_i。

[0098] 图 8 是图解第一扫描信号产生单元 unit1 至第四扫描信号产生单元 unit4 的输入和输出的时序图。

[0099] 在初始化时间段 T_i 期间, 第一扫描信号产生单元 unit1 至第四扫描信号产生单元 unit4 的第一晶体管 T201 和第二晶体管 T202 分别被第一区块信号 BCLK₁ 和第四发光时钟 ECLK₄ 导通。因此, 在初始化时间段 T_i 期间, 第一扫描信号产生单元 unit1 至第四扫描信号产生单元 unit4 的第一晶体管 T201 和第二晶体管 T202 对第三 Q 节点 Q3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 Q 节点 Q3 的电位。也就是说, 在初始化时间段 T_i 期间, 第一扫描信号 Scan₁ 至第四扫描信号 Scan₄ 通过第三输出端子 n13 而输出 (对应于图 7 中的 Scan Out)。

[0100] 在初始化时间段 T_i 结束时, 第四晶体管 T204 和第五晶体管 T205 分别在接收到第五区块信号 BCLK₅ 和第一辅助时钟 ACLK₁ 时被导通。导通的第四晶体管 T204 和第五晶体管 T205 将高电位电压 VDD 充入第三 QB 节点 QB3 中。随着第三 QB 节点 QB3 被充电, 第三上拉晶体管 T206 使第三输出端子 n13 放电至低电位电压 VSS。也就是说, 在初始化时间段 T_i 结束时, 第一扫描信号 Scan₁ 至第四扫描信号 Scan₄ 被放电至低电位电压 VSS。

[0101] 在采样时间段 T_s 期间, 第一扫描信号产生单元 unit1 至第四扫描信号产生单元 unit4 的第一晶体管 T201 和第二晶体管 T202 分别被第一区块控制信号 BCLK₁ 和第四发光时钟 ECLK₄ 导通。因此, 在采样时间段 T_s 期间, 第一扫描信号产生单元 unit1 至第四扫描信

号产生单元 unit4 的第一晶体管 T201 和第二晶体管 T202 对第三 Q 节点 Q3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 Q 节点 Q3 的电位。也就是说, 在采样时间段 T_s 期间, 第一扫描信号 Scan1 至第四扫描信号 Scan4 通过第三输出端子 n13 而输出 (对应于图 7 中的 Scan Out)。

[0102] 将描述在数据写入时间段 T_w 期间第一扫描信号产生单元 unit1 至第四扫描信号产生单元 unit4 的操作。

[0103] 首先, 第一扫描信号产生单元 unit1 的操作如下。

[0104] 在第二数据写入时间段 T_{w2} 期间, 第一扫描信号产生单元 unit1 的第八晶体管 T208 被第二辅助时钟 ACLK2 导通, 以对第三 QB 节点 QB3 进行充电。随着第三 QB 节点 QB3 被充电, 第三上拉晶体管 T206 使第三输出端子 n13 放电至低电位电压 VSS。也就是说, 第一扫描信号 Scan1 的输出在第一数据写入时间段 T_{w1} 之后停止。

[0105] 第二扫描信号产生单元 unit2 的操作如下。

[0106] 在第一数据写入时间段 T_{w1} 期间, 第二扫描信号产生单元 unit2 的第九晶体管 T209 被第三辅助时钟 ACLK3 导通, 以对第三 QB 节点 QB3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 QB 节点 QB3 的电位。

[0107] 在第二数据写入时间段 T_{w2} 期间, 第二扫描信号产生单元 unit2 的第一晶体管 T201 和第三晶体管 T203 分别被第一区块信号 BCLK1 和第一辅助时钟 ACLK1 导通, 以对第三 Q 节点 Q3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 Q 节点 Q3 的电位。

[0108] 在第三数据写入时间段 T_{w3} 期间, 第三扫描信号产生单元 unit3 的第八晶体管 T208 被第二辅助时钟 ACLK2 导通, 以对第三 QB 节点 QB3 进行充电。随着第三 QB 节点 QB3 被充电, 第三上拉晶体管 T206 使第三输出端子 n13 放电至低电位电压 VSS。

[0109] 第三扫描信号产生单元 unit3 的操作如下。

[0110] 在第一数据写入时间段 T_{w1} 期间, 第三扫描信号产生单元 unit3 的第九晶体管 T209 被第三辅助时钟 ACLK3 导通, 以对第三 QB 节点 QB3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 QB 节点 QB3 的电位。

[0111] 在第三数据写入时间段 T_{w3} 期间, 第三扫描信号产生单元 unit3 的第一晶体管 T201 和第三晶体管 T203 分别被第一区块信号 BCLK1 和第一辅助时钟 ACLK1 导通, 以对第三 Q 节点 Q3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 Q 节点 Q3 的电位。

[0112] 在第四数据写入时间段 T_{w4} 期间, 第三扫描信号产生单元 unit3 的第八晶体管 T208 被第二辅助时钟 ACLK2 导通, 以对第三 QB 节点 QB3 进行充电。随着第三 QB 节点 QB3 被充电, 第三上拉晶体管 T206 使第三输出端子 n13 放电至低电位电压 VSS。

[0113] 第四扫描信号产生单元 unit4 的操作如下。

[0114] 在第一数据写入时间段 T_{w1} 期间, 第四扫描信号产生单元 unit4 的第九晶体管 T209 被第三辅助时钟 ACLK3 导通, 以对第三 QB 节点 QB3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13, 以对应于充有高电位电压的第三 QB 节点 QB3

的电位。

[0115] 在第四数据写入时间段 T_{w4} 期间,第四扫描信号产生单元 unit4 的第一晶体管 T201 和第三晶体管 T203 分别被第一区块信号 BCLK1 和第一辅助时钟 ACLK1 导通,以对第三 Q 节点 Q3 进行充电。第三上拉晶体管 T206 将高电位电压 VDD 输出至第三输出端子 n13,以对应于充有高电位电压的第三 Q 节点 Q3 的电位。

[0116] 在本发明中,由于多个水平行被设置为一个区块,且在包括在同一区块中的水平行上同时执行采样操作,因此可以确保足够的采样时间段。

[0117] 具体地,为了执行区块驱动,利用从区块信号产生单元输出的区块信号作为后级区块信号产生单元的载波信号和 G1P 结构的时钟信号,并且可通过利用单独的辅助时钟顺序地实现扫描信号的下降时间点。因此,从每一个扫描信号产生单元输出的扫描信号的波形可以不同,由此在数据写入级处可输出用于顺序驱动的扫描信号。

[0118] 虽然已参照本发明的多个示例性实施方式对实施方式进行了描述,然而应该理解,本领域技术人员可以设计出落入本公开内容的原理的范围以内的众多其他的修改及实施方式。更具体地说,在本公开内容、附图以及所附权利要求书的范围内,关于主题组合布置的组成部分和 / 或排列的各种变化和修改都是可能的。除了组成部分和 / 或排列的变化和修改之外,对本领域技术人员来说,替换使用也将是显而易见的。

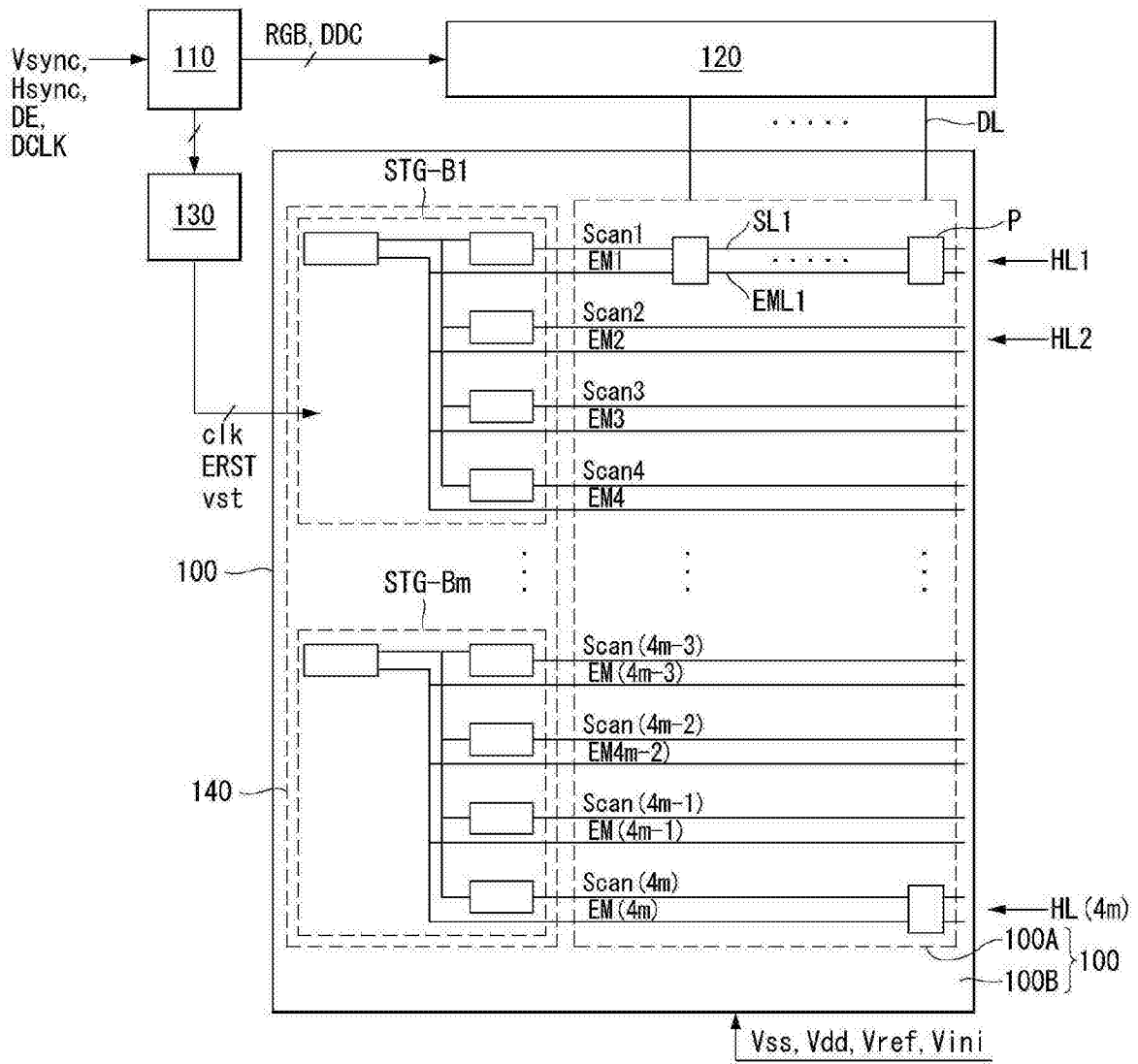


图 1

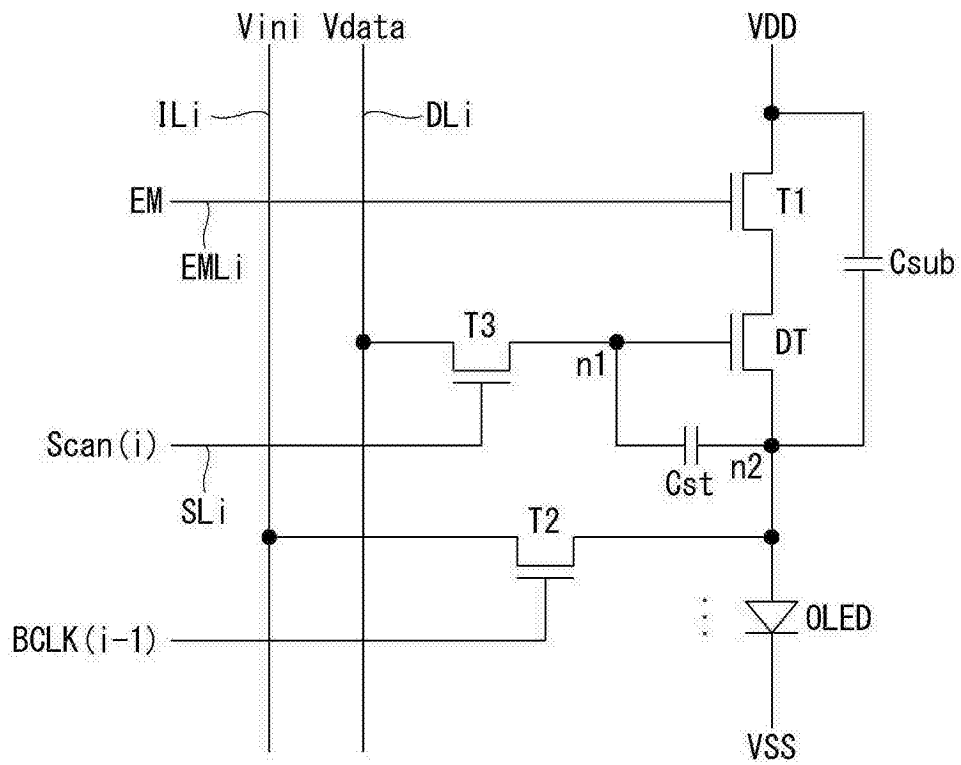


图 2

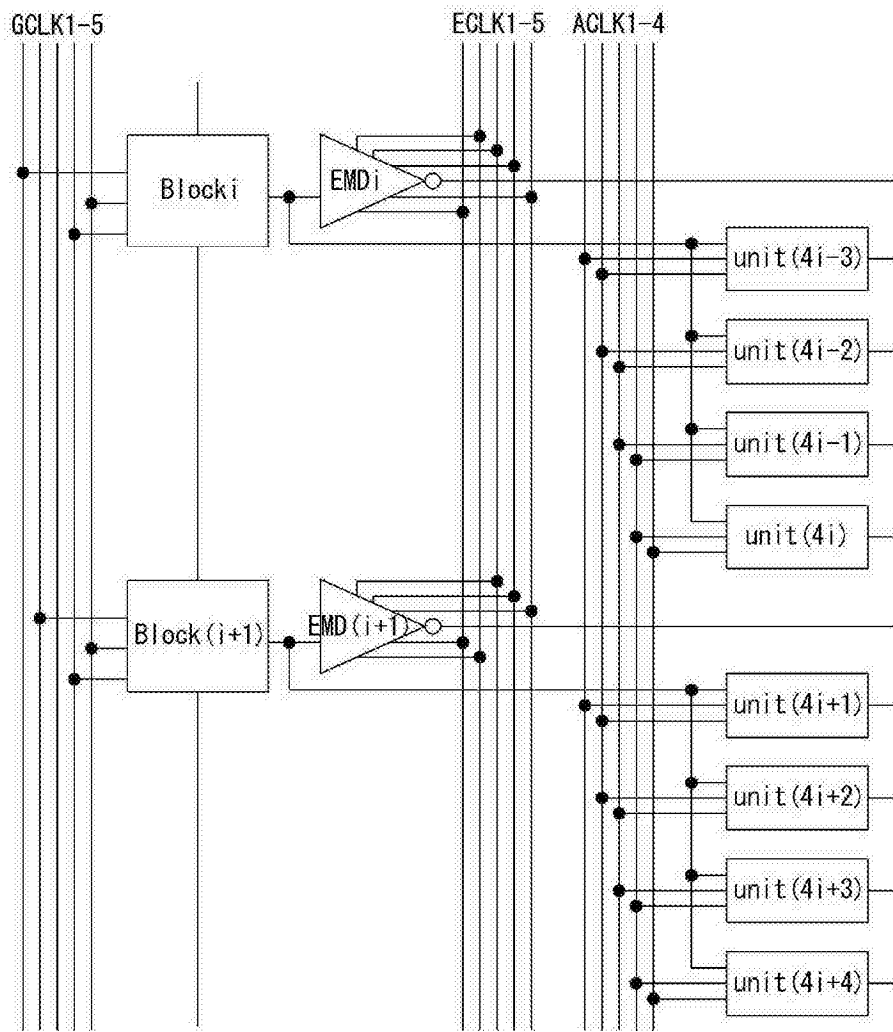


图 3

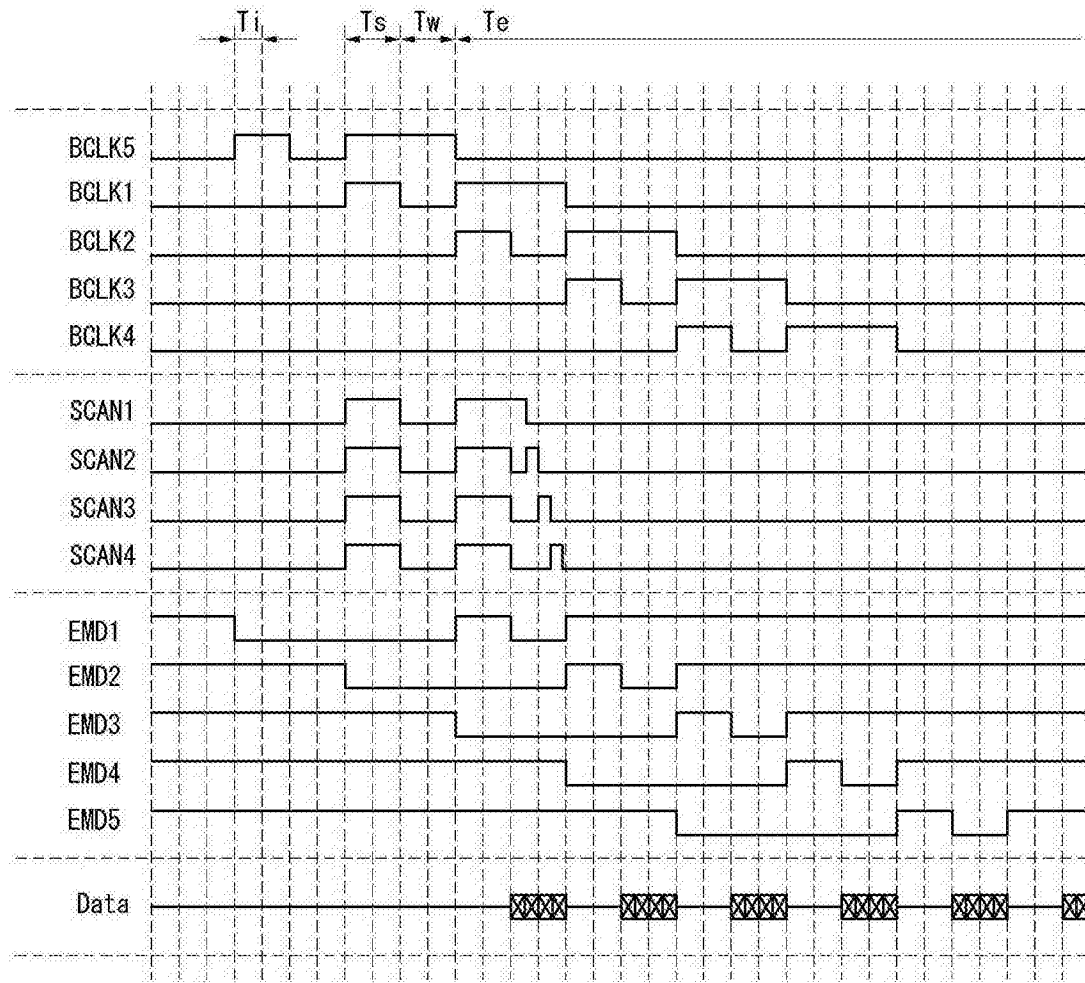


图 4

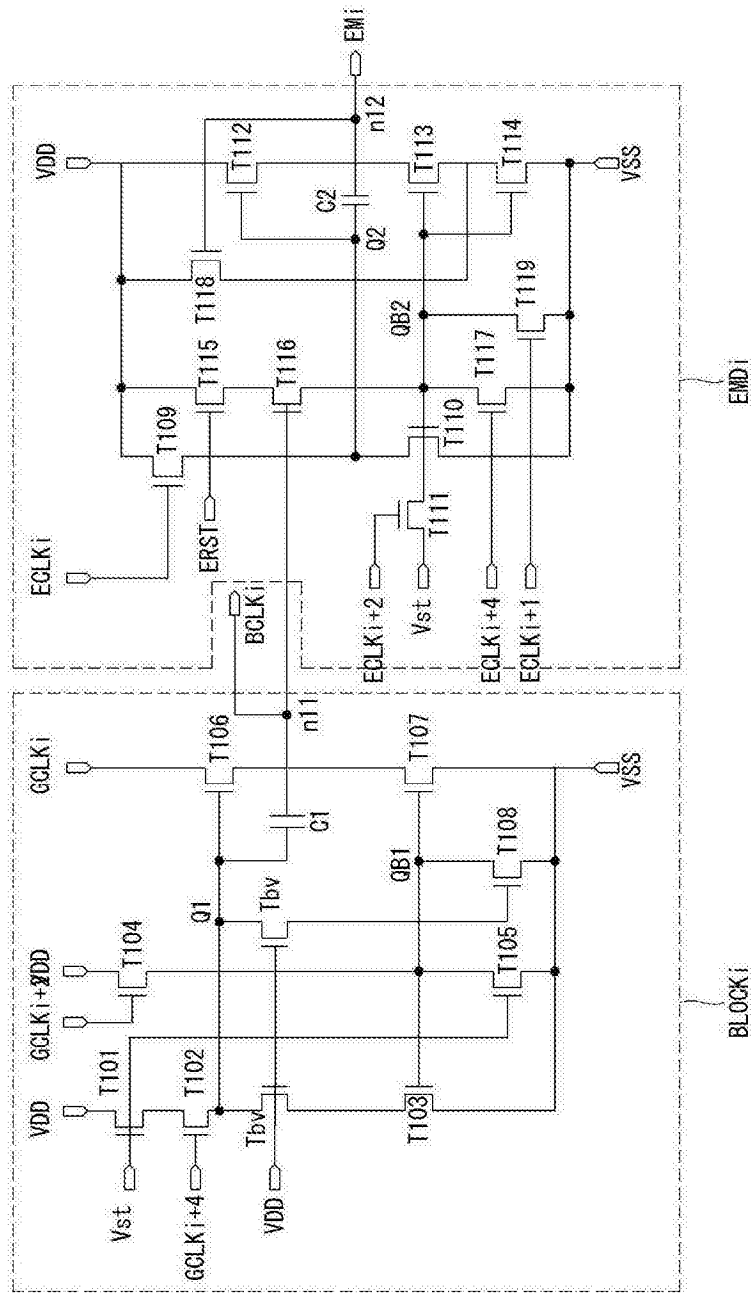


图 5

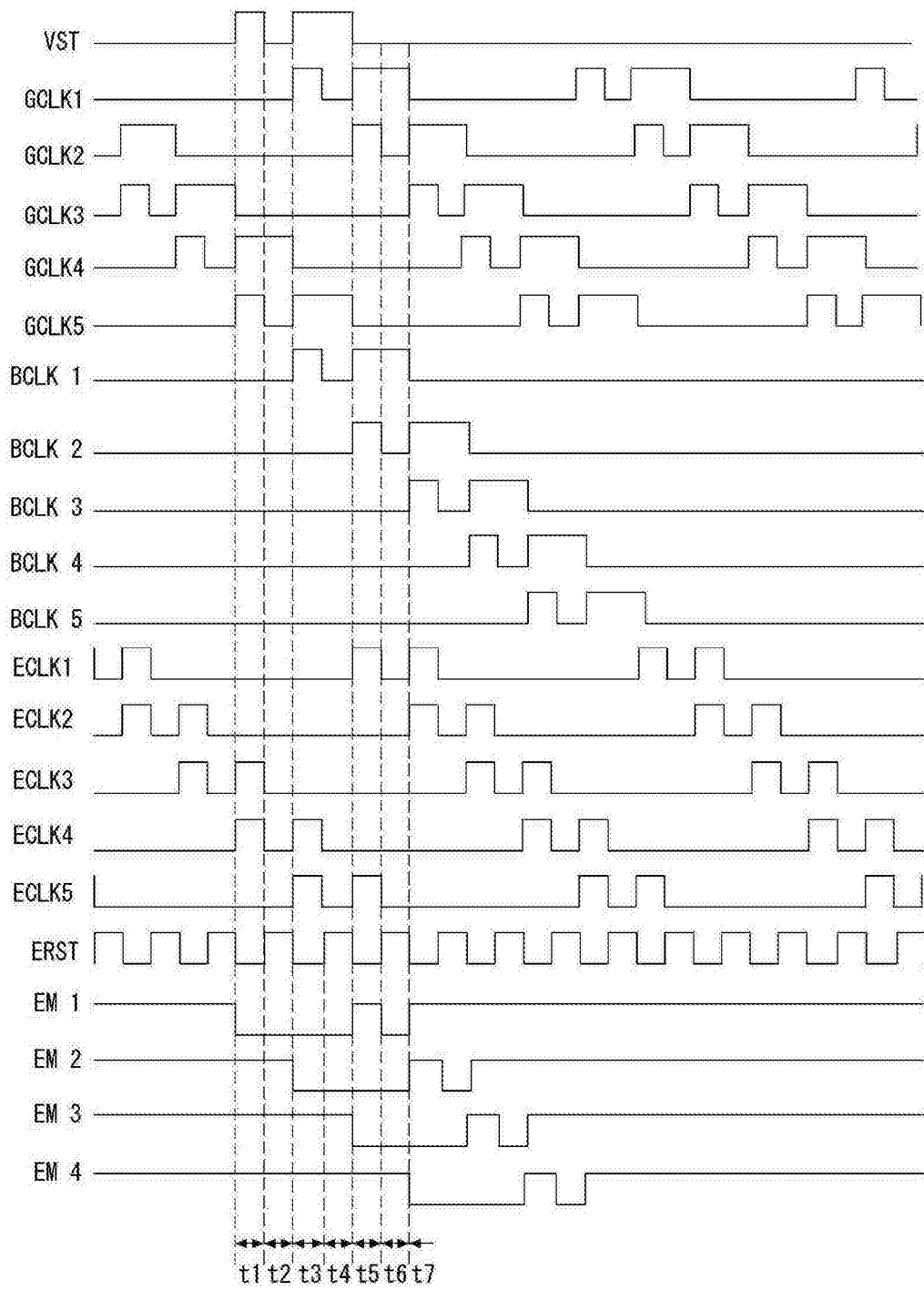


图 6

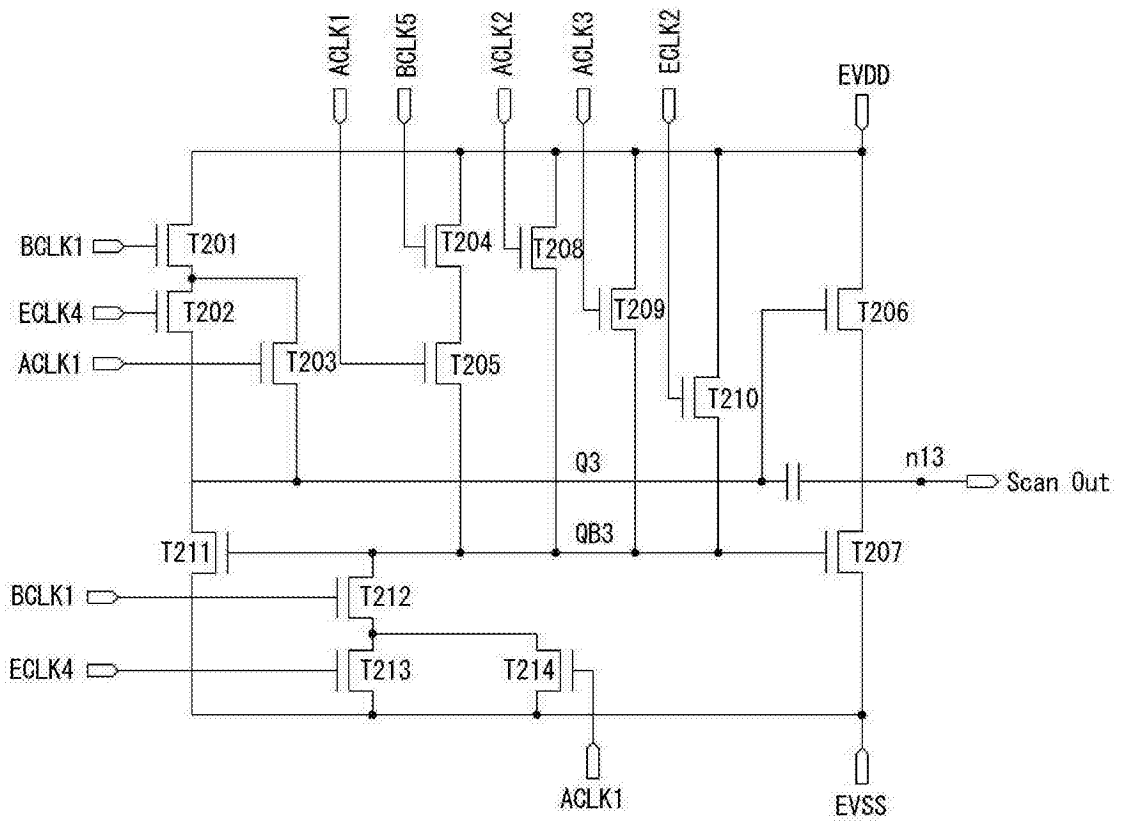


图 7

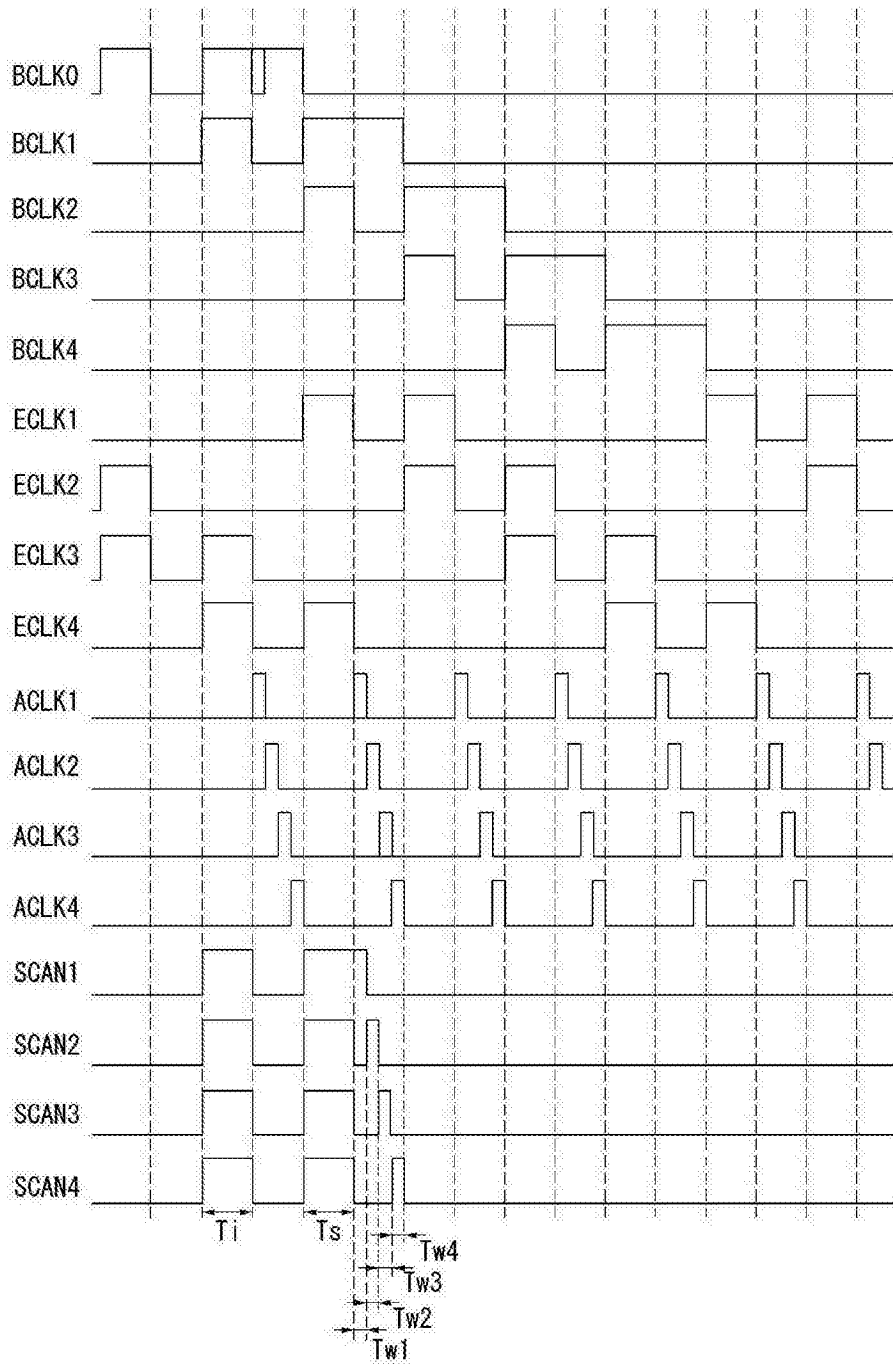


图 8

专利名称(译)	有机发光显示装置		
公开(公告)号	CN105609046A	公开(公告)日	2016-05-25
申请号	CN201510763584.2	申请日	2015-11-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	成基荣		
发明人	成基荣		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3266 G09G3/3233 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0205 G09G2310/021 G09G2310/0218 G09G2310/0286 G09G2310/08 G11C19/287		
代理人(译)	徐金国		
优先权	1020140158348 2014-11-13 KR		
其他公开文献	CN105609046B		
外部链接	Espacenet SIPO		

摘要(译)

公开一种有机发光显示装置，包括显示面板和级区块。所述显示面板包括 $4m$ (m 为自然数)个水平行，有机发光二极管(OLED)布置在所述水平行中。所述级区块将扫描信号和发光控制信号提供至每一水平行。第 i (i 为等于或小于 m 的自然数)级区块包括：第 i 区块信号产生单元，被配置为利用第一至第五门时钟产生第一至第五区块信号的任意之一；第 i 发光控制信号产生单元，被配置为利用第一至第五发光时钟产生第 i 发光控制信号；和第 $(4i-3)$ 至第 $4i$ 扫描信号产生单元，被配置为分别利用第 i 至第 $(i+3)$ 辅助时钟产生第 $(4i-3)$ 至第 $4i$ 扫描信号。

