



1. 一种OLED阵列基板,其特征在于,包括:透明显示区与非透明显示区,所述透明显示区与所述非透明显示区之间具有非直线型交界;所述透明显示区包括阵列式排布的第一OLED像素与第二OLED像素;所述第一OLED像素与所述非直线型交界相邻;

所述第一OLED像素具有第一像素驱动电路,所述第二OLED像素具有第二像素驱动电路;所述第一像素驱动电路包括第一驱动晶体管,所述第二像素驱动电路包括第二驱动晶体管;所述第一OLED像素经由第一驱动晶体管与电源线连接,所述第二OLED像素经由第二驱动晶体管与所述电源线连接;

所述第一OLED像素与所述电源线之间的电阻大于所述第二OLED像素与所述电源线之间的电阻。

2. 根据权利要求1所述的OLED阵列基板,其特征在于,还包括分压元件;所述分压元件串联于所述第一OLED像素与所述电源线之间。

3. 根据权利要求2所述的OLED阵列基板,其特征在于,所述第一OLED像素与所述第一驱动晶体管的漏极连接,所述第一驱动晶体管的源极与所述电源线连接;

所述分压元件串联于所述第一驱动晶体管的源极与所述电源线之间,或者,所述分压元件串联于所述第一OLED像素与所述第一驱动晶体管的漏极之间。

4. 根据权利要求3所述的OLED阵列基板,其特征在于,所述第一像素驱动电路还包括第一数据存储电容;所述第一数据存储电容的第一极板与所述第一驱动晶体管的源极连接,所述第一数据存储电容的第二极板与所述第一驱动晶体管的栅极连接;

当所述分压元件串联于所述第一驱动晶体管的源极与所述电源线之间时,所述分压元件串联在所述第一极板与所述电源线之间,或者,所述分压元件串联在所述第一极板与所述第一驱动晶体管的源极之间。

5. 根据权利要求2~4任一项所述的OLED阵列基板,其特征在于,所述分压元件为栅极与漏极短接的分压晶体管;所述分压晶体管的源极与所述电源线连接,所述分压晶体管的漏极与所述第一OLED像素连接;或者

所述分压晶体管的漏极与所述电源线连接,源极与所述第一OLED像素连接。

6. 根据权利要求4所述的OLED阵列基板,其特征在于,所述分压元件为掺杂的多晶硅导线;

优选地,所述多晶硅导线中掺杂的元素为硼、磷、砷中的任意一种;

优选地,所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。

7. 根据权利要求1所述的OLED阵列基板,其特征在于,还包括第一连接线组与第二连接线组;所述第一连接线组包括至少两条第一连接线;所述第二连接线组包括至少两条第二连接线;

所述第一OLED像素至所述电源线之间相邻电路元件之间通过所述第一连接线连接;

所述第二OLED像素至所述电源线之间相邻电路元件之间通过所述第二连接线连接;

所述第一连接线组中所述至少两条第一连接线的电阻之和大于所述第二连接线组中所述至少两条第二连接线的电阻之和;

优选地,所述第一连接线组中至少一条第一连接线的宽度基本为第一宽度,其余所述第一连接线的宽度基本为第二宽度;

所述第二连接线组中每条所述第二连接线的宽度基本相同,且每条所述第二连接线的

宽度基本为第二宽度；

所述第一宽度小于所述第二宽度；

优选地，所述第一连接线组中至少一条第一连接线的电阻率为第一电阻率，其余所述第一连接线的电阻率为第二电阻率；

所述第二连接线组中每条所述第二连接线的电阻率相同，且每条所述第二连接线的电阻率为第二电阻率；

所述第一电阻率大于所述第二电阻率；

优选地，电阻率为第一电阻率的所述第一连接线为掺杂的多晶硅导线；电阻率为第二电阻率的所述第一连接线以及电阻率为第二电阻率的所述第二连接线的材料为钼、铝或钛中的任意一种；

优选地，所述多晶硅导线中掺杂的元素为硼、磷、砷中的任意一种；

优选地，所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。

8. 根据权利要求1至7任一项所述的OLED阵列基板，其特征在于，所述非透明显示区包括阵列式排布的第三OLED像素；

所述第一OLED像素的面积、所述第二OLED像素的面积分别大于所述第三OLED像素的面积；

优选地，阵列式排布的第一OLED像素与第二OLED像素包括多种颜色的像素，一行中不同颜色的各列像素形成一个像素单元；

优选地，所述透明显示区内第一OLED像素与第二OLED像素为同色像素；

优选地，所述第一OLED像素包括：块状第一电极、位于所述第一电极上的OLED发光结构以及位于所述OLED发光结构上的第二电极；所述第二OLED像素包括：块状第一电极、OLED发光结构以及第二电极；所述第三OLED像素包括：块状第一电极、OLED发光结构以及第二电极；

优选地，多个OLED发光结构由像素定义层分隔，或多个OLED发光结构中相邻OLED发光结构之间无像素定义层；

优选地，各个所述第一OLED像素的第二电极与各个所述第二OLED像素的第二电极连接成面电极，或各个所述第一OLED像素的第二电极、各个所述第二OLED像素的第二电极以及各个所述第三OLED像素的第二电极连接成面电极；

优选地，所述透明显示区呈下述任一种形状：水滴形、圆形、矩形、椭圆形。

9. 一种显示面板，其特征在于，包括：

权利要求1至8任一项所述的OLED阵列基板；

封装层，所述封装层封装于所述OLED阵列基板上远离所述OLED阵列基板的衬底的一侧，所述透明显示区下方可设置感光器件；

优选地，所述OLED阵列基板上透明显示区的至少部分被非透明显示区包围；

优选地，所述封装层包括偏光片，所述偏光片覆盖所述非透明显示区且未覆盖所述透明显示区。

10. 一种显示装置，其特征在于，包括：

设备本体，具有器件区；

如权利要求9所述的显示面板，所述显示面板覆盖在所述设备本体上；

其中,所述器件区位于所述透明显示区的下方,且所述器件区包括透过所述透明显示区发射或者采集光线的感光器件;

优选的,所述感光器件包括下述至少之一:

摄像头、光线感应器、光线发射器。

## OLED阵列基板、显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示设备技术领域,尤其涉及一种OLED阵列基板、显示面板及显示装置。

### 背景技术

[0002] 随着显示装置的快速发展,用户对屏幕占比的要求越来越高。由于屏幕顶部需要安装摄像头、传感器、听筒等元件,因此,相关技术中屏幕顶部通常会预留一部分区域用于安装上述元件,例如,苹果手机iphoneX的“刘海”区域,影响了屏幕的整体一致性。目前,全面屏显示受到业界越来越多的关注。

### 发明内容

[0003] 本发明提供一种OLED阵列基板、显示面板及显示装置,以解决相关技术中的不足。

[0004] 根据本发明实施例的第一方面,提供一种OLED阵列基板,包括:透明显示区与非透明显示区,所述透明显示区与所述非透明显示区之间具有非直线型交界;所述透明显示区包括阵列式排布的第一OLED像素与第二OLED像素;所述第一OLED像素与所述非直线型交界相邻;

[0005] 所述第一OLED像素具有第一像素驱动电路,所述第二OLED像素具有第二像素驱动电路;所述第一像素驱动电路包括第一驱动晶体管,所述第二像素驱动电路包括第二驱动晶体管;所述第一OLED像素经由第一驱动晶体管与电源线连接,所述第二OLED像素经由第二驱动晶体管与所述电源线连接;

[0006] 所述第一OLED像素与所述电源线之间的电阻大于所述第二OLED像素与所述电源线之间的电阻。

[0007] 在一个实施例中,所述的OLED阵列基板还包括分压元件;所述分压元件串联于所述第一OLED像素与所述电源线之间。

[0008] 通过在所述第一OLED像素与所述电源线之间串联分压元件,可以降低第一OLED像素的驱动电流,易于实现,方便制备。

[0009] 在一个实施例中,所述第一OLED像素与所述第一驱动晶体管的漏级连接,所述第一驱动晶体管的源极与所述电源线连接;

[0010] 所述分压元件串联于所述第一驱动晶体管的源极与所述电源线之间,或者,所述分压元件串联于所述第一OLED像素与所述第一驱动晶体管的漏级之间。

[0011] 当分压元件串联于所述第一驱动晶体管的源极与所述电源线之间时,可以降低第一驱动晶体管的源极电压,进而降低第一OLED像素的驱动电流,易于实现。当分压元件串联于所述第一OLED像素与所述第一驱动晶体管的漏级之间时,也可以降低第一OLED像素的驱动电流,易于实现。

[0012] 在一个实施例中,所述第一像素驱动电路还包括第一数据存储电容;所述第一数据存储电容的第一极板与所述第一驱动晶体管的源极连接,所述第一数据存储电容的第二

极板与所述第一驱动晶体管的栅极连接；

[0013] 当所述分压元件串联于所述第一驱动晶体管的源极与所述电源线之间时，所述分压元件串联在所述第一极板与所述电源线之间，或者，所述分压元件串联在所述第一极板与所述第一驱动晶体管的源极之间。

[0014] 当分压元件串联在所述第一极板与所述电源线之间时，易于第一OLED像素的数据电压设置。当分压元件串联在所述第一极板与所述第一驱动晶体管的源极之间时，也可降低第一OLED像素的驱动电流，且第一OLED像素的驱动电流的降低幅度较大。

[0015] 在一个实施例中，所述分压元件为栅极与漏级短接的分压晶体管；所述分压晶体管的源极与所述电源线连接，所述分压晶体管的漏极与所述第一OLED像素连接；或者

[0016] 所述分压晶体管的漏极与所述电源线连接，源极与所述第一OLED像素连接。

[0017] 当分压元件为栅极与漏级短接的分压晶体管时，工艺可实施性强，实现相同的分压占用显示面板的面积小，有利于节约空间。

[0018] 在一个实施例中，所述分压元件为掺杂的多晶硅导线。

[0019] 采用掺杂的多晶硅导线作为分压元件，易于实现，且有利于节约空间。

[0020] 优选地，所述多晶硅导线中掺杂的元素为硼、磷、砷中的任意一种。

[0021] 优选地，所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。

[0022] 在一个实施例中，所述的OLED阵列基板，还包括第一连接线组与第二连接线组；所述第一连接线组包括至少两条第一连接线；所述第二连接线组包括至少两条第二连接线；

[0023] 所述第一OLED像素至所述电源线之间相邻电路元件之间通过所述第一连接线连接；

[0024] 所述第二OLED像素至所述电源线之间相邻电路元件之间通过所述第二连接线连接；

[0025] 所述第一连接线组中所述至少两条第一连接线的电阻之和大于所述第二连接线组中所述至少两条第二连接线的电阻之和。

[0026] 由于第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和，大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和，因此，第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流。通过增大第一OLED像素至电源线之间相邻电路元件之间的第一连接线的电阻，降低第一OLED像素的驱动电流，易于实现，方便制备。

[0027] 在一个实施例中，所述第一连接线组中至少一条第一连接线的宽度基本为第一宽度，其余所述第一连接线的宽度基本为第二宽度；

[0028] 所述第二连接线组中每条所述第二连接线的宽度基本相同，且每条所述第二连接线的宽度基本为第二宽度；

[0029] 所述第一宽度小于所述第二宽度。

[0030] 由于第一连接线组中至少一条第一连接线的宽度小于第二连接线组中每条所述第二连接线的宽度，其余所述第一连接线的宽度与第二连接线组中每条所述第二连接线的宽度基本相同，因此，第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和，大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和，进而使第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第

二OLED像素的驱动电流。通过减小第一连接线组中至少一条第一连接线的宽度,可以实现第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,易于实现,方便制备。

[0031] 在一个实施例中,所述第一连接线组中至少一条第一连接线的电阻率为第一电阻率,其余所述第一连接线的电阻率为第二电阻率;

[0032] 所述第二连接线组中每条所述第二连接线的电阻率相同,且每条所述第二连接线的电阻率为第二电阻率;

[0033] 所述第一电阻率大于所述第二电阻率。

[0034] 由于第一连接线组中至少一条第一连接线的电阻率大于第二连接线组中每条所述第二连接线的电阻率,其余所述第一连接线的电阻率与第二连接线组中每条第二连接线的电阻率基本相同,因此,第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和,大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和,进而使第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流。通过增大第一连接线组中至少一条第一连接线的电阻率,可以实现第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,易于实现,方便制备。

[0035] 优选地,电阻率为第一电阻率的所述第一连接线的材料为掺杂的多晶硅导线;电阻率为第二电阻率的所述第一连接线以及电阻率为第二电阻率的所述第二连接线的材料为钼、铝或钛中的任意一种。

[0036] 采用掺杂的多晶硅导线作为第一连接线,易于实现,且有利于节约空间。

[0037] 优选地,所述多晶硅导线中掺杂的元素为硼、磷、砷中的任意一种。

[0038] 由于多晶硅导线中掺杂的元素可为硼、磷、砷中的任意一种,丰富了多晶硅导线中掺杂的元素的实施例,使多晶硅导线中掺杂的元素的的选择性更多。

[0039] 优选地,所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。

[0040] 在一个实施例中,所述非透明显示区包括阵列式排布的第三OLED像素;

[0041] 所述第一OLED像素的面积、所述第二OLED像素的面积分别大于所述第三OLED像素的面积。

[0042] 第一OLED像素的面积、所述第二OLED像素的面积分别大于所述第三OLED像素的面积,有利于增加透明显示区的透光率。

[0043] 优选地,阵列式排布的第一OLED像素与第二OLED像素包括多种颜色的像素,一行中不同颜色的各列像素形成一个像素单元。

[0044] 由于阵列式排布的第一OLED像素与第二OLED像素包括多种颜色的像素,一行中不同颜色的各列像素形成一个像素单元,因此,可使透明显示区显示丰富多彩的画面。

[0045] 优选地,所述透明显示区内第一OLED像素与第二OLED像素为同色像素。

[0046] 由于透明显示区内第一OLED像素与第二OLED像素为同色像素,可以简化制备工艺。

[0047] 优选地,所述第一OLED像素包括:块状第一电极、位于所述第一电极上的OLED发光结构以及位于所述OLED发光结构上的第二电极;所述第二OLED像素包括:块状第一电极、OLED发光结构以及第二电极;所述第三OLED像素包括:块状第一电极、OLED发光结构以及第

二电极。

[0048] 优选地,所述多个OLED发光结构由像素定义层分隔,或所述多个OLED发光结构中相邻OLED发光结构之间无像素定义层。

[0049] 当多个OLED发光结构由像素定义层分隔时,可方便制备,当多个OLED发光结构中相邻OLED发光结构之间无像素定义层时,可改善衍射问题。

[0050] 优选地,各个所述第一OLED像素的第二电极与各个所述第二OLED像素的第二电极连接成面电极,或各个所述第一OLED像素的第二电极、各个所述第二OLED像素的第二电极以及各个所述第三OLED像素的第二电极连接成面电极。

[0051] 由于各个所述第一OLED像素的第二电极与各个所述第二OLED像素的第二电极连接成面电极,或各个所述第一OLED像素的第二电极、各个所述第二OLED像素的第二电极以及各个所述第三OLED像素的第二电极连接成面电极,这样可以简化制备工艺。

[0052] 优选地,所述透明显示区呈下述任一种形状:水滴形、圆形、矩形、椭圆形。

[0053] 由于透明显示区可呈下述任一种形状:水滴形、圆形、矩形与椭圆形,丰富了透明显示区形状的实施例,增加了透明显示区形状的选择性。

[0054] 根据本发明实施例的第二方面,提供一种显示面板,包括:

[0055] 上述的OLED阵列基板;

[0056] 封装层,所述封装层封装于所述OLED阵列基板上远离所述OLED阵列基板的衬底的一侧,所述透明显示区下方可设置感光器件;

[0057] 优选地,所述OLED阵列基板上透明显示区的至少部分被非透明显示区包围;

[0058] 优选地,所述封装层包括偏光片,所述偏光片覆盖所述非透明显示区且未覆盖所述透明显示区。

[0059] 根据本发明实施例的第三方面,提供一种显示装置,包括:

[0060] 设备本体,具有器件区;

[0061] 上述的显示面板,所述显示面板覆盖在所述设备本体上;

[0062] 其中,所述器件区位于所述透明显示区的下方,且所述器件区包括透过所述透明显示区发射或者采集光线的感光器件;

[0063] 优选的,所述感光器件包括下述至少之一:

[0064] 摄像头、光线感应器、光线发射器。

[0065] 在本发明实施例中,透明显示区与非透明显示区之间具有非直线型交界,其中,透明显示区包括阵列式排布的第一OLED像素与第二OLED像素,且第一OLED像素与非直线型交界相邻,由于第一OLED像素与电源线之间的电阻大于第二OLED像素与电源线之间的电阻,因此,第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,进而使第一OLED像素的发光亮度小于第二OLED像素的发光亮度,即,与非直线型交界相邻的第一OLED像素的发光亮度较小,有利于使透明显示区与非透明显示区之间的交界变得模糊,减小透明显示区与非透明显示区之间交界处的锯齿感。

[0066] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性和解释性的,并不能限制本发明。

## 附图说明

[0067] 此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本发明的实施例，并与说明书一起用于解释本发明的原理。

[0068] 图1是根据相关技术示出的一种全面屏的结构示意图；

[0069] 图2是根据本发明实施例示出的一种OLED阵列基板的结构示意图；

[0070] 图3是根据本发明实施例示出的一种第一像素驱动电路的结构示意图；

[0071] 图4是根据本发明实施例示出的另一种第一像素驱动电路的结构示意图；

[0072] 图5是根据本发明实施例示出的另一种第一像素驱动电路的结构示意图；

[0073] 图6是根据本发明实施例示出的一种第一驱动晶体管与分压晶体管的结构示意图；

[0074] 图7是根据本发明实施例示出的一种第一连接线的结构示意图；

[0075] 图8是根据本发明实施例示出的另一种第一连接线的结构示意图。

## 具体实施方式

[0076] 这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施中所描述的实施方式并不代表与本发明相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本发明的一些方面相一致的装置和方法的例子。

[0077] 相关技术中，如图1所示，存在一种包括非透明显示区11与透明显示区12的全面屏1，透明显示区12既可以实现透光功能，也可以实现显示功能。其中，透明显示区12的下方设置有摄像头、距离传感器等感光元件。非透明显示区11与透明显示区12的驱动差异较大，为增加透明显示区12的透光率，对透明显示区12做分辨率降低处理。透明显示区中的像素的面积分别大于非透明显示区11中的像素的面积。全面屏1在显示画面时，因非透明显示区11与透明显示区12的交界处像素密度不同，会产生锯齿感，严重影响显示效果。

[0078] 针对上述的技术问题，本发明实施例提供一种OLED阵列基板、显示面板及显示装置，可以解决上述的技术问题，有利于使透明显示区与非透明显示区之间的交界变得模糊，减小透明显示区与非透明显示区之间交界处的锯齿感。

[0079] 本发明实施例提供一种OLED阵列基板，如图2所示，包括：透明显示区12与非透明显示区11，所述透明显示区12与所述非透明显示区11之间具有非直线型交界13。所述透明显示区12包括阵列式排布的第一OLED像素14与第二OLED像素15。所述第一OLED像素14与所述非直线型交界13相邻。

[0080] 所述第一OLED像素14具有第一像素驱动电路，所述第二OLED像素15具有第二像素驱动电路。所述第一像素驱动电路包括第一驱动晶体管（未示出），所述第二像素驱动电路包括第二驱动晶体管（未示出）。所述第一OLED像素经由第一驱动晶体管与电源线（未示出）连接，所述第二OLED像素经由第二驱动晶体管与所述电源线（未示出）连接。

[0081] 所述第一OLED像素与所述电源线之间的电阻大于所述第二OLED像素与所述电源线之间的电阻。

[0082] 例如，在一个实施例中，第一OLED像素14的第一像素驱动电路可以是如图3所示的8T2C像素驱动电路，第二OLED像素的第二像素驱动电路也可以是8T2C像素驱动电路。但是，

第一OLED像素14的8T2C像素驱动电路与第二OLED像素的8T2C像素驱动电路并不完全相同。如图3所示,8T2C像素驱动电路可包括:电源输入端VDD、第一扫描信号输入端sa1、第二扫描信号输入端sa2、数据信号输入端VDATA、电压输入端VREF、发光控制端EM、第一数据存储电容c1、电容c2、OLED发光元件P、晶体管M1、M2、M3、M4、M5、M6、M7、M8以及电压输入端VSS。其中,电源输入端VDD连接电源线,晶体管M5为上述的第一驱动晶体管。第一扫描信号输入端sa1用于输入对应像素的上一行像素的扫描信号,第二扫描信号输入端sa2用于输入对应像素所在行的扫描信号,数据信号输入端VDATA用于输入对应像素的数据信号,发光控制端EM用于输入像素的发光控制信号,电压输入端VREF用于输入参考电压,电压输入端VSS用于输入电路的最低电压。晶体管M1、M2、M3、M4、M5、M6、M7、M8可以是PMOS晶体管,当然,在实际应用中,也可以是NMOS晶体管。在本实施例中,第一OLED像素的8T2C像素驱动电路中的电源输入端VDD连接至电源线,第二OLED像素的8T2C像素驱动电路中的电源输入端VDD也连接至电源线,第一OLED像素与所述电源线之间的电阻大于所述第二OLED像素与所述电源线之间的电阻。

[0083] 当然,第一OLED像素14的第一像素驱动电路与第二OLED像素的第二像素驱动电路不限于上述的8T2C像素驱动电路。

[0084] 在本发明实施例中,透明显示区与非透明显示区之间具有非直线型交界,其中,透明显示区包括阵列式排布的第一OLED像素与第二OLED像素,且第一OLED像素与非直线型交界相邻,由于第一OLED像素与电源线之间的电阻大于第二OLED像素与电源线之间的电阻,因此,第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,进而使第一OLED像素的发光亮度小于第二OLED像素的发光亮度,即,与非直线型交界相邻的第一OLED像素的发光亮度较小,有利于使透明显示区与非透明显示区之间的交界变得模糊,减小透明显示区与非透明显示区之间交界处的锯齿感。

[0085] 在一个实施例中,如图3所示,所述的OLED阵列基板还可包括分压元件R。所述分压元件R串联于所述第一OLED像素P与所述电源线之间。通过在所述第一OLED像素与所述电源线之间串联分压元件,可以降低第一OLED像素的驱动电流,易于实现,方便制备。

[0086] 在一个实施例中,如图3所示,所述第一OLED像素P与所述第一驱动晶体管M5的漏级D连接,所述第一驱动晶体管的源极S与所述电源线连接。所述分压元件可串联于所述第一驱动晶体管的源极S与所述电源线之间。当分压元件串联于所述第一驱动晶体管的源极与所述电源线之间时,可以降低第一驱动晶体管的源极电压,进而降低第一OLED像素的驱动电流,易于实现。

[0087] 当然,所述分压元件也可串联于所述第一OLED像素P与所述第一驱动晶体管的漏级D之间。当分压元件串联于所述第一OLED像素与所述第一驱动晶体管的漏级之间时,也可以降低第一OLED像素的驱动电流,易于实现。

[0088] 在一个实施例中,如图3所示,所述第一数据存储电容c1的第一极板P1与所述第一驱动晶体管的源极S连接,所述第一数据存储电容的第二极板P2与所述第一驱动晶体管的栅极G连接。

[0089] 在一个实施例中,如图3所示,所述分压元件R可串联在所述第一极板P1与所述电源线之间。当分压元件串联在所述第一极板与所述电源线之间时,易于第一OLED像素的数据电压设置。具体地,第一OLED像素的数据电压可与第二OLED像素的数据电压相同。

[0090] 在另一个实施例中,如图4所示,所述分压元件R可串联在所述第一极板P1与所述第一驱动晶体管的源极S之间。当相同阻值的分压元件串联在所述第一极板与所述第一驱动晶体管的源极之间时,也可降低第一OLED像素的驱动电流。与分压元件串联在所述第一极板与所述电源线之间相比,相同阻值的分压元件串联在所述第一极板与所述第一驱动晶体管的源极之间,第一OLED像素的驱动电流的降低幅度较大。

[0091] 在一个实施例中,如图5所示,所述分压元件R可为栅极与漏级短接的分压晶体管M9。所述分压晶体管M9的源极S与所述电源线连接,所述分压晶体管的漏极D与所述第一OLED像素P连接。分压晶体管M9导通后,会降低第一驱动晶体管M5的源极的电压,通过第一驱动晶体管M5的电流会变小,第一OLED像素P的亮度就会降低。

[0092] 如图6所示,在制备包括如图5所示的第一像素驱动电路时,在对第一驱动晶体管M5的栅极G进行金属图形化时,在其上游通过金属图形化制备分压晶体管M9的栅极G。其中,栅极G位于有源层62上,有源层62位于半导体层61上,有源层62可通过掺杂得到。然后,在对第一驱动晶体管M5的层间介质层(ILD)64开孔时在分压晶体管M9的栅极G上方及漏极D上方开孔。然后,在图形化第一驱动晶体管M5的源极S、漏级D引线时,图形化分压晶体管M9的源极S、漏级D短接的金属线,完成栅极G与漏极D的短接。经上述常规工艺即可完成串联短路的分压晶体管M9的结构。当分压元件为栅极与漏级短接的分压晶体管时,工艺可实施性强,实现相同的分压占用显示面板的面积小,有利于节约空间。

[0093] 当然,在另一个实施例中,所述分压晶体管的漏极也可以与所述电源线连接,源极与所述第一OLED像素连接。

[0094] 在一个实施例中,所述分压元件可为掺杂的多晶硅导线。采用掺杂的多晶硅导线作为分压元件,易于实现,且有利于节约空间。

[0095] 在一个实施例中,所述多晶硅导线中掺杂的元素可为硼。在另一个实施例中,所述多晶硅导线中掺杂的元素可为磷。在另一个实施例中,所述多晶硅导线中掺杂的元素可为砷。

[0096] 在一个实施例中,所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。多晶硅导线的掺杂浓度可根据多晶硅导线的电阻值确定。

[0097] 在一个实施例中,所述的OLED阵列基板,还包括第一连接线组与第二连接线组。所述第一连接线组包括至少两条第一连接线,所述第二连接线组包括至少两条第二连接线。

[0098] 其中,所述第一OLED像素P至所述电源线之间相邻电路元件之间通过所述第一连接线连接。如图3所示,第一连接线组包括:电源输入端VDD与晶体管M3之间的第一连接线、晶体管M3与第一驱动晶体管M5之间的第一连接线、第一驱动晶体管M5与晶体管M7之间的第一连接线、晶体管M7与OLED发光元件P之间的第一连接线以及OLED发光元件P与电压输入端VSS之间的第一连接线。所述第二OLED像素至所述电源线之间相邻电路元件之间通过所述第二连接线连接。第二连接线组与第一连接线组类似,在此不做赘述。所述第一连接线组中至少两条第一连接线的电阻之和大于第二连接线组中至少两条第二连接线的电阻之和。

[0099] 由于第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和,大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和,因此,第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流。通过增大第一OLED像素至电源线之间相邻电路元件之间的第一连接线的

电阻,降低第一OLED像素的驱动电流,易于实现,方便制备。

[0100] 在具体实施时,增大第一连接线的电阻可通过减小第一连接线的宽度、增大第一连接线的电阻率等方式实现,具体如下:

[0101] 在一个实施例中,如图7所示,所述第一连接线组中至少一条第一连接线71的宽度可基本为第一宽度K1,如图8所示,其余所述第一连接线的宽度基本为第二宽度K2。即第一连接线组中部分或全部第一连接线71的宽度可基本为第一宽度K1。所述第二连接线组中每条所述第二连接线的宽度基本相同,且每条所述第二连接线的宽度基本为第二宽度K2。其中,第一宽度K1小于所述第二宽度K2。也就是,至少一条第一连接线的宽度小于第二连接线的宽度。其中,需要说明的是,第一连接线组中所有第一连接线71与其他导线的连接处72的宽度保持不变。

[0102] 由于第一连接线组中至少一条第一连接线的宽度小于第二连接线组中每条所述第二连接线的宽度,其余所述第一连接线的宽度与第二连接线组中每条所述第二连接线的宽度基本相同,因此,第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和,大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和,进而使第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流。通过减小第一连接线组中至少一条第一连接线的宽度,可以实现第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,易于实现,方便制备。

[0103] 在一个实施例中,所述第一连接线组中至少一条第一连接线的电阻率为第一电阻率,其余所述第一连接线的电阻率为第二电阻率。所述第二连接线组中每条所述第二连接线的电阻率相同,且每条所述第二连接线的电阻率为第二电阻率。其中,所述第一电阻率大于所述第二电阻率。也就是,至少一条第一连接线的电阻率大于第二连接线的电阻率。

[0104] 由于第一连接线组中至少一条第一连接线的电阻率大于第二连接线组中每条所述第二连接线的电阻率,其余所述第一连接线的电阻率与第二连接线组中每条第二连接线的电阻率基本相同,因此,第一OLED像素至电源线之间相邻电路元件之间的第一连接线连接的电阻之和,大于第二OLED像素至电源线之间相邻电路元件之间的第二连接线连接的电阻之和,进而使第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流。通过增大第一连接线组中至少一条第一连接线的电阻率,可以实现第一像素驱动电路驱动第一OLED像素的驱动电流小于第二像素驱动电路驱动第二OLED像素的驱动电流,易于实现,方便制备。

[0105] 优选地,电阻率为第一电阻率的所述第一连接线为掺杂的多晶硅导线。电阻率为第二电阻率的所述第一连接线以及电阻率为第二电阻率的所述第二连接线的材料为钼、铝或钛中的任意一种。采用掺杂的多晶硅导线作为第一连接线,易于实现,且有利于节约空间。

[0106] 优选地,所述多晶硅导线中掺杂的元素为硼、磷、砷中的任意一种。由于多晶硅导线中掺杂的元素可为硼、磷、砷中的任意一种,丰富了多晶硅导线中掺杂的元素的实施例,使多晶硅导线中掺杂的元素的的选择性更多。

[0107] 优选地,所述多晶硅导线的掺杂浓度范围为 $10^5 \sim 10^{15}$ 。多晶硅导线的掺杂浓度可根据多晶硅导线的电阻值确定。

[0108] 在一个实施例中,所述非透明显示区11可包括阵列式排布的第三OLED像素。所述第一OLED像素的面积、所述第二OLED像素的面积分别大于所述第三OLED像素的面积。第一OLED像素的面积、所述第二OLED像素的面积分别大于所述第三OLED像素的面积,有利于增加透明显示区的透光率。

[0109] 优选地,如图2所示,阵列式排布的第一OLED像素与第二OLED像素可包括多种颜色的像素R、G、B,一行中不同颜色的各列像素形成一个像素单元。由于阵列式排布的第一OLED像素与第二OLED像素包括多种颜色的像素,一行中不同颜色的各列像素形成一个像素单元,因此,可使透明显示区显示丰富多彩的画面。

[0110] 优选地,所述透明显示区12内第一OLED像素与第二OLED像素可为同色像素。由于透明显示区内第一OLED像素与第二OLED像素为同色像素,可以简化制备工艺。

[0111] 在一个实施例中,如图2所示,阵列式排布的第三OLED像素可包括多种颜色的像素R、G、B,一行中不同颜色的各列像素形成一个像素单元。

[0112] 优选地,所述第一OLED像素包括:块状第一电极、位于所述第一电极上的OLED发光结构以及位于所述OLED发光结构上的第二电极。所述第二OLED像素包括:块状第一电极、OLED发光结构以及第二电极。所述第三OLED像素包括:块状第一电极、OLED发光结构以及第二电极。

[0113] 在一个实施例中,所述多个OLED发光结构由像素定义层分隔。当多个OLED发光结构由像素定义层分隔时,可方便制备,防止混色。

[0114] 在另一个实施例中,所述多个OLED发光结构中相邻OLED发光结构之间无像素定义层。当多个OLED发光结构中相邻OLED发光结构之间无像素定义层时,可改善衍射问题。

[0115] 在一个实施例中,各个所述第一OLED像素的第二电极与各个所述第二OLED像素的第二电极连接成面电极。在另一个实施例中,各个所述第一OLED像素的第二电极、各个所述第二OLED像素的第二电极以及各个所述第三OLED像素的第二电极连接成面电极。由于各个所述第一OLED像素的第二电极与各个所述第二OLED像素的第二电极连接成面电极,或各个所述第一OLED像素的第二电极、各个所述第二OLED像素的第二电极以及各个所述第三OLED像素的第二电极连接成面电极,这样可以简化制备工艺。

[0116] 优选地,所述透明显示区12可呈下述任一种形状:水滴形、圆形、矩形、椭圆形。由于透明显示区可呈下述任一种形状:水滴形、圆形、矩形与椭圆形,丰富了透明显示区形状的实施例,增加了透明显示区形状的选择性。

[0117] 本发明的实施例还提出了一种显示面板,包括上述任一个实施例所述的OLED阵列基板与封装层。

[0118] 所述封装层封装于所述OLED阵列基板上远离所述OLED阵列基板的衬底的一侧,所述透明显示区下方可设置感光器件;

[0119] 优选地,所述OLED阵列基板上透明显示区的至少部分被非透明显示区包围。

[0120] 优选地,所述封装层包括偏光片,所述偏光片覆盖所述非透明显示区且未覆盖所述透明显示区。由于偏光片可以消除从显示面板进入显示面板的环境光再被反射出显示面板,因此,可以消除环境光干扰显示面板的正常显示。

[0121] 本发明实施例中,通过上述的显示面板,可以使与非直线型交界相邻的第一OLED像素的发光亮度较小,有利于使透明显示区与非透明显示区之间的交界变得模糊,减小透

明显显示区与非透明显示区之间交界处的锯齿感。

[0122] 本发明的实施例还提出了一种显示装置,包括设备本体与上述任一个实施例所述的显示面板。

[0123] 其中,设备本体具有器件区。所述显示面板覆盖在所述设备本体上。所述器件区位于所述透明显示区的下方,且所述器件区包括透过所述透明显示区发射或者采集光线的感光器件。

[0124] 优选的,所述感光器件包括下述至少之一:摄像头、光线感应器、光线发射器。

[0125] 本发明实施例中,通过上述的显示装置,可以使与非直线型交界相邻的第一OLED像素的发光亮度较小,有利于使透明显示区与非透明显示区之间的交界变得模糊,减小透明显示区与非透明显示区之间交界处的锯齿感。

[0126] 需要说明的是,本实施例中的显示装置可以为:电子纸、手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪、手表、VR(虚拟现实)/AR(增强现实)/MR(混合现实)等任何具有显示功能的产品或部件。

[0127] 其中,上述流程所采用的形成工艺例如可包括:沉积、溅射等成膜工艺和刻蚀等构图工艺。

[0128] 需要指出的是,在附图中,为了图示的清晰可能夸大了层和区域的尺寸。而且可以理解,当元件或层被称为在另一元件或层“上”时,它可以直接在其他元件上,或者可以存在中间的层。另外,可以理解,当元件或层被称为在另一元件或层“下”时,它可以直接在其他元件下,或者可以存在一个以上的中间的层或元件。另外,还可以理解,当层或元件被称为在两层或两个元件“之间”时,它可以为两层或两个元件之间唯一的层,或还可以存在一个以上的中间层或元件。通篇相似的参考标记指示相似的元件。

[0129] 在本发明中,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性。术语“多个”指两个或两个以上,除非另有明确的限定。

[0130] 本领域技术人员在考虑说明书及实践这里公开的公开后,将容易想到本发明的其它实施方案。本发明旨在涵盖本发明的任何变型、用途或者适应性变化,这些变型、用途或者适应性变化遵循本发明的一般性原理并包括本发明未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的,本发明的真正范围和精神由下面的权利要求指出。

[0131] 应当理解的是,本发明并不局限于上面已经描述并在附图中示出的精确结构,并且可以在不脱离其范围进行各种修改和改变。本发明的范围仅由所附的权利要求来限制。

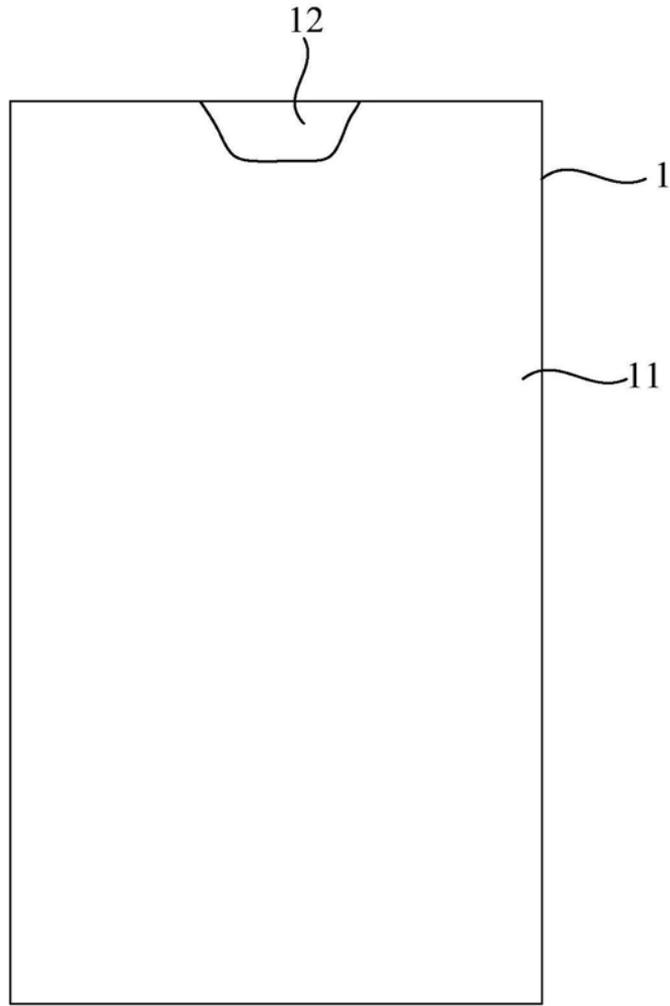


图1

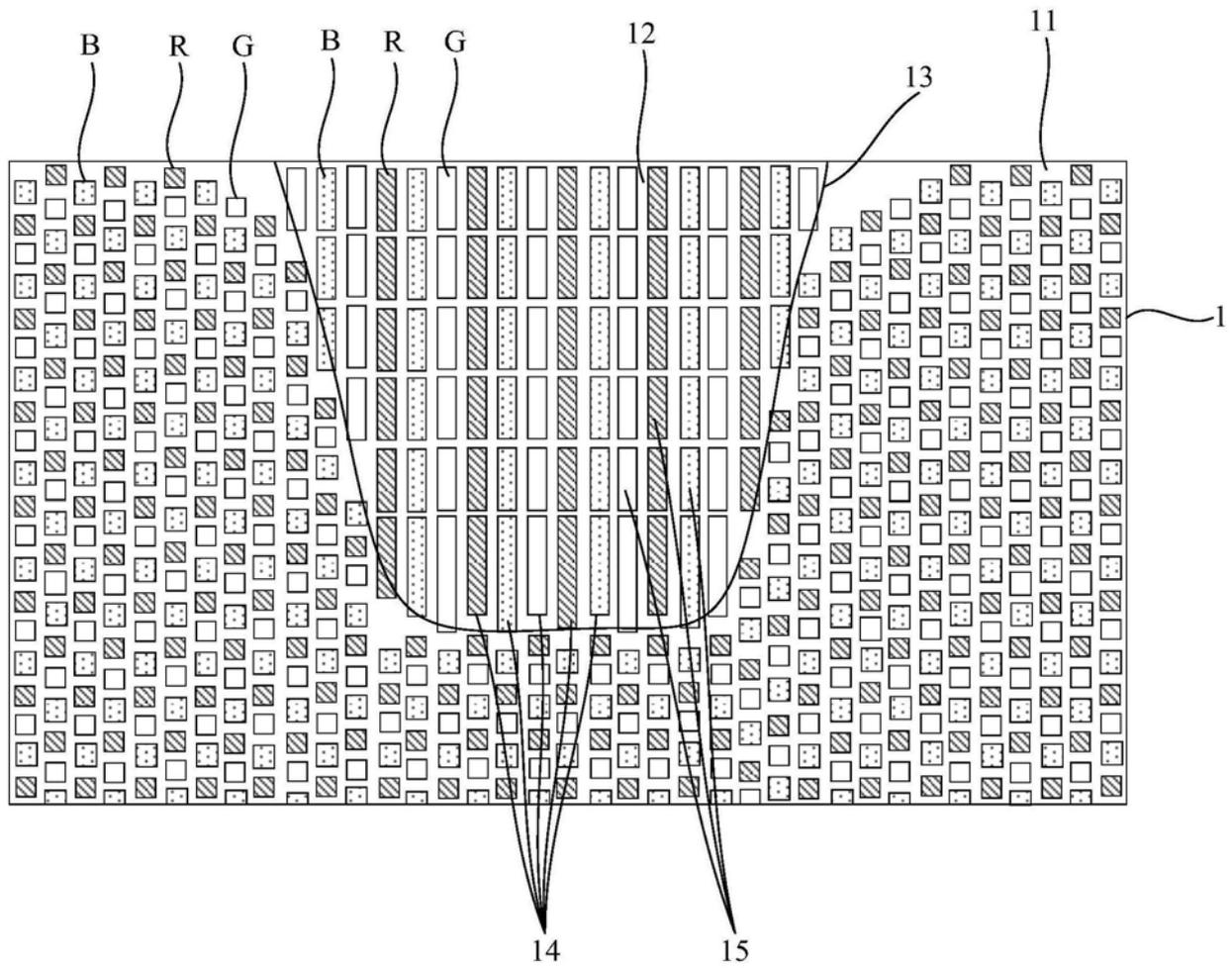


图2

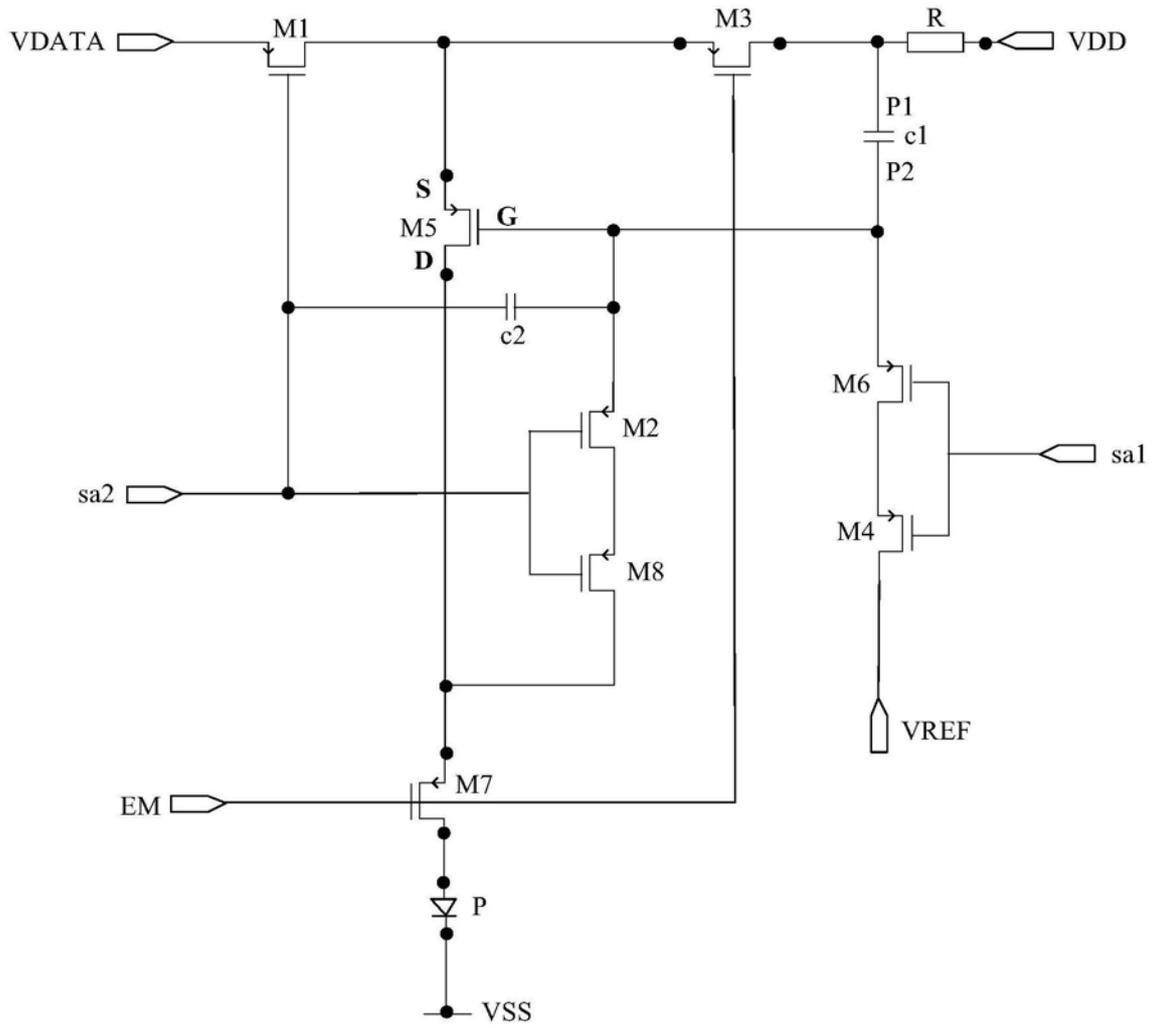


图3

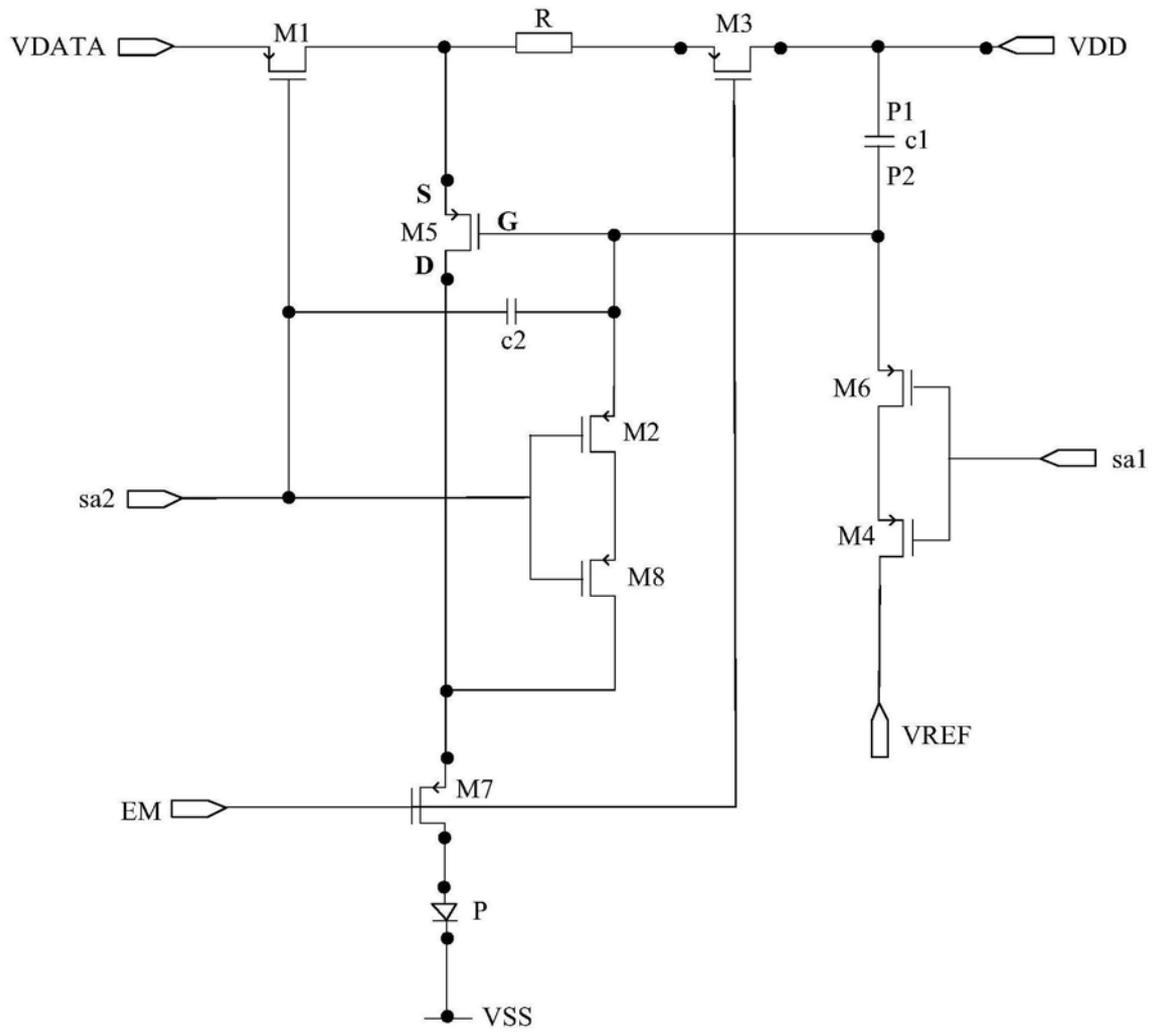


图4

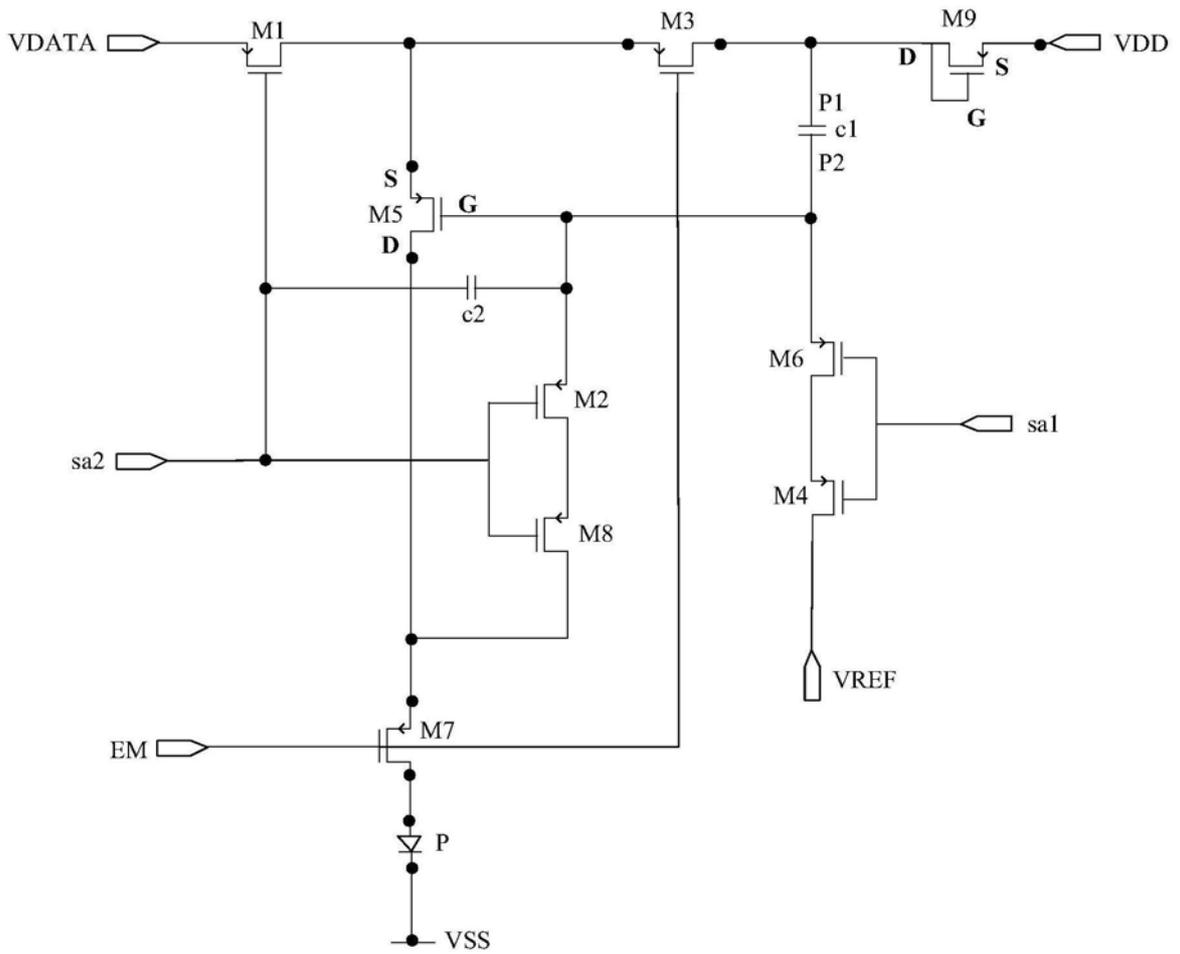


图5

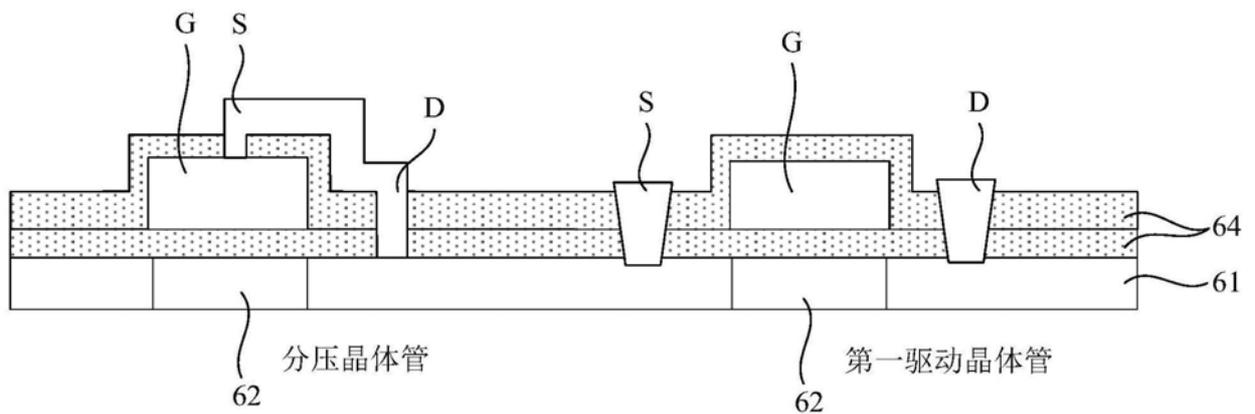


图6

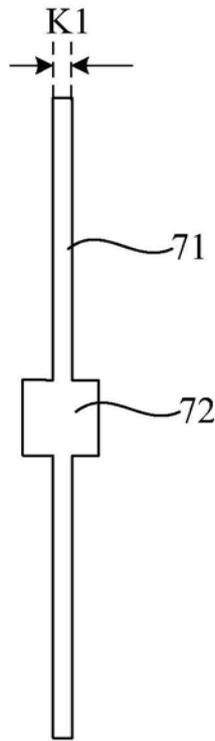


图7

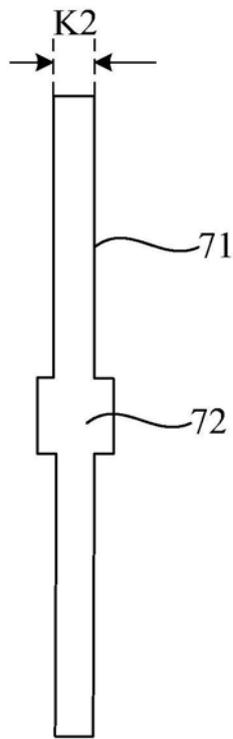


图8

