



(12) 实用新型专利

(10) 授权公告号 CN 204216048 U

(45) 授权公告日 2015. 03. 18

(21) 申请号 201420791318. 1

(22) 申请日 2014. 12. 12

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 鄂尔多斯市源盛光电有限责任公司

(72) 发明人 张金中 肖昂

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 许静 黄灿

(51) Int. Cl.

H01L 27/32(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

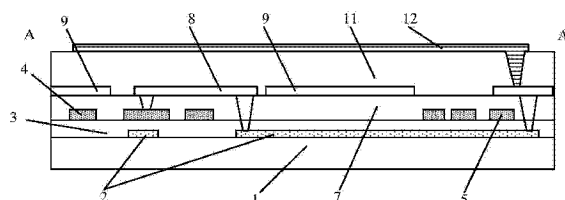
权利要求书1页 说明书7页 附图9页

(54) 实用新型名称

OLED 显示基板、显示装置

(57) 摘要

本实用新型公开了一种 OLED 显示基板、显示装置,属于显示领域。所述 OLED 显示基板,包括与内部电压连接的电源电极、至少一个薄膜晶体管和至少一个存储电容,所述存储电容的第一电极为掺杂后的所述薄膜晶体管的有源层,所述存储电容的第二电极为所述电源电极。本实用新型的技术方案能够降低显示基板的功耗,并能够简化 OLED 显示基板的制作工艺,降低 OLED 显示基板的制作成本。



1. 一种 OLED 显示基板,包括与内部电压连接的电源电极、至少一个薄膜晶体管和至少一个存储电容,其特征在于,所述存储电容的第一电极为掺杂后的所述薄膜晶体管的有源层,所述存储电容的第二电极为所述电源电极。

2. 根据权利要求 1 所述的 OLED 显示基板,其特征在于,所述 OLED 显示基板还包括:位于所述有源层和所述电源电极之间的所述薄膜晶体管的栅电极,所述栅电极与所述有源层之间间隔有栅绝缘层,所述栅电极与所述电源电极之间间隔有中间绝缘层。

3. 根据权利要求 1 所述的 OLED 显示基板,其特征在于,所述电源电极与所述薄膜晶体管的源电极、漏电极位于同一层。

4. 根据权利要求 3 所述的 OLED 显示基板,其特征在于,所述 OLED 显示基板还包括:位于所述源电极、漏电极和电源电极之上的平坦层。

5. 根据权利要求 4 所述的 OLED 显示基板,其特征在于,所述 OLED 显示基板还包括:位于所述平坦层上的阳极、有机发光层和阴极,所述阳极通过所述平坦层中的过孔与所述漏电极电性连接。

6. 根据权利要求 1-5 中任一项所述的 OLED 显示基板,其特征在于,所述有源层为采用多晶硅制成。

7. 一种显示装置,其特征在于,包括如权利要求 1-6 任一项所述的 OLED 显示基板。

OLED 显示基板、显示装置

技术领域

[0001] 本实用新型涉及显示领域,特别是涉及一种 OLED 显示基板、显示装置。

背景技术

[0002] 低温多晶硅技术 (Low Temperature Poly-silicon, LTPS) 最初是日本北美的技术企业为了降低 Note-PC 显示屏的能耗,令 Note-PC 显得更薄更轻而研发的技术,大约在九十年代中期这项技术开始走向试用阶段。由 LTPS 衍生的新一代有机发光液晶面板 OLED 也于 1998 年正式走上实用阶段,它的最大优势在于超薄、重量轻、低耗电,同时其自身发光的特点,因而可以提供更艳丽的色彩和更清晰的影像,而更为重要的是,生产成本只有普通液晶面板的 1/3。AM-OLED (Active Matrix/Organic Light Emitting Diode) 是有源矩阵有机发光二极管面板,相比传统的液晶面板,AM-OLED 具有反应速度较快、对比度更高、视角较广等特点。

[0003] 传统 AM-OLED 采用 2T1C (两个晶体管和一个电容) 驱动方式,其中一个开关晶体管,一个驱动晶体管和一个存储电容,到扫描线有效时,开关晶体管打开,将数据信号存储到存储电容;存储电容存储的电压信号控制驱动晶体管的导通,将输入的数据电压信号转换成 OLED 发光需要的电流信号来显示不同的灰阶。因目前 LTPS 制程采用的镭射退火技术,制作的晶体管的阈值电压 (V_{th}) 在空间上存在不均匀的特性,致使各个驱动晶体管阈值电压 (V_{th}) 存在较大的差异。

[0004] 现在应用于 AM-OLED 的 LTPS 显示基板采用 PMOS 结构,传统的 2T1C 结构可以实现显示,但是由于多晶硅均匀性不好, V_{th} 的波动幅度较大,从而 2T1C 结构的显示容易发生显示 Mura (亮度不均匀),为了改善像素显示,开发了 6T1C 结构或者 6T2C 结构,6T1C 的结构能够有效的避免 V_{th} 波动的影响,改善显示品质。但是 6T1C 结构增加了制程复杂度,降低了产能和良率。

[0005] 另外,现有 OLED 显示基板的存储电容的一个电极采用掺杂后的有源层形成,另一个电极采用栅金属层形成,接内部电压的电源电极 (ELVDD) 通过过孔与形成存储电容其中一个电极的栅金属层图形连接,由于存储电容充电时通常会有瞬间的大电流,为防止大电流通过单个过孔,通常在一个像素区域设计 2 个到 3 个过孔连接栅金属层图形和 ELVDD,增加了过孔不良的概率;同时由于为了保证存储电容的大小,形成存储电容其中一个电极的栅金属层图形的面积比较大,与源漏金属层图形有很大的交叉面积,在栅金属层图形和源漏金属层之间形成了电容,造成了很大的负载,增加了整个显示基板的功耗。

实用新型内容

[0006] 本实用新型要解决的技术问题是提供一种 OLED 显示基板、显示装置,能够降低显示基板的功耗,并能够简化 OLED 显示基板的制作工艺,降低 OLED 显示基板的制作成本。

[0007] 为解决上述技术问题,本实用新型的实施例提供技术方案如下:

[0008] 一方面,提供一种 OLED 显示基板,包括与内部电压连接的电源电极、至少一个薄

膜晶体管和至少一个存储电容,所述存储电容的第一电极 of 掺杂后的所述薄膜晶体管的有源层,所述存储电容的第二电极 of 所述电源电极。

[0009] 进一步地,所述 OLED 显示基板还包括:

[0010] 位于所述有源层和所述电源电极之间的所述薄膜晶体管的栅电极,所述栅电极与 said 有源层之间间隔有栅绝缘层,所述栅电极与 said 电源电极之间间隔有中间绝缘层。

[0011] 进一步地,所述电源电极与 said 薄膜晶体管的源电极、漏电极位于同一层。

[0012] 进一步地,所述 OLED 显示基板还包括:

[0013] 位于所述源电极、漏电极和电源电极之上的平坦层。

[0014] 进一步地,所述 OLED 显示基板还包括:

[0015] 位于所述平坦层上的阳极、有机发光层和阴极,所述阳极通过所述平坦层中的过孔与 said 漏电极电性连接。

[0016] 进一步地,所述有源层为采用多晶硅制成。

[0017] 本实用新型实施例还提供了一种显示装置,包括上述的 OLED 显示基板。

[0018] 本实用新型的实施例具有以下有益效果:

[0019] 上述方案中, OLED 显示基板存储电容的电极分别由电源电极和掺杂后的有源层形成,相比较于现有技术中利用掺杂后的有源层和栅金属层图形形成存储电容的电极而言,大幅减少了栅金属层图形的面积,从而减少了栅金属层图形与源漏金属层图形的交叉面积,减少了显示基板的负载,降低了显示基板的功耗;另外,由于栅金属层图形的面积大幅减少,因此,在利用栅金属层形成栅电极之后,可以直接以栅电极为掩膜对有源层进行掺杂,不必额外进行一次专门的构图工艺来对有源层进行掺杂,简化了 OLED 显示基板的制作工艺,降低了 OLED 显示基板的制作成本;进一步地,由于不需要利用栅金属层图形来形成存储电容的电极,因此,不必再设计连接栅金属层图形和电源电极的过孔,减少了过孔不良的概率。

附图说明

[0020] 图 1 为本实用新型实施例的 OLED 显示基板形成有源层后的平面示意图;

[0021] 图 2 为图 1 的 A-A' 处截面示意图;

[0022] 图 3 为本实用新型实施例的 OLED 显示基板形成栅电极后的平面示意图;

[0023] 图 4 为图 3 的 A-A' 处截面示意图;

[0024] 图 5 为本实用新型实施例的 OLED 显示基板形成中间绝缘层后的平面示意图;

[0025] 图 6 为图 5 的 A-A' 处截面示意图;

[0026] 图 7 为本实用新型实施例的 OLED 显示基板形成源电极和漏电极后的平面示意图;

[0027] 图 8 为图 7 的 A-A' 处截面示意图;

[0028] 图 9 为本实用新型实施例的 OLED 显示基板形成平坦层后的平面示意图;

[0029] 图 10 为图 9 的 A-A' 处截面示意图;

[0030] 图 11 为本实用新型实施例的 OLED 显示基板形成阳极后的平面示意图;

[0031] 图 12 为图 11 的 A-A' 处截面示意图;

[0032] 图 13 为图 11 的 B-B' 处截面示意图;

- [0033] 图 14 为本实用新型一实施例的 OLED 显示基板的像素结构示意图；
- [0034] 图 15 为本实用新型实施例的 OLED 显示基板的电路结构示意图；
- [0035] 图 16 为本实用新型实施例的 OLED 显示基板的信号时序图；
- [0036] 图 17 为现有 OLED 显示基板的平面示意图；
- [0037] 图 18 为图 17 的 A-A' 处截面示意图。
- [0038] 附图标记
- [0039] 1 基板, 2 有源层, 3 栅绝缘层, 4 栅电极, 5 发射电极, 6 复位端, 7 中间绝缘层, 8 源电极和漏电极, 9 电源电极, 10 数据线, 11 平坦层, 12 阳极, 13 公共电极, 14 栅金属层图形。

具体实施方式

[0040] 为使本实用新型要解决的技术问题、技术方案和优点更加清楚, 下面将结合附图及具体实施例进行详细描述。

[0041] 实施例一

[0042] 本实施例提供了一种 OLED 显示基板, 包括与内部电压连接的电源电极、至少一个薄膜晶体管和至少一个存储电容, 其中, 所述存储电容的第一电极为掺杂后的所述薄膜晶体管的有源层, 所述存储电容的第二电极为所述电源电极。

[0043] 本实施例的 OLED 显示基板存储电容的电极分别由电源电极和掺杂后的有源层形成, 相比较于现有技术中利用掺杂后的有源层和栅金属层图形形成存储电容的电极而言, 大幅减少了栅金属层图形的面积, 从而减少了栅金属层图形与源漏金属层图形的交叉面积, 减少了显示基板的负载, 降低了显示基板的功耗; 另外, 由于栅金属层图形的面积大幅减少, 因此, 在利用栅金属层形成栅电极之后, 可以直接以栅电极为掩膜对有源层进行掺杂, 不必额外进行一次专门的构图工艺来对有源层进行掺杂, 简化了 OLED 显示基板的制作工艺, 降低了 OLED 显示基板的制作成本; 进一步地, 由于不需要利用栅金属层图形来形成存储电容的电极, 因此, 不必再设计连接栅金属层图形和电源电极的过孔, 减少了过孔不良的概率。

[0044] 进一步地, 所述 OLED 显示基板还包括:

[0045] 位于所述有源层和所述电源电极之间的所述薄膜晶体管的栅电极, 所述栅电极与所述有源层之间间隔有栅绝缘层, 所述栅电极与所述电源电极之间间隔有中间绝缘层。

[0046] 进一步地, 所述电源电极与所述薄膜晶体管的源电极、漏电极位于同一层。

[0047] 进一步地, 所述 OLED 显示基板还包括:

[0048] 位于所述源电极、漏电极和电源电极之上的平坦层。

[0049] 进一步地, 所述 OLED 显示基板还包括:

[0050] 位于所述平坦层上的阳极、有机发光层和阴极, 所述阳极通过所述平坦层中的过孔与所述漏电极电性连接。

[0051] 进一步地, 为了保证 OLED 显示基板的性能, 所述有源层为采用多晶硅制成。

[0052] 实施例二

[0053] 本实施例提供了一种显示装置, 包括如实施例一所述的 OLED 显示基板。所述显示装置可以为: 显示面板、电视、显示器、数码相框、手机、平板电脑等任何具有显示功能的产品或部件。

[0054] 实施例三

[0055] 本实施例还提供了一种上述 OLED 显示基板的制作方法,所述制作方法包括:

[0056] 提供一基板;

[0057] 在所述基板上形成有源层的图形;

[0058] 在形成有所述有源层的图形的基板上形成栅绝缘层;

[0059] 在所述栅绝缘层上形成栅电极的图形,以栅电极的图形为掩膜,对所述有源层进行掺杂,利用掺杂后的所述有源层形成所述存储电容的第一电极;

[0060] 在形成有所述栅电极的基板上形成中间绝缘层;

[0061] 在所述中间绝缘层上形成所述电源电极的图形,利用所述电源电极形成所述存储电容的第二电极。

[0062] 本实施例分别由电源电极和掺杂后的有源层形成 OLED 显示基板存储电容的电极,相比较于现有技术中利用掺杂后的有源层和栅金属层图形形成存储电容的电极而言,大幅减少了栅金属层图形的面积,从而减少了栅金属层图形与源漏金属层图形的交叉面积,减少了显示基板的负载,降低了显示基板的功耗;另外,由于栅金属层图形的面积大幅减少,因此,在利用栅金属层形成栅电极之后,可以直接以栅电极为掩膜对有源层进行掺杂,不必额外进行一次专门的构图工艺来对有源层进行掺杂,简化了 OLED 显示基板的制作工艺,降低了 OLED 显示基板的制作成本;进一步地,由于不需要利用栅金属层图形来形成存储电容的电极,因此,不必再设计连接栅金属层图形和电源电极的过孔,减少了过孔不良的概率。

[0063] 进一步地,所述在所述基板上形成有源层的图形包括:

[0064] 在所述基板上沉积非晶硅层,对所述非晶硅层进行激光晶化,形成多晶硅层;

[0065] 通过一次构图工艺利用所述多晶硅层形成所述有源层的图形。

[0066] 进一步地,所述在所述中间绝缘层上形成所述电源电极的图形包括:

[0067] 通过一次构图工艺利用源漏金属层形成所述电源电极和源电极、漏电极。

[0068] 实施例四

[0069] 下面结合附图对本实施例的 OLED 显示基板进行详细说明:

[0070] 如图 17 和 18 所示,现有 OLED 显示基板的存储电容的一个电极采用掺杂后的有源层 2 形成,另一个电极为由栅金属层形成,接内部电压的电源电极 (ELVDD) 9 通过过孔与形成存储电容 Cst 其中一个电极的栅金属层图形 14 连接,由于存储电容充电时通常会有瞬间的大电流,为防止大电流通过单个过孔,通常在一个像素区域设计 2 个到 3 个过孔连接栅金属层图形 14 和电源电极 9,增加了过孔不良的概率;同时由于为了保证存储电容的大小,形成存储电容其中一个电极的栅金属层图形 14 的面积比较大,与源漏金属层图形有很大的交叉面积,在栅金属层图形 14 和源漏金属层之间形成了电容,造成了很大的负载,增加了整个显示基板的功耗;另外,有源层 2 采用多晶硅制成,多晶硅仍是本征态,迁移率很低,不能作为存储电容的电极,需要对有源层 2 进行掺杂来形成存储电容的电极,但是由于栅金属层图形 14 的面积比较大,有源层 2 的大部分区域被栅金属层图形 14 所遮挡,因此不能以栅金属层图形 2 为掩膜对有源层 2 进行掺杂,需要进行额外的构图工艺来专门对有源层 2 进行掺杂,增加了 OLED 显示基板制作工艺的复杂性,提高了 OLED 显示基板的制作成本;另外,如图 17 所示,与源漏金属层图形交叉的栅金属层图形 14 与形成 T1 和 T2 的栅金属层图

形之间的间距很小,工艺波动很可能导致这两个栅金属层图形相连,使得 T1、T2 失效,导致出现显示不良。

[0071] 为了解决上述问题,本实施例提供了一种 OLED 显示基板,该 OLED 显示基板的制作方法具体包括以下步骤:

[0072] 步骤 1:提供一基板 1,并在基板 1 上形成有源层 2;

[0073] 基板 1 可以为石英基板或玻璃基板,具体地,基板 1 可以为厚度在 0.4-0.7mm 之间的玻璃基板。对基板 1 进行清洗,待基板 1 洁净无尘后采用 CVD(Chemical Vapor Deposition, 化学气相沉积)方法在基板 1 上沉积一层厚度为 $1000-3000\text{\AA}$ 的缓冲层,其中,缓冲层材料可以选用氧化物、氮化物或者氮氧化物,缓冲层可以为单层、双层或多层结构,缓冲层可以采用 SiN_x , SiO_x 或 $\text{Si}(\text{ON})_x$,具体地,缓冲层可以为厚度为 $1000\text{\AA}$ 的 SiN_x 和厚度为 $3000\text{\AA}$ 的 SiO_2 组成的双层结构。

[0074] 在缓冲层上沉积一层厚度为 $400-600\text{\AA}$ 的非晶硅层 a-Si:H,对非晶硅层进行 ELA(准分子激光)晶化形成多晶硅层,在多晶硅层上涂覆光刻胶,进行曝光、显影和干法刻蚀,形成有源层 2 的图形如图 1 所示,图 2 为图 1 的 A-A' 截面示意图;

[0075] 步骤 2:形成栅绝缘层 3,在栅绝缘层 3 上形成栅电极 4、发射电极 5 及复位端 6 的图形,并以栅电极 4 的图形为掩膜,对有源层 2 进行重掺杂,形成存储电容的第一电极;

[0076] 具体地,可以采用等离子体增强化学气相沉积 (PECVD) 方法,在经过步骤 1 的基板 1 上沉积厚度约为 $1000-6000\text{\AA}$ 的栅绝缘层 3,其中,栅绝缘层材料可以选用氧化物、氮化物或者氮氧化物,栅绝缘层可以为单层、双层或多层结构,栅绝缘层可以采用 SiN_x , SiO_x 或 $\text{Si}(\text{ON})_x$,具体地,栅绝缘层可以为厚度为 $500\text{\AA}$ 的 SiN_x 和厚度为 $1000\text{\AA}$ 的 SiO_2 组成的双层结构。

[0077] 之后,可以采用溅射或热蒸发的方法在栅绝缘层 3 上沉积一层厚度为 $2500-16000\text{\AA}$ 的栅金属层,栅金属层可以是 Cu, Al, Ag, Mo, Cr, Nd, Ni, Mn, Ti, Ta, W 等金属以及这些金属的合金,栅金属层可以为单层结构或者多层结构,多层结构比如 Cu\Mo, Ti\Cu\Ti, Mo\Al\Mo 等。在栅金属层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于栅线、栅电极 4、发射电极 5 及复位端 6 的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的栅金属薄膜,剥离剩余的光刻胶,形成栅线、栅电极 4、发射电极 5 及复位端 6 的图形,形成的结构如图 3 所示,图 4 为图 3 的 A-A' 截面示意图。

[0078] 然后以栅电极 4 的图形为掩膜,对有源层 2 进行重掺杂,形成存储电容的第一电极;

[0079] 步骤 3:形成包括有绝缘层过孔的中间绝缘层 7 的图形;

[0080] 具体地,可以在经过步骤 2 的基板 1 上采用磁控溅射、热蒸发、PECVD 或其它成膜方法沉积厚度为 $400-5000\text{\AA}$ 的中间绝缘层材料,其中,中间绝缘层材料可以选用氧化物、

氮化物或氮氧化物,具体地,中间绝缘层可以采用 SiN_x , SiO_x 或 $\text{Si}(\text{ON})_x$ 。中间绝缘层可以是单层结构,也可以是采用氮化硅和氧化硅构成的两层结构,具体地,中间绝缘层可以为厚度为 $3000\text{\AA}$ 的 SiN_x 和厚度为 $2000\text{\AA}$ 的 SiO_2 组成的双层结构。

[0081] 在中间绝缘层材料上涂敷一层光刻胶;采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于中间绝缘层 7 的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的中间绝缘层材料,剥离剩余的光刻胶,形成包括绝缘层过孔的中间绝缘层 7 的图形,形成的结构如图 5 所示,图 6 为图 5 的 A-A' 截面示意图

[0082] 步骤 4:形成电源电极 9、源电极和漏电极 8、数据线 10 的图形;

[0083] 具体地,可以在经过步骤 3 的基板 1 上采用磁控溅射、热蒸发或其它成膜方法沉积一层厚度约为 $2000\text{-}6000\text{\AA}$ 的源漏金属层,源漏金属层可以是 Cu, Al, Ag, Mo, Cr, Nd, Ni, Mn, Ti, Ta, W 等金属以及这些金属的合金。源漏金属层可以是单层结构或者多层结构,多层结构比如 Cu\Mo, Ti\Cu\Ti, Mo\Al\Mo 等。具体地,源漏金属层可以为厚度为 $500\text{\AA}$ 的 Ti、厚度为 $2000\text{\AA}$ 的 Al、厚度为 $500\text{\AA}$ 的 Ti 组成的三层结构。

[0084] 在源漏金属层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于电源电极 9、源电极和漏电极 8、数据线 10 的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的源漏金属薄膜,剥离剩余的光刻胶,形成电源电极 9、源电极和漏电极 8、数据线 10,形成的结构如图 7 和图 8 所示,源电极和漏电极 8 通过绝缘层过孔与有源层 2 连接,电源电极 9 作为存储电容的第二电极。

[0085] 步骤 5:形成包括有平坦层过孔的平坦层 11;

[0086] 具体地,可以在经过步骤 4 的基板 1 上涂覆一层树脂材料,其中,树脂的材料可以是感光树脂,也可以是非感光树脂;采用掩模板对树脂材料进行曝光,然后通过显影或干法刻蚀工艺进行刻蚀,形成包括平坦层过孔的平坦层 11 的图形,形成的结构如图 9 和图 10 所示。

[0087] 步骤 6:形成阳极 12 和公共电极 13;

[0088] 具体地,在经过步骤 5 的基板 1 上采用磁控溅射、热蒸发或其它成膜方法沉积一层厚度约为 $2000\text{-}6000\text{\AA}$ 的导电层,导电层可以采用 ITO、IZO、Ag 等材料,该导电层可以是单层结构或者多层结构,具体地,导电层可以为厚度为 $100\text{\AA}$ 的 ITO、厚度为 $1000\text{\AA}$ 的 Ag、厚度为 $100\text{\AA}$ 的 ITO 组成的三层结构。

[0089] 在导电层上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成光刻胶未保留区域和光刻胶保留区域,其中,光刻胶保留区域对应于阳极 12 和公共电极 13 的图形所在区域,光刻胶未保留区域对应于上述图形以外的区域;进行显影处理,光刻胶未保留区域的光刻胶被完全去除,光刻胶保留区域的光刻胶厚度保持不变;通过刻蚀工艺完全刻蚀掉光刻胶未保留区域的导电薄膜,剥离剩余的光刻胶,形成阳极 12 和公共电极 13,形成

的结构如图 11、12 和图 13 所示,阳极 12 通过平坦层过孔与漏电极连接。

[0090] 步骤 7:形成像素界定层、有机发光层和阴极。

[0091] 具体地,在经过步骤 6 的基板 1 上涂覆 PI(聚酰亚胺),并进行曝光显影,形成像素界定层。之后在像素界定层之间的阳极 12 上形成有机发光层,有机发光层通常包括空穴注入层、空穴传输层、发光层、空穴阻挡层、电子阻挡层、电子传输层、电子注入层等;在有机发光层上形成阴极,从而最终形成了 OLED 显示器件。

[0092] 由于 OLED 不同材料的发光效率不同,为了达到最佳的显示效果,可以将红、绿、蓝三色的子像素大小进行不同的设置。同时为了提高 PPI(Pixel Per Inch,分辨率),本实施例将四个子像素作为一个单元,如图 14 所示,将蓝色子像素、绿色子像素、红色子像素和绿色子像素作为一个像素单元,红色子像素和蓝色子像素可以给相邻的像素单元公用,利用算法来提高 PPI。

[0093] 如图 15 所示为本实施例的 OLED 显示基板的电路图,该 OLED 显示基板中包括五个晶体管 T1-T5、一个驱动晶体管 DTFT、存储电容 Cst 和 OLED 显示器件,电路的结构和现有的相同。如图 16 所示为本实用新型实施例的 OLED 显示基板的数据线、复位端、栅电极、发射电极在 t1(复位阶段)、t2(充电阶段)、t3(保持阶段)的时序图。

[0094] 本实施例分别由电源电极和掺杂后的有源层形成 OLED 显示基板存储电容的电极,相比较于现有技术中利用掺杂后的有源层和栅金属层图形形成存储电容的电极而言,大幅减少了栅金属层图形的面积,从而减少了栅金属层图形与源漏金属层图形的交叉面积,减少了显示基板的负载,降低了显示基板的功耗;另外,由于栅金属层图形的面积大幅减少,因此,在利用栅金属层形成栅电极之后,可以直接以栅电极为掩膜对有源层进行掺杂,不必额外进行一次专门的构图工艺来对有源层进行掺杂,简化了 OLED 显示基板的制作工艺,降低了 OLED 显示基板的制作成本;进一步地,由于不需要利用栅金属层图形来形成存储电容的电极,因此,不必再设计连接栅金属层图形和电源电极的过孔,减少了过孔不良的概率;并且由于栅金属层图形的面积大幅减少,有效避免了不同栅金属层图形相连的可能性,减少了出现显示不良的概率。

[0095] 以上所述是本实用新型的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本实用新型所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本实用新型的保护范围。

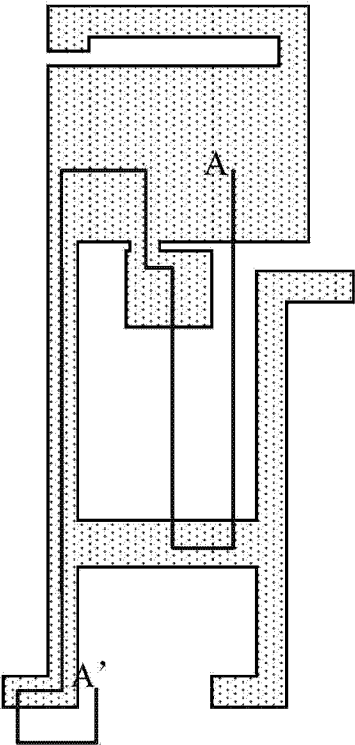


图 1

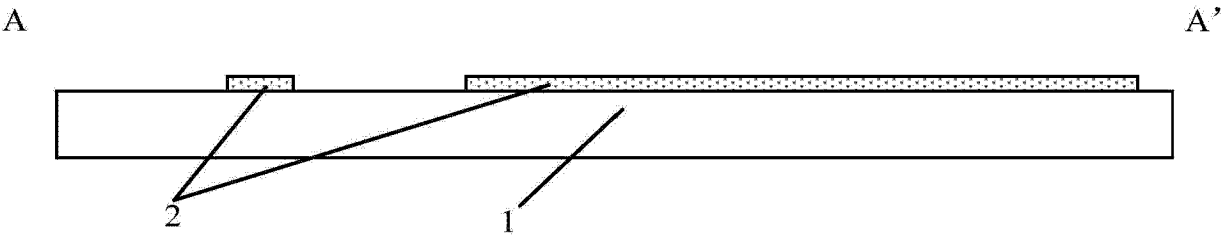


图 2

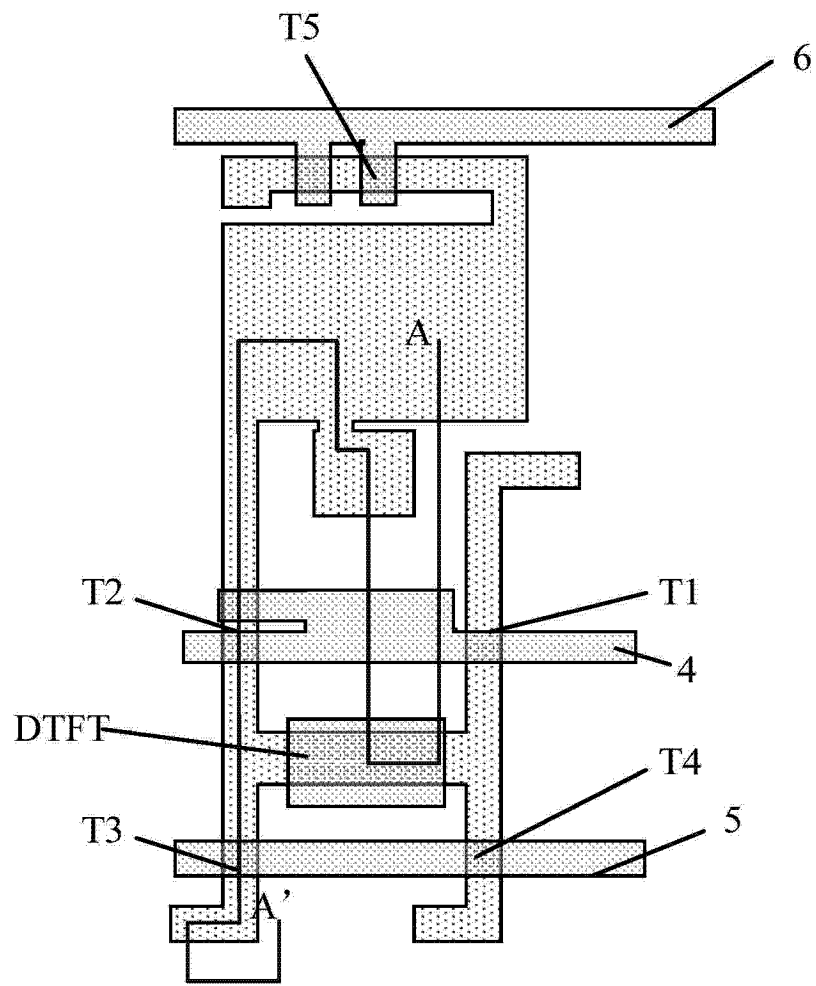


图 3

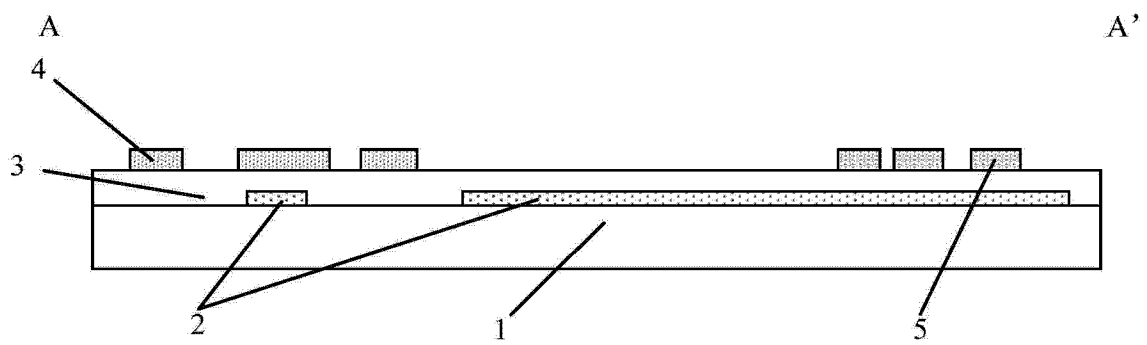


图 4

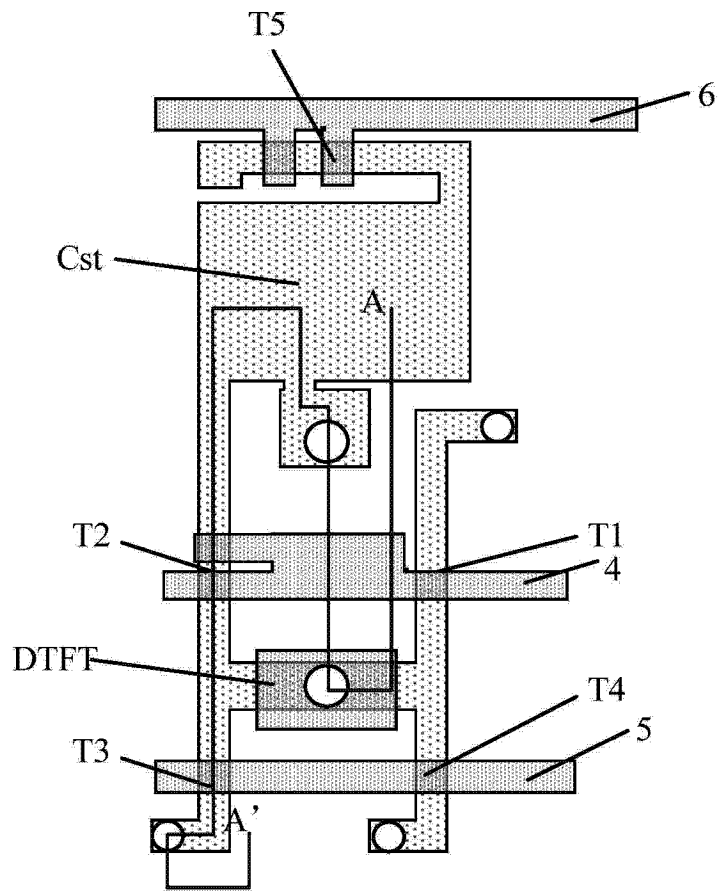


图 5

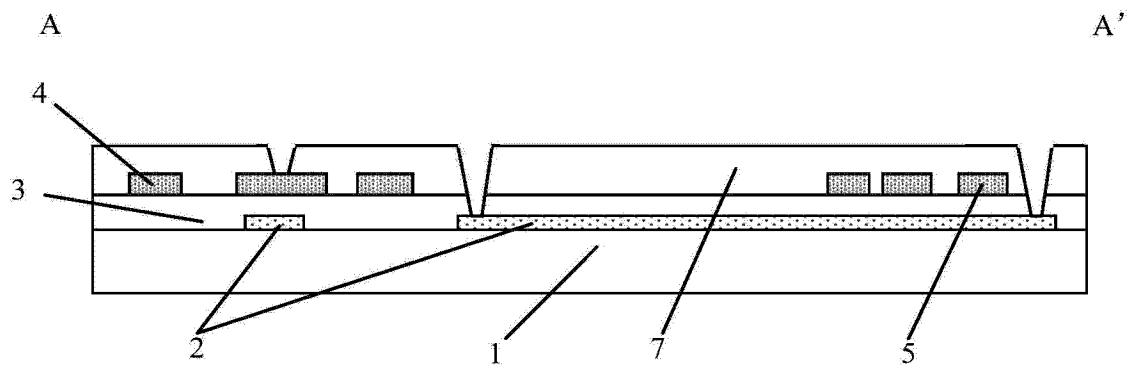


图 6

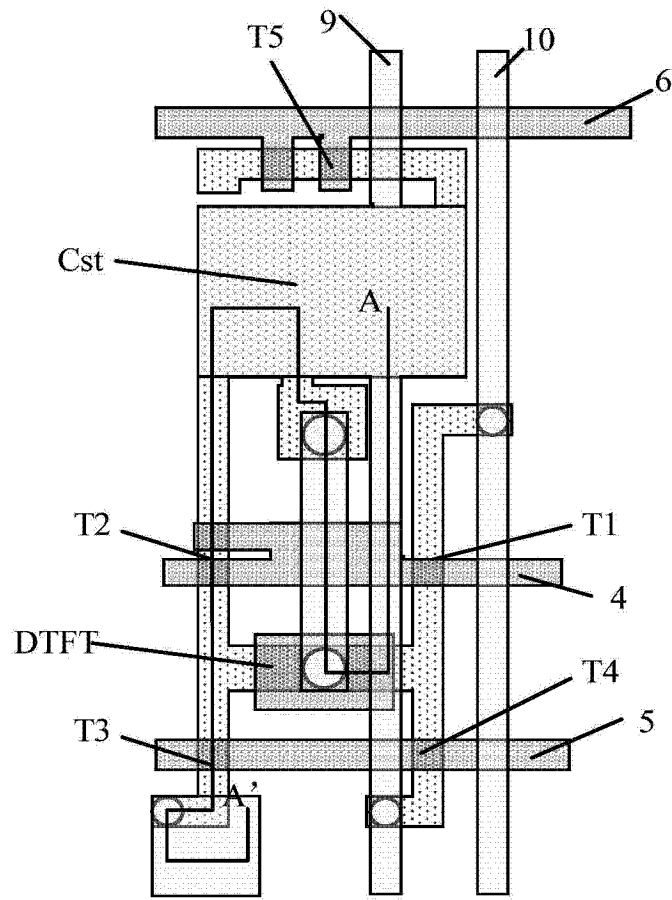


图 7

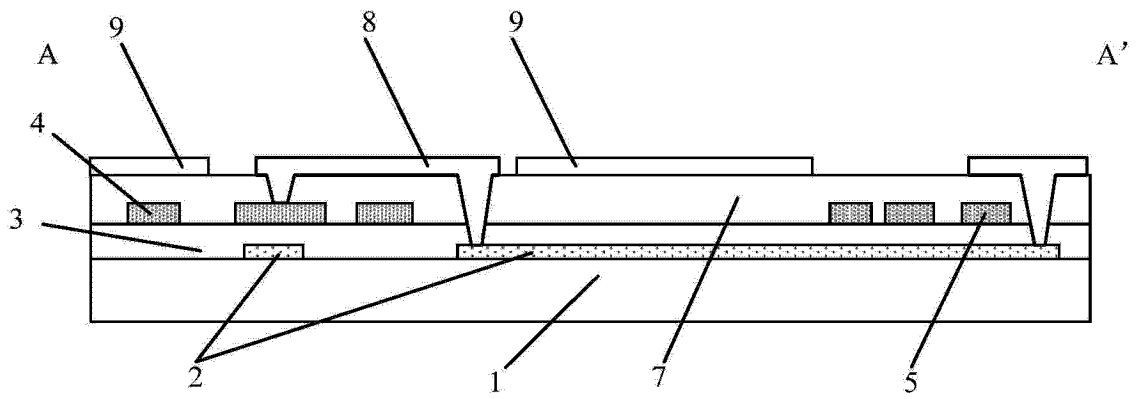


图 8

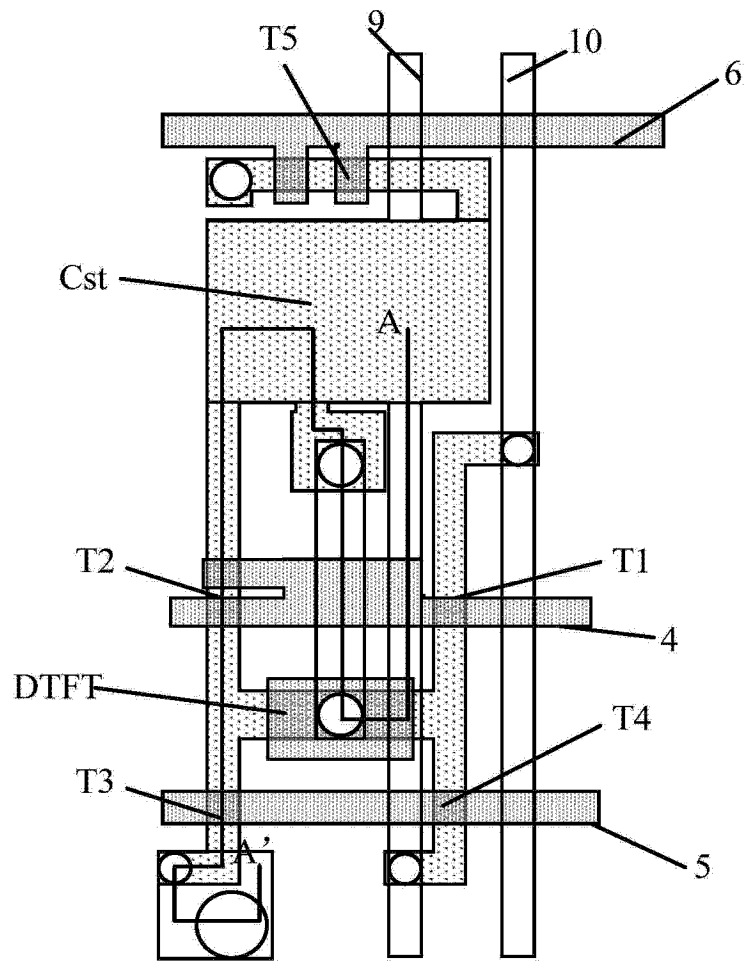


图 9

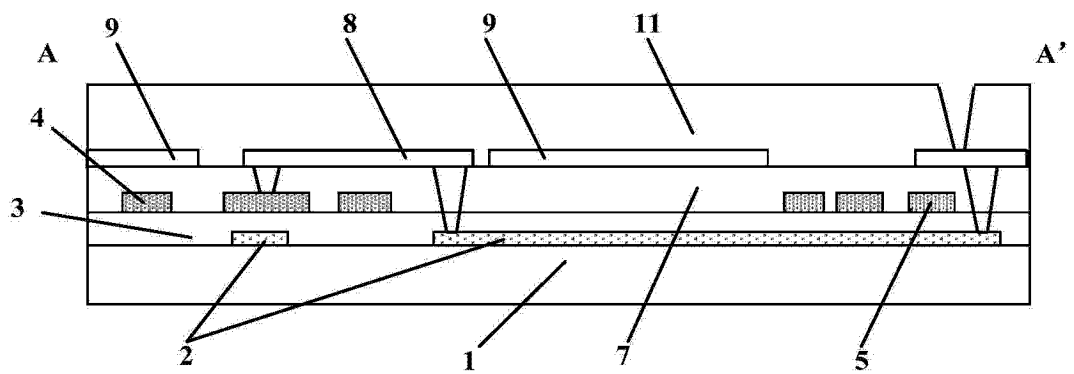


图 10

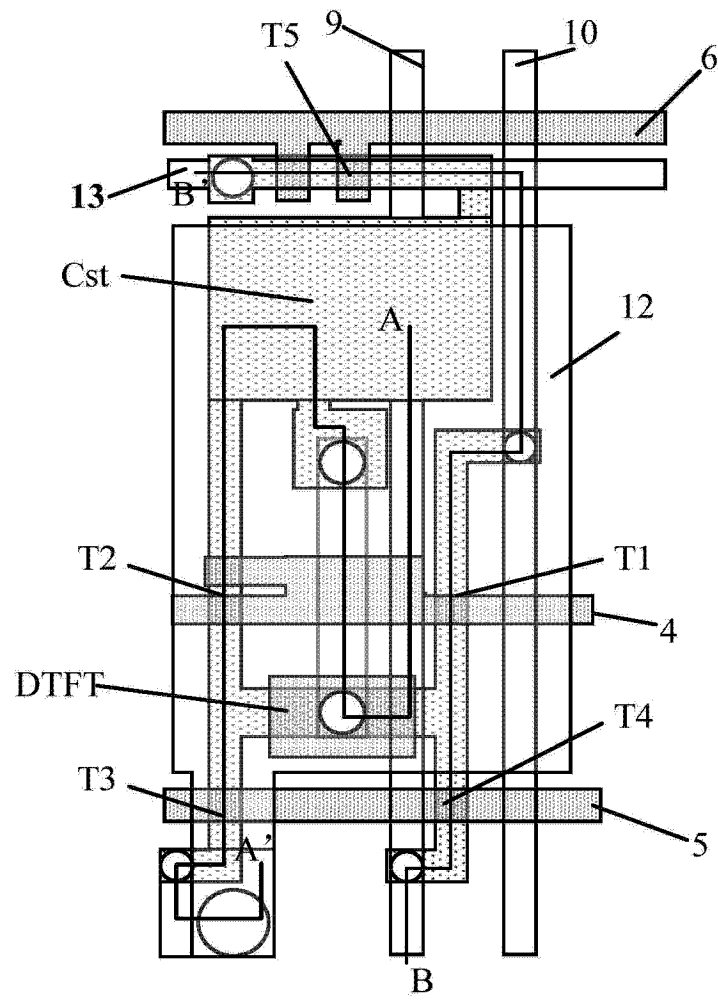


图 11

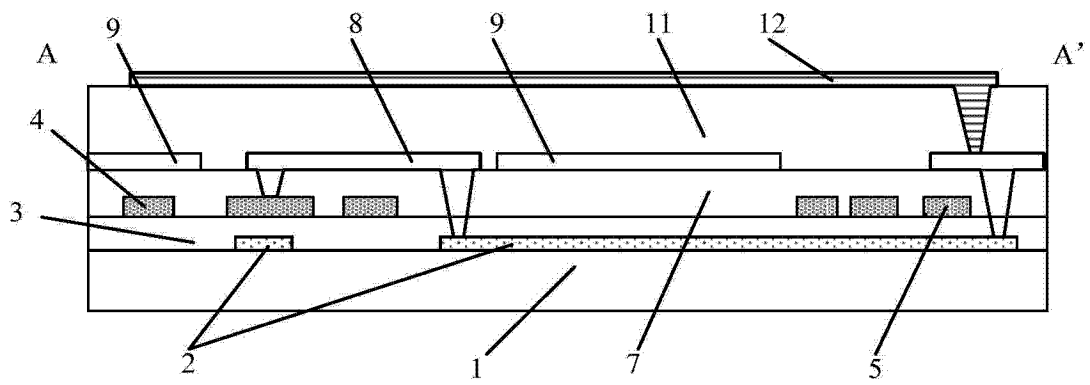


图 12

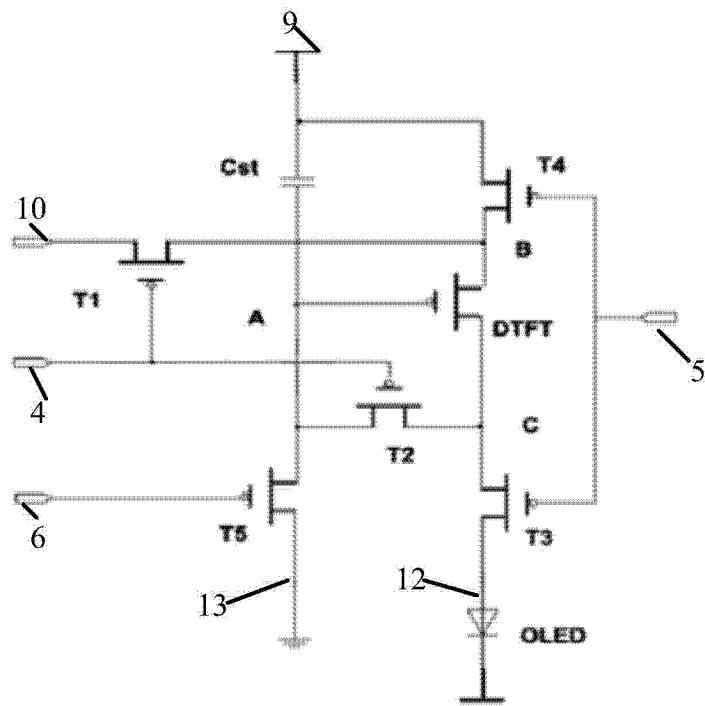


图 15

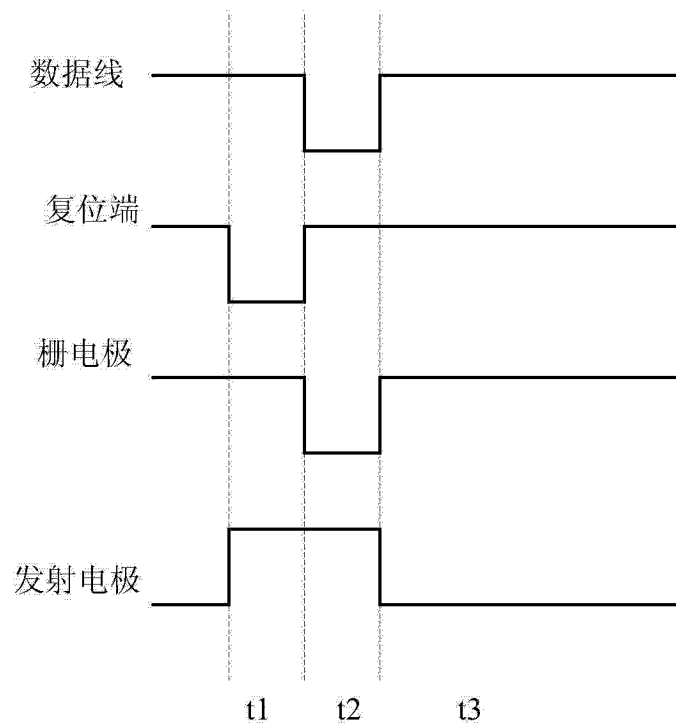


图 16

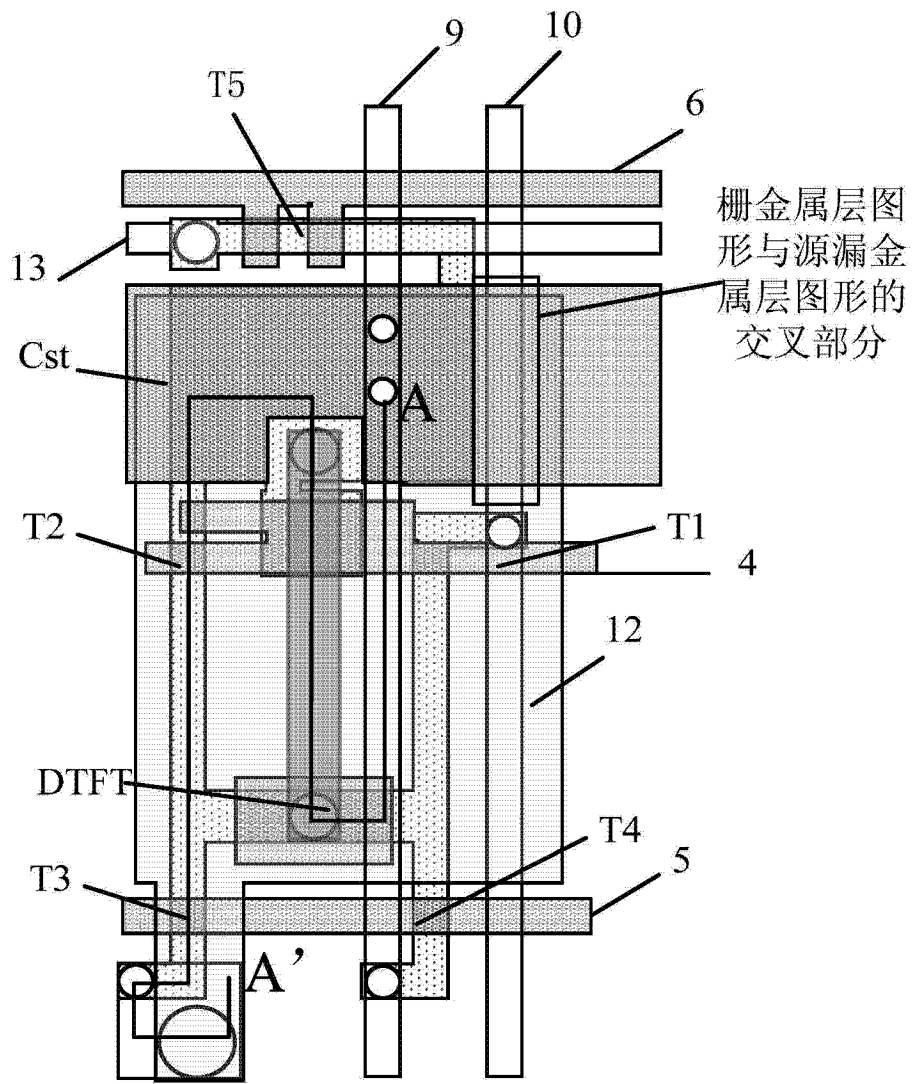


图 17

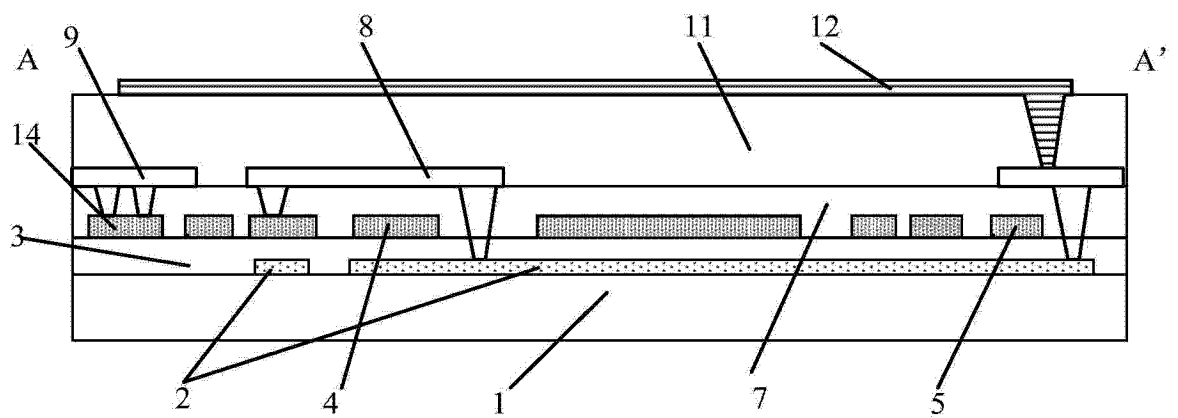


图 18

专利名称(译)	OLED 显示基板、显示装置		
公开(公告)号	CN204216048U	公开(公告)日	2015-03-18
申请号	CN201420791318.1	申请日	2014-12-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
[标]发明人	张金中 肖昂		
发明人	张金中 肖昂		
IPC分类号	H01L27/32		
代理人(译)	许静 黄灿		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种OLED显示基板、显示装置，属于显示领域。所述OLED显示基板，包括与内部电压连接的电源电极、至少一个薄膜晶体管和至少一个存储电容，所述存储电容的第一电极为掺杂后的所述薄膜晶体管的有源层，所述存储电容的第二电极为所述电源电极。本实用新型的技术方案能够降低显示基板的功耗，并能够简化OLED显示基板的制作工艺，降低OLED显示基板的制作成本。

