



(12)发明专利申请

(10)申请公布号 CN 111199698 A

(43)申请公布日 2020.05.26

(21)申请号 201911051207.0

(22)申请日 2019.10.31

(30)优先权数据

10-2018-0143135 2018.11.20 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 朴桃模

(74)专利代理机构 北京三友知识产权代理有限公司

11127

代理人 刘久亮 黄纶伟

(51)Int.Cl.

G09G 3/00(2006.01)

G09G 3/3225(2016.01)

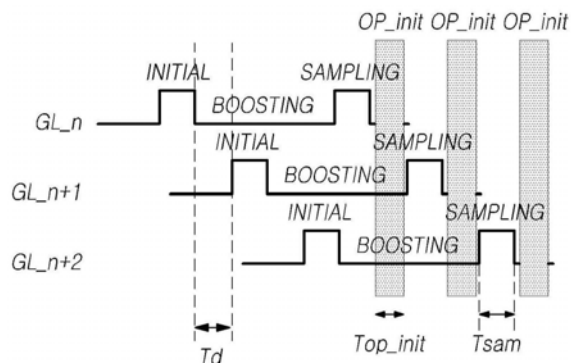
权利要求书2页 说明书13页 附图10页

(54)发明名称

感测电路元件的特征值的方法和使用该方法的显示装置

(57)摘要

感测电路元件的特征值的方法和使用该方法的显示装置。本公开涉及一种感测电路元件的特征值的方法和使用该方法的显示装置。该显示装置能够准确地感测设置在显示面板的每个子像素中的有机发光二极管的劣化并且补偿该劣化。该感测电路元件的特征值的方法能够通过高效地执行有机发光二极管的劣化感测处理来节省整个显示面板的感测时间并且提高显示装置的驱动速度。



1. 一种显示装置,该显示装置包括:

显示面板,该显示面板包括多条选通线、多条数据线和多个子像素;

选通驱动器电路,该选通驱动器电路用于驱动所述多条选通线;

数据驱动器电路,该数据驱动器电路用于驱动所述多条数据线;

劣化感测电路,该劣化感测电路电连接到所述多个子像素,以感测所述子像素中的有机发光二极管的劣化;以及

定时控制器,该定时控制器用于控制施加到所述选通驱动器电路和所述数据驱动器电路的信号,

其中,所述定时控制器控制所述选通驱动器电路进行相对于连接到第一选通线的子像素中的有机发光二极管的第一劣化感测处理,并且在所述第一劣化感测处理的升压时段期间开始相对于连接到第二选通线的子像素中的另一有机发光二极管的第二劣化感测处理的初始化时段。

2. 根据权利要求1所述的显示装置,其中,所述子像素包括:

有机发光二极管;

驱动晶体管,该驱动晶体管驱动所述有机发光二极管并且接收感测劣化用驱动电压;

开关晶体管,该开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的一条数据线之间;以及

感测晶体管,该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间。

3. 根据权利要求1所述的显示装置,其中,所述劣化感测电路包括:

放大器,在该放大器中,非反相输入端子接收感测用基准电压并且反相输入端子连接到基准电压线;

反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;

复位开关,该复位开关并联地连接到所述反馈电容器;以及

采样开关,该采样开关连接到所述放大器的所述输出端子。

4. 根据权利要求1所述的显示装置,其中,相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个包括:

初始化时段,在该初始化时段中,向所述选通线供应高电平扫描信号,以充入用于所述有机发光二极管的劣化感测的电压;

升压时段,在该升压时段中,在用于所述有机发光二极管的劣化感测的电压的充入完成之后,通过流过所述有机发光二极管的电流来对所述有机发光二极管的寄生电容器进行充电;以及

采样时段,在该采样时段中,检测充入到所述有机发光二极管的所述寄生电容器中的电容。

5. 根据权利要求4所述的显示装置,其中,相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个在所述采样时段之后还包括用于将所述劣化感测电路复位的复位时段。

6. 根据权利要求5所述的显示装置,其中,所述第一劣化感测处理与所述第二劣化感测

处理之间的时间间隔大于所述劣化感测电路的所述复位时段的持续时间。

7. 一种感测显示装置中的电路元件的特征值的方法, 该显示装置包括: 显示面板, 该显示面板包括多条选通线、多条数据线和多个子像素; 数据驱动器电路, 该数据驱动器电路驱动所述多条数据线; 选通驱动器电路, 该选通驱动器电路驱动所述多条选通线; 劣化感测电路, 该劣化感测电路电连接到所述多个子像素, 以感测所述子像素中的有机发光二极管的劣化; 以及定时控制器, 该定时控制器控制施加到所述选通驱动器电路和所述数据驱动器电路的信号, 该方法包括以下步骤:

控制所述选通驱动器电路进行相对于连接到第一选通线的子像素中的有机发光二极管的第一劣化感测处理; 以及

在所述第一劣化感测处理的升压时段期间开始相对于连接到第二选通线的子像素中的另一有机发光二极管的第二劣化感测处理的初始化时段。

8. 根据权利要求7所述的方法, 其中, 所述子像素包括:

有机发光二极管;

驱动晶体管, 该驱动晶体管驱动所述有机发光二极管并且接收感测劣化用驱动电压;

开关晶体管, 该开关晶体管电连接在所述驱动晶体管的栅极节点与所述多条数据线当中的一条数据线之间; 以及

感测晶体管, 该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间。

9. 根据权利要求8所述的方法, 其中, 所述劣化感测电路包括:

放大器, 在该放大器中, 非反相输入端子接收感测用基准电压并且反相输入端子连接到基准电压线;

反馈电容器, 该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;

复位开关, 该复位开关并联地连接到所述反馈电容器; 以及

采样开关, 该采样开关连接到所述放大器的所述输出端子。

10. 根据权利要求7所述的方法, 其中, 相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个包括:

初始化时段, 在该初始化时段中, 向所述选通线供应高电平扫描信号, 以充入用于所述有机发光二极管的劣化感测的电压;

升压时段, 在该升压时段中, 在用于所述有机发光二极管的劣化感测的电压的充入完成之后, 通过流过所述有机发光二极管的电流来对所述有机发光二极管的寄生电容器进行充电; 以及

采样时段, 在该采样时段中, 检测充入到所述有机发光二极管的所述寄生电容器中的电容。

11. 根据权利要求10所述的方法, 其中, 相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个在所述采样时段之后还包括用于将所述劣化感测电路复位的复位时段。

12. 根据权利要求11所述的方法, 其中, 所述第一劣化感测处理与所述第二劣化感测处理之间的时间间隔大于所述劣化感测电路的所述复位时段的持续时间。

感测电路元件的特征值的方法和使用该方法的显示装置

技术领域

[0001] 示例性实施方式涉及感测电路元件的特征值的方法和使用该方法的显示装置。

背景技术

[0002] 随着信息社会的发展,对各种类型的图像显示装置的需求不断增加。在这方面,近来已经广泛使用了诸如液晶显示(LCD)装置、等离子体显示装置和有机发光二极管(OLED)显示装置这样的一系列显示装置。

[0003] 在这些显示装置当中,有机发光显示装置因为使用了自发光型有机发光二极管(OLED)而具有诸如响应速度快、对比度高、发光效率高、亮度高和视角宽这样的优异性能。

[0004] 这种有机发光显示装置可以包括设置于在显示面板中排列的多个子像素SP中的有机发光二极管,并且可以通过控制流过有机发光二极管的电压来控制有机发光二极管发光,以便在控制子像素的亮度的同时显示图像。

[0005] 此时,多个子像素中的每一个中所包括的有机发光二极管会随时间推移而劣化,并且由于这种劣化,导致不能准确地显示将通过子像素中的每一个呈现的亮度。因此,必须测量每个子像素中所包括的有机发光二极管的劣化程度并且补偿该劣化。

[0006] 在这种情况下,当针对子像素的每一行来感测有机发光二极管的劣化程度时,整个显示面板的感测时间会增加,并且OLED显示装置的驱动时间会因感测所需的时间而延迟。

发明内容

[0007] 本公开的一方面提供了能够准确地感测设置在显示面板的每个子像素中的有机发光二极管的劣化并且补偿该劣化的显示装置。

[0008] 另外,本公开的另一方面提供了能够通过高效地执行有机发光二极管的劣化感测处理节省整个显示面板的感测时间并且提高显示装置的驱动速度的感测电路元件的特征值的方法和使用该方法的显示装置。

[0009] 根据一方面,一种显示装置可以包括:显示面板,该显示面板包括多条选通线、多条数据线和多个子像素;选通驱动器电路,该选通驱动器电路用于驱动所述多条选通线;数据驱动器电路,该数据驱动器电路用于驱动所述多条数据线;劣化感测电路,该劣化感测电路电连接到所述多个子像素,以感测所述子像素中的有机发光二极管的劣化;以及定时控制器,该定时控制器用于控制施加到所述选通驱动器电路和所述数据驱动器电路的信号,其中,所述定时控制器控制所述选通驱动器电路进行相对于连接到第一选通线的子像素中的有机发光二极管的第一劣化感测处理,并且在所述第一劣化感测处理的升压时段期间开始相对于连接到第二选通线的子像素中的另一有机发光二极管的第二劣化感测处理的初始化时段。

[0010] 所述子像素可以包括:有机发光二极管;驱动晶体管,该驱动晶体管驱动所述有机发光二极管并且接收感测劣化用驱动电压;开关晶体管,该开关晶体管电连接在所述驱动

晶体管的栅极节点与所述多条数据线当中的一条数据线之间;以及感测晶体管,该感测晶体管电连接在所述驱动晶体管的源极节点或漏极节点与基准电压线之间。

[0011] 所述劣化感测电路可以包括:放大器,在该放大器中,非反相输入端子接收感测用基准电压并且反相输入端子连接到基准电压线;反馈电容器,该反馈电容器电连接在所述放大器的所述反相输入端子和所述放大器的输出端子之间;复位开关,该复位开关并联地连接到所述反馈电容器;以及采样开关,该采样开关连接到所述放大器的所述输出端子。

[0012] 相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个可以包括:初始化时段,在该初始化时段中,向所述选通线供应高电平扫描信号,以充入用于所述有机发光二极管的劣化感测的电压;升压时段,在该升压时段中,在用于所述有机发光二极管的劣化感测的电压的充入完成之后通过流过所述有机发光二极管的电流来对所述有机发光二极管的寄生电容器进行充电;以及采样时段,在该采样时段中,检测充入到所述有机发光二极管的所述寄生电容器中的电容。

[0013] 相对于有机发光二极管的所述第一劣化感测处理和所述第二劣化感测处理中的每一个在所述采样时段之后还可以包括用于将所述劣化感测电路复位的复位时段。

[0014] 所述第一劣化感测处理与所述第二劣化感测处理之间的时间间隔可以大于所述劣化感测电路的所述复位时段的持续时间。

[0015] 根据另一方面,提供了一种感测显示装置中的电路元件的特征值的方法,该显示装置包括:显示面板,该显示面板包括多条选通线、多条数据线和多个子像素;数据驱动器电路,该数据驱动器电路驱动所述多条数据线;选通驱动器电路,该选通驱动器电路驱动所述多条选通线;劣化感测电路,该劣化感测电路电连接到所述多个子像素,以感测所述子像素中的有机发光二极管的劣化;以及定时控制器,该定时控制器控制施加到所述选通驱动器电路和所述数据驱动器电路的信号,该方法包括以下步骤:控制所述选通驱动器电路进行相对于连接到第一选通线的子像素中的有机发光二极管的第一劣化感测处理;以及在所述第一劣化感测处理的升压时段期间开始相对于连接到第二选通线的子像素中的另一有机发光二极管的第二劣化感测处理的初始化时段。

[0016] 根据示例性实施方式,通过利用有机发光二极管的劣化感测处理准确地感测因通过设置在每个子像素中的有机发光二极管的电流而充入的电容的改变,能够有效地补偿有机发光二极管的劣化。

[0017] 根据示例性实施方式,通过用选通线并行地进行有机发光二极管的劣化感测处理,能够节省整个显示面板的感测时间并且提高显示装置的驱动速度。

附图说明

[0018] 根据结合附图进行的以下详细描述,将更清楚地理解本公开的以上和其它目的、特征和优点,在附图中:

[0019] 图1例示了根据示例性实施方式的显示装置的示意图;

[0020] 图2例示了根据示例性实施方式的显示装置的示例性系统;

[0021] 图3例示了根据示例性实施方式的在显示装置中排列的子像素的电路结构;

[0022] 图4例示了根据示例性实施方式的在显示装置中开关晶体管SWT和感测晶体管SENT连接到不同的信号线的子像素的电路结构;

[0023] 图5例示了根据示例性实施方式的在显示装置中在图像驱动时段和劣化感测时段期间施加到显示面板的驱动电压；

[0024] 图6例示了根据示例性实施方式的在显示装置中使用感测劣化用驱动电压来感测子像素的劣化的信号定时图；

[0025] 图7、图8和图9例示了示出有机发光二极管OLED的劣化感测处理中的每个初始化时段、升压时段(boosting period)和采样时段的子像素的状态的示图；

[0026] 图10例示了在传统显示装置中通过选通线感测有机发光二极管的劣化的信号定时图；

[0027] 图11例示了在根据示例性实施方式的显示装置中通过选通线感测有机发光二极管的劣化的信号定时图。

具体实施方式

[0028] 参照附图和对实施方式的详细描述,将清楚本公开的优点和特征及其实现方法。本公开不应该被解释为限于本文中阐述的实施方式,而是可以按许多不同形式实施。相反,提供这些实施方式,使得本公开将是彻底和完整的,并且将把本公开的范围充分传达给本领域的普通技术人员。本公开的范围应当由所附的权利要求来限定。

[0029] 附图中描绘的用于例示示例性实施方式的形状、大小、比率、角度、数目等仅仅是例示性的,并且本公开不限于附图中例示的实施方式。在本文的通篇中,将使用相同的参考标号和符号来指定相同或相似的部件。在以下对本公开的描述中,在因对并入本公开中的已知功能和部件的详细描述会使本公开的主题不清楚的情况下,将省略该详细描述。应该理解,除非明确地相反描述,否则本文中使用的术语“包括”、“包含”、“具有”及其任何变形旨在涵盖非排他性包含物。除非明确地相反描述,否则对本文中使用的单数形式的部件的描述旨在包括对复数形式的部件的描述。

[0030] 在分析根据示例性实施方式的组件时,应当理解,即便是在没有明确描述误差范围的情况下,在本文中也包括误差范围。

[0031] 还应该理解,虽然本文中可以使用诸如“第一”、“第二”、“A”、“B”、“(a)”和“(b)”这样的术语来描述各种元件,但是这些术语只是用于将一个元件与其它元件区分开。这些元件的物质、顺序、次序或数目不受这些术语的限制。应该理解,当一个元件被称为正“连接”、“联接”或“链接”到另一个元件时,它不仅可以直接连接、联接或链接到另一个元件,而且它可以经由“中间”元件“间接连接、联接或链接”到另一个元件。在相同背景下,应该理解,当一个元件被称为形成在另一个元件“上”或“下方”时,它不仅可以直接位于另一个元件上或下方,而且它还可以经由中间元件间接位于另一个元件上或下方。

[0032] 另外,本文中可以使用诸如“第一”和“第二”这样的术语来描述各种部件。然而,应该理解,这些部件不受这些术语的限制。这些术语仅仅是用来将一个元件或部件与其它元件或部件区分开。因此,在本公开的精神内,在本文中首先被称为的第一元件可以是第二元件。

[0033] 本公开的示例性实施方式的特征可以彼此部分地或完全地联接或组合,并且可以彼此协同工作或者可以用各种技术方法进行操作。另外,相应示例性实施方式可以独立地执行,或者可以与其它实施方式关联并且与其它实施方式协同地执行。

[0034] 下文中,将参照附图来详细地描述示例性实施方式。

[0035] 图1例示了根据示例性实施方式的显示装置的示意图。

[0036] 参照图1,根据示例性实施方式的显示装置100可以包括多个子像素SP按行和列排列的显示面板110、用于驱动显示面板110的选通驱动器电路120和数据驱动器电路130以及用于控制选通驱动器电路120和数据驱动器电路130的定时控制器140。

[0037] 在显示面板110中,设置有多条选通线GL和多条数据线DL,并且多个子像素P在多条选通线GL与多条数据线DL的交叉区域中排列。例如,在分辨率为 2160×3840 的显示装置中,可以设置2160条选通线GL和3840条数据线DL,并且多个子像素SP可以在多条选通线GL与多条数据线DL的交叉区域中排列。

[0038] 选通驱动器电路120由定时控制器140控制,并且通过依次向设置在显示面板110中的多条选通线GL供应扫描信号SCAN来控制多个子像素SP的驱动定时。在分辨率为 2160×3840 的显示装置100中,从第一选通线GL1至第2160选通线GL2160依次向2160条选通线GL供应扫描信号可以被称为2160相驱动。另外,如从第一选通线GL1至第四选通线GL4依次供应扫描信号并且然后从第五选通线GL5至第八选通线GL8依次供应扫描信号的情况下一样,向每四条选通线依次供应扫描信号被称为4相驱动。如上所述,向每N条选通线依次供应扫描信号的情况可以被称为N相驱动。

[0039] 选通驱动器电路120可以包括可以根据驱动方法设置在显示面板110的一侧或两侧的一个或更多个选通驱动器集成电路(GDIC)。另选地,选通驱动器电路120可以被实现为嵌入在显示面板110的边框区域中的面板内栅极(GIP)结构。

[0040] 数据驱动器电路130从定时控制器140接收图像数据DATA,并且将接收到的图像数据转换成模拟数据电压Vdata。此后,数据驱动器电路130在通过选通线GL施加扫描信号的时间点向数据线DL中的每一条供应数据电压Vdata,使得连接到数据线DL的子像素SP中的每一个响应于数据电压Vdata而以对应亮度发光。

[0041] 同样,数据驱动器电路130可以包括一个或更多个源极驱动器集成电路(SDIC)。源极驱动器集成电路SDIC中的每一个可以按带式自动键合(TAB)或玻上芯片(COG)与显示面板110的键合焊盘连接,或者可以直接安装在显示面板110上。在一些情况下,源极驱动器集成电路SDIC中的每一个可以与显示面板110集成。另外,可以用膜上芯片(COF)结构来实现源极驱动器集成电路SDIC中的每一个。在这种情形下,源极驱动器集成电路SDIC可以被安装在电路膜上,以经由电路膜电连接到显示面板110中的数据线DL。

[0042] 定时控制器140向选通驱动器电路120和数据驱动器电路130供应各种控制信号,并且控制选通驱动器电路120和数据驱动器电路130的操作。也就是说,定时控制器140响应于由相应帧实现的时间而控制选通驱动器电路120供应扫描信号SCAN,并且另一方面,将从外部源输入的数据转换成具有可供数据驱动器电路130读取的数据信号格式的图像数据,并且将转换后的图像数据供应到数据驱动器电路130。

[0043] 这里,定时控制器140从外部源(例如,主机系统)接收各种定时信号,包括垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、时钟信号等。因此,定时控制器140使用从外部源接收到的各种定时信号来生成控制信号,并且将控制信号供应到选通驱动器电路120和数据驱动器电路130。

[0044] 例如,定时控制器140供应包括选通起始脉冲GSP、选通移位时钟GSC、选通输出使

能GOE等的各种选通控制信号,以控制选通驱动器电路120。这里,选通起始脉冲GSP被用于控制选通驱动器电路120的一个或多个选通驱动器集成电路GDIC的起始定时。另外,选通移位时钟GSC是被共同供应到一个或多个选通驱动器集成电路GDIC以控制扫描信号的移位定时的时钟信号。选通输出使能GOE指定一个或多个选通驱动器集成电路GDIC的定时信息。

[0045] 另外,定时控制器140供应包括源极起始脉冲SSP信号、源极采样时钟SSC、源极输出使能SOE等的各种数据控制信号DCS,以控制数据驱动器电路130。这里,源极起始脉冲SSP被用于控制用于对数据驱动器电路130的一个或多个源极驱动器集成电路SDIC进行数据采样的起始定时。源极采样时钟SSC是控制源极驱动器集成电路SDIC中的每一个中的数据的采样定时的时钟信号。源极输出使能SOE控制数据驱动器电路130的输出定时。

[0046] 显示装置100还可以包括电力管理集成电路PMIC,该电力管理集成电路PMIC向显示面板110、选通驱动器电路120、数据驱动器电路130等供应各种形式的电压或电流,或者控制将供应到它们的各种形式的电压或电流。

[0047] 子像素SP位于选通线GL与数据线DL交叉的点处,并且发光元件可以被设置在子像素SP中的每一个中。例如,有机发光显示装置100在子像素SP的每一个中包括诸如发光二极管(LED)或有机发光二极管(OLED)这样的发光元件,并且可以通过响应于数据电压Vdata而控制流过发光元件的电流来显示图像。

[0048] 图2例示了根据示例性实施方式的显示装置的示例性系统。

[0049] 在图2中例示的显示装置100中,用诸如TAB、COG和COF这样的各种结构当中的COF实现数据驱动器电路130的源极驱动器集成电路SDIC中的每一个,并且用诸如TAB、COG、COF和GIP这样的各种结构当中的GIP实现选通驱动器电路120。

[0050] 数据驱动器电路130的多个源极驱动器集成电路SDIC可以被分别安装在源极侧电路膜SF上。源极侧电路膜SF的一部分可以电连接到显示面板110。另外,电线可以被设置在源极侧电路膜SF的顶部中,以电连接源极驱动器集成电路SDIC和显示面板110。

[0051] 显示装置100可以包括至少一个源极印刷电路板SPCB以便将多个源极驱动器集成电路SDIC通过电气电路连接到其它装置,并且可以包括控制印刷电路板CPCB以便安装各种控制组件和电子装置。

[0052] 源极侧电路膜SF的安装有源极驱动器集成电路SDIC的其它部分可以连接到至少一个源极印刷电路板SPCB。即,源极侧电路膜SF的安装有源极驱动器集成电路SDIC的一个部分可以电连接到显示面板110,并且源极侧电路膜SF的其它部分可以电连接到源极印刷电路板SPCB。

[0053] 定时控制器140和电力管理集成电路PMIC 210可以被安装在控制印刷电路板CPCB上。定时控制器140可以控制数据驱动器电路130和选通驱动器电路120的操作。电力管理集成电路PMIC 210可以向数据驱动器电路130、选通驱动器电路120等供应包括驱动电压的各种形式的电压或电流,或者可以控制将被供应到它们的电压或电流。

[0054] 至少一个源极印刷电路板SPCB和控制印刷电路板CPCB可以通过至少一个连接构件具有电路连接。连接构件可以是例如柔性印刷电路FPC、柔性扁平线缆FFC等。至少一个源极印刷电路板SPCB和控制印刷电路板CPCB可以被集成到单个印刷电路板中。

[0055] 显示装置100还可以包括电连接到控制印刷电路板CPCB的设置板230。设置板230

也可以被称为电力板。管理显示装置100的总电力的主电力管理电路M-PMC 220可以位于设置板230上。主电力管理电路M-PMC 220可以联接到电力管理集成电路PMIC 210。

[0056] 在具有上述配置的显示装置100中,由设置板230产生驱动电压EVDD,以传送到电力管理集成电路210。电力管理集成电路210通过柔性印刷电路FPC或柔性扁平线缆FFC将在图像驱动时段或感测时段期间使用的驱动电压EVDD传送到源极印刷电路板SPCB。经由源极驱动器集成电路SDIC供应传送到源极印刷电路板SPCB的驱动电压EVDD,以使显示面板110中的特定子像素SP发光或者感测该特定子像素SP。

[0057] 在显示装置100的显示面板110中排列的子像素SP中的每一个可以包括诸如有机发光二极管(OLED)这样的发光元件和诸如用于驱动发光元件的驱动晶体管这样的驱动元件。

[0058] 可以根据功能、设计等按各种方式确定形成子像素SP中的每一个的电路元件的类型和数目。

[0059] 图3例示了根据示例性实施方式的在显示装置中排列的子像素的电路结构。

[0060] 参照图3,根据示例性实施方式的在显示装置100中排列的子像素SP中的每一个可以包括一个或更多个晶体管、电容器和作为发光元件的有机发光二极管OLED。

[0061] 例如,子像素SP可以包括驱动晶体管DRT、开关晶体管SWT、感测晶体管SENT、存储电容器Cst和有机发光二极管OLED。

[0062] 驱动晶体管DRT可以具有第一节点N1、第二节点N2和第三节点N3。驱动晶体管DRT的第一节点N1可以是当开关晶体管SWT导通时通过数据线DL供应数据电压Vdata的栅极节点。驱动晶体管DRT的第二节点N2可以电连接到有机发光二极管OLED的阳极,并且可以是漏极节点或源极节点。驱动晶体管DRT的第三节点N3可以电连接到被供应驱动电压EVDD的驱动电压线DVL,并且可以是源极节点或漏极节点。

[0063] 这里,图像驱动所需的驱动电压EVDD可以在图像驱动时段中被供应到驱动电压线DVL。例如,图像驱动所需的驱动电压EVDD可以为27V。

[0064] 开关晶体管SWT电连接在驱动晶体管DRT的第一节点N1和数据线DL之间,并且响应于通过连接到栅极节点的选通线GL供应到其的扫描信号SCAN而操作。另外,当开关晶体管SWT导通时,它通过从数据线DL向驱动晶体管DRT的栅极节点供应数据电压Vdata来控制驱动晶体管DRT的操作。

[0065] 感测晶体管SENT电连接在驱动晶体管DRT的第二节点和基准电压线RVL之间,并且响应于通过连接到栅极节点的选通线GL供应到其的扫描信号SCAN而操作。当感测晶体管SENT导通时,来自基准电压线RVL的感测用基准电压Vref被供应到驱动晶体管DRT的第二节点N2。

[0066] 即,可以通过控制开关晶体管SWT和感测晶体管SENT来控制驱动晶体管DRT的第一节点N1和第二节点N2的电压。因此,可以供应于驱动有机发光二极管OLED的电流。

[0067] 开关晶体管SWT和感测晶体管SENT可以连接到单条选通线GL或者连接到不同的信号线。这里,例示了开关晶体管SWT和感测晶体管SENT连接到单条选通线GL的示例性结构。在这种情况下,开关晶体管SWT和感测晶体管SENT由来自单条选通线GL的扫描信号SCAN同时控制,因此能够提高子像素SP的开口率。

[0068] 另外,设置在子像素SP中的晶体管不仅可以是n型晶体管,而且可以是p型晶体管。

这里,例示了n型晶体管的示例性结构。

[0069] 存储电容器Cst电连接在驱动晶体管DRT的第一节点N1和第二节点N2之间,并且用于将数据电压Vdata保持达一个帧时段。

[0070] 此存储电容器Cst可以根据驱动晶体管DRT的类型而连接在驱动晶体管DRT的第一节点N1和第三节点N3之间。有机发光二极管OLED的阳极可以电连接到驱动晶体管DRT的第二节点N2,并且基电压EVSS可以被供应到有机发光二极管OLED的阴极。这里,基电压EVSS可以是接地电压或者高于或低于接地电压的电压。另外,基电压EVSS可以根据驱动条件而变化。例如,图像驱动时段期间的基电压EVSS可以与感测时段期间的基电压EVSS不同。

[0071] 图4例示了根据示例性实施方式的在显示装置中开关晶体管SWT和感测晶体管SENT连接到不同的信号线的子像素的电路结构。

[0072] 参照图4,在根据示例性实施方式的显示装置100中,可以通过在栅极节点处通过对选通线GL接收扫描信号SCAN来控制开关晶体管SWT导通和截止,并且可以通过在栅极节点处通过对选通线GL接收与扫描信号SCAN不同的感测信号SENSE来控制晶体管SENT导通和截止。

[0073] 当用于控制开关晶体管SWT和感测晶体管SENT的信号因扫描信号SCAN和感测信号SENSE而不同时,可以独立地控制开关晶体管SWT和感测晶体管SENT。然而,子像素SP的开口率会降低。

[0074] 如图3和图4中描述的子像素SP的结构具有三个晶体管和一个电容器3T1C。然而,这仅仅是用于例示目的,并且还可以包括一个或更多个晶体管,或者在一些情况下,还可以包括一个或更多个电容器。另外,多个子像素SP可以具有相同的结构,或者多个子像素SP中的一些可以具有与其它子像素不同的结构。

[0075] 有机发光二极管OLED根据由驱动晶体管DRT的操作而供应的电流发光,并且对应的子像素SP可以显示与数据电压Vdata对应的亮度。

[0076] 这里,有机发光二极管(OLED)会随着时间而劣化。当有机发光二极管(OLED)劣化时,有机发光二极管OLED不能够显示与供应到子像素SP的数据电压Vdata对应的所期望的亮度。另外,由于每个子像素SP中所包括的有机发光二极管OLED的劣化程度可能彼此不同,因此可能发生亮度偏差。

[0077] 因此,需要根据示例性实施方式的显示装置100感测并补偿子像素SP的劣化。为了感测子像素SP的劣化,可以在有机发光二极管OLED的劣化感测时段中将用于感测的数据电压Vdata供应到子像素SP,使得电流流向有机发光二极管OLED,并且可以检测充入到有机发光二极管OLED的寄生电容器Coled中的电容的改变。

[0078] 在该处理中,可以使用以下方法:在比图像驱动时段短的有机发光二极管OLED的劣化感测时段中,测量因供应驱动电压而充入到寄生电容器Coled中的电压而流动的电流,以便有效地感测有机发光二极管OLED的劣化。这种方法可以被称为电流感测。

[0079] 图5例示了根据示例性实施方式的在显示装置中进行图像驱动时段和劣化感测时段期间施加到显示面板的驱动电压。

[0080] 参照图5,在根据示例性实施方式的显示装置100的情况下,在图像驱动时段期间施加到显示面板110的图像驱动电压EVDD1可以与在劣化感测时段期间施加到显示面板110的用于感测有机发光二极管OLED的感测劣化用驱动电压EVDD2不同。以比图像驱动电压

EVDD1低的电平施加感测劣化用驱动电压EVDD2,使得能够准确地感测有机发光二极管OLED的劣化程度。

[0081] 图像驱动电压EVDD1和感测劣化用驱动电压EVDD2可以根据显示装置100的产品配置或型号而不同。例如,图像驱动电压EVDD1可以为27V,并且感测劣化用驱动电压EVDD2可以为10V。

[0082] 图6例示了根据示例性实施方式的在显示装置中使用感测劣化用驱动电压来感测子像素的劣化的信号定时图。

[0083] 参照图6,根据示例性实施方式的显示装置100中的有机发光二极管OLED的劣化感测时段可以包括初始化时段INITIAL、升压时段BOOSTING、采样时段SAMPLING和恢复时段。

[0084] 初始化时段INITIAL是充入用于有机发光二极管OLED的劣化感测的电压的时段,并且高电平扫描信号(例如,24V)可以在初始化时段INITIAL中被施加到选通线GL。

[0085] 升压时段BOOSTING是在用于有机发光二极管OLED的劣化感测的电压充入已完成之后通过流过有机发光二极管OLED的电流对有机发光二极管OLED的寄生电容器Coled进行充电的时段。

[0086] 采样时段SAMPLING是在有机发光二极管OLED的寄生电容器Coled被充电之后检测充入到寄生电容器Coled中的电容的时段。

[0087] 恢复时段(在图中未描述)是在可以在采样时段SAMPLING之后进一步执行的时段,并且它可以具有在有机发光二极管OLED的劣化感测完成的时间与重新开始显示驱动的时间之间的预定持续时间。可以将其视为在有机发光二极管OLED的劣化感测之后用于重置施加到每条电压线的电压以驱动显示装置100的时段。

[0088] 图7、图8和图9例示了示出有机发光二极管OLED的劣化感测处理中的每个初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING的子像素状态的示图。

[0089] 可以在与图像驱动时段分开的时段期间对有机发光二极管OLED执行劣化感测。例如,可以在显示装置100通过通电而开始图像驱动之前或者在电力开关断开之后执行劣化感测。另选地,可以在水平消隐时段或垂直消隐时段中执行劣化感测,并且可以按照用户的输入执行劣化感测。

[0090] 此时,可以在数据驱动器电路130中的劣化感测电路131中对有机发光二极管OLED执行劣化感测。具体地,数据驱动器电路130通过数据线DL供应用于感测劣化的数据电压Vdata,并且在有机发光二极管OLED的劣化感测时段期间通过基准电压线RVL供应用于感测劣化的基准电压Vref。结果,由于在驱动晶体管DRT的第一节点N1和第二节点N2之间形成电压差,因此可以将电流供应到有机发光二极管OLED,并且寄生电容器Coled可以被充电。

[0091] 在有机发光二极管OLED的劣化感测时段期间通过驱动电压线DVL施加的感测劣化用驱动电压EVDD2可以比在图像驱动时段期间供应的图像驱动电压EVDD1低(例如,10V)。因此,不管有机发光二极管OLED的劣化如何,有机发光二极管OLED的阳极的电压都可以具有恒定值。即,在有机发光二极管OLED的阳极的电压固定的状态下,可以通过测量因流过有机发光二极管OLED的电流而充入的电容的改变来准确地感测有机发光二极管OLED的劣化程度。

[0092] 劣化感测电路131感测充入到有机发光二极管OLED的寄生电容器Coled中的电容,并且根据感测到的电容输出感测电压Vsen。感测电压Vsen可以被传输到定时控制器140,并

且定时控制器140可以使用感测电压 V_{sen} 来确定有机发光二极管OLED的劣化程度。凭借将根据劣化程度补偿的数据电压 V_{data_comp} 供应到对应子像素SP,对应子像素P能够显示对应于数据电压 V_{data} 的亮度,并且能够防止因劣化而造成的亮度不均匀度。

[0093] 劣化感测电路131可以具有各种结构。例如,劣化感测电路131可以包括反馈电容器 C_{fb} 和用作放大器的运算放大器。另外,它可以包括用于初始化反馈电容器 C_{fb} 的复位开关 $SW1$ 和用于对感测电压 V_{sen} 进行采样的采样开关 $SW2$ 。

[0094] 运算放大器可以在非反相输入端子(+)处接收感测用基准电压 V_{pre} ,并且反相输入端子(-)可以连接到基准电压线 RVL 。反馈电容器 C_{fb} 可以电连接在运算放大器的反相输入端子(-)和输出端子之间。因此,充入到有机发光二极管OLED的寄生电容器 C_{oled} 中的电容被传输到反馈电容器 C_{fb} ,使得能够感测有机发光二极管OLED的寄生电容器 C_{oled} 根据有机发光二极管OLED的劣化的电容变化。

[0095] 由于随着充入到反馈电容器 C_{fb} 中的电容增加,运算放大器具有负方向上的输出,因此当充入到有机发光二极管OLED的寄生电容器 C_{oled} 中的电容由于有机发光二极管OLED的劣化而减小时,感测电压 V_{sen} 增大。

[0096] 在初始化时段INITIAL期间,高电平扫描信号SCAN被施加到选通线GL,并且劣化感测电路131中的复位开关 $SW1$ 和采样开关 $SW2$ 导通。

[0097] 因此,开关晶体管SWT和感测晶体管SENT导通。当开关晶体管SWT导通时,用于感测劣化的数据电压 V_{data} 被供应到驱动晶体管DRT的第一节点N1,并且用于感测劣化的数据电压 V_{data} 可以为例如15V。随着感测晶体管SENT导通,用于感测劣化的基准电压 V_{pre} 被供应到驱动晶体管DRT的第二节点N1,并且用于感测劣化的基准电压 V_{pre} 可以为例如4V。

[0098] 此时,供应到驱动电压线DVL的感测劣化用驱动电压 $EVDD2$ 可以比在图像驱动时段期间供应的图像驱动电压 $EVDD1$ (例如,27V)低(例如,10V)。在有机发光二极管OLED的劣化感测时段期间供应的感测劣化用驱动电压 $EVDD2$ 的电平被设置为比在图像驱动时段期间供应的图像驱动电压 $EVDD1$ 低的原因是可以保持驱动晶体管DRT的第二节点N2处的电压电平来准确地感测充入到有机发光二极管OLED的寄生电容器 C_{oled} 中的电容。

[0099] 此时,劣化感测电路131的复位开关 $SW1$ 可以保持在导通状态,以使反馈电容器 C_{fb} 复位。通过使反馈电容器 C_{fb} 复位,劣化感测电路131中的运算放大器也被复位,并且可以根据反馈电容器 C_{fb} 的电容和特征来确定运算放大器的复位时间。

[0100] 在升压时段BOOSTING期间,低电平扫描信号SCAN被供应到选通线GL。在采样时段SAMPLING开始之前,劣化感测电路131的复位开关 $SW1$ 和采样开关 $SW2$ 保持导通状态,并且复位开关 $SW1$ 可以截止。

[0101] 随着在升压时段BOOSTING期间低电平扫描信号SCAN被供应到选通线GL,开关晶体管SWT和感测晶体管SENT截止。因此,驱动晶体管DRT的第一节点N1和第二节点N2处于浮置状态,并且第一节点N1和第二节点N2的电压逐渐增大。结果,电流流向有机发光二极管OLED,并且有机发光二极管OLED的寄生电容器 C_{oled} 被充电。

[0102] 此时,由于在升压时段BOOSTING期间供应的感测劣化用驱动电压 $EVDD2$ 的电平低于图像驱动电压 $EVDD1$ 的电平,因此不管有机发光二极管OLED的劣化如何,作为有机发光二极管OLED的操作电压的驱动晶体管DRT的第二节点N2处的电压都保持恒定电平。结果,有机发光二极管OLED的寄生电容器 C_{oled} 可以被充入有机发光二极管OLED的阳极N2的恒定电

压。

[0103] 由于随着劣化继续进行,充入到寄生电容器Coled中的电容会减小,因此可以通过检测充入到寄生电容器Coled中的电容的改变来感测有机发光二极管OLED的劣化。

[0104] 在采样时段SAMPLING期间,开关晶体管SWT和感测晶体管SENT因施加到选通线GL的高电平扫描信号SCAN而导通。数据电压Vdata以能够使驱动晶体管DRT截止的电平(例如,0.5V的电压)供应到数据线DL。此时,劣化感测电路131的复位开关SW1保持截止状态,并且采样开关SW2保持导通状态。

[0105] 由于驱动晶体管DRT处于截止状态并且劣化感测电路131的复位开关SW1处于截止状态,因此劣化感测电路131的反馈电容器Cfb根据通过基准电压线RVL充入到有机发光二极管OLED的寄生电容器Coled中的电容而被充电。

[0106] 劣化感测电路131的运算放大器根据充入到反馈电容器Cfb中的电容输出感测电压Vsen,并且充入到反馈电容器Cfb中的电容越大,感测电压Vsen指向负(-)方向越多。因此,如果充入到寄生电容器Coled中的电容由于有机发光二极管OLED的劣化而减小,则充入到反馈电容器Cfb中的电容减小,结果,运算放大器输出相比于劣化之前增大的感测电压Vsen。可以通过使用因此从运算放大器输出的感测电压Vsen来感测有机发光二极管OLED的劣化。

[0107] 在劣化感测时段结束之后,可以在下一个图像驱动时段内进一步进行用于重置施加到每条电压线的电压的恢复时段。

[0108] 在这种情况下,可以在显示面板110通电之后并且在图像驱动开始之前进行针对有机发光二极管OLED的劣化感测时段。这些感测和感测处理被称为通电感测(on-sensing)和通电感测处理。另选地,可以在显示面板100的电力开关断开之后进行该劣化感测时段。这种感测和感测处理被称为断电感测(off-sensing)和断电感测处理。

[0109] 另选地,可以在图像驱动期间实时地进行劣化感测时段。该感测处理被称为实时感测(RT感测)处理。在RT感测处理的情况下,可以在图像驱动时段中的每个消隐时段期间,针对一个或更多个子像素SP行中的一个或更多个子像素SP进行劣化感测时段。

[0110] 当在消隐时段中执行劣化感测处理时,可以随机地选择被执行劣化感测处理的子像素SP行。因此,在消隐时段期间已执行劣化感测处理之后,在图像驱动时段中出现的图像错误能够减少。另外,在消隐时段期间执行劣化感测处理之后,可以将补偿后的数据电压供应到在图像驱动时段中执行劣化感测处理的子像素SP。因此,在消隐时段中的劣化感测处理之后,完成了劣化感测处理的子像素SP行中出现的图像错误能够被进一步减少。

[0111] 图10例示了在传统显示装置中通过选通线感测有机发光二极管的劣化的信号定时图。

[0112] 参照图10,传统显示装置在针对属于特定选通线GL的子像素SP中的有机发光二极管OLED的初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING之后进行针对属于另一选通线GL的另一子像素SP的劣化感测处理。

[0113] 例如,可以首先通过感测相对于在第n条选通线GL_n中选择的子像素SP的有机发光二极管OLED的劣化来执行相对于选通线GL的子像素SP的有机发光二极管OLED的劣化感测处理。换句话说,对于在第n条选通线GL_n中选择的子像素SP,通过在初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING期间向有机发光二极管OLED依次供应扫

描信号SCAN和感测信号SENSE以便感测有机发光二极管OLED的劣化并且通过利用劣化感测电路131感测在有机发光二极管OLED上流动的电流来测量劣化感测电压Vsen。此后,通过使劣化感测电路131的复位开关SW1导通来将反馈电容器Cfb和运算放大器复位,然后对第(n+1)选通线GL_{n+1}执行劣化感测处理。

[0114] 在完成相对于第n选通线GL_n的有机发光二极管OLED的劣化感测处理之后,针对在第n+1选通线GL_{n+1}中选择的子像素SP重复地进行包括初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING的劣化感测处理。也就是说,在完成特定选通线GL中的针对有机发光二极管OLED的劣化感测处理之后,进行针对其它选通线GL的劣化感测处理。

[0115] 因此,通过对应于初始化时段INITIAL的初始化时间Tinit、对应于升压时段BOOSTING的升压时间Tboost和对应于采样时段SAMPLING的采样时间Tsam之和来确定相对于选通线GL进行有机发光二极管OLED的劣化感测所需的时间。另外,针对下一条选通线GL进行劣化感测处理还需要劣化感测电路131的运算放大器复位时间Top_init。

[0116] 这增加了相对于构成显示面板110的整个选通线GL感测有机发光二极管OLED的劣化所需的时间,并且引起了补偿时间和图像驱动时间被延迟的问题。

[0117] 根据本公开,为了节省显示面板110的整个劣化感测时间并且提高显示装置100的补偿处理效率和操作速度,通过选通线GL并行地进行有机发光二极管OLED的劣化感测处理。

[0118] 为了准确地感测有机发光二极管OLED的劣化,必须检查详细的劣化感测处理中所需的持续时间。特别地,随着使用有机发光二极管OLED的时间增加,寿命缩短并且劣化程度增加。例如,随着有机发光二极管OLED的剩余寿命缩短,相对于劣化感测值的分布变化增加,结果,根据劣化感测处理的补偿值变得不稳定。因此,有效的是将升压时段BOOSTING和采样时段SAMPLING保持达预定持续时间或更长的时间。例如,可能需要将升压时段BOOSTING的持续时间确保为数百微秒或更长的时间并且将采样时段SAMPLING的持续时间确保为数十微秒或更长的时间。

[0119] 另一方面,在初始化时段INITIAL中,可以通过利用选通线GL施加扫描信号SCAN来充入用于感测劣化的电压。因此,由于初始化时段INITIAL可以比升压时段BOOSTING短,并且它可以近似于采样时段SAMPLING或者比采样时段SAMPLING短,因此初始化时段INITIAL所需的持续时间可以被确定为近似于采样时段SAMPLING的持续时间或者比采样时段SAMPLING的持续时间短。

[0120] 根据本公开,能够通过保持在子像素SP中进行有机发光二极管OLED的感测劣化所需的升压时段BOOSTING和采样时段SAMPLING的同时向多条选通线GL并行地供应扫描信号SCAN和感测信号SENSE来节省显示面板100的劣化感测时间。

[0121] 图11例示了在根据示例性实施方式的显示装置中通过选通线感测有机发光二极管的劣化的信号定时图。

[0122] 参照图11,在根据示例性实施方式的显示装置100中,因为在针对有机发光二极管OLED的劣化感测时段当中升压时段BOOSTING比初始化时段INITIAL和采样时段SAMPLING相对长,所以可以通过在升压时段BOOSTING内针对其它选通线GL执行初始化时段INITIAL来并行地(以重迭方式)进行多个劣化感测处理。

[0123] 特别地,由于劣化感测处理中子像素SP的开关晶体管SWT和感测晶体管SENT在升

压时段BOOSTING中处于截止状态,因此能在升压时段BOOSTING内进行用于相对于另一选通线GL感测劣化的另一初始化时段INITIAL。

[0124] 进行初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING,以便相对于第n选通线GL_n感测特定子像素SP中的有机发光二极管OLED的劣化。当通过劣化感测电路131确定针对有机发光二极管OLED的劣化感测电压V_{sen}时,通过使复位开关SW1导通来将劣化感测电路131的运算放大器复位。此时,可以在将充入到反馈电容器C_{fb}中的电容放电所需的运算放大器的复位时间Top_{_init}期间,进行劣化感测电路131中的运算放大器的复位时段OP_{_init}。

[0125] 当通过第n选通线GL_n进行针对特定子像素SP的初始化时段INITIAL之后经过一定延迟时间T_d时,进行用于相对于第(n+1)选通线GL_{n+1}进行劣化感测的另一初始化时段INITIAL。换句话说,在从针对第n选通线GL_n的劣化感测处理的起始时间起经过了一定延迟时间T_d之后,进行针对第(n+1)选通线GL_{n+1}的劣化感测处理。此时,劣化感测处理的延迟时间T_d可以对应于显示装置100的一个水平时段1H,或者可以对应于另一时间间隔。

[0126] 当用于有机发光二极管OLED的劣化感测的升压时段BOOSTING具有一持续时间(例如,数百微秒)时,可以在针对第n选通线GL_n的劣化感测处理之后以一定延迟时间T_d并行地进行针对第(n+1)选通线GL_{n+1}和其它选通线GL的劣化感测处理。

[0127] 可以并行进行劣化感测处理的选通线GL的数目将是通过将升压时段BOOSTING除以运算放大器的复位时间Top_{_init}而获得的值。即,如果升压时段BOOSTING为A μs并且运算放大器的复位时间Top_{_init}为Bμs,则可以在针对第n选通线GL_n的劣化感测处理开始之后以Bμs的延迟时间T_d从第n选通线GL至第n+(A/B)选通线GL_{n+(A/B)}进行劣化感测处理。

[0128] 当通过第n选通线GL_n完成了根据子像素SP的劣化感测的采样时段SAMPLING时,进行劣化感测电路131中的运算放大器的复位时段OP_{_init}。此时,由于已经在第(n+1)选通线GL_{n+1}中进行了用于劣化感测处理的初始化时段INITIAL和升压时段BOOSTING,因此劣化感测电路131能够立即进行相对于第(n+1)选通线GL_{n+1}的采样时段SAMPLING。

[0129] 如果作为采样时段SAMPLING的时间间隔的采样时间T_{sam}保持在例如数十微秒,则可以从在第n选通线GL_n中通过劣化感测处理完成劣化感测电路131中的运算放大器的复位时段OP_{_init}的时间经过了数十毫秒之后,再次进行相对于第(n+1)选通线GL_{n+1}的劣化感测电路131中的运算放大器的另一复位时段OP_{_init}。

[0130] 因此,在依次进行相对于第n选通线GL_n的初始化时段INITIAL、升压时段BOOSTING和采样时段SAMPLING以便进行有机发光二极管OLED的第一劣化感测处理之后,将以对应于采样时段SAMPLING的采样时间T_{sam}重复进行采样时段SAMPLING和运算放大器的复位时段OP_{_init}。

[0131] 如上所述,通过在相对于选通线GL的劣化感测时段期间(特别地,在升压时段BOOSTING期间)并行地进行相对于另外的选通线GL的劣化感测处理,能够节省整个显示面板110的感测时间并且提高显示装置100的驱动速度。

[0132] 此时,由定时控制器140控制用于通过选通线GL将扫描信号SCAN/感测信号SENSE供应到子像素SP的选通驱动器电路120。因此,为了相对于多条选通线GL并行地进行有机发光二极管OLED的劣化感测处理,选通驱动器电路120有效地以由定时控制器140限定的延迟时间T_d供应扫描信号SCAN/感测信号SENSE。当然,在选通驱动器电路120内部还能够进一步

包括能够控制扫描信号SCAN/感测信号SENSE的具有模块形式的电路。

[0133] 在以上描述中,开关晶体管SWT和感测晶体管SENT通过来自共同连接到开关晶体管SWT和感测晶体管SENT的单条选通线GL的扫描信号SCAN而同时导通和截止。然而,显示装置100还能够具有分离结构,在该分离结构中,扫描信号SCAN被施加到开关晶体管SWT的栅极节点并且感测信号SENSE被施加到感测晶体管SENT的栅极节点,如上所述。

[0134] 已经通过示例的方式展示了前面的描述和附图,以便说明本公开的一些原理。本公开所涉及领域的普通技术人员可以在不脱离本公开的原理的情况下进行各种修改和变化。本文中公开的以上实施方式应当被解释为例示而不是限制本公开的原理和范围。应该理解,本公开的范围应当由所附的权利要求限定并且其所有等同物都落入本公开的范围

[0135] 相关申请的交叉引用

[0136] 本申请要求于2018年11月20日提交的韩国专利申请No.10-2018-0143135的优先权,该韩国专利申请出于所有目的以引用方式并入本文中,如同在本文中完全阐明一样。

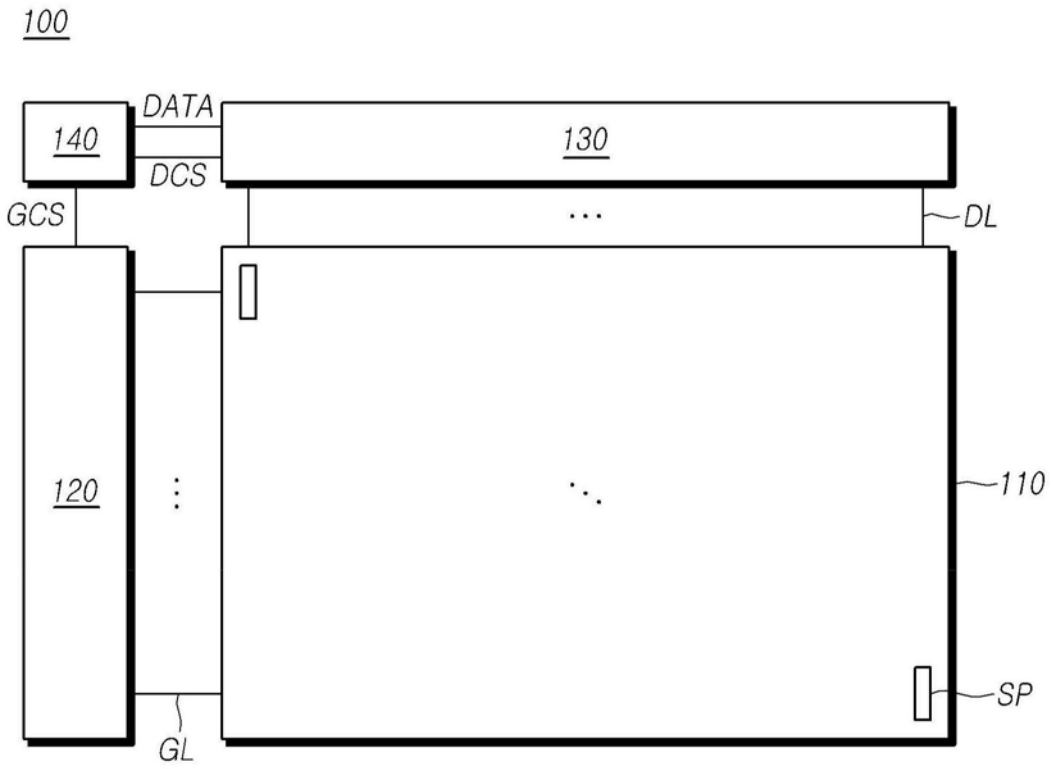


图1

100

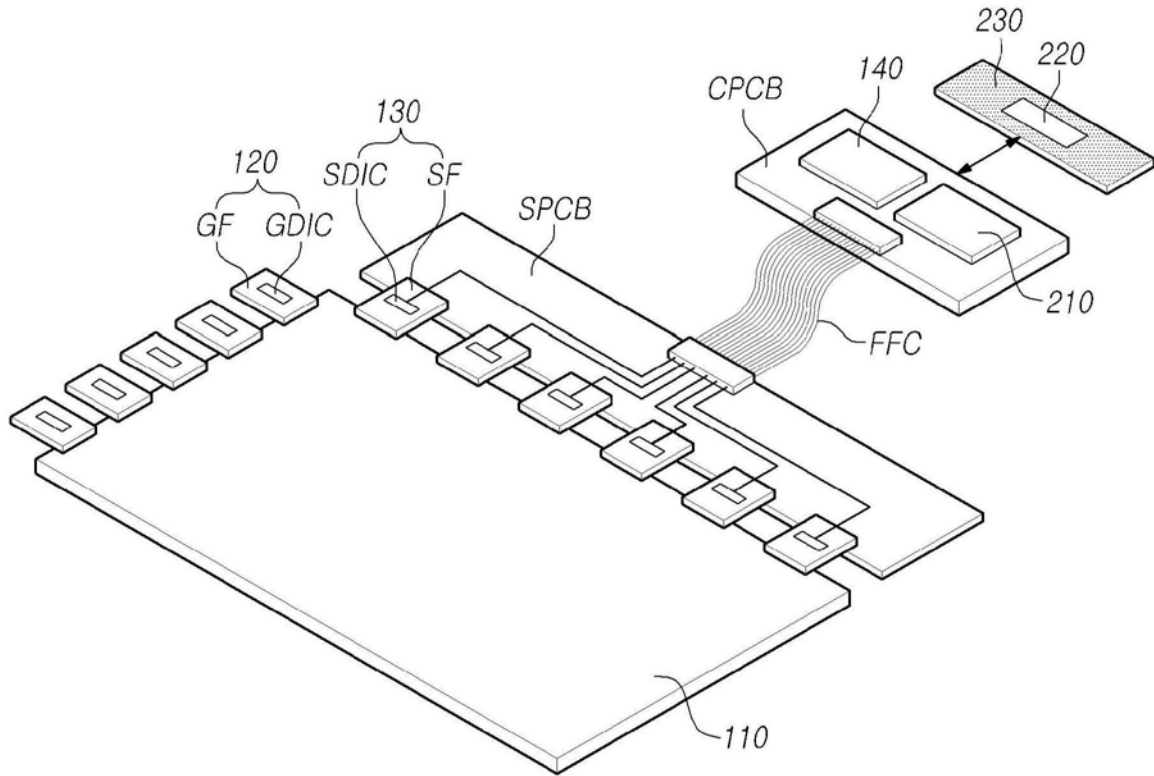


图2

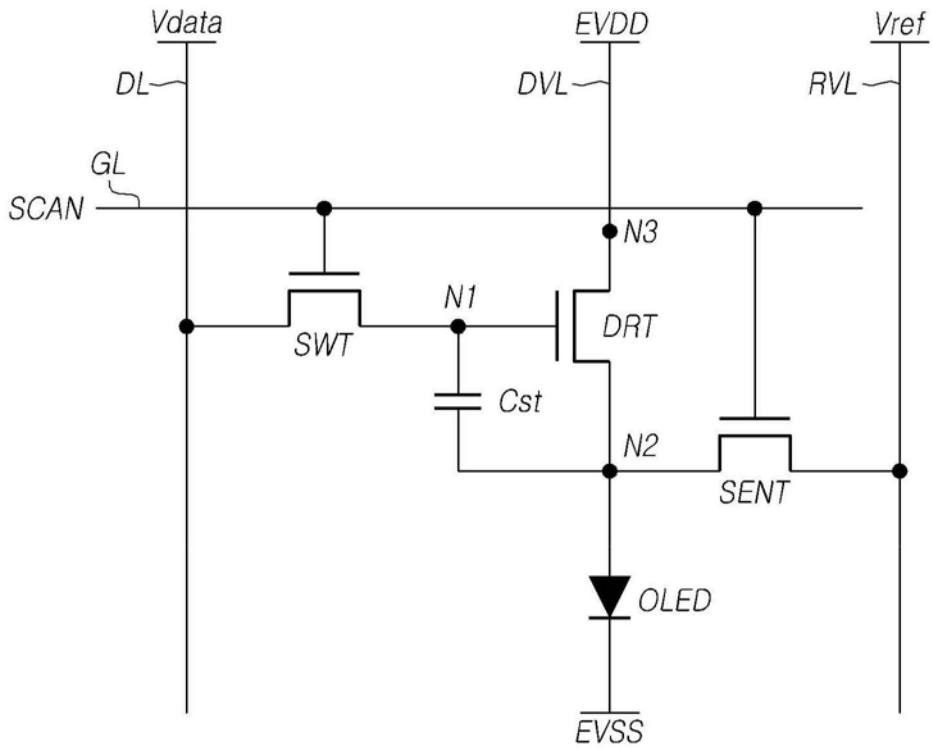


图3

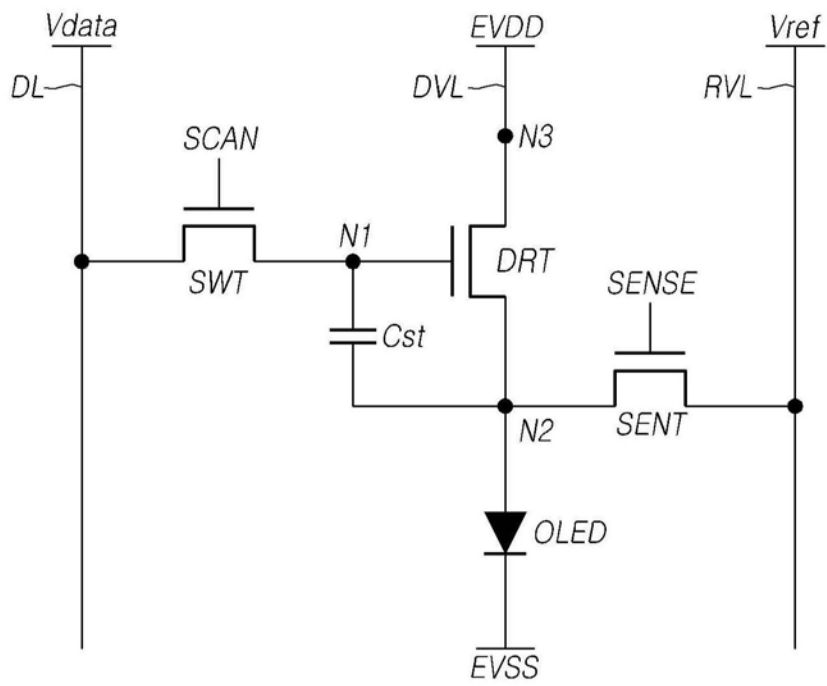


图4

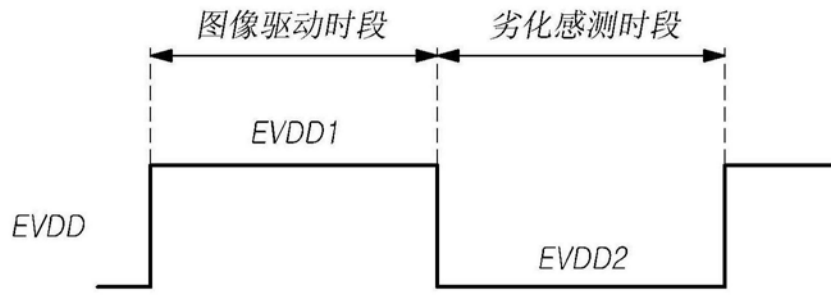


图5

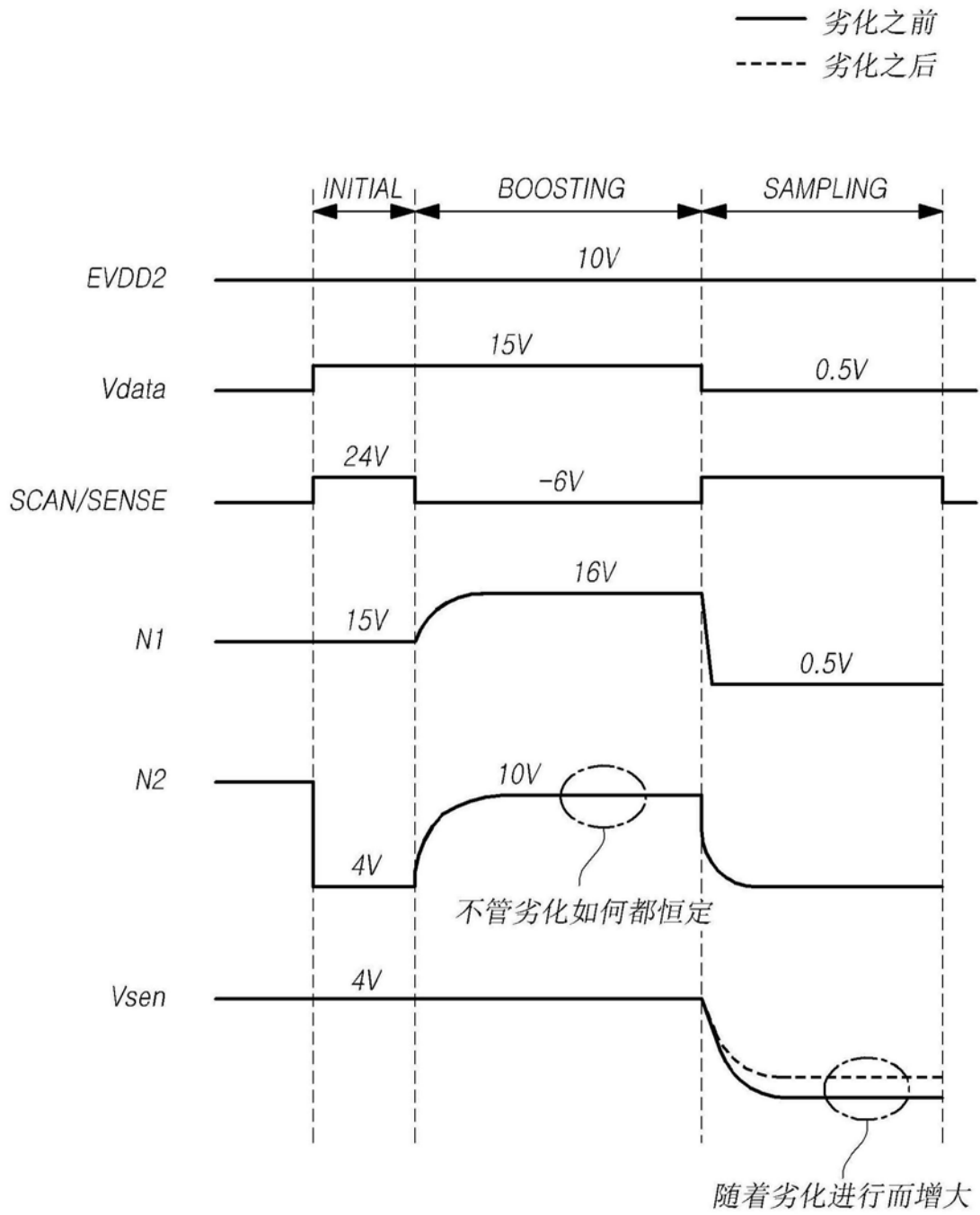


图6

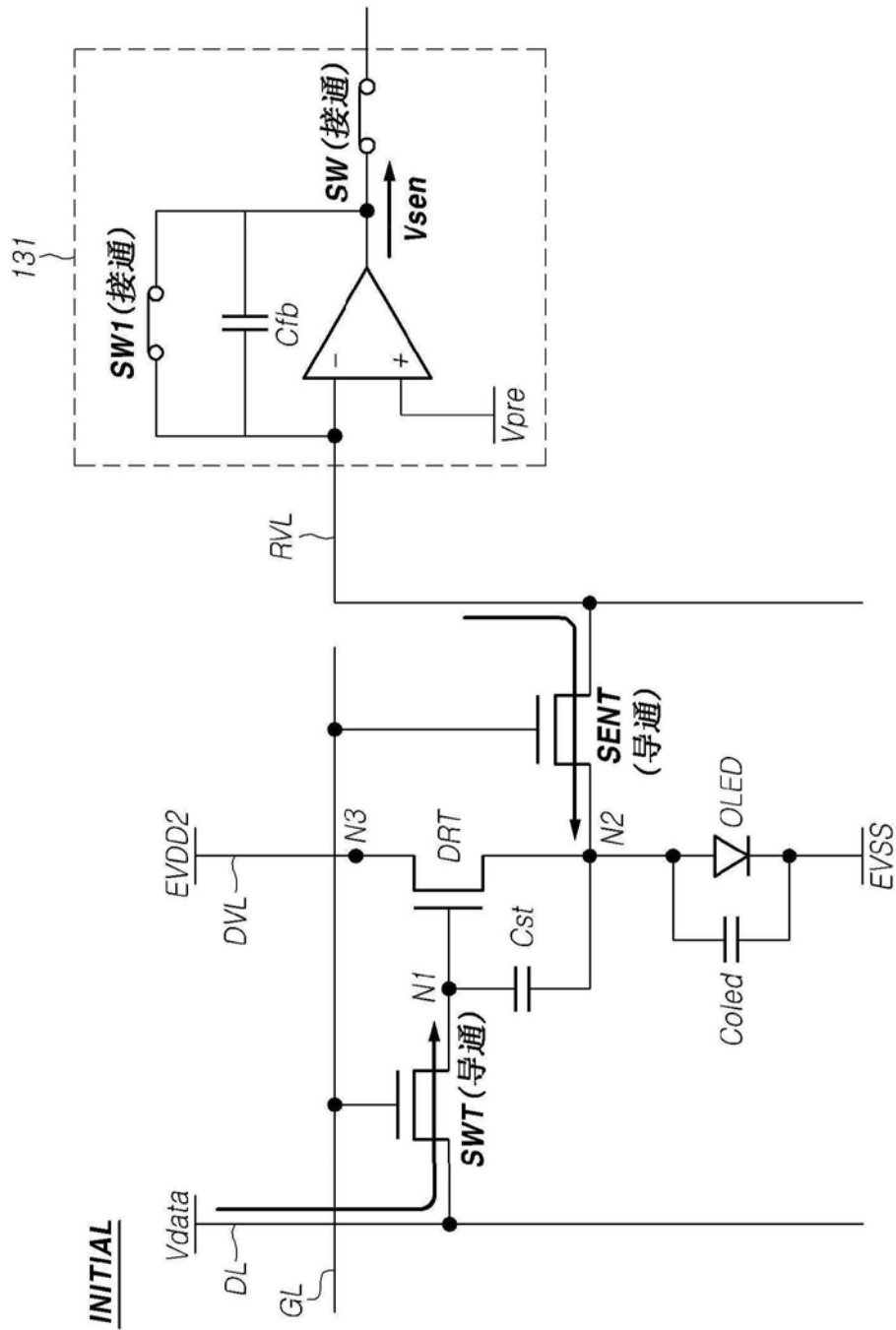


图7

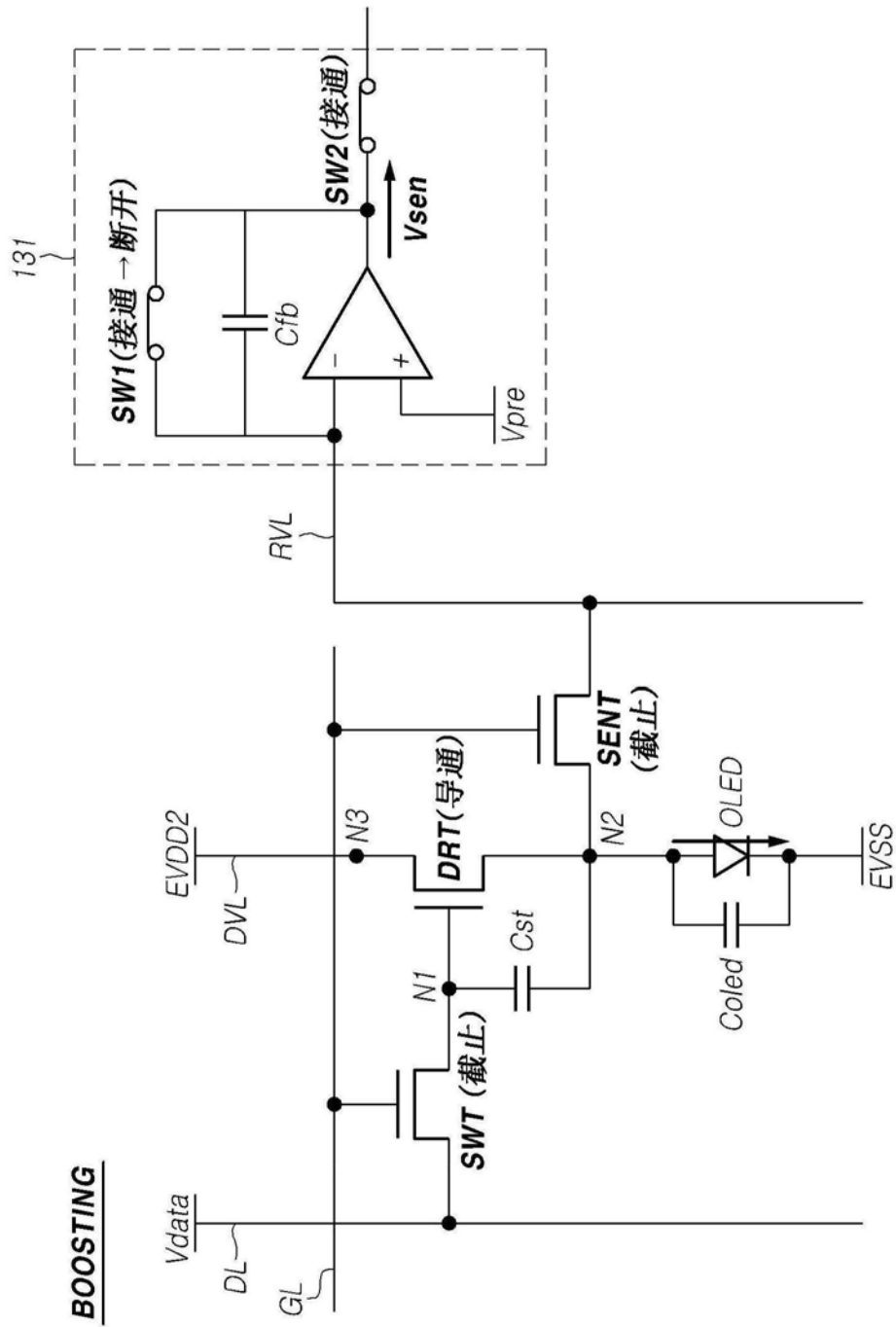


图8

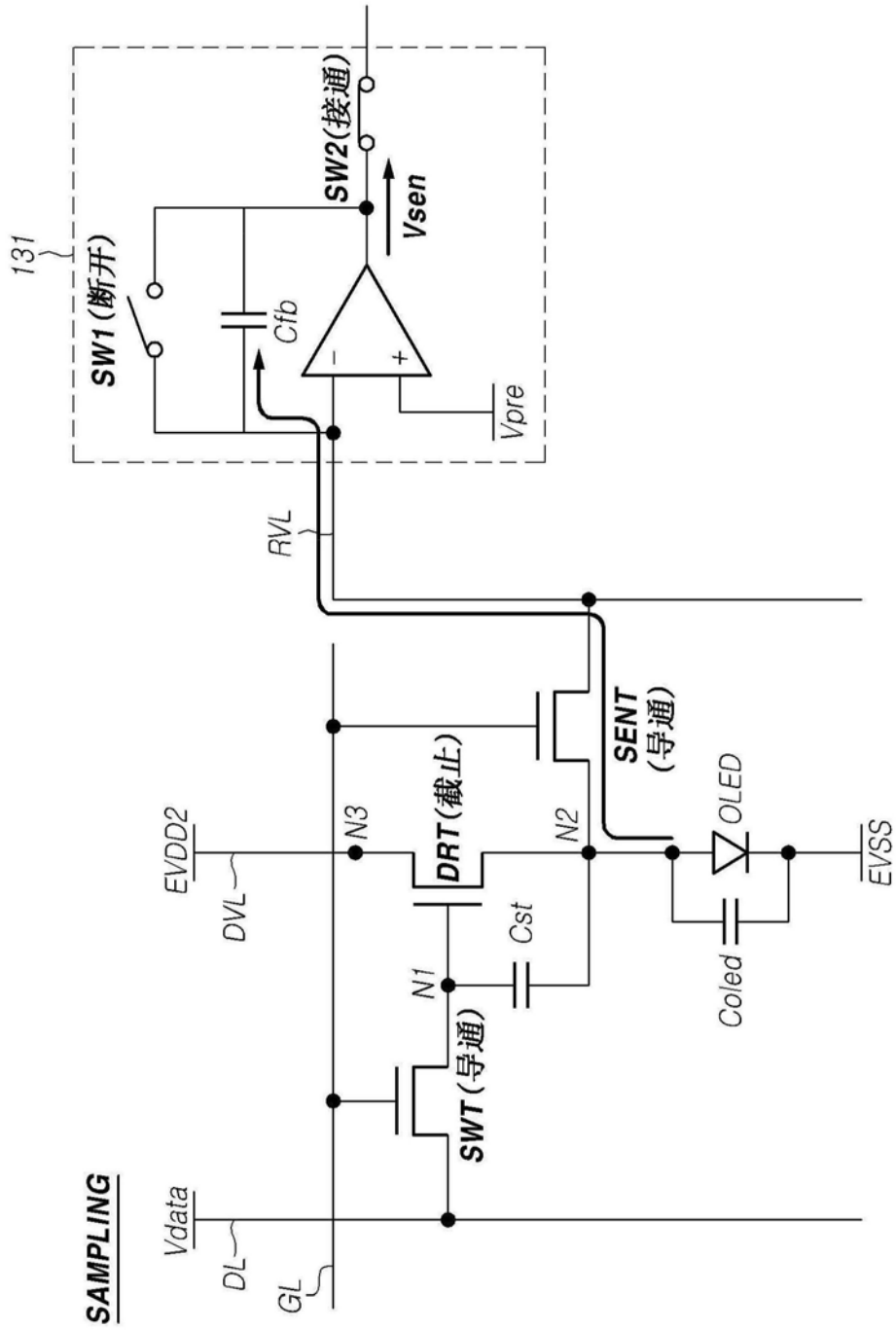


图9

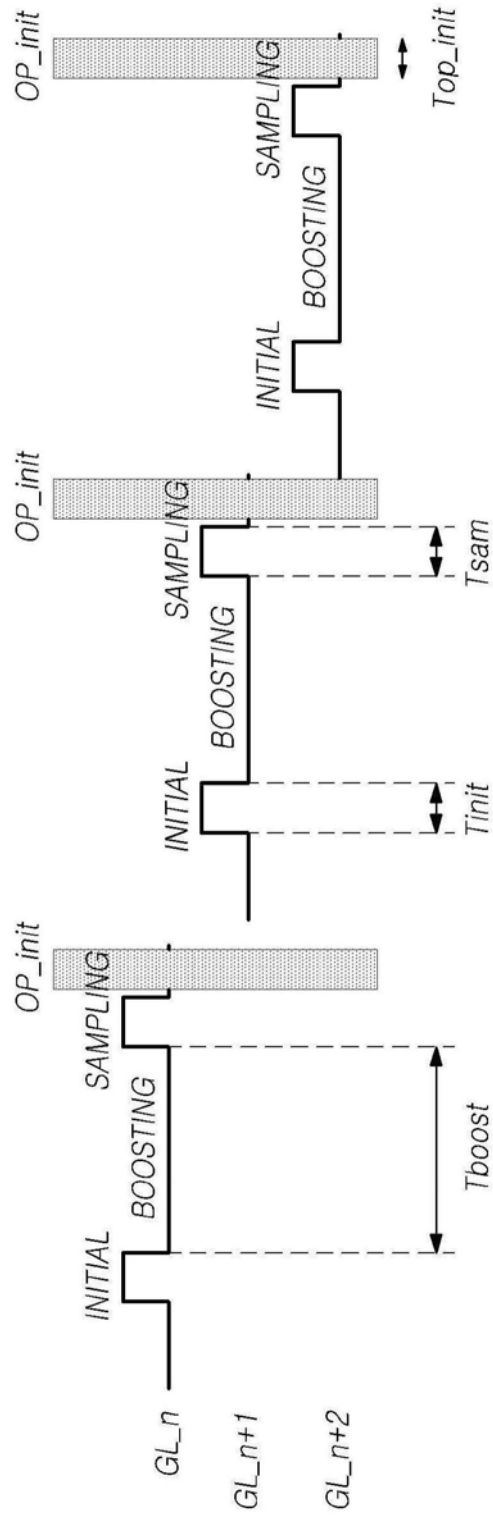


图10

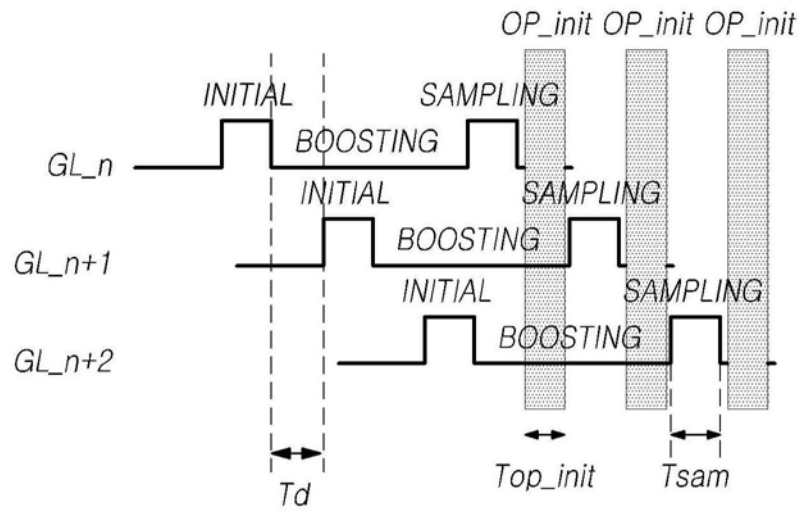


图11

专利名称(译)	感测电路元件的特征值的方法和使用该方法的显示装置		
公开(公告)号	CN111199698A	公开(公告)日	2020-05-26
申请号	CN2019111051207.0	申请日	2019-10-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴桃模		
发明人	朴桃模		
IPC分类号	G09G3/00 G09G3/3225		
CPC分类号	G09G3/3233 G09G3/3275 G09G2300/0819 G09G2300/0861 G09G2310/08 G09G2320/045 G09G3/3258 G09G3/3266 G09G2300/0809 G09G2320/0252 G09G2330/12		
代理人(译)	刘久亮		
优先权	1020180143135 2018-11-20 KR		
外部链接	Espacenet SIPO		

摘要(译)

感测电路元件的特征值的方法和使用该方法的显示装置。本公开涉及一种感测电路元件的特征值的方法和使用该方法的显示装置。该显示装置能够准确地感测设置在显示面板的每个子像素中的有机发光二极管的劣化并且补偿该劣化。该感测电路元件的特征值的方法能够通过高效地执行有机发光二极管的劣化感测处理来节省整个显示面板的感测时间并且提高显示装置的驱动速度。

