



(12)发明专利申请

(10)申请公布号 CN 110751928 A

(43)申请公布日 2020.02.04

(21)申请号 201911093720.6

(22)申请日 2019.11.11

(71)申请人 OPPO广东移动通信有限公司  
地址 523860 广东省东莞市长安镇乌沙海  
滨路18号

(72)发明人 贾玉虎

(74)专利代理机构 北京派特恩知识产权代理有  
限公司 11270  
代理人 王军红 张颖玲

(51) Int. Cl.  
G09G 3/3225(2016.01)  
G09G 3/3266(2016.01)  
G09G 3/3258(2016.01)  
G09G 3/3233(2016.01)

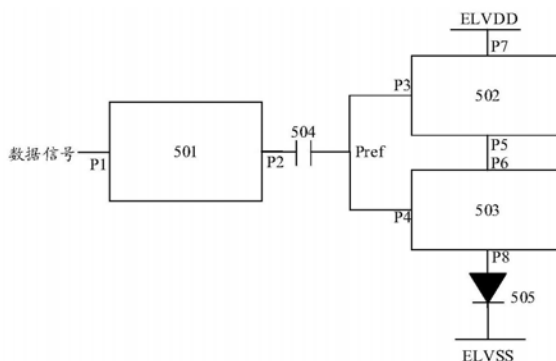
权利要求书3页 说明书9页 附图9页

(54)发明名称

一种像素电路及其工作方法、显示装置

(57)摘要

本发明实施例公开了一种像素电路及其工作方法、显示装置,其中,所述像素电路包括:第一电路单元、第二电路单元、第三电路单元、电容和有机发光二极管OLED;所述第一电路单元的第一端与数据信号线连接;所述第一电路单元的第二端通过所述电容分别与所述第二电路单元的第一端和所述第三电路单元的第一端连接;所述第二电路单元的第二端与所述第三电路单元的第二端连接;所述第二电路单元的第三端施加发光驱动正信号ELVDD电源;所述第三电路单元的第三端与所述OLED的阳极连接,且所述OLED的阴极施加发光驱动负信号ELVSS电源。



1. 一种像素电路,其特征在于,所述像素电路包括:第一电路单元、第二电路单元、第三电路单元、电容和有机发光二极管OLED;

所述第一电路单元的第一端与数据信号线连接;

所述第一电路单元的第二端通过所述电容分别与所述第二电路单元的第一端和所述第三电路单元的第一端连接;

所述第二电路单元的第二端与所述第三电路单元的第二端连接;

所述第二电路单元的第三端施加发光驱动正信号ELVDD电源;

所述第三电路单元的第三端与所述OLED的阳极连接,且所述OLED的阴极施加发光驱动负信号ELVSS电源。

2. 根据权利要求1所述的电路,其特征在于,

所述第二电路单元将所述ELVDD电源作为补偿电源,并通过所述第三电路单元将所述ELVDD电源的ELVDD信号输入参考点,所述参考点为所述电容、所述第二电路单元与所述第三电路单元的连接点;

所述电容基于所述参考点的电压耦合所述第一电路单元输入的所述数据信号线的数据信号,并将释放的电流作为驱动电流通过所述第三电路单元输入所述OLED。

3. 根据权利要求2所述的电路,其特征在于,所述第一电路单元还连接有参考信号线;

所述第一电路单元分别选取所述数据信号和所述参考信号线的参考信号作为输入信号,且输入所述电容的电压为所述数据信号和所述参考信号之间的电压差。

4. 根据权利要求3所述的电路,其特征在于,所述第一电路单元包括:第一晶体管和第一晶体管;

所述第一晶体管的源极对应所述第一电路单元的第一端与所述参考信号线连接,以将所述参考信号作为所述输入信号;

所述第二晶体管的源极对应所述第一电路单元的第二端与所述数据信号线连接,以将所述数据信号作为所述输入信号。

5. 根据权利要求4所述的电路,其特征在于,

所述第一晶体管的栅极输入第n行发光信号EM(n),所述n为所述OLED对应的像素的行数;

所述第二晶体管的栅极输入第n-m行扫描信号Scan(n-m),所述m小于像素的总行数;

所述第一晶体管的漏极和所述第二晶体管的漏极对应所述第一电路单元的第三端。

6. 根据权利要求2所述的电路,其特征在于,所述第二电路单元控制所述ELVDD电源和所述第三电路单元之间的通路的连通或断开;

在所述第二电路单元连通所述ELVDD电源和所述第三电路单元之间的通路的情况下,所述ELVDD电源的ELVDD信号通过所述第三电路单元输入所述参考点;

在所述第二电路单元断开所述ELVDD电源和所述第三电路单元之间的通路的情况下,所述参考点的电压通过所述第三电路单元输入所述OLED。

7. 根据权利要求6所述的电路,其特征在于,所述第二电路单元包括:第三晶体管和第四晶体管;

所述第三晶体管的栅极对应所述第二电路单元的第一端;

所述第三晶体管的源极与所述第四晶体管的漏极连接;

所述第三晶体管的漏极对应所述第二电路单元的第二端；

所述第四晶体管的源极对应所述第二电路的第三端与所述ELVDD电源连接。

8. 根据权利要求7所述的电路,其特征在于,所述第四晶体管的栅极输入第 $n-m$ 行发光信号EM( $n-m$ ),所述 $m$ 小于像素的总行数;所述 $n$ 为所述OLED对应的像素的行数。

9. 根据权利要求6所述的电路,其特征在于,所述第三电路单元包括:第五晶体管;

所述第五晶体管的栅极对应所述第三电路单元的第一端;

所述第五晶体管的漏极对应所述第三电路单元的第二端;

所述第五晶体管的源极对应所述第三电路单元的第三端。

10. 根据权利要求8所述的电路,其特征在于,

所述第五晶体管的栅极输入EM( $n-m$ ),所述 $m$ 小于像素的总行数;所述 $n$ 为所述OLED对应的像素的行数。

11. 根据权利要求1至10任一项所述的电路,其特征在于,所述第三电路单元的第三端通过第四电路单元与所述OLED的阳极连接;

所述第四电路单元控制所述第三电路单元与所述OLED之间的通路的连通或关断。

12. 根据权利要求11所述的电路,其特征在于,所述第四电路单元包括:第六晶体管;

所述第六晶体管的源极与所述第三电路单元的第三端连接;

所述第六晶体管的漏极与所述OLED的阳极连接。

13. 根据权利要求12所述的电路,其特征在于,

所述第六晶体管的栅极输入EM( $n$ ),所述 $n$ 为所述OLED对应的像素的行数。

14. 根据权利要求1所述的电路,其特征在于,所述电路还包括:第五电路单元;

所述第五电路单元的第一端与所述参考信号线连接,所述第五电路单元的第二端与所述第二电路单元的第一端连接。

15. 根据权利要求14所述的电路,其特征在于,所述第三电路单元包括:第七晶体管;

所述第七晶体管的源极对应所述第五电路单元的第一端,输入所述参考信号;

所述第七晶体管的栅极输入第 $n-m$ 行扫描信号Scan( $n-m$ ),所述 $m$ 小于像素的总行数;所述 $n$ 为所述OLED对应的像素的行数;

所述第七晶体管的漏极输入对应所述第三电路单元的第二端。

16. 一种像素电路的工作方法,其特征在于,所述像素电路包括:第一电路单元、第二电路单元、第三电路单元、电容和有机发光二极管OLED;所述方法包括:

与所述第二电路单元连接的发光驱动正信号ELVDD电源的ELVDD通过所述第二电路单元和所述第三电路单元输入参考点,所述参考点为所述电容、所述第二电路单元与所述第三电路单元的连接点;

在所述ELVDD停止输入所述参考点后,所述电容基于所述参考点的电压耦合所述第一电路单元输入的数据信号,并将释放的电流作为驱动电流通过所述第三电路单元输入所述OLED。

17. 根据权利要求16所述的方法,其特征在于,所述像素电路还包括:第四电路单元;

所述第四电路单元用于控制所述第三电路单元与所述OLED之间的通路的连通或关断。

18. 根据权利要求17所述的方法,其特征在于,所述像素电路还包括:与所述第一电路单元连接的第五电路单元;

所述第五电路单元向所述第二电路单元输入所述参考信号,使得所述参考点的电压为所述参考信号的电压。

19. 根据权利要求18所述的方法,其特征在于,第一电路单元包括:第一晶体管和第二晶体管,第二电路单元包括:第三晶体管和第四晶体管,所述第三电路单元包括:第五晶体管,所述第四电路单元包括:第六晶体管;所述第五电路单元包括:第七晶体管;

第 $n-m$ 行扫描信号Scan( $n-m$ )写入,所述第一晶体管、所述第二晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管关断,所述第七晶体管导通,所述参考信号输入第三晶体管,则所述第三晶体管导通,所述 $m$ 小于像素的总行数;所述 $n$ 为所述OLED对应的像素的行数;

第 $n-m$ 行发光信号EM( $n-m$ )写入,所述第二晶体管、所述第六晶体管和所述第七晶体管关断,所述第一晶体管、所述第四晶体管和所述第五晶体管导通,所述参考信号基于所述第一晶体管向所述电容充电,所述第三晶体管基于ELVDD的输入截止,将所述ELVDD的电压作为所述第三晶体管的补偿电压输入所述参考点,使得所述电容两端的压差为参考点的电压与所述参考信号的参考电压的压差;

Scan( $n$ )写入,所述第一晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管和所述第七晶体管关断,所述第二晶体管导通,所述数据信号基于第二晶体管输入所述电容,所述电容耦合所述数据信号,使得所述参考点的电压的变化量为所述数据信号与所述参考信号的压差;

EM( $n-m$ )和EM( $n$ )写入,所述第二晶体管、所述第三晶体管和所述第七晶体管关断,所述第一晶体管、所述第四晶体管、所述第五晶体管和所述第六晶体管导通,所述电容放电,将所述参考点的电压的变化量转化为所述OLED的驱动电流。

20. 一种显示装置,其特征在于,所述显示装置包括权利要求1至15任一项所述的像素电路。

## 一种像素电路及其工作方法、显示装置

### 技术领域

[0001] 本发明涉及显示技术,尤其涉及一种像素电路及其工作方法、显示装置。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Display,OLED)显示装置作为一种电流型发光器件已越来越多地被应用于高性能显示中。OLED按照驱动方式可以分为无源矩阵型OLED(Passive Matrix OLED,PMOLED)和有源矩阵型OLED(Active Matrix OLED,AMOLED)两大类。AMOLED具有轻薄、对比度高、可视角度大等优点,在移动终端尤其是手机中的使用比例也越来越高。

[0003] AMOLED通过扫描信号线的扫描信号和数据信号线的数据信号控制像素发光。为了减少显示屏边框的尺寸,通过一路数据信号线应用于多列像素即D-Mux的设计来减少数据信号线的数量。

[0004] 随着移动终端显示屏尺寸的增大,分辨率的提高,AMOLED的每行扫描信号线开启的时间也越来越短,数据信号线开启时间也越来越短,即可用于像素电路补偿的时间也越短,不仅影响补偿的精度,且不得不为了提高像素电路补偿时间而放弃D-Mux的设计,因此,现有的像素电路无法实现精度的补偿和显示屏边框的缩小的兼顾。

### 发明内容

[0005] 本发明实施例提供一种像素电路及其工作方法、显示装置,能够实现精度的补偿和显示屏边框的缩小的兼顾。

[0006] 本发明实施例的技术方案是这样实现的:

[0007] 第一方面,本发明实施例提供一种像素电路,所述电路包括:第一电路单元、第二电路单元、第三电路单元、电容和OLED;

[0008] 所述第一电路单元的第一端与数据信号线连接;

[0009] 所述第一电路单元的第二端通过所述电容分别与所述第二电路单元的第一端和所述第三电路单元的第一端连接;

[0010] 所述第二电路单元的第二端与所述第三电路单元的第二端连接;

[0011] 所述第二电路单元的第三端施加发光驱动正信号ELVDD电源;

[0012] 所述第三电路单元的第三端与所述OLED的阳极连接,且所述OLED的阴极施加发光驱动负信号ELVSS电源。

[0013] 第二方面,本发明实施例提供一种像素电路的工作方法,所述像素电路包括:第一电路单元、第二电路单元、第三电路单元、电容和有机发光二极管OLED;所述方法包括:

[0014] 将第二电路单元连接的发光驱动正信号ELVDD电源的ELVDD通过所述第二电路单元和所述第三电路单元输入参考点,所述参考点为所述电容、所述第二电路单元与所述第三电路单元的连接点;

[0015] 在所述ELVDD停止输入所述参考点后,通过所述电容耦合所述第一电路单元输入

的数据信号,并将释放的电流作为驱动电流通过所述第三电路单元输入所述OLED。

[0016] 第三方面,本发明实施例提供一种显示装置,所述显示装置包括上述像素电路。

[0017] 本发明实施例提供的像素电路,包括:所述第一电路单元的第一端与数据信号线连接;所述第一电路单元的第二端通过所述电容分别与所述第二电路单元的第一端和所述第三电路单元的第一端连接;所述第二电路单元的第二端与所述第三电路单元的第二端连接;所述第二电路单元的第三端施加发光驱动正信号ELVDD电源;所述第三电路单元的第三端与所述OLED的阳极连接,且所述OLED的阴极施加发光驱动负信号ELVSS电源;使得ELVDD电源作为补偿电源,且ELVDD电源的补偿时间与数据信号的写入时间错开,从而将像素电路的补偿和数据信号的写入时间错开,在消除了晶体管的阈值的影响即进行了阈值电压的同时,使得补偿时间与数据信号写入的时间无关,能够兼容实现精度的补偿和显示屏边框的缩小的兼顾,减小边框尺寸的同时,降低显示器的成本。

### 附图说明

[0018] 图1是本发明实施例提供AMOLED的一个可选的架构示意图;

[0019] 图2是本发明实施例提供的D-Mux电路的一个可选的电路结构示意图;

[0020] 图3是本发明实施例提供的像素电路的一个可选的电路结构示意图;

[0021] 图4是本发明实施例提供的图3所示的像素电路的驱动信号的一个可选的波形示意图;

[0022] 图5A是本发明实施例提供的像素电路的一个可选的结构示意图;

[0023] 图5B是本发明实施例提供的像素电路的一个可选的结构示意图;

[0024] 图6是本发明实施例提供的像素电路的一个可选的电路结构示意图;

[0025] 图7是本发明实施例提供的图6所示的像素电路的驱动信号的一个可选的波形示意图;

[0026] 图8是本发明实施例提供的图6所示的像素电路在第一阶段的工作情况示意图;

[0027] 图9是本发明实施例提供的图6所示的像素电路在第二阶段的工作情况示意图;

[0028] 图10是本发明实施例提供的图6所示的像素电路在第三阶段的工作情况示意图;

[0029] 图11是本发明实施例提供的图6所示的像素电路在第四阶段的工作情况示意图;

[0030] 图12是本发明实施例提供的扫描信号GOA的输出波形示意图;

[0031] 图13是本发明实施例提供的发光信号GOA的输出波形示意图。

### 具体实施方式

[0032] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,所描述的实施例不应视为对本发明的限制,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0033] 在对本发明实施例提供的像素电路进行详细说明之前,先对AMOLED的整体架构和D-Mux进行介绍。

[0034] AMOLED的整体架构如图1所示,包括:发光信号(EM)阵列基板行驱动(Gate Driver OnArray,GOA)101、扫描信号(Scan)GOA102、驱动电路(Driver IC)103、D-Mux电路104和像素单元105,其中,栅极线的栅极信号由Scan GOA电路与EM GOA电路逐行输入,实现寻址扫

描的功能,数据信号通过Driver IC经由D-Mux电路写入像素电路,并最终驱动像素电路发出对应光强的光线。

[0035] 在一示例中,当显示屏的屏幕的分辨率为1080\*2160,则该屏幕对应1080\*3(若为RGB 3个子像素)根数据信号(Data)线,以及2160根栅极(Gate)线。因显示屏的栅极为逐行扫描,若刷新频率为60hz,则每行扫描信号线打开时间为 $1/60/2160$ 。为了减少Data线的数量,会引入D-Mux的设计,以通过Data线的数量的减少,降低成本,并缩减下边框的尺寸。

[0036] 这里,以一路数据信号线应用于两列像素即1托2的D-Mux为例,对D-Mux电路的原理进行说明,1托2的D-Mux电路的结构如图2所示,每2列子像素公用1根Data线,Data线(在一示例中,如图2所示,包括两个数据线:数据信号输入奇行(Data Input Odd)和数据信号输入偶行(Data Input Even))在1行Gate的寻址时间内,分别输入2列子像素需要的Data电压,即Data线数量可由 $1080*2$ 降低为1080。因此每个子像素Data电压的写入时间为 $1/60/2160/2$ 。其中,在图2中,Scan(n)、Scan(n+1)、Scan(n+2)和Scan(n+3)分别为第n、n+1、n+2和行n+2的子像素的扫描信号,以控制各行子像素的寻址时间。在图2中,子像素包括:G(绿色)子像素、R(红色)子像素和B(蓝色)子像素,其中,G-control、R/B-control分别为绿色子像素控制信号和红/.蓝子像素控制信号,用于控制对应的子像素。

[0037] 在实际应用中,根据显示屏的驱动能力,还可以做1托3甚至1托6的D-Mux。

[0038] 相关技术中,AMOLED显示屏的像素单元的结构如图3所示,包括:七个薄膜晶体管(Thin Film Transistor,TFT)、一个电容和一个OLED。这里,TFT可为N型TFT,也可为P型TFT。对于P型TFT,低电平写入;对于N型TFT,高电平写入。

[0039] TFT可为低温多晶硅技术(Low Temperature Poly-silicon,LTPS)TFT。

[0040] 其中,七个晶体管分别为T1、T2至T7。第n行扫描信号线分别与T2、T4、T5的栅极连接,以向T2、T4、T5的栅极输入Scan(n),第n-1行扫描信号线与T3的栅极连接,以向T3的栅极输入Scan(n-1),发光信号线分别与T6和T7的栅极连接,以向T6和T7的栅极输入EM,其中,

[0041] T6的源极与发光驱动正信号(ELVDD)电源连接,且T6的源极通过电容与T1的栅极连接,且T1的栅极与T4的源极、T3的漏极连接;

[0042] T6的漏极和T1的源极、T2的漏极连接;

[0043] T2的源极与数据信号线连接;

[0044] T4的漏极和T1的漏极、T7的源极连接;

[0045] T7的漏极与OLED的阳极以及T5的漏极连接;

[0046] OLED的阴极与发光驱动负信号(ELVSS)电源连接;

[0047] T5的源极和T3的源极分别与参考信号线连接。

[0048] 这里,当TFT为N型TFT,图3中的Scan(n)、Scan(n-1)以及EM的输出波形如图4所示,在初始阶段,Scan(n-1)写入,在补偿阶段,Scan(n)写入,在发光阶段,EM写入。

[0049] 在初始阶段,Scan(n-1)写入,T3导通,参考信号线的参考信号Ref写入T1的栅极,使得T1导通。

[0050] 在补偿阶段,Scan(n)写入,T2、T4和T5导通;基于T2、T4导通,数据信号线的数据信号Data写入T1源极,T1的栅极相对于源极的电压Vgs小于T1的阈值电压Vth,Data写入T1的栅极,直至T1栅极电位变为Vdata+Vth,T1截至;基于T5导通,Ref写入OLED阳极,对OLED进行初始化。其中,Vdata为Data的电压。

[0051] 在发光阶段,EM写入,T6、T7打开,OLED发光。

[0052] 依据饱和区电流公式,输入OLED的电流 $I_{oled}$ 如公式(1)所示,

$$[0053] \quad I_{oled} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{data} + V_{th} - V_{DD} - V_{th})^2 = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{data} - V_{DD})^2 \quad \text{公式(1)};$$

[0054] 其中, $C_{ox}$ 为栅极绝缘层单位面积电容; $\mu$ 为TFT的迁移率; $W/L$ 为TFT沟道宽长比; $V_{th}$ 为TFT导通的阈值电压, $V_{DD}$ 为ELVDD的电压。

[0055] 基于公式(1)可知, $I_{oled}$ 仅与 $V_{data}$ 与 $V_{DD}$ 有关,消除了 $V_{th}$ 的影响,实现了 $V_{th}$ 补偿。

[0056] 当显示屏尺寸的增大,分辨率提高,图3所示的像素电路的每行扫描信号线开启的时间也越来越短,相对应的,数据信号的写入时间也越来越短,即可用于像素电路补偿的时间也越短,不仅影响补偿精度,且不得不为了提高像素电路的补偿时间而放弃D-Mux的设计,使得使用图3所示的像素电路的显示装置存在以下问题:

[0057] 1、分辨率上升时,数据信号写入时间缩短,即像素补偿时间缩短,补偿精度降低,影响补偿电路的使用寿命;

[0058] 2、因补偿时间缩短无法采用D-Mux电路,造成下边框宽度增大;

[0059] 3、因无法采用D-Mux电路,则驱动电路需求通道数增加,电路成本上升。

[0060] 基于上述问题,本发明实施例提供一种像素电路,如图5A所示,像素电路500包括:第一电路单元501、第二电路单元502、第三电路单元503、电容504和有机发光二极管OLED505;

[0061] 第一电路单元501的第一端P1与数据信号线连接;

[0062] 第一电路单元501的第二端P2通过电容504分别与第二电路单元502的第一端P3和第三电路单元503的第一端P4连接;

[0063] 第二电路单元502的第二端P5与第三电路单元的第二端P6连接;

[0064] 第二电路单元502的第三端P7施加发光驱动正信号ELVDD电源;

[0065] 第三电路单元的第三端P8与OLED505的阳极连接,且OLED505的阴极施加发光驱动负信号ELVSS电源。

[0066] 这里,将第二电路单元502、第三电路单元503和电容504连接的点称为参考点,参考点的电压与第二电路单元502的第一端P3、第三电路单元503的第一端P4的电压的大小相同。

[0067] 其中,EL包括:发光驱动正信号ELVDD和发光驱动负信号ELVSS为发光驱动信号(Electroluminescent,EL)的两个控制信号。发光驱动信号(Electroluminescent,EL)的电压差为ELVDD和ELVSS的电压差。参考信号线输出的信号称为参考信号Ref,数据信号线输出的信号称为数据信号Data。

[0068] 在一示例中,本发明实施例提供的像素电路可实施为图1所示的AMOLED中的像素单元。

[0069] 这里,与第二电路单元502连接的发光驱动正信号ELVDD电源的ELVDD通过第二电路单元502和第三电路单元503输入参考点,所述参考点为电容504、第二电路单元502与第三电路单元503的连接点;

[0070] 在所述ELVDD停止输入所述参考点后,电容504基于所述参考点的电压耦合第一电

路单元501输入的数据信号,并将释放的电流作为驱动电流通过第三电路单元503输入OLED505。

[0071] 在图5A所示的像素电路中,第二电路单元502将所述ELVDD电源作为补偿电源,并通过第三电路单元503将所述ELVDD电源的ELVDD信号输入参考点,所述参考点为所述电容、第二电路单元502与第三电路单元503的连接点;电容504基于所述参考点的电压耦合第一电路单元501输入的数据信号线的数据信号,并将释放的电流作为驱动电流通过所述第三电路单元输入OLED505。

[0072] 这里,P1为输入端、P2为输出端,P3为输入端,P4为输入输出端,

[0073] 当ELVDD通过第二电路单元502和第三电路单元503输入Pref,Pref的电流方向为P4至P3,P4为输出端,P3为输入端。

[0074] 当第一电路单元501输入数据信号,且将数据信号通过电容并经过Pref输入第三电路单元,电容耦合第一电路单元501输出的数据信号,Pref的电流方向为P2至P4,P2为输出端,P4为输入端。

[0075] 基于图5A所示的像素电路,Pref的电流方向在不同的时间段内完全相反,使得P4可作为输出端或输入端,在P4作为输出端时,ELVDD作为补偿电源输入第二电路单元,在在P4作为输入端时,数据信号输入第三单元,且在数据信号输入第三单元时,电容耦合数据信号,使得补偿电源对像素电路补偿的时间与数据信号写入的时间岔开,在进行精度补偿的同时,将补偿与数据信号写入的独立,可基于该像素电路实施D-Mux的设计,实现精度的补偿和显示屏边框的缩小的兼顾。

[0076] 如图5B所示,第一电路单元501还连接有参考信号线;第一电路单元501分别选取所述数据信号和所述参考信号线的参考信号作为输入信号,且输入电容504的电压为所述数据信号和所述参考信号之间的电压差。

[0077] 将ELVDD作为补偿电源输入参考点时,第一电路单元将参考信号作为输入信号,电容504两端的电压差为参考点的电压和参考信号的电压的电压差。ELVDD停止输入参考点后,第一电路单元将数据信号作为输入信号,电容耦合数据信号,输入电容的电压为数据信号和参考信号之间的电压差,且电容基于输入的电压释放电流,且将释放的电流作为驱动电流通过第三电路电源输入OLED,驱动OLED发光。

[0078] 可选地,Ref的电压Vref:高电平为5伏(V)至10V,低电平为-5至-10V。ELVDD的电压VDD为4V至5V,ELVSS的电压VSS为-2.5V至-6V。。

[0079] 本发明实施例中,第一电路单元501选取所述参考信号或所述数据信号作为输入信号,在所述输入信号为所述参考信号时,VLEDD输入所述参考点,完成补偿。

[0080] 可选地,如图6所示,第一电路单元501包括第一晶体管T1和第二晶体管T2;

[0081] 第一晶体管T1的源极对应第一电路单元501的第一端与参考信号线连接,以将参考信号ref作为输入信号;

[0082] 第二晶体管T2的源极对应第一电路单元501的第二端与数据信号线连接,以将数据信号Data作为所述输入信号。

[0083] 这里,第一晶体管T1的栅极输入第n行发光信号EM(n),所述n为所述OLED对应的像素的行数;

[0084] 第二晶体管T2的栅极输入第n-m行扫描信号Scan(n-m),所述m小于像素的总行数;

[0085] 第一晶体管T1的漏极和第二晶体管T2的漏极对应第一电路单元501的第三端。

[0086] 这里,EM (n) 与Scan (n-m) 的写入时间不重叠,在EM (n) 写入时,Scan (n-m) 不写入;Scan (n-m) 写入时,EM (n) 不写入。

[0087] 当EM (n) 写入,第一晶体管T1导通,第二晶体管T2关断,第一电路单元输入参考信号;当Scan (n-m) 写入,第二晶体管T2导通,第一晶体管T1关断,第一电路单元输入数据信号。

[0088] 当第一电路单元输入参考信号,第一电路单元将参考信号输入电容,当第一电路单元输入数据信号,第一电路单元将数据信号输入电容,使得第一电路单元的输入由参考信号切换为数据信号后,数据信号输入电容,这整个过程中,输入电容的电压为数据信号的电压与参考信号的电压的压差。

[0089] 本发明实施例中,所述第二电路单元,控制所述ELVDD电源和所述第三电路单元之间的通路的连通或断开;

[0090] 在所述第二电路单元连通所述ELVDD电源和所述第三电路单元之间的通路的情况下,所述ELVDD电源的ELVDD信号通过所述第三电路单元输入所述参考点;

[0091] 在所述第二电路单元断开所述ELVDD电源和所述第三电路单元之间的通路的情况下,所述参考点的电压通过所述第三电路单元输入所述OLED。

[0092] 可选地,如图6所示,第二电路单元502包括:第三晶体管T3和第四晶体管T4;

[0093] 第三晶体管T3的栅极对应第二电路单元502的第一端;

[0094] 第三晶体管T3的源极与第四晶体管T4的漏极连接;

[0095] 第四晶体管T4的源极对应所述第二电路单元的第二端,与所述ELVDD电源连接。

[0096] 这里,第三晶体管T3的栅极对应第二电路单元502的第一端与电容504、第一电路单元501的第一端、第三电路单元503的第一端连接。

[0097] 这里,第四晶体管T4的栅极输入第n-m行发光信号EM (n-m) ,所述m小于像素的总行数;所述n为所述OLED对应的像素的行数。

[0098] 当EM (n-m) 写入,T4导通,T3基于第一输入单元通过电容输入的电压处于导通状态;基于T4和T3导通,使得ELVDD通过T4、T3写入第三电路单元,并通过第三电路单元写入T3的栅极,此时,T3的Vgs为VDD+Vth,即参考点的电压完成补偿,其中,VDD为ELVDD的电压。

[0099] 可选地,如图6所示,第三电路单元503包括:第五晶体管T5;第五晶体管T5的栅极对应所述第三电路单元的第一端;第五晶体管T5的漏极对应所述第三电路单元的第二端;第五晶体管T5的源极对应所述第三电路单元的第三端。

[0100] 这里,第五晶体管的栅极输入EM (n-m) 。

[0101] 在一实施例中,如图5B所示,第三电路单元503的第三端通过第四电路单元506与OLED505的阳极连接;第四电路单元506控制第三电路单元503与所述OLED505之间的通路的连通或关断。

[0102] 可选地,如图6所示,第四电路单元506包括:第六晶体管T6;第六晶体管T6的源极与所述第三电路单元的第三端连接;第六晶体管T6的漏极与所述OLED的阳极连接。

[0103] 这里,当EM (n-m) 写入,T4和T5导通,T6关断,T3基于第一输入单元通过电容输入的电压处于导通状态;基于T4、T5和T3导通,T6关断,使得ELVDD通过T5、T4写入T3的栅极,直到T3的Vgs等于Vth,T3截止,此时,T3的Vgs为VDD+Vth,即参考点的电压基于ELVDD电源完成补

偿。

[0104] 此时,当第一电路单元写入参考信号时,电容两端的电压差 $V' = VDD + V_{th} - V_{ref}$ ,其中, $V_{ref}$ 为参考信号的电压。当第一电路单元写入的参考信号切换为数据信号时,电容两端的电压差 $V' = VDD + V_{th} - V_{ref}$ ,因电容的耦合,T3的栅极即参考点的电位变为 $V_{pref} = VDD + V_{th} - V_{ref} + V_{data}$ ,在整个过程中,输入电容的电压 $V'' = V_{data} - V_{ref}$ 。

[0105] 当EM(n)写入,T4和T5关断且T3关断,T6导通,此时,基于T3的栅极的电位输入至OLED,OLED的饱和电流 $I_{oled}$ 如公式(2)所示:

$$I_{oled} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (VDD + V_{th} + V_{data} - V_{ref} - VDD - V_{th})^2 = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{data} - V_{ref})^2$$

[0106] 公式(2)。

[0107] 基于公式(2)可知, $I_{oled}$ 仅与 $V_{data}$ 与 $V_{ref}$ 有关,消除了 $V_{th}$ 的影响,实现了 $V_{th}$ 补偿。

[0108] 本发明实施例中,如图5B所示,所述电路还包括:第五电路单元507;

[0109] 所述第五电路单元507的第一端与所述参考信号线连接,第五电路单元507的第二端与所述第二电路单元的第一端连接。

[0110] 这里,第五电路单元向所述第二电路单元中输入所述参考信号,使得所述参考点的电压为所述参考信号的电压。

[0111] 可选地,如图6所示,第五电路单元507包括:第七晶体管T7;

[0112] 第七晶体管T7的源极对应第五电路单元507的第一端,输入所述参考信号;

[0113] 第七晶体管T7的栅极输入第n-m行扫描信号Scan(n-m),所述m小于像素的总行数;所述n为所述OLED对应的像素的行数;

[0114] 所述第七晶体管的漏极输入对应所述第五电路单元的第二端。

[0115] 本发明实施例中,如图6所示,第一电路单元501包括:第一晶体管T1和第二晶体管T2、第二电路单元502包括:第三晶体管T3和第四晶体管T4,第三电路单元503包括:第五晶体管条,第四电路单元506包括:第六晶体管T6;第五电路单元507包括:第七晶体管T7;

[0116] 第n-m行扫描信号Scan(n-m)写入,第一晶体管T1、第二晶体管T2、第四晶体管T4、第五晶体管T5和第六晶体管T6关断,第七晶体管T7导通,所述参考信号输入第三晶体管T3,则第三晶体管T3导通,所述m小于像素的总行数;所述n为所述OLED对应的像素的行数;

[0117] 第n-m行发光信号EM(n-m)写入,第二晶体管T2、第六晶体管T6和第七晶体管T7关断,第一晶体管T1、第四晶体管T4和第五晶体管T5导通,所述参考信号基于第一晶体管T1向所述电容充电,第三晶体管T3基于ELVDD的输入截止,,将所述ELVDD的电压作为所述第三晶体管的补偿电压输入所述参考点,使得所述电容的压差为参考点的电压与所述参考信号的参考电压的压差;

[0118] Scan(n)写入,第一晶体管T1、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6和第七晶体管T7关断,第二晶体管T2导通,所述数据信号基于第二晶体管T2输入电容504,使得所述参考点的电压的变化量为所述数据信号与所述参考信号的压差;

[0119] EM(n-m)和EM(n)写入,第二晶体管T2、第三晶体管T3和第七晶体管T7关断,第一晶体管T1、第四晶体管T4、第五晶体管T5和第六晶体管T6导通,所述电容放电,将所述参考点的电压的变化量转化为所述OLED的驱动电流。

[0120] 这里,参考点的电压的变化量即为整个过程中向电容输入的电压。

[0121] 可选地,图6所示的晶体管可为TFT。

[0122] 在一示例中,TFT为N型TFT。在一示例中,TFT为P型TFT。其中,对于N型TFT,栅极写入高电平导通,栅极写入低电平关断。对于P型TFT,栅极写入低电平导通,栅极写入高电平关断。

[0123] 以晶体管为N型TFT为例,像素电路输入的包括:EM(n-m)、EM(n)、Scan(n)和Scan(n-m)的驱动信号的波形图可如图7所示。

[0124] 第一阶段,EM(n-m)、EM(n)和Scan(n)高电平,Scan(n-m)低电平;

[0125] 第二阶段,EM(n)、Scan(n-m)和Scan(n)高电平,EM(n-m)低电平;

[0126] 第三阶段,EM(n-m)、EM(n)和Scan(n-m)高电平,Scan(n)低电平;

[0127] 第四阶段,Scan(n)和Scan(n-m)高电平、EM(n)和EM(n-m)低电平。

[0128] 对于第N行像素,包括四个阶段:

[0129] 在第一阶段,如图8所示,EM(n)、Scan(n-m)和Scan(n)输入高电平,T1至T6关断,Scan(n-m)输入低电平,T7导通,ELVDD至ELVSS通路关闭;基于T7导通,T3栅极写入Ref的电位Vref,Vref被存入电容Cst中,T3导通;

[0130] 在第二阶段,如图9所示,EM(n)、Scan(n-m)和Scan(n)输入高电平,T6、T7和T2关断,EM(n-m)输入低电平,T4、T5和T1导通,基于在第一阶段使得T3导通,ELVDD通过T5、T3和T4的通路输入T3的栅极,当T3的Vgs等于Vth,T3截止,T3的Vgs=ELVDD+Vth,电容Cst另一端因T1打开,写入Ref的电位Vref,故此时电容两端压差为ELVDD+Vth-Vref。

[0131] 在第三阶段,如图10所示,EM(n-m)、EM(n)和Scan(n-m)输入高电平,T1、T4、T5、T6和T7关断,基于第二阶段中,T1关断,Scan(n)输入低电平,T2导通,Data电压写入,T1栅极电位因电容耦合变为ELVDD+Vth+VData-Vref。

[0132] 在第四阶段,如图11所示,Scan(n)和Scan(n-m)输入高电平,T7和T2关断,EM(n)和EM(n-m)输入低电平、T1、T4、T5和T6导通,但此时,T3截止,因此,ELVDD至ELVSS通路关闭;基于T1的栅极电位驱动OLED发光,OLED的电流如公式(2)所示,Vth消除,实现了内部补偿。

[0133] 本发明实施例中,T1、T2、T4至T7为开关管,用于控制开关电路中的通路的导通,T3为驱动管,用于控制驱动OLED的驱动电流。

[0134] 本发明实施例提供的像素电路包括以下四个阶段:

[0135] 第一阶段可称为初始阶段,用于导通T3,第二阶段可称为补偿阶段,用于完成Vth的补偿,T3第三阶段可称为Data写入阶段,用于确定驱动OLED的驱动电压,第四阶段可称为发光阶段,用于将驱动电压转换为驱动电流。

[0136] 可选地,扫描信号的波形如图12,扫描信号GOA输出的扫描信号依次写入各行像素,且各行的扫描信号的脉宽相同,EM的波形如图13所示,发光信号GOA输出的发光信号依次写入各行像素。

[0137] 在发明实施例中,扫描信号GOA可输出多路扫描信号,也可仅输出一路扫描信号,当输出一路扫描信号,可通过控制扫描信号对应的虚设(Dummy)信号来控制扫描信号所对应的像素所在的行。

[0138] 在发明实施例中,发光信号GOA可输出多路发光信号,也可仅输出一路发光信号,当输出一路发光信号,可通过控制发光信号对应的虚设(Dummy)信号来控制发光信号所对

应的像素所在的行。

[0139] 可选地,发光信号的脉宽可控。

[0140] 本发明还相应地提出一种显示装置,该显示装置可以包括图5A、图5B或图6所示的像素电路。

[0141] 本发明实施例提供的像素电路以及其工作方法具有以下特征:

[0142] 第一,像素内部补偿时间与Data写入时间错开,Data电压仅负责最后D-TFT压差的写入,并且像素内部补偿时间可由上点中提到的m值决定,提升了补偿效果,并且延长了显示屏的使用寿命;

[0143] 第二、因Data电压不再作为补偿源使用,则Data电压的开启时间可缩短,即在高分辨率下,Data可做1托3,甚至1托6D-Mux电路,Data线数量大大减少,下边框大幅缩减,其中,当将1托2改为1托3,下边框可缩减大约20%的尺寸;

[0144] 第三、采用1托3或1托6D-Mux电路后,Data线数量大幅减少,Driver IC所需通道数减少,显示器成本降低;

[0145] 第四、相比于传统方案,Ioled电流与ELVDD相关,因ELVDD为电源走线,在通路上存在电压降,因此需考虑ELVDD的IR drop;本方案Ioled电流公式仅与VData与Vref相关,且VData与Vref均不走电流,故数据信号写入的准确性也大大提高,提升了显示画质。

[0146] 本领域内的技术人员应明白,本发明的实施例可提供为方法、装置、系统或计算机程序产品。因此,本发明可采用硬件实施例、软件实施例、或结合软件和硬件方面的实施例的形式。而且,本发明可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质(包括但不限于磁盘存储器和光学存储器等)上实施的计算机程序产品的形式。

[0147] 本发明是参照根据本发明实施例的方法、装置、系统和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0148] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0149] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0150] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。

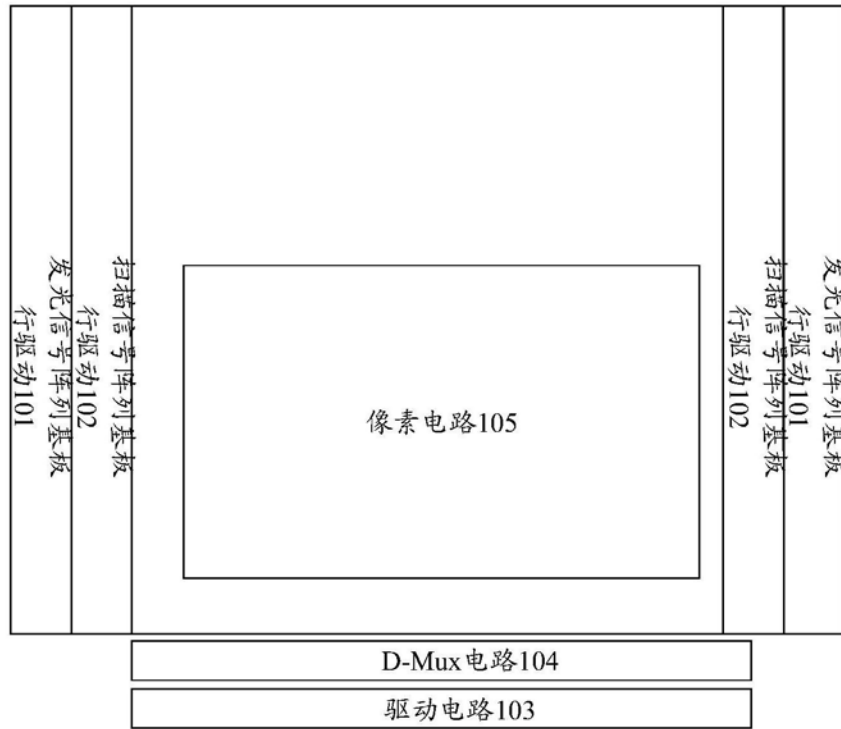


图1

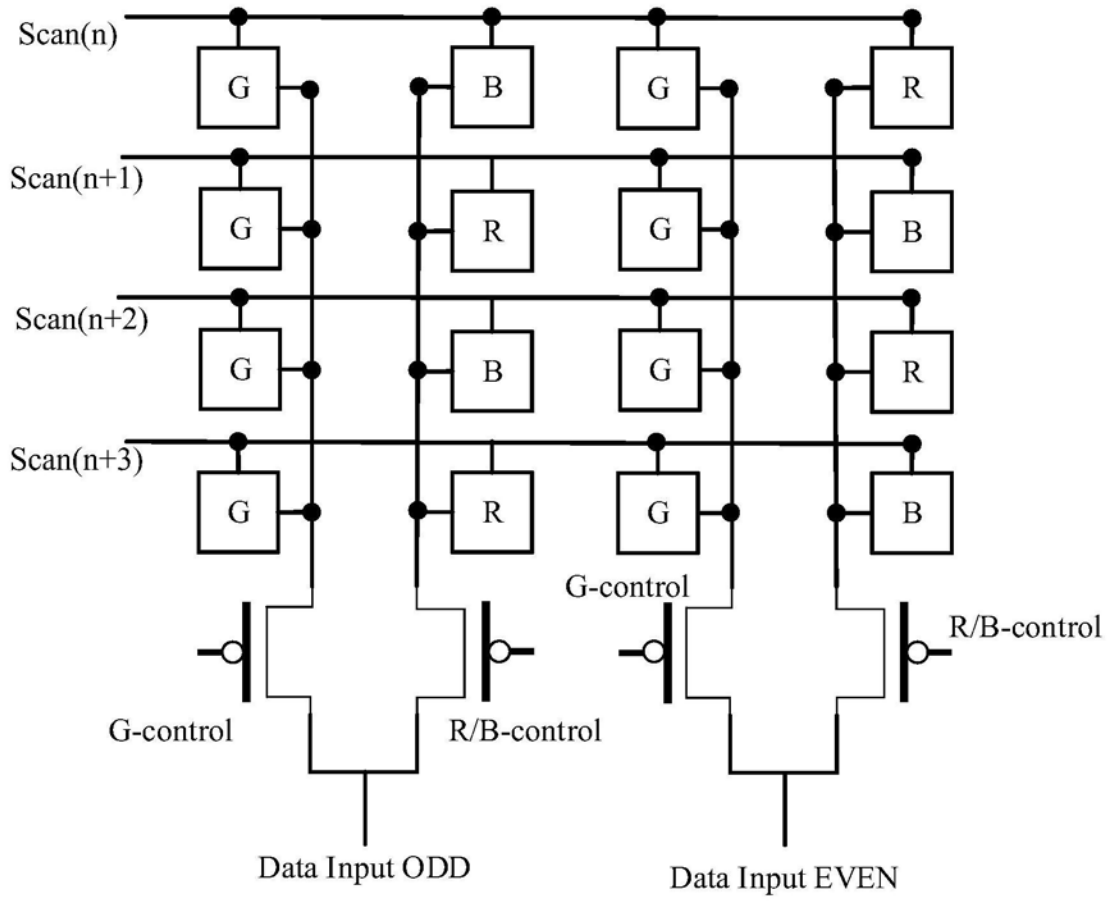


图2

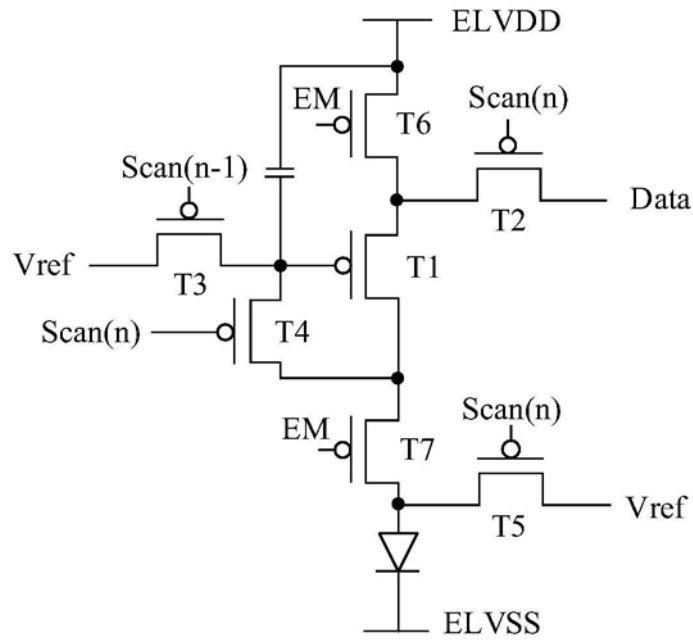


图3

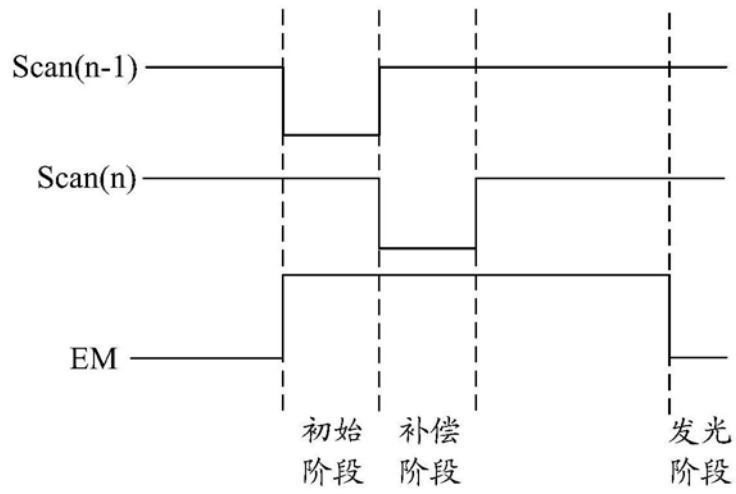


图4

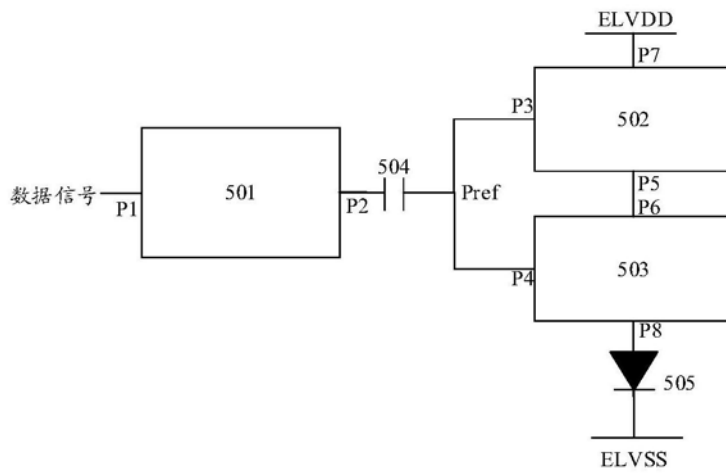


图5A

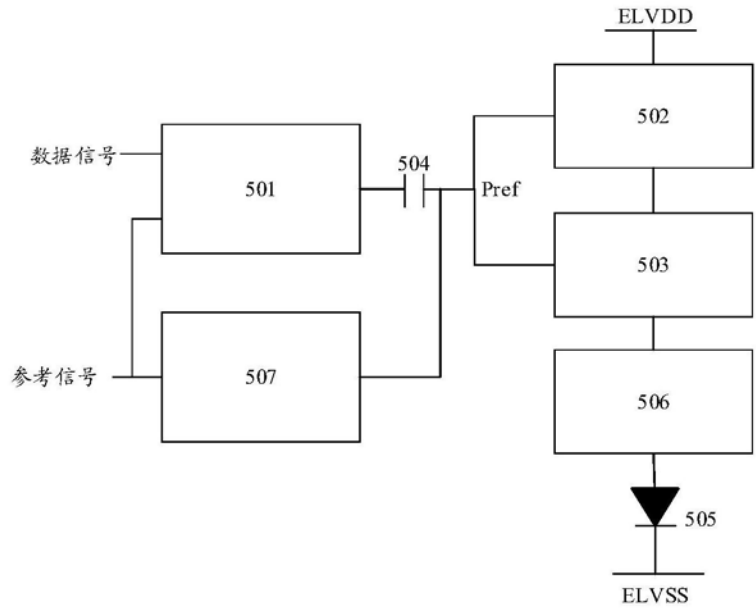


图5B

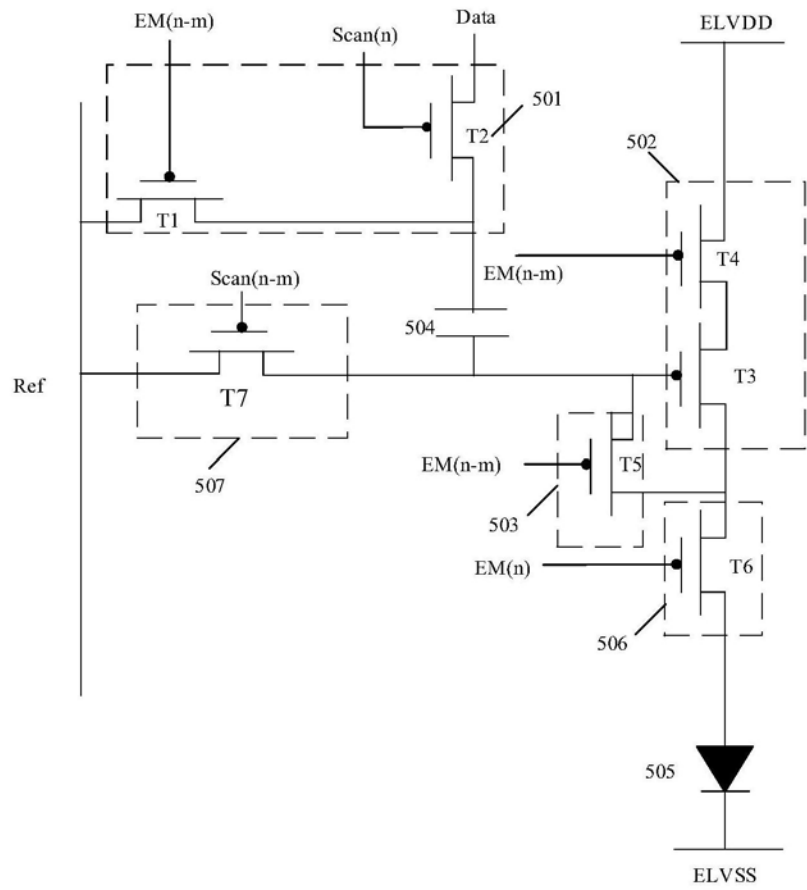


图6

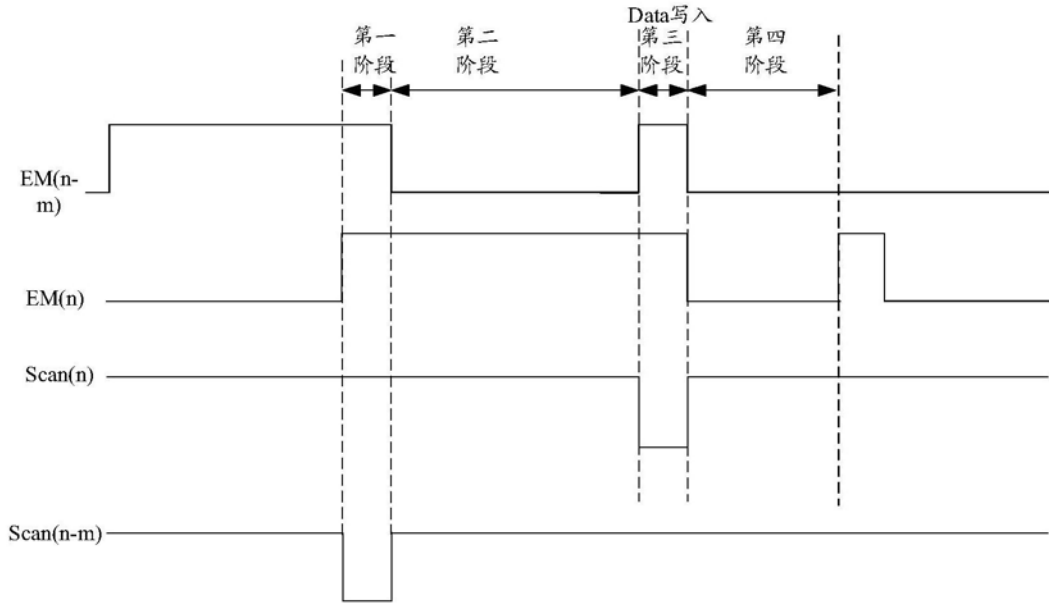


图7

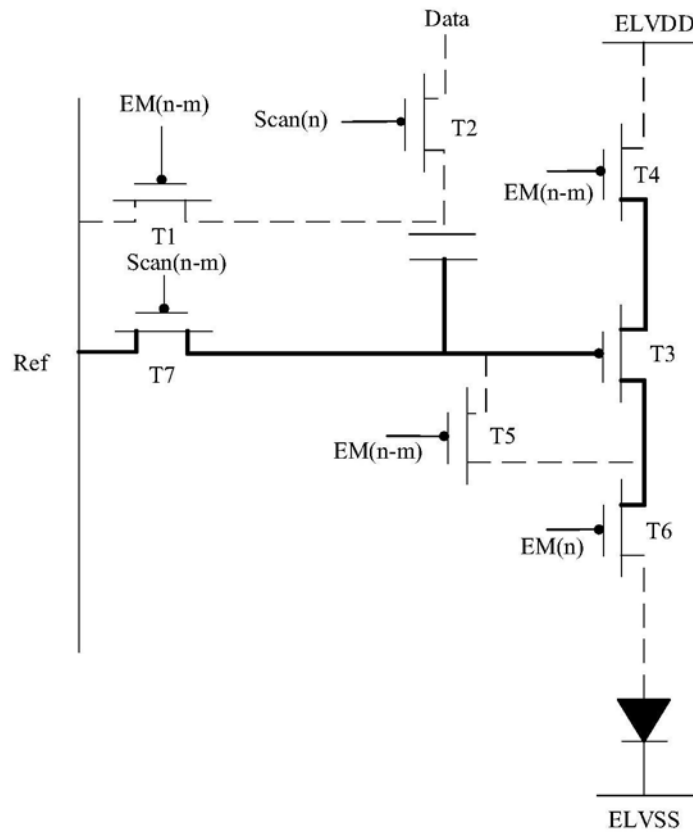


图8

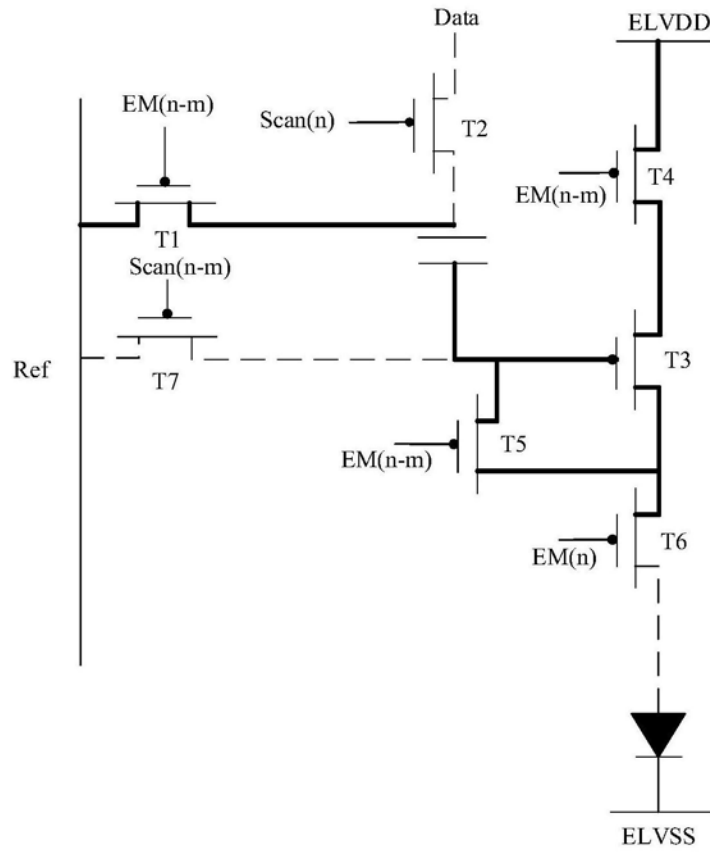


图9

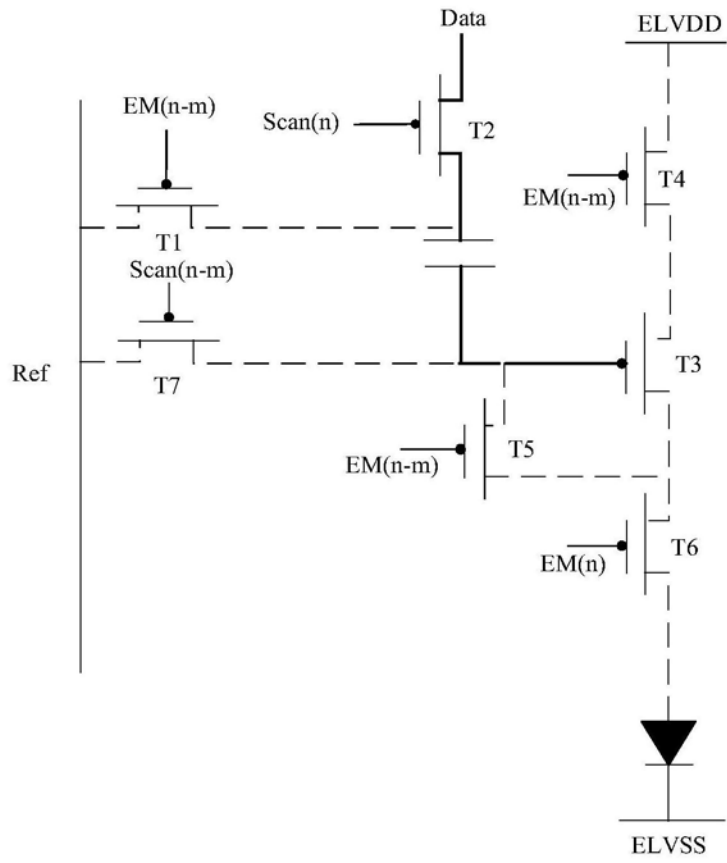


图10

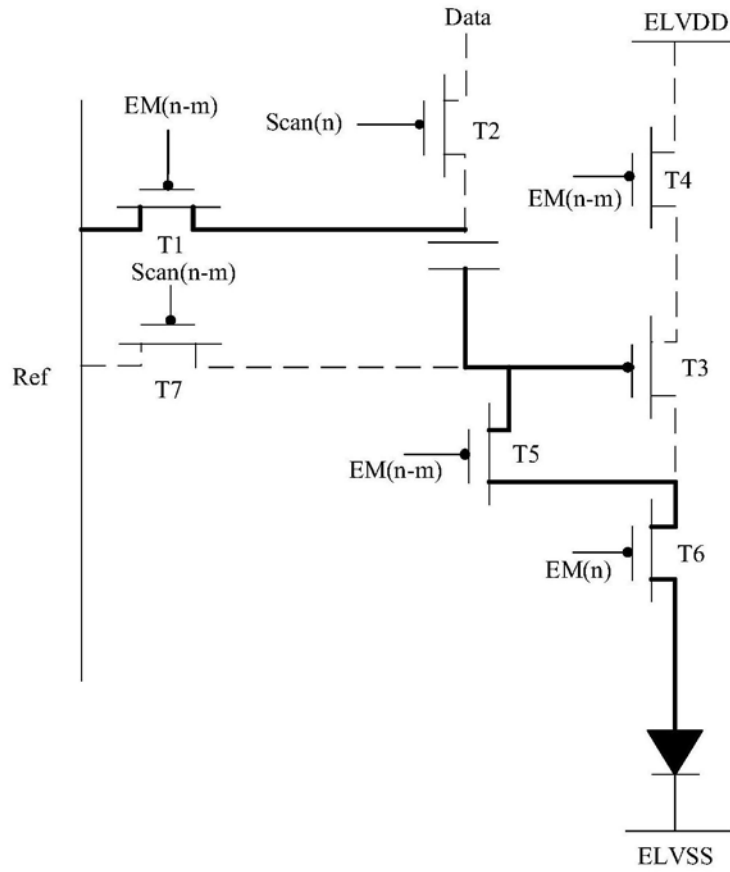


图11

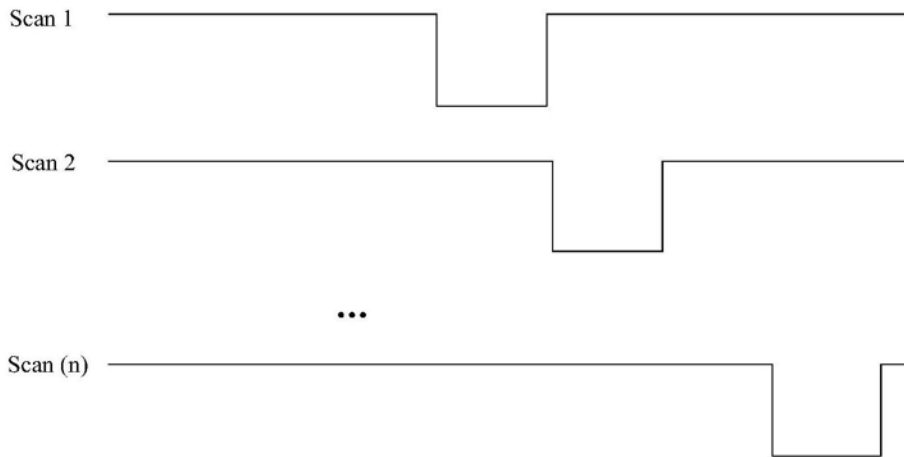


图12

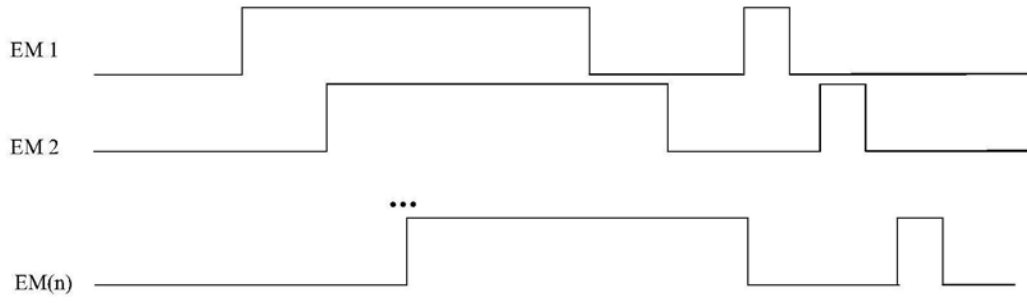


图13

专利名称(译)	一种像素电路及其工作方法、显示装置		
公开(公告)号	<a href="#">CN110751928A</a>	公开(公告)日	2020-02-04
申请号	CN201911093720.6	申请日	2019-11-11
[标]申请(专利权)人(译)	广东欧珀移动通信有限公司		
[标]发明人	贾玉虎		
发明人	贾玉虎		
IPC分类号	G09G3/3225 G09G3/3266 G09G3/3258 G09G3/3233		
CPC分类号	G09G3/3225 G09G3/3233 G09G3/3258 G09G3/3266		
代理人(译)	王军红		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明实施例公开了一种像素电路及其工作方法、显示装置，其中，所述像素电路包括：第一电路单元、第二电路单元、第三电路单元、电容和有机发光二极管OLED；所述第一电路单元的第一端与数据信号线连接；所述第一电路单元的第二端通过所述电容分别与所述第二电路单元的第一端和所述第三电路单元的第一端连接；所述第二电路单元的第二端与所述第三电路单元的第二端连接；所述第二电路单元的第三端施加发光驱动正信号ELVDD电源；所述第三电路单元的第三端与所述OLED的阳极连接，且所述OLED的阴极施加发光驱动负信号ELVSS电源。

