



(12)发明专利申请

(10)申请公布号 CN 110444165 A

(43)申请公布日 2019.11.12

(21)申请号 201810420654.8

(22)申请日 2018.05.04

(71)申请人 上海和辉光电有限公司

地址 201506 上海市金山区九工路1568号

(72)发明人 周兴雨

(74)专利代理机构 上海隆天律师事务所 31282

代理人 臧云霄 钟宗

(51) Int.Cl.

G09G 3/3233(2016.01)

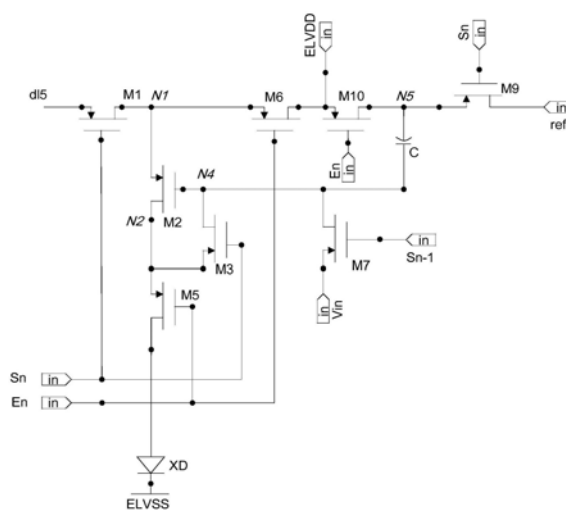
权利要求书2页 说明书10页 附图10页

(54)发明名称

像素补偿电路以及显示装置

(57)摘要

本发明提供了像素补偿电路以及显示装置，其中像素补偿电路至少包括第一晶体管、第二晶体管、第三晶体管、第五晶体管、第六晶体管、第七晶体管、第九晶体管、第十晶体管发光二极管和电容器。本发明的像素补偿电路对电压源的电压因为走线的阻值而产生的压降进行补偿，使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响，尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差，提高显示面板的亮度均匀性，提升用户的观看体验。



1. 一种像素补偿电路,其特征在于,包括:

一第一晶体管,所述第一晶体管的第一极耦接一数据信号,第二极耦接一第一节点,栅极耦接一第二扫描信号;

一第二晶体管,所述第二晶体管的第一极耦接所述第一节点,第二极耦接一第二节点,栅极耦接一第四节点;

一第一开关元件,所述第一开关元件的第一端耦接所述第二节点,第二端耦接所述第四节点,控制端耦接所述第二扫描信号;

一第二开关元件,所述第二开关元件的第一端耦接一初始化信号,第二端耦接所述第四节点,控制端耦接一第一扫描信号;

一第五晶体管,所述第五晶体管的第一极耦接所述第二节点,第二极耦接一第三节点,栅极耦接一使能信号;

一第六晶体管,所述第六晶体管的第一极耦接所述第一节点,第二极耦接一电压源正极,栅极耦接所述使能信号;

一第十晶体管,所述第十晶体管的第一极耦接所述电压源正极,第二极耦接一第五节点,栅极耦接所述使能信号;

一第九晶体管,所述第九晶体管的第一极耦接所述第五节点,第二极耦接一参考电压,栅极耦接一第二扫描信号;

一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点;以及

一发光二极管,所述发光二极管的正极耦接所述第三节点,负极耦接一电压源负极。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一晶体管、第二晶体管、第五晶体管、第六晶体管、第九晶体管和第十晶体管均为PMOS晶体管。

3. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关元件是一第三晶体管,所述第三晶体管的第一极耦接所述第二节点,所述第三晶体管的第二极耦接所述第四节点,所述第三晶体管的栅极均耦接所述第二扫描信号。

4. 根据权利要求3所述的像素补偿电路,其特征在于,所述第三晶体管为PMOS管。

5. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一开关元件包括一第三晶体管和一第四晶体管,其中:

所述第三晶体管的第一极耦接所述第二节点,所述第三晶体管的第二极耦接所述第四晶体管的第一极,所述第四晶体管的第二极耦接所述第四节点,所述第三晶体管和第四晶体管的栅极均耦接所述第二扫描信号。

6. 根据权利要求5所述的像素补偿电路,其特征在于,所述第三晶体管和第四晶体管均为PMOS管。

7. 根据权利要求1所述的像素补偿电路,其特征在于,所述第二开关元件是一第七晶体管,所述第七晶体管的第一极耦接所述初始化信号,所述第七晶体管的第二极耦接所述第四节点,所述第七晶体管的栅极均耦接所述第一扫描信号。

8. 根据权利要求7所述的像素补偿电路,其特征在于,所述第七晶体管为PMOS管。

9. 根据权利要求1所述的像素补偿电路,其特征在于,所述第二开关元件包括一第七晶体管和一第八晶体管,其中:

所述第七晶体管的第一极耦接所述初始化信号,所述第七晶体管的第二极耦接所述第

八晶体管的第一极,所述第八晶体管的第二极耦接所述第四节点,所述第七晶体管和第八晶体管的栅极均耦接所述第一扫描信号。

10. 根据权利要求9所述的像素补偿电路,其特征在于,所述第七晶体管、第八晶体管均为PMOS管。

11. 一种显示装置,其特征在于,包括权利要求1至10中任一项所述的像素补偿电路。

12. 一种显示装置,其特征在于,包括:

多条数据线,用于传输用于显示图像信号的数据信号;

多条扫描线,用于传输扫描信号;以及

多级像素电路,分别形成在由数据线和扫描线限定的多个像素上;

每级像素电路包括:

一第一晶体管,所述第一晶体管用于响应于本级扫描信号对第一节点和数据信号之间的电流路径进行切换;

一第二晶体管,所述第二晶体管用于响应于第四节点的信号对第一节点和第二节点之间的电流路径进行切换;

一第一开关元件,所述第一开关元件用于响应于所述本级扫描信号对第二节点和第四节点之间的电流路径进行切换;

一第二开关元件,所述第二开关元件用于响应于上一级扫描信号对第四节点和初始化信号之间的电流路径进行切换;

一第五晶体管,所述第五晶体管用于响应于使能信号对第二节点和发光二极管之间的电流路径进行切换,所述发光二极管用于对应于所提供的电流进行发光;

一第六晶体管,所述第六晶体管用于响应于使能信号对第一节点和电压源正极之间的电流路径进行切换;

一第十晶体管,所述第十晶体管用于响应于使能信号对第五节点和电压源正极之间的电流路径进行切换;

一第九晶体管,所述第九晶体管用于响应于本级扫描信号对第五节点和参考电压之间的电流路径进行切换;

一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点。

像素补偿电路以及显示装置

技术领域

[0001] 本发明涉及显示器控制电路领域,特别是一种补偿电压源的电压因走线的阻值在显示面板内产生的压降的像素补偿电路以及显示装置。

背景技术

[0002] 近来,已经开发出与阴极射线管显示器相比具有较小重量和体积的各种平板显示器包括液晶显示器、场发射显示器、等离子体显示面板和有机发光显示器。

[0003] 在平板显示器中,有机发光显示器使用通过电子和空穴的重组产生光的有机发光二极管(OLED)显示图像。有机发光显示器具有较快的响应速度并且以较低的功耗驱动。一个典型的有机发光显示器通过形成在像素中的晶体管向OLED提供根据数据信号的电流,从而OLED发射出光。

[0004] 有机发光显示器根据驱动类型进行区分,可以分为无源驱动型(PMOLED)和有源驱动型(AMOLED),其中无源驱动型不采用薄膜晶体管基板,有源驱动型则采用薄膜晶体管基板。

[0005] 有源驱动的有机发光显示器的每个像素配备具有开关功能的低温多晶硅薄膜晶体管,而且每个像素配备一个电荷存储电容,外围驱动电路和显示组件集成在同一玻璃基板上。每个像素依据一数据信号产生一驱动电流,通过调整有机发光二极管的驱动电流来控制有机发光二极管的亮度。

[0006] 现有的AMOLED显示组件的驱动电路中,由于AMOLED依赖电流驱动,所以提供电压源的电压会因为走线的阻值而在显示面板内产生压降,从而导致AMOLED的显示面板在上中下的电压不同。又因为有机发光二极管的亮度与其驱动电流量成正比,AMOLED的显示面板的电压不均匀,会导致显示面板的亮度不均匀。随着显示面板中走线随时间的老化,走线部分的阻值会进一步升高,显示面板中电压不均匀的情况会更为明显,从而导致显示面板的亮度不均匀程度进一步加深,也就减少了AMOLED显示面板的使用寿命,影响用户的观看体验。

[0007] 在该背景技术部分公开的上述信息仅是为了增进对本发明背景技术的理解,因此它可能包含在这个国家对本领域的普通技术人员来说未知的、不构成现有技术的信息。

发明内容

[0008] 针对现有技术中的缺陷,本发明的目的在于提供一种像素补偿电路以及显示装置,克服了现有技术的缺点,对电压源的电压因为走线的阻值而产生的压降进行补偿,提高亮度均匀性。

[0009] 根据本发明的一个方面,提供一种像素补偿电路,包括:

[0010] 一第一晶体管,所述第一晶体管的第一极耦接一数据信号,第二极耦接一第一节点,栅极耦接一第二扫描信号;

[0011] 一第二晶体管,所述第二晶体管的第一极耦接所述第一节点,第二极耦接一第二

节点,栅极耦接一第四节点;

[0012] 一第一开关元件,所述第一开关元件的第一端耦接所述第二节点,第二端耦接所述第四节点,控制端耦接所述第二扫描信号;

[0013] 一第二开关元件,所述第二开关元件的第一端耦接一初始化信号,第二端耦接所述第四节点,控制端耦接一第一扫描信号;

[0014] 一第五晶体管,所述第五晶体管的第一极耦接所述第二节点,第二极耦接一第三节点,栅极耦接一使能信号;

[0015] 一第六晶体管,所述第六晶体管的第一极耦接所述第一节点,第二极耦接一电压源正极,栅极耦接所述使能信号;

[0016] 一第十晶体管,所述第十晶体管的第一极耦接所述电压源正极,第二极耦接一第五节点,栅极耦接所述使能信号;

[0017] 一第九晶体管,所述第九晶体管的第一极耦接所述第五节点,第二极耦接一参考电压,栅极耦接一第二扫描信号;

[0018] 一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点;以及

[0019] 一发光二极管,所述发光二极管的正极耦接所述第三节点,负极耦接一电压源负极。

[0020] 优选地,所述第一晶体管、第二晶体管、第五晶体管、第六晶体管、第九晶体管和第十晶体管均为PMOS晶体管。

[0021] 优选地,所述第一开关元件是一第三晶体管,所述第三晶体管的第一极耦接所述第二节点,所述第三晶体管的第二极耦接所述第四节点,所述第三晶体管的栅极均耦接所述第二扫描信号。

[0022] 优选地,所述第三晶体管为PMOS管。

[0023] 优选地,所述第一开关元件包括一第三晶体管和一第四晶体管,其中:

[0024] 所述第三晶体管的第一极耦接所述第二节点,所述第三晶体管的第二极耦接所述第四晶体管的第一极,所述第四晶体管的第二极耦接所述第四节点,所述第三晶体管和第四晶体管的栅极均耦接所述第二扫描信号。

[0025] 优选地,所述第三晶体管和第四晶体管均为PMOS管。

[0026] 优选地,所述第二开关元件是一第七晶体管,所述第七晶体管的第一极耦接所述初始化信号,所述第七晶体管的第二极耦接所述第四节点,所述第七晶体管的栅极均耦接所述第一扫描信号。

[0027] 优选地,所述第七晶体管为PMOS管。

[0028] 优选地,所述第二开关元件包括一第七晶体管和一第八晶体管,其中:

[0029] 所述第七晶体管的第一极耦接所述初始化信号,所述第七晶体管的第二极耦接所述第八晶体管的第一极,所述第八晶体管的第二极耦接所述第四节点,所述第七晶体管和第八晶体管的栅极均耦接所述第一扫描信号。

[0030] 优选地,所述第七晶体管、第八晶体管均为PMOS管。

[0031] 根据本发明的另一个方面,还提供一种显示装置,包括上述像素补偿电路。

[0032] 根据本发明的另一个方面,还提供一种显示装置,包括:

- [0033] 多条数据线,用于传输用于显示图像信号的数据信号;
- [0034] 多条扫描线,用于传输扫描信号;以及
- [0035] 多级像素电路,分别形成在由数据线和扫描线限定的多个像素上;
- [0036] 每级像素电路包括:
- [0037] 一第一晶体管,所述第一晶体管用于响应于本级扫描信号对第一节点和数据信号之间的电流路径进行切换;
- [0038] 一第二晶体管,所述第二晶体管用于响应于第四节点的信号对第一节点和第二节点之间的电流路径进行切换;
- [0039] 一第一开关元件,所述第一开关元件用于响应于所述本级扫描信号对第二节点和第四节点之间的电流路径进行切换;
- [0040] 一第二开关元件,所述第二开关元件用于响应于所述上一级扫描信号对第四节点和初始化信号之间的电流路径进行切换;
- [0041] 一第五晶体管,所述第五晶体管用于响应于使能信号对第二节点和发光二极管之间的电流路径进行切换,所述发光二极管用于对应于所提供的电流进行发光;
- [0042] 一第六晶体管,所述第六晶体管用于响应于使能信号对第一节点和电压源正极之间的电流路径进行切换;
- [0043] 一第十晶体管,所述第十晶体管用于响应于使能信号对第五节点和电压源正极之间的电流路径进行切换;
- [0044] 一第九晶体管,所述第九晶体管用于响应于本级扫描信号对第五节点和参考电压之间的电流路径进行切换;以及
- [0045] 一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点。
- [0046] 与现有技术相比,由于使用了以上技术,本发明中的像素补偿电路以及显示装置,使用了尽可能少的TFT器件组成电路对电压源的电压因为走线的阻值而产生的压降进行补偿,使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响,尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差,提高显示面板的亮度均匀性,提升用户的观看体验。

附图说明

- [0047] 通过阅读参照以下附图对非限制性实施例所作的详细描述,本发明的其它特征、目的和优点将会变得更明显:
- [0048] 图1为本发明的像素补偿电路的电路图;
- [0049] 图2为本发明的另一种像素补偿电路的电路图;
- [0050] 图3为本发明的像素补偿电路的驱动波形图;
- [0051] 图4为图3中A阶段的像素补偿电路的导通状态示意图;
- [0052] 图5为图3中B阶段的像素补偿电路的导通状态示意图;
- [0053] 图6为图3中C阶段的像素补偿电路的导通状态示意图;
- [0054] 图7为图3中D阶段的像素补偿电路的导通状态示意图;
- [0055] 图8为图3中E阶段的像素补偿电路的导通状态示意图;
- [0056] 图9为未采用本发明的像素补偿电路时在不同电压下电流变化的示意图;以及

[0057] 图10为采用本发明的像素补偿电路后在不同电压下电流变化的示意图。

[0058] 附图标记

[0059]	M1	第一晶体管
[0060]	M2	第二晶体管
[0061]	M3	第三晶体管
[0062]	M4	第四晶体管
[0063]	M5	第五晶体管
[0064]	M6	第六晶体管
[0065]	M7	第七晶体管
[0066]	M8	第八晶体管
[0067]	M9	第九晶体管
[0068]	M10	第十晶体管
[0069]	C	电容器
[0070]	XD	发光二极管
[0071]	N1	第一节点
[0072]	N2	第二节点
[0073]	N3	第三节点
[0074]	N4	第四节点
[0075]	N5	第五节点
[0076]	N6	第六节点
[0077]	d15	数据信号
[0078]	ELVDD	电压源正极
[0079]	ELVSS	电压源负极
[0080]	Vin	初始化电压
[0081]	ref	参考电压
[0082]	En	使能信号
[0083]	Sn-1	第一扫描信号
[0084]	Sn	第二扫描信号

具体实施方式

[0085] 现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的实施方式；相反，提供这些实施方式使得本发明将全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。在图中相同的附图标记表示相同或类似的结构，因而将省略对它们的重复描述。

[0086] 所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中，提供许多具体细节从而给出对本发明的实施方式的充分理解。然而，本领域技术人员应意识到，没有特定细节中的一个或更多，或者采用其它的方法、组元、材料等，也可以实践本发明的技术方案。在某些情况下，不详细示出或描述公知结构、材料或者操作以避免模糊本发明。

[0087] 如本文所用,术语“包含”、“包括”、“具有”或它们的任何其他变体旨在涵盖非排他性的包括。例如,包括一系列特征的方法、制品或装置不必仅限于那些特征,而是可包括未明确列出的或这些方法、制品或装置所固有的其他特征。此外,除非明确相反指出,否则“或”指包括性的或,而非排他性的或。例如,条件A或B由如下任一者满足:A为真(或存在)且B为假(或不存在),A为假(或不存在)且B为真(或存在),以及A和B均为真(或存在)。

[0088] 而且,“一种”的使用用于描述本文描述的元件和构件。这仅为了便利,并提供本发明的范围的一般含义。该描述应理解为包括一种或至少一种,且单数也包括复数,反之亦然,除非其明显具有相反含义。例如,当单个物品在本文描述时,超过一个物品可取代单个物品使用。类似地,当超过一个物品在本文描述时,单个物品可代替超过一个物品。

[0089] 除非另外定义,本文所用的所有技术和科学术语与本发明所属领域中的普通技术人员所通常理解的具有相同的含义。材料、方法和实例仅为说明性的,且不在为限制性的。对于本文未描述的程度,有关具体材料和加工行为的许多细节为常规的,并可在无机层沉积领域和相应的制造领域内的教科书和其他来源中找到。

[0090] 图1为本发明的像素补偿电路的电路图。如图1所示,本发明的像素补偿电路包括第一晶体管M1、第二晶体管M2、第三晶体管M3、第五晶体管M6、第七晶体管M7、第九晶体管M9、第十晶体管M10、电容器C和二极管XD。

[0091] 其中,各个晶体管的连接方式为:

[0092] 第一晶体管M1的第一极耦接一数据信号dI5,第二极耦接一第一节点N1,栅极耦接一第二扫描信号Sn。

[0093] 第二晶体管M2的第一极耦接第一节点N1,第二极耦接一第二节点N2,栅极耦接一第四节点N4。

[0094] 第一开关元件的第一端耦接第二节点N2,第二端耦接第四节点N4,控制端耦接第二扫描信号Sn。本实施例中,第一开关元件是一第三晶体管M3,但不以此为限。第三晶体管M3的第一极耦接第二节点N2,第三晶体管M3的第二极耦接第四节点N4,第三晶体管M3的栅极均耦接第二扫描信号Sn。

[0095] 第二开关元件的第一端耦接一初始化信号Vin,第二端耦接第四节点N4,控制端耦接第一扫描信号Sn-1。本实施例中,第二开关元件是一第七晶体管M7,第七晶体管M7的第一极耦接初始化信号Vin,第七晶体管M7的第二极耦接第四节点,第七晶体管M7栅极均耦接第一扫描信号Sn-1。

[0096] 第五晶体管M5的第一极耦接第二节点N2,第二极耦接一第三节点N3,栅极耦接一使能信号En。

[0097] 第六晶体管M6的第一极耦接第一节点N1,第二极耦接一电压源正极ELVDD,栅极耦接使能信号En。

[0098] 第十晶体管M10的第一极耦接电压源正极ELVDD,第二极耦接一第五节点N5,栅极耦接使能信号En。

[0099] 第九晶体管M9的第一极耦接第五节点N5,第二极耦接一参考电压ref,栅极耦接一第二扫描信号Sn。

[0100] 电容器C的第一端耦接第五节点N5,第二端耦接第四节点N4。以及

[0101] 发光二极管XD的正极耦接第三节点N3,负极耦接一电压源负极ELVSS。

[0102] 其中,第一晶体管M1、第二晶体管M2、第三晶体管M3、第五晶体管M5、第六晶体管M6、第七晶体管M7、第九晶体管M9和第十晶体管M10均为PMOS晶体管。各个晶体管的第一极为源极,即s极;各个晶体管的第二极为漏极,即d极;栅极即g极。

[0103] 其中各个晶体管的宽长比参数选择如下:

[0104] 第二晶体管M2的宽长比为:长度3.5um,长度40um;除第二晶体管M2之外的其他晶体管,即第一晶体管M1、第三晶体管M3、第五晶体管M5、第六晶体管M6、第七晶体管M7、第九晶体管M9、第十晶体管M10的宽长比为:长度3.3um,宽度3.6um,但不以此为限。

[0105] 在实际应用中,各个晶体管也可以选用其他类型的晶体管,各个晶体管的宽长比参数也不限于上面所列举的数值;另外,第一双栅晶体管和第二双栅晶体管也可以分别选择在同一衬底上制作的具有两个栅极的

[0106] 结构,相应调整各个双栅晶体管的导通电压和饱和电压的参数即可;均能实现本发明的目的,即补偿电压源的电压因走线的阻值在显示面板内产生的压降,其均属于本发明的保护范围之内。

[0107] 图2为本发明的另一种像素补偿电路的电路图。在另一个变形例中,本发明的像素补偿电路包括第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9、第十晶体管M10、电容器C和二极管XD。

[0108] 其中,各个晶体管的连接方式为:

[0109] 第一晶体管M1的第一极耦接一数据信号dI5,第二极耦接一第一节点N1,栅极耦接一第二扫描信号Sn。

[0110] 第二晶体管M2的第一极耦接第一节点N1,第二极耦接一第二节点N2,栅极耦接一第四节点N4。

[0111] 第一开关元件的第一端耦接第二节点N2,第二端耦接第四节点N4,控制端耦接第二扫描信号Sn。本实施例中,第一开关元件包括一第三晶体管M3和一第四晶体管M4,其中:第三晶体管M3的第一极耦接第二节点N2,第三晶体管M3的第二极耦接第四晶体管M4的第一极,第四晶体管M4的第二极耦接第四节点,第三晶体管M3和第四晶体管M4的栅极均耦接第二扫描信号Sn。

[0112] 第二开关元件的第一端耦接一初始化信号Vin,第二端耦接第四节点N4,控制端耦接第一扫描信号Sn-1。本实施例中,第二开关元件包括一第七晶体管M7和一第八晶体管M8,其中:第七晶体管M7的第一极耦接初始化信号Vin,第七晶体管M7的第二极耦接第八晶体管M8的第一极,第八晶体管M8的第二极耦接第四节点,第七晶体管M7和第八晶体管M8的栅极均耦接第一扫描信号Sn-1。

[0113] 第五晶体管M5的第一极耦接第二节点N2,第二极耦接一第三节点N3,栅极耦接一使能信号En。

[0114] 第六晶体管M6的第一极耦接第一节点N1,第二极耦接一电压源正极ELVDD,栅极耦接使能信号En。

[0115] 第十晶体管M10的第一极耦接电压源正极ELVDD,第二极耦接一第五节点N5,栅极耦接使能信号En。

[0116] 第九晶体管M9的第一极耦接第五节点N5,第二极耦接一参考电压ref,栅极耦接一第二扫描信号Sn。

[0117] 电容器C的第一端耦接第五节点N5,第二端耦接第四节点N4。以及

[0118] 发光二极管XD的正极耦接第三节点N3,负极耦接一电压源负极ELVSS。

[0119] 其中,第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9和第十晶体管M10均为PMOS晶体管。各个晶体管的第一极为源极,即s极,各个晶体管的第二极为漏极,即d极。其中各个晶体管的宽长比参数选择如下:

[0120] 第二晶体管M2的宽长比为:长度3.5um,长度40um;除第二晶体管M2之外的其他晶体管,即第一晶体管M1、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、第八晶体管M8、第九晶体管M9、第十晶体管M10的宽长比为:长度3.3um,宽度3.6um,但不以此为限。

[0121] 由于,第三晶体管M3和第四晶体管M4作为第一双栅晶体管,第七晶体管M7和第八晶体管M8作为第二双栅晶体管。双栅极晶体管与单栅极晶体管相比具有门限电压(V_{th})较大,图2中像素补偿电路具有漏电流较低的特点。

[0122] 本发明的技术方案中采用了数据信号d15、使能信号En、第一扫描信号Sn-1和第二扫描信号Sn,其中使能信号En、第一扫描信号Sn-1和第二扫描信号Sn的波形图如图3所示。其他信号输入端的电压状态为:电压源正极ELVDD为正电压,电压源负极ELVSS为负电压,初始化电压Vin为负电压,参考电压ref为正电压。其中,电压源正极ELVDD是提供电流的电压源,在AMOLED发光时,产生持续稳定的电压,因此ELVDD会有持续的电流流过;电压源负极ELVSS是OLED显示组件的阴极电位。

[0123] 图3为本发明的像素补偿电路的驱动波形图。图4为图3中A阶段的像素补偿电路的导通状态示意图。图5为图3中B阶段的像素补偿电路的导通状态示意图。图6为图3中C阶段的像素补偿电路的导通状态示意图。图7为图3中D阶段的像素补偿电路的导通状态示意图。图8为图3中E阶段的像素补偿电路的导通状态示意图。在此结合图4至图8,通过图3中波形图的A、B、C、D、E五个阶段来分别介绍图1中的像素补偿电路的导通状态。图4至图8中画叉号表示对应的晶体管当前不导通。(以下仅以如图1中所示的具有8个晶体管、1个电容器的像素补偿电路来具体介绍不同时态下每个晶体管的工作情况,但不以此为限。例如图2中的10个晶体管的像素补偿电路中晶体管的工作情况相同,此处不再赘述)

[0124] 如图4所示,即对应图2中波形图处于A状态时,使能信号En为高电平,第一扫描信号Sn-1为低电平,第二扫描信号Sn为高电平。图中画叉号的晶体管当前不导通,即第一晶体管M1、第三晶体管M3、第五晶体管M5、第六晶体管M6、第九晶体管M9和第十晶体管M10不导通。

[0125] 此时,初始化电压Vin的电压写入第四节点N4。

[0126] 如图5所示,即对应图2中波形图处于B状态时,使能信号En为高电平,第一扫描信号Sn-1为高电平,第二扫描信号Sn为高电平。图中画叉号的晶体管当前不导通,即除了第二晶体管M2导通,其他七个晶体管均不导通。

[0127] 此时,第四节点N4保持初始化电压Vin的电压。

[0128] 如图6所示,即对应图2中波形图处于C状态时,使能信号En为高电平,第一扫描信号Sn-1为高电平,第二扫描信号Sn为低电平。图中画叉号的晶体管当前不导通,即第五晶体管M5、第六晶体管M6、第七晶体管M7、第十晶体管M10不导通。

[0129] 此时,数据信号电压通过第一晶体管M1、第二晶体管M2、第三晶体管M3和第四晶体管M4写入到第四节点N4,直到第二晶体管M2进入到截止区,第五节点N5保持参考电压ref。此时,第四节点N4和第五节点N5的电压满足如下公式:

$$[0130] \quad V_{n4} = V_{data} + V_{th}$$

$$[0131] \quad V_{n5} = V_{ref}$$

[0132] 其中, V_{n4} 为第四节点N4的电压, V_{n5} 为第五节点N5的电压, V_{data} 为数据信号d15的电压, V_{th} 为第二晶体管M2的门限电压, V_{ref} 为参考电压ref。

[0133] 如图7所示,即对应图2中波形图处于D状态时,使能信号En为高电平,第一扫描信号Sn-1为高电平,第二扫描信号Sn为高电平。图中画叉号的晶体管当前不导通,即从第一晶体管M1到第十晶体管M10的八个晶体管全都不导通。

[0134] 此时,第四节点N4保持为 $V_{data} + V_{th}$,第五节点N5保持为 V_{ref} 。

[0135] 如图8所示,即对应图2中波形图处于E状态时,使能信号En为低电平,第一扫描信号Sn-1为高电平,第二扫描信号Sn为高电平。图中画叉号的晶体管当前不导通,即第一晶体管M1、第三晶体管M3、第七晶体管M7、第九晶体管M9均不导通。

[0136] 此时,电压源正极ELVDD电压写入到第五节点N5,此时因为电容C的耦合作用,第四节点N4的电压也会变化。第四节点N4和第五节点N5的电压满足如下公式:

$$[0137] \quad V_{n5} = V_{elvdd} = V_s$$

$$[0138] \quad V_{n4} = V_{data} + V_{th} + V_{elvdd} - V_{ref} = V_g$$

[0139] 其中, V_s 为第二晶体管M2的源极电压, V_g 为第二晶体管M2的栅极电压, V_{elvdd} 为电压源正极的电压。从第二晶体管M2到第五晶体管M5的电流 I_d ,即流过发光二极管XD的电流值满足如下公式:

$$[0140] \quad I_d = \mu C W / L (V_{sg} + V_{th})^2$$

$$[0141] \quad = \mu C W / L (V_{ref} - V_{data})^2$$

[0142] 其中C为电容器容量在直流电路中电容中上的电量,W为电功,M为电学上的磁导率。由上述电流公式可以看出,此电流值与ELVDD电压源无关。

[0143] 图9为未采用本发明的像素补偿电路时在不同电压下电流变化的示意图。图10为采用本发明的像素补偿电路后在不同电压下电流变化的示意图。图9和10分别示出了在不采用本发明的像素补偿电路和采用了本发明的补偿电路时,电流的变化情况。

[0144] 如图9所示,为未采用本发明的像素补偿电路时,在电压源正极ELVDD的电压分别为5.1V和4.6V时,上述电流 I_d 的变化情况,可以看出,ELVDD的电压变化0.5V时,电流变化值达到70nA。如图10所示,为采用了本发明的像素补偿电路之后,在电压源正极ELVDD的电压分别为5.1V和4.6V时,上述电流 I_d 的变化情况,可以看出,ELVDD的电压变化0.5V时,电流变化值仅有3nA。

[0145] 结合图9和10可以看出,采用了本发明的像素补偿电路后,将电流变化值从70nA降低到3nA,对电流变化的情况有很大的改善。

[0146] 在一个电压源正极ELVDD的电压变化的对比例中,如下表所示:

[0147]

	电压源正极 ELVDD	第四节点 N4 的电压	第二晶体管 M2 的 V_{gs}
第一电压	5.1V	2.199V	-2.901V
第二电压	4.6V	1.702V	-2.898V
电压差值	0.5V	0.497V	0.003V

[0148] 从上表可知,当ELVDD变化0.5V时,驱动第二晶体管M2的 V_{gs} (第二晶体管M2的栅极至源极之间的电压)只变化了0.003V,而电流决定与 V_{gs} ,本专利很好的补偿了ELVDD电压。

[0149] 本发明还提供了一种显示装置,包括上述的像素补偿电路。采用了上述像素补偿电路的显示装置,可以有效提高显示面板的亮度均匀性,其工作原理即如上述像素补偿电路的原理,在此不再赘述。

[0150] 根据本发明的另一个方面,还提供一种显示装置,包括:

[0151] 多条数据线,用于传输用于显示图像信号的数据信号;

[0152] 多条扫描线,用于传输扫描信号;以及

[0153] 多级像素电路,分别形成在由数据线和扫描线限定的多个像素上;

[0154] 每级像素电路包括:

[0155] 一第一晶体管,所述第一晶体管用于响应于本级扫描信号对第一节点和数据信号之间的电流路径进行切换;

[0156] 一第二晶体管,所述第二晶体管用于响应于第四节点的信号对第一节点和第二节点之间的电流路径进行切换;

[0157] 一第一开关元件,所述第一开关元件用于响应于所述本级扫描信号对第二节点和第四节点之间的电流路径进行切换;

[0158] 一第二开关元件,所述第二开关元件用于响应于所述上一级扫描信号对第四节点和初始化信号之间的电流路径进行切换;

[0159] 一第五晶体管,所述第五晶体管用于响应于使能信号对第二节点和发光二极管之间的电流路径进行切换,所述发光二极管用于对应于所提供的电流进行发光;

[0160] 一第六晶体管,所述第六晶体管用于响应于使能信号对第一节点和电压源正极之间的电流路径进行切换;

[0161] 一第十晶体管,所述第十晶体管用于响应于使能信号对第五节点和电压源正极之间的电流路径进行切换;

[0162] 一第九晶体管,所述第九晶体管用于响应于本级扫描信号对第五节点和参考电压之间的电流路径进行切换;以及

[0163] 一电容器,所述电容器的第一端耦接所述第五节点,第二端耦接所述第四节点。

[0164] 同样地,该显示装置可以有效提高显示面板的亮度均匀性,其工作原理即如上述像素补偿电路的原理,在此不再赘述。

[0165] 综上可知,本发明中的像素补偿电路以及显示装置,使用了尽可能少的TFT器件组成电路对电压源的电压因为走线的阻值而产生的压降进行补偿,使得OLED显示器件的驱动

电流不受电压源的电压在显示面板产生的压降的影响,尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差,提高显示面板的亮度均匀性,提升用户的观看体验。

[0166] 以上对本发明的具体实施例进行了描述。需要理解的是,本发明并不局限于上述特定实施方式,本领域技术人员可以在权利要求的范围内做出各种变形或修改,这并不影响本发明的实质内容。

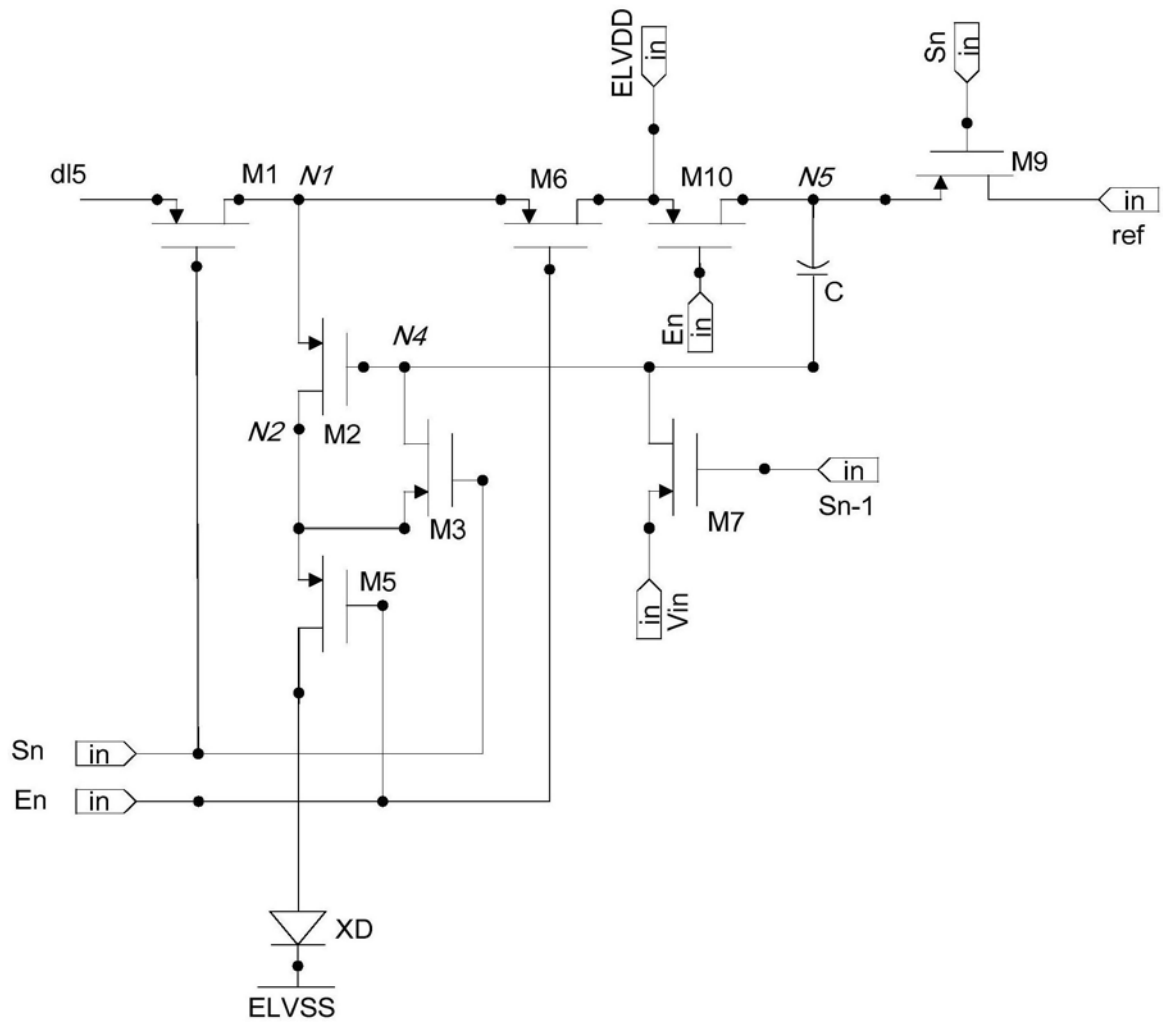


图1

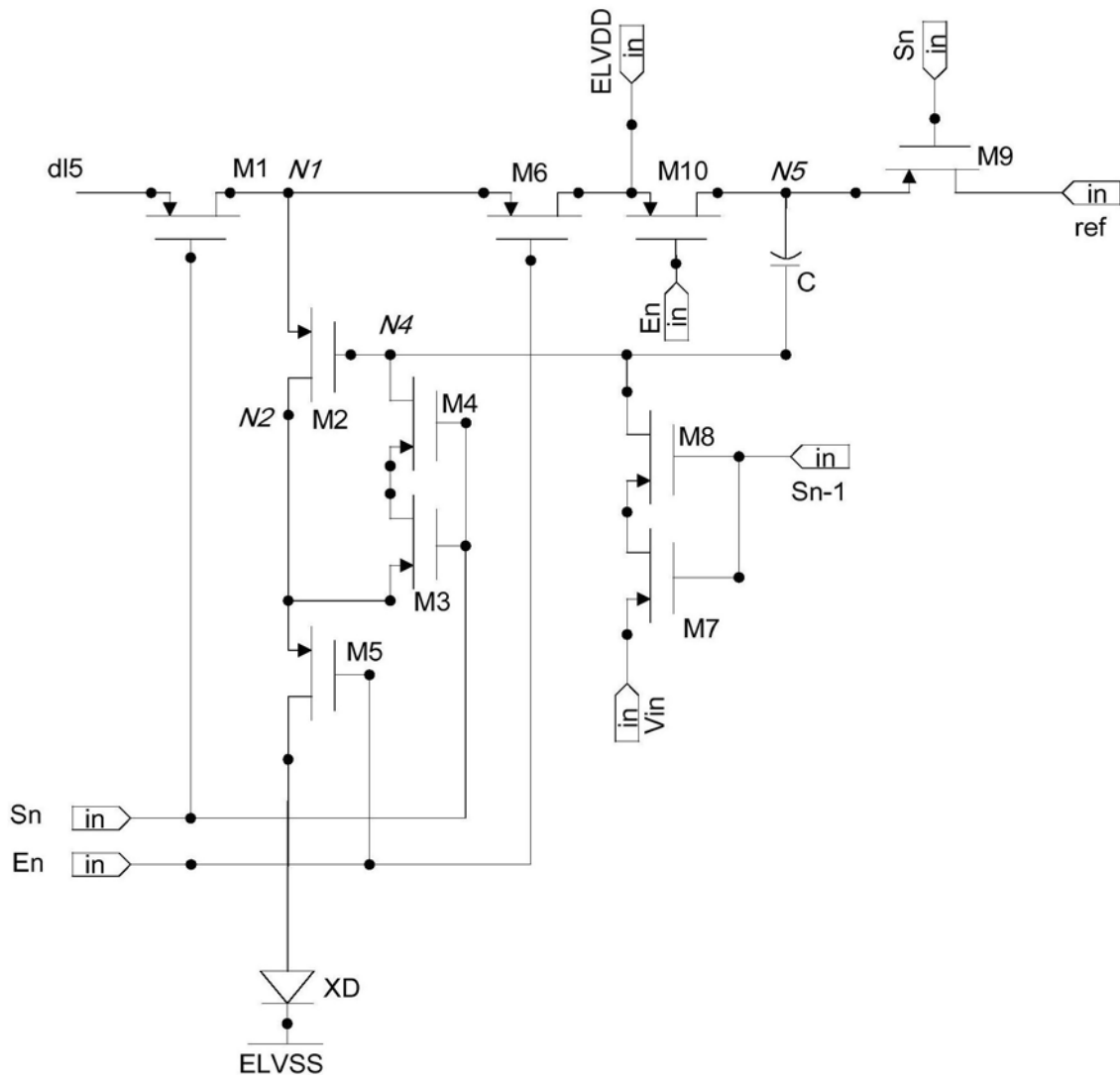


图2

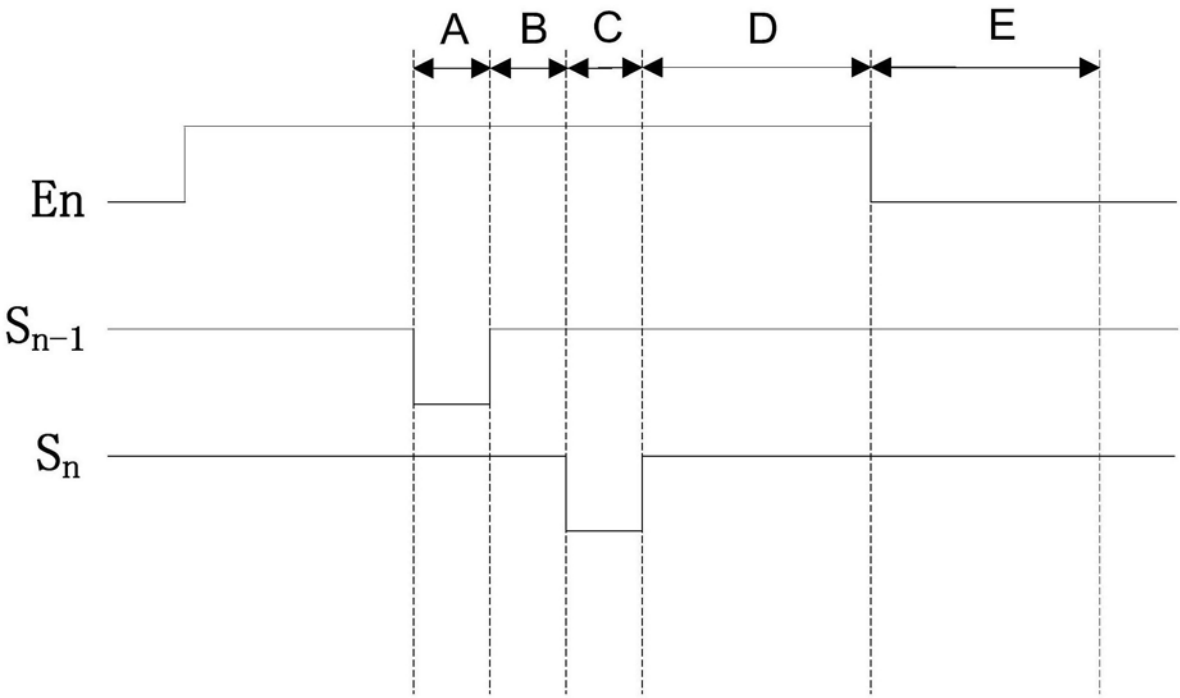


图3

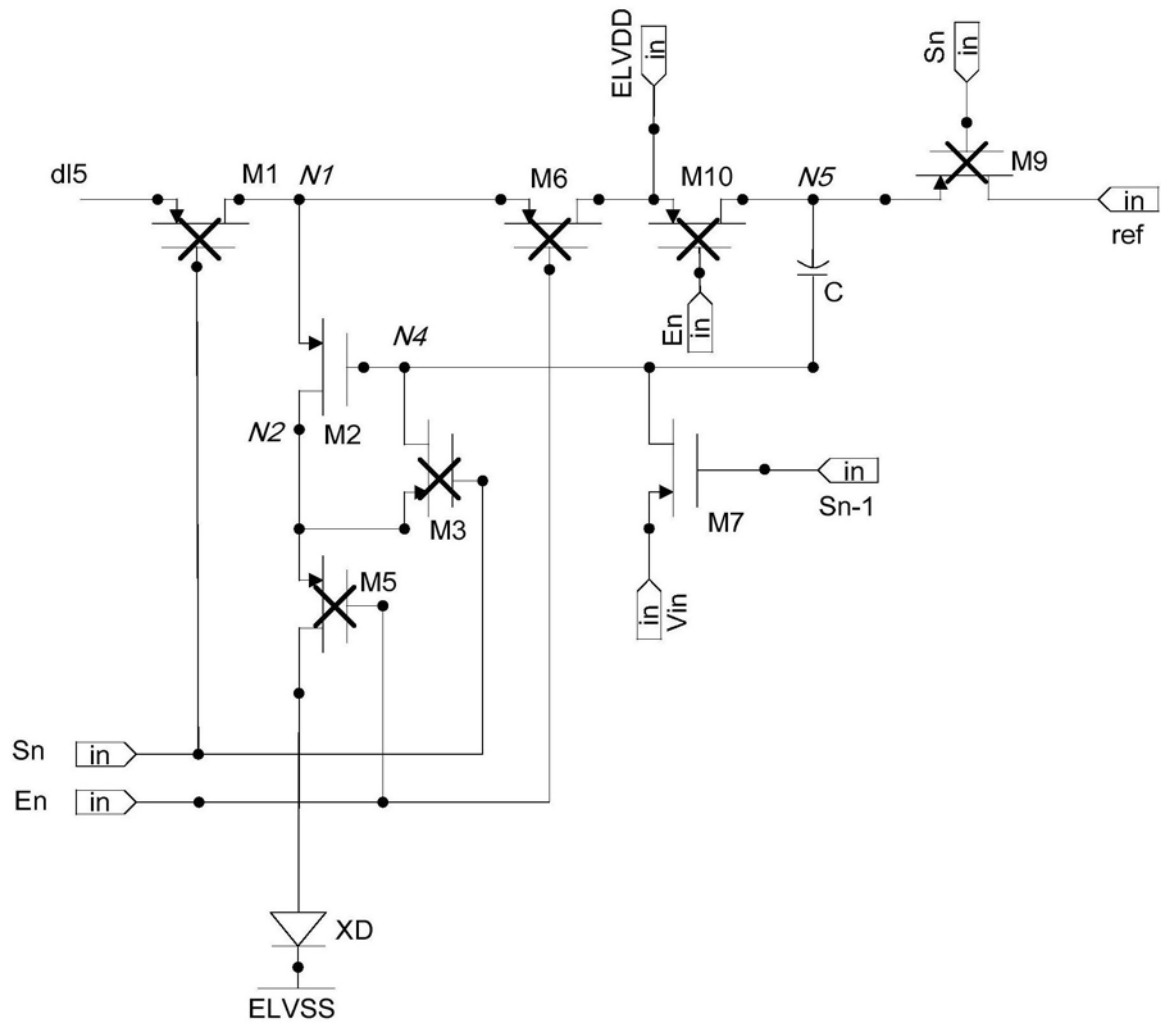


图4

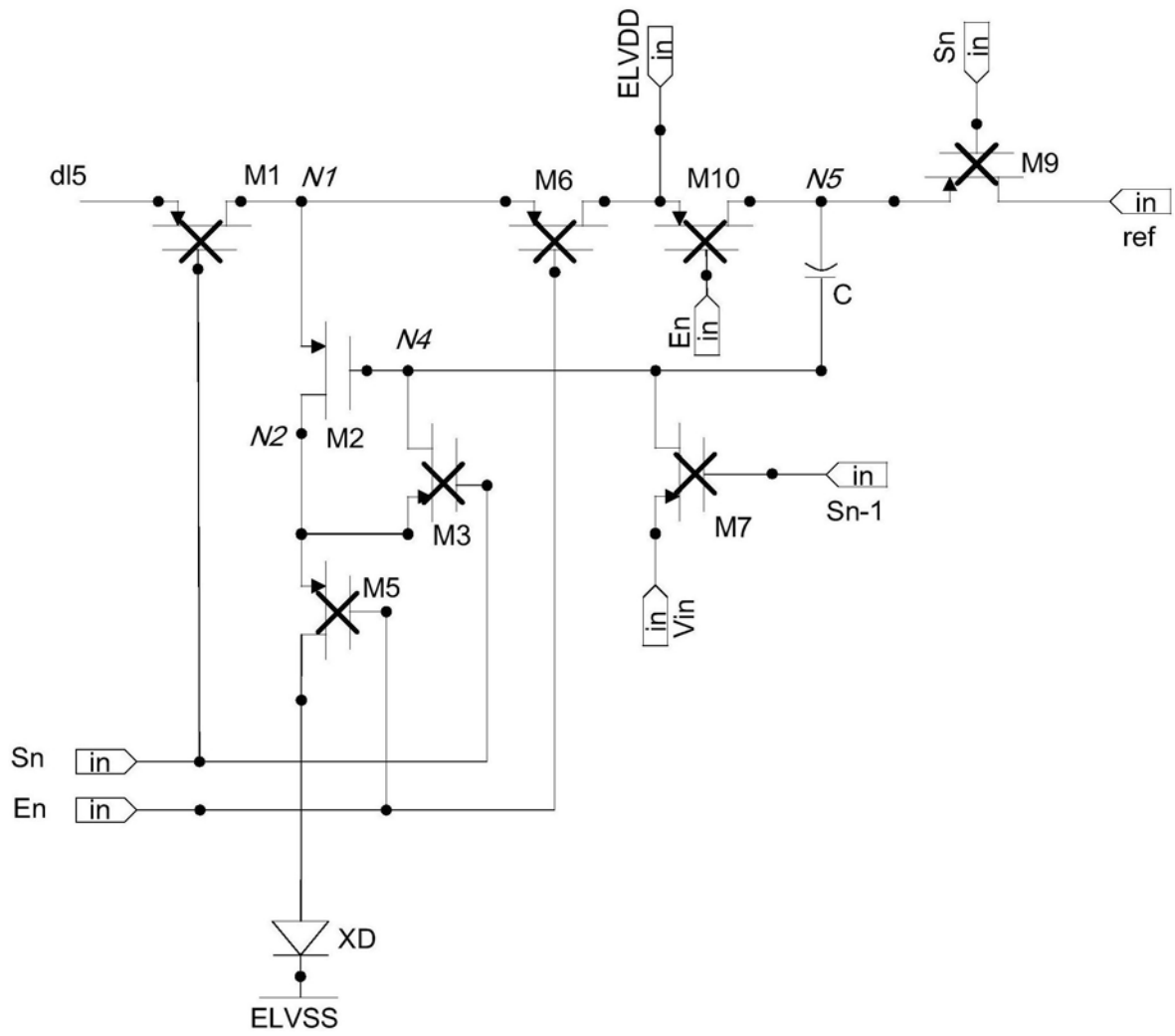


图5

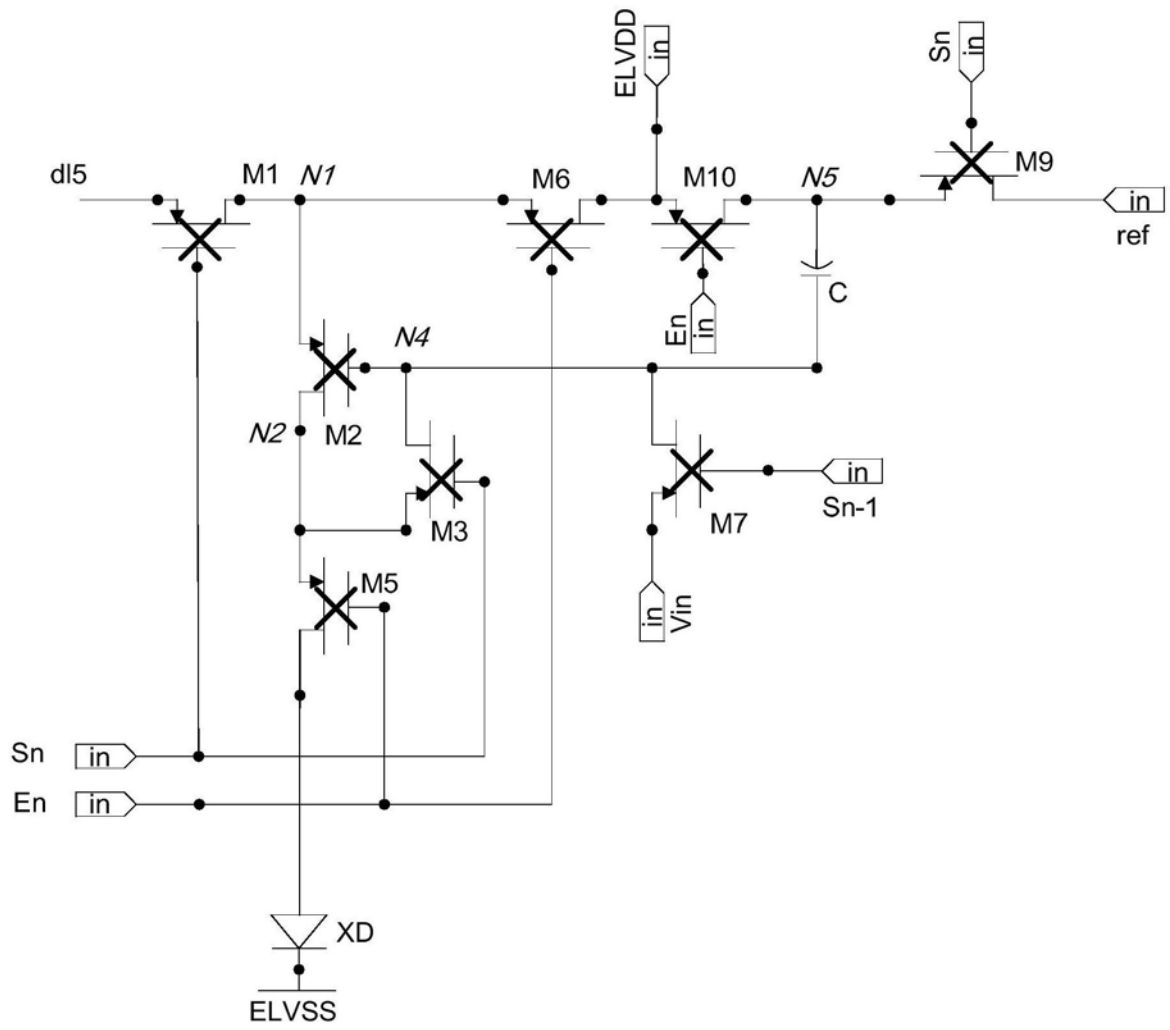


图7

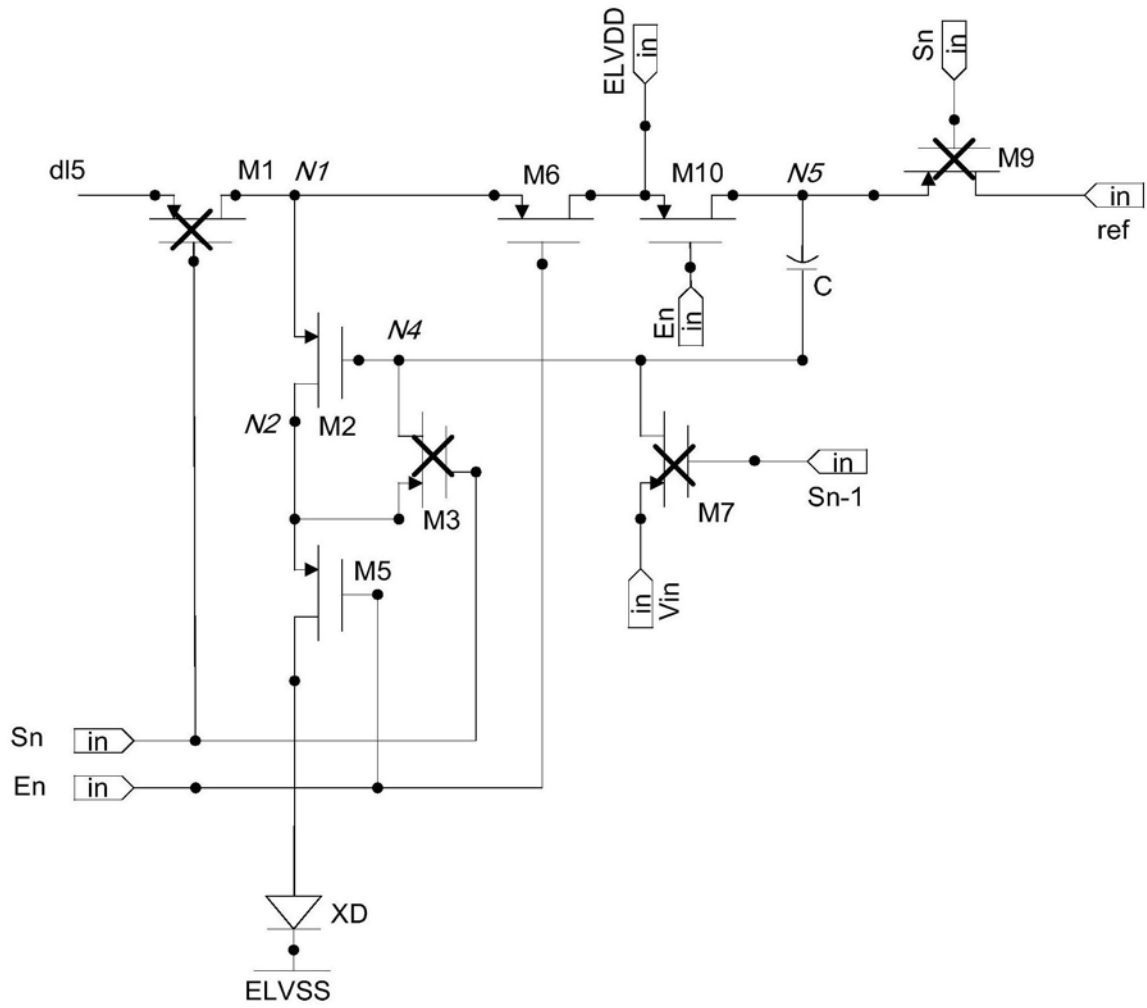


图8

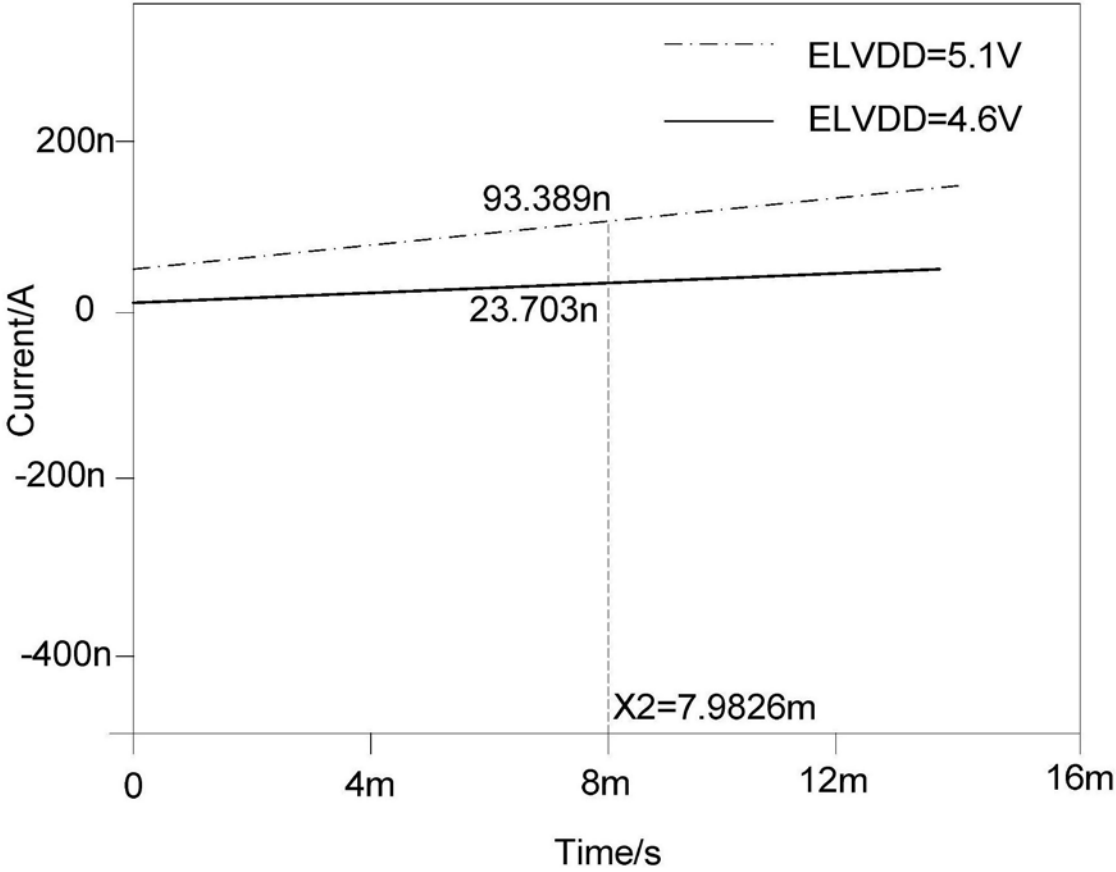


图9

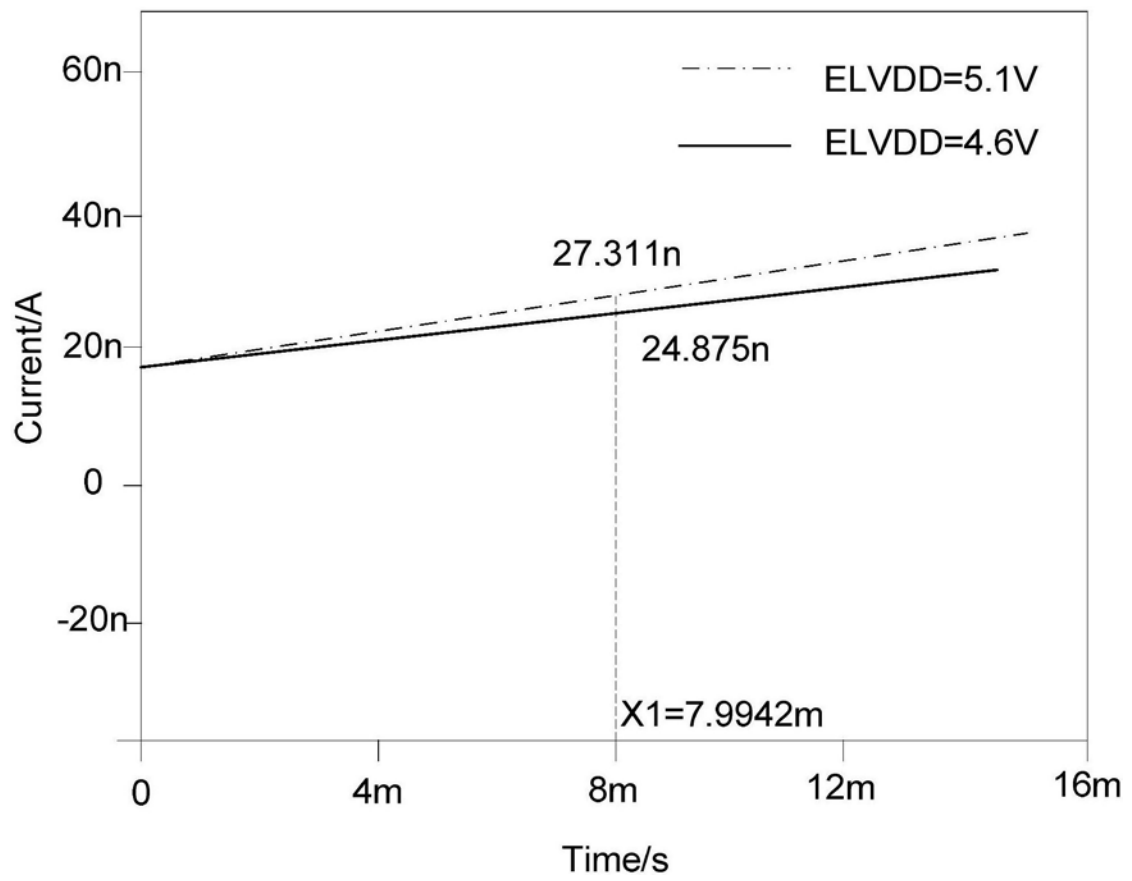


图10

专利名称(译)	像素补偿电路以及显示装置		
公开(公告)号	CN110444165A	公开(公告)日	2019-11-12
申请号	CN201810420654.8	申请日	2018-05-04
[标]申请(专利权)人(译)	上海和辉光电有限公司		
申请(专利权)人(译)	上海和辉光电有限公司		
当前申请(专利权)人(译)	上海和辉光电有限公司		
[标]发明人	周兴雨		
发明人	周兴雨		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0233		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了像素补偿电路以及显示装置，其中像素补偿电路至少包括第一晶体管、第二晶体管、第三晶体管、第五晶体管、第六晶体管、第七晶体管、第九晶体管、第十晶体管发光二极管和电容器。本发明的像素补偿电路对电压源的电压因为走线的阻值而产生的压降进行补偿，使得OLED显示器件的驱动电流不受电压源的电压在显示面板产生的压降的影响，尽可能减小显示面板的不同位置处的驱动电流值与当前设定的驱动电流值的偏差，提高显示面板的亮度均匀性，提升用户的观看体验。

