



(12) 发明专利申请

(10) 申请公布号 CN 103150992 A

(43) 申请公布日 2013.06.12

(21) 申请号 201310081216.0

(22) 申请日 2013.03.14

(71) 申请人 友达光电股份有限公司  
地址 中国台湾新竹科学工业园区新竹市力行二路1号

(72) 发明人 许文曲

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006  
代理人 徐金国

(51) Int. Cl.  
G09G 3/32 (2006.01)

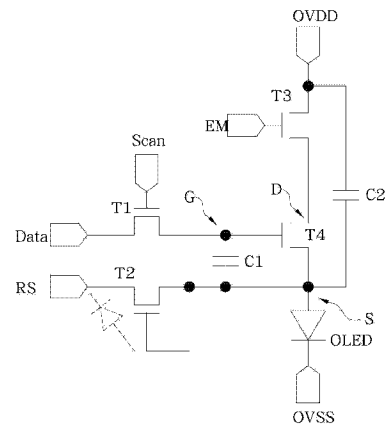
权利要求书2页 说明书5页 附图4页

(54) 发明名称

一种像素驱动电路

(57) 摘要

本发明提供了一种像素驱动电路,包括:第一开关,其第一端接收一参考电压或一数据电压,其第二端接收第一开关信号;第二开关,其第一端接收一复位电压,其第二端和第三端电性连接;第三开关,其第一端接收第一电压,其第二端接收第三开关信号;第四开关,其第一端电性耦接于第三开关的第三端,其第二端电性耦接于第一开关的第三端;第一电容;第二电容,其第一端耦接于第三开关的第一端,其第二端耦接于第四开关的第三端;以及有机发光二极管。采用本发明,藉由类似于二极管的接法对第二开关的源极进行复位,从而可省去现有设计中的维持电压走线所占用的布板空间,提升 OLED 的开口率,增加 OLED 的使用寿命。



1. 一种像素驱动电路,适于驱动一主动矩阵有机发光二极管(AMOLED, Active Matrix Organic Light Emitting Diode)显示器的像素,其特征在于,所述像素驱动电路包括:

一第一开关,具有一第一端、一第二端以及一第三端,所述第一开关的第一端用以接收一参考电压或一数据电压,所述第一开关的第二端用以接收一第一开关信号;

一第二开关,具有一第一端、一第二端以及一第三端,所述第二开关的第一端用以接收一复位电压,所述第二开关的第二端和第三端电性连接;

一第三开关,具有一第一端、一第二端以及一第三端,所述第三开关的第一端用以接收一第一电压,所述第三开关的第二端用以接收一第三开关信号;

一第四开关,具有一第一端、一第二端以及一第三端,所述第四开关的第一端电性耦接于所述第三开关的第三端,所述第四开关的第二端电性耦接于所述第一开关的第三端,所述第四开关的第三端电性耦接于所述第二开关的第三端;

一第一电容,具有一第一端以及一第二端,所述第一电容的第一端电性耦接于所述第一开关的第三端,所述第一电容的第二端电性耦接于所述第二开关的第三端和所述第四开关的第三端;

一第二电容,具有一第一端以及一第二端,所述第二电容的第一端电性耦接于所述第三开关的第一端,所述第二电容的第二端电性耦接于所述第四开关的第三端;以及

一有机发光二极管(OLED, Organic Light Emitting Diode),具有一第一端及一第二端,所述 OLED 的第一端电性耦接于所述第四开关的第三端,所述 OLED 的第二端电性耦接于一第二电压。

2. 根据权利要求 1 所述的像素驱动电路,其特征在于,所述第一开关、第二开关、第三开关和第四开关均为一 N 型薄膜晶体管。

3. 根据权利要求 1 所述的像素驱动电路,其特征在于,所述第一开关信号、所述复位电压以及所述第三开关信号的组合依次对应于一复位期间、一电压补偿期间、一数据写入期间和一点亮期间。

4. 根据权利要求 3 所述的像素驱动电路,其特征在于,在所述复位期间内,所述第一开关信号为一高电平信号,所述第三开关信号为一低电平信号,所述复位电压为一第一阈值电压。

5. 根据权利要求 4 所述的像素驱动电路,其特征在于,在所述电压补偿期间,所述第一开关信号仍然保持所述高电平信号,所述第三开关信号为一高电平信号,所述复位电压为一第二阈值电压,其中,所述第二阈值电压大于所述第一阈值电压。

6. 根据权利要求 5 所述的像素驱动电路,其特征在于,在所述数据写入期间,所述第一开关信号仍然保持所述高电平信号,所述第三开关信号为一低电平信号,所述复位电压保持所述第二阈值电压。

7. 根据权利要求 6 所述的像素驱动电路,其特征在于,在所述点亮期间,所述第一开关信号为一低电平信号,所述第三开关信号为一高电平信号,所述复位电压保持所述第二阈值电压。

8. 根据权利要求 3 所述的像素驱动电路,其特征在于,在所述电压补偿期间,所述第四开关的第三端的电压  $V_s$  满足关系式:

$$V_s = V_{ref} - V_{th}$$

其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值。

9. 根据权利要求 3 所述的像素驱动电路, 其特征在于, 在所述数据写入期间, 所述第四开关的第三端的电压  $V_s$  满足关系式:

$$V_s = V_{ref} - V_{th} + a(V_{data} - V_{ref})$$

其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值,  $V_{data}$  表示所述数据电压,  $a$  等于  $C_1 / (C_1 + C_2)$ ,  $C_1$  表示所述第一电容的电容值,  $C_2$  表示所述第二电容的电容值。

10. 根据权利要求 3 所述的像素驱动电路, 其特征在于, 在所述点亮期间, 所述第四开关的第二端的电压  $V_g$  以及第三端的电压  $V_s$  满足关系式:

$$V_g = V_{data} - V_{ref} + V_{th} - a(V_{data} - V_{ref}) + 0V_{SS} + V_{OLED}$$

$$V_s = 0V_{SS} + V_{OLED}$$

其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值,  $V_{data}$  表示所述数据电压,  $0V_{SS}$  表示所述第二电压,  $V_{OLED}$  表示所述 OLED 的压降。

## 一种像素驱动电路

### 技术领域

[0001] 本发明涉及一种主动矩阵有机发光二极管 (AMOLED, Active Matrix Organic Light Emitting Diode) 显示器, 尤其涉及该 AMOLED 显示器的像素驱动电路。

### 背景技术

[0002] 有机发光二极管 (Organic Light Emitting Diode, OLED) 依驱动方式可分为被动矩阵驱动 (Passive Matrix OLED, PMOLED) 和主动矩阵驱动 (Active Matrix OLED, AMOLED) 两种。其中, PMOLED 是当数据未写入时并不发光, 只在数据写入期间发光。这种驱动方式结构简单、成本较低、较容易设计, 主要适用于中小尺寸的显示器。

[0003] AMOLED 与 PMOLED 最大的差异是在于, 每一像素都有一电容存储数据, 让每一像素皆维持在发光状态。由于 AMOLED 耗电量明显小于 PMOLED, 加上其驱动方式适合发展大尺寸与高解析度的显示器, 使得 AMOLED 成为未来发展的主要方向。然而, 随着面板解析度的日趋增加, AMOLED 的布板 (layout) 空间将因补偿电路的需要而占据大量的像素区域, 不仅会压缩所提供的 OLED 面积, 而且还将影响到使用寿命。

[0004] 有鉴于此, 如何设计一种改进的像素驱动电路, 在不影响像素电压补偿功能的条件下, 简化现有补偿电路的 layout 形式, 降低其所占用的像素区域大小, 增加所提供的 OLED 面积, 是业内相关技术人员亟待解决的一项课题。

### 发明内容

[0005] 针对现有技术中的 AMOLED 显示器的像素驱动电路在设计时所存在的上述缺陷, 本发明提供了一种新颖的像素驱动电路。

[0006] 依据本发明的一个方面, 提供了一种像素驱动电路, 适于驱动一 AMOLED 显示器的像素, 该像素驱动电路包括:

[0007] 一第一开关, 具有一第一端、一第二端以及一第三端, 所述第一开关的第一端用以接收一参考电压或一数据电压, 所述第一开关的第二端用以接收一第一开关信号;

[0008] 一第二开关, 具有一第一端、一第二端以及一第三端, 所述第二开关的第一端用以接收一复位电压, 所述第二开关的第二端和第三端电性连接;

[0009] 一第三开关, 具有一第一端、一第二端以及一第三端, 所述第三开关的第一端用以接收一第一电压, 所述第三开关的第二端用以接收一第三开关信号;

[0010] 一第四开关, 具有一第一端、一第二端以及一第三端, 所述第四开关的第一端电性耦接于所述第三开关的第三端, 所述第四开关的第二端电性耦接于所述第一开关的第三端, 所述第四开关的第三端电性耦接于所述第二开关的第三端;

[0011] 一第一电容, 具有一第一端以及一第二端, 所述第一电容的第一端电性耦接于所述第一开关的第三端, 所述第一电容的第二端电性耦接于所述第二开关的第三端和所述第四开关的第三端;

[0012] 一第二电容, 具有一第一端以及一第二端, 所述第二电容的第一端电性耦接于所

述第三开关的第一端,所述第二电容的第二端电性耦接于所述第四开关的第三端;以及

[0013] 一 OLED,具有一第一端及一第二端,所述 OLED 的第一端电性耦接于所述第四开关的第三端,所述 OLED 的第二端电性耦接于一第二电压。

[0014] 优选地,所述第一开关、第二开关、第三开关和第四开关均为一 N 型薄膜晶体管。

[0015] 优选地,所述第一开关信号、所述复位电压以及所述第三开关信号的组合依次对应于一复位期间、一电压补偿期间、一数据写入期间和一点亮期间。

[0016] 在其中的一实施例中,于所述复位期间内,所述第一开关信号为一高电平信号,所述第三开关信号为一低电平信号,所述复位电压为一第一阈值电压。

[0017] 在其中的一实施例中,于所述电压补偿期间,所述第一开关信号仍然保持所述高电平信号,所述第三开关信号为一高电平信号,所述复位电压为一第二阈值电压,其中,所述第二阈值电压大于所述第一阈值电压。

[0018] 在其中的一实施例中,于所述数据写入期间,所述第一开关信号仍然保持所述高电平信号,所述第三开关信号为一低电平信号,所述复位电压保持所述第二阈值电压。

[0019] 在其中的一实施例中,于所述点亮期间,所述第一开关信号为一低电平信号,所述第三开关信号为一高电平信号,所述复位电压保持所述第二阈值电压。

[0020] 优选地,于所述电压补偿期间,所述第四开关的第三端的电压  $V_s$  满足关系式:

$$[0021] \quad V_s = V_{ref} - V_{th}$$

[0022] 其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值。

[0023] 优选地,于所述数据写入期间,所述第四开关的第三端的电压  $V_s$  满足关系式:

$$[0024] \quad V_s = V_{ref} - V_{th} + a(V_{data} - V_{ref})$$

[0025] 其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值,  $V_{data}$  表示所述数据电压,  $a$  等于  $C_1 / (C_1 + C_2)$ ,  $C_1$  表示所述第一电容的电容值,  $C_2$  表示所述第二电容的电容值。

[0026] 优选地,于所述点亮期间,所述第四开关的第二端的电压  $V_g$  以及第三端的电压  $V_s$  满足关系式:

$$[0027] \quad V_g = V_{data} - V_{ref} + V_{th} - a(V_{data} - V_{ref}) + 0V_{SS} + V_{OLED}$$

$$[0028] \quad V_s = 0V_{SS} + V_{OLED}$$

[0029] 其中,  $V_{ref}$  表示所述参考电压,  $V_{th}$  表示所述第四开关的阈值,  $V_{data}$  表示所述数据电压,  $0V_{SS}$  表示所述第二电压,  $V_{OLED}$  表示所述 OLED 的压降。

[0030] 采用本发明的像素驱动电路,将第一开关的第一端接收一参考电压或一数据电压且第二端接收一第一开关信号,第二开关的第一端接收一复位电压且第二端和第三端电性连接在一起,第三开关的第一端接收一第一电压且第二端接收一第三开关信号,藉由类似于二极管的接法对第二开关的源极进行复位,从而可省去现有设计中的维持电压走线所占用的布板空间,提升 OLED 的开口率,增加 OLED 的使用寿命。此外,该第二开关的二极管接法可将上一循环的点亮期间储存于第四开关的源极端的电位降至下一循环的复位期间的一较低电位,从而使该循环能够顺利地进行电压补偿动作。

## 附图说明

[0031] 读者在参照附图阅读了本发明的具体实施方式以后,将会更清楚地了解本发明的

各个方面。其中，

[0032] 图 1 示出现有技术中的一像素驱动电路采用 4T2C 架构的原理示意图；

[0033] 图 2 示出图 1 中的像素驱动电路的关键信号的时序示意图；

[0034] 图 3 示出依据本发明的一实施方式的像素驱动电路采用 4T2C 架构的原理示意图；

[0035] 图 4 示出图 3 中的像素驱动电路的关键信号的时序示意图。

### 具体实施方式

[0036] 为了使本申请所揭示的技术内容更加详尽与完备，可参照附图以及本发明的下述各种具体实施例，附图中相同的标记代表相同或相似的组件。然而，本领域的普通技术人员应当理解，下文中所提供的实施例并非用来限制本发明所涵盖的范围。此外，附图仅仅用于示意性地加以说明，并未依照其原尺寸进行绘制。

[0037] 下面参照附图，对本发明各个方面的具体实施方式作进一步的详细描述。

[0038] 图 1 示出现有技术中的一像素驱动电路采用“4T2C”架构的原理示意图，图 2 示出图 1 中的像素驱动电路的关键信号的时序示意图。

[0039] 参照图 1，传统的像素驱动电路的一种架构方式是在于，其采用 4T2C 电路结构，包括薄膜晶体管 T1、T2、T3 和 T4，以及存储电容 C1 和 C2。

[0040] 更具体地，薄膜晶体管 T1 的栅极接收一第一开关信号 Scan，源极接收一数据电压信号 Data，漏极电性连接至薄膜晶体管 T4 的栅极。薄膜晶体管 T2 的栅极接收一复位信号 Reset，源极接收一维持电压信号 Vsus，漏极电性连接至薄膜晶体管 T4 的源极 S。

[0041] 薄膜晶体管 T3 的漏极电性连接至一第一电压 OVDD，栅极用于接收一第三开关信号 EM，其漏极与源极之间跨接一存储电容 C2。薄膜晶体管 T4 包括栅极 G、漏极 D 和源极 S，其中，漏极 D 连接至薄膜晶体管 T3 的源极，其栅极 G 与源极 S 之间跨接一存储电容 C1。有机发光二极管 OLED 的阳极电性连接至薄膜晶体管 T4 的源极，阴极连接至一第二电压 OVSS，其中，第一电压 OVDD 大于第二电压 OVSS。

[0042] 如图 2 所示，该像素驱动电路的操作大致可分为四个时间期间，即，复位期间 T1、电压补偿期间 T2、数据写入期间 T3 和点亮期间 T4。具体来说，在复位期间 T1 中，第一开关信号 Scan 为高电平，复位信号 Reset 为高电平，第三开关信号 EM 为一低电平，维持电压 Vsus 持续保持为低电平，数据信号 Data 为参考电压 Vref。此时，第一开关 T1 和第二开关 T2 均处于开通状态，第四开关的栅极 G 的电压 Vg1 为 Vref，第四开关的源极 S 的电压 Vs1 为 Vsus。由于第三开关信号 EM 为低电平，第三开关 T3 处于关断状态，第四开关的漏极 D 为悬浮状态(floating)。

[0043] 在电压补偿期间 T2，第一开关信号 Scan 为高电平，复位信号 Reset 从高电平变为低电平，第三开关信号 EM 为从低电平变为高电平，维持电压 Vsus 持续保持为低电平，数据信号 Data 仍为参考电压 Vref。此时，第一开关 T1 处于开通状态，第四开关的栅极 G 的电压 Vg1 为 Vref，第四开关的源极 S 的电压 Vs2 为 Vref-Vth，其中，Vth 表示第四开关的门限阈值。由于第三开关信号 EM 为高电平，第三开关 T3 处于开通状态，第四开关的漏极 D 的电压等于第一电压 OVDD。

[0044] 在数据写入期间 T3，第一开关信号 Scan 为高电平，复位信号 Reset 保持为低电平，

第三开关信号 EM 为从高电平重新跳变为低电平,维持电压  $V_{sus}$  持续保持为低电平,数据信号 Data 从参考电压  $V_{ref}$  变为数据电压  $V_{data}$ 。此时,第一开关 T1 处于开通状态,第二开关 T2 处于关断状态,第三开关 T3 处于关断状态,则第四开关的栅极 G 的电压  $V_{g3}$  为  $V_{data}$ ,第四开关的源极 S 的电压  $V_{s3}$  为  $V_{ref}-V_{th}+a(V_{data}-V_{ref})$ ,  $a=C1/(C1+C2)$ ,其中,  $V_{th}$  表示第四开关的门限阈值。第四开关的漏极 D 重新为一悬浮状态(floating)。

[0045] 在点亮期间 T4,第一开关信号 Scan 从高电平变为低电平,复位信号 Reset 保持为低电平,第三开关信号 EM 为从低电平跳变为高电平,维持电压  $V_{sus}$  持续保持为低电平,数据信号 Data 上的数据电压  $V_{data}$  被移除。此时,第一开关 T1 处于关断状态,第二开关 T2 处于关断状态,第三开关 T3 处于开通状态,则第四开关的源极 S 的电压  $V_{s4}$  为  $0VSS+V_{oled}$ ,其中,  $V_{oled}$  表示有机发光二极管 OLED 上的压降,第四开关的漏极 D 为第一电压  $0VDD$ 。此时,由于电容 C1、C2 的作用,第四开关的栅极 G 的电压  $V_{g4}$  可表示为:

$$[0046] \quad V_{data} - V_{ref} + V_{th} - a(V_{data} - V_{ref}) + 0VSS + V_{oled}$$

[0047] 亦即,

$$[0048] \quad (1-a)(V_{data} - V_{ref}) + V_{th} + 0VSS + V_{oled}$$

[0049] 其中,  $a=C1/(C1+C2)$ 。

[0050] 如前所述,随着面板解析度的日趋增加,AMOLED 的布板(layout)空间将因补偿电路的需要而占据大量的像素区域,不仅会压缩所提供的 OLED 面积,而且还将影响到使用寿命。在图 1 和图 2 中,维持电压  $V_{sus}$  的走线将占用一定的布板空间,进而导致 OLED 的开口率下降,影响该 OLED 的使用寿命。

[0051] 为了有效地解决这一问题,本发明提出了一种新颖的 4T2C 架构。图 3 示出依据本发明的一实施方式的像素驱动电路采用 4T2C 架构的原理示意图,图 4 示出图 3 中的像素驱动电路的关键信号的时序示意图。

[0052] 参照图 3,本发明的像素驱动电路适于驱动一主动矩阵有机发光二极管显示器的像素,包括一第一开关 T1、一第二开关 T2、一第三开关 T3、一第四开关 T4、电容 C1 和电容 C2。例如,第一开关至第四开关 T1 ~ T4 为 N 型薄膜晶体管。

[0053] 具体地,薄膜晶体管 T1 的栅极接收一第一开关信号 Scan,源极接收一数据信号 Data (如参考电压  $V_{ref}$  或一数据电压  $V_{data}$ ),漏极电性连接至薄膜晶体管 T4 的栅极。薄膜晶体管 T2 的源极接收一复位信号 RS,漏极电性连接至薄膜晶体管 T4 的栅极。需要特别指出的是,在图 3 的像素驱动电路中,薄膜晶体管 T2 的源极并未接收现有的维持电压  $V_{sus}$  且栅极也未施加复位信号,而是利用其源极直接连接至复位电压并且将其漏极与栅极电性连接在一起。如此一来,薄膜晶体管 T2 的源极与栅极之间等效为二极管。

[0054] 薄膜晶体管 T3 的漏极电性连接至一第一电压  $0VDD$ ,栅极用于接收一第三开关信号 EM,其漏极与源极之间跨接一存储电容 C2。薄膜晶体管 T4 包括栅极 G、漏极 D 和源极 S,其中,漏极 D 连接至薄膜晶体管 T3 的源极,其栅极 G 与源极 S 之间跨接一存储电容 C1。有机发光二极管 OLED 的阳极电性连接至薄膜晶体管 T4 的源极,阴极连接至一第二电压  $0VSS$ ,其中,第一电压  $0VDD$  大于第二电压  $0VSS$ 。

[0055] 如图 4 所示,本发明的像素驱动电路的操作大致可分为四个时间期间,即,复位期间 T1、电压补偿期间 T2、数据写入期间 T3 和点亮期间 T4。具体来说,在复位期间 T1 中,第一开关信号 Scan 为高电平,复位信号 RS 为低电平  $V_R$ ,第三开关信号 EM 为一低电平,数据信

号 Data 为参考电压  $V_{ref}$ 。此时,第一开关 T1 处于开通状态,第四开关的源极 S 的电压  $V_{s1}$  为  $V_R+V_{T4}$ ,其中  $V_{T4}$  为第二开关 T2 的门限阈值电压。由于第三开关信号 EM 为低电平,第三开关 T3 处于关断状态,第四开关 T4 的漏极 D 为悬浮状态(floating)。

[0056] 在电压补偿期间 T2,第一开关信号 Scan 为高电平,复位信号 RS 从低电平  $V_R$  变为高电平  $V_H$ ,第三开关信号 EM 为从低电平变为高电平,数据信号 Data 仍为参考电压  $V_{ref}$ 。此时,第一开关 T1 处于开通状态,第四开关的栅极 G 的电压  $V_{g2}$  为  $V_{ref}$ ,第四开关的源极 S 的电压  $V_{s2}$  为  $V_{ref}-V_{th}$ ,其中,  $V_{th}$  表示第四开关的门限阈值。由于第三开关信号 EM 为高电平,第三开关 T3 处于开通状态,第四开关的漏极 D 的电压等于第一电压  $OVDD$ 。

[0057] 在数据写入期间 T3,第一开关信号 Scan 为高电平,复位信号 RS 保持为高电平  $V_H$ ,第三开关信号 EM 为从高电平重新跳变为低电平,数据信号 Data 从参考电压  $V_{ref}$  变为数据电压  $V_{data}$ 。此时,第一开关 T1 处于开通状态,第三开关 T3 处于关断状态,则第四开关的栅极 G 的电压  $V_{g3}$  为  $V_{data}$ ,第四开关的源极 S 的电压  $V_{s3}$  为  $V_{ref}-V_{th}+a(V_{data}-V_{ref})$ ,  $a=C1/(C1+C2)$ ,其中,  $V_{th}$  表示第四开关的门限阈值。第四开关的漏极 D 重新为一悬浮状态(floating)。

[0058] 在点亮期间 T4,第一开关信号 Scan 从高电平变为低电平,复位信号 Reset 保持为高电平  $V_H$ ,第三开关信号 EM 为从低电平跳变为高电平,数据信号 Data 上的数据电压  $V_{data}$  被移除。此时,第一开关 T1 处于关断状态,第三开关 T3 处于开通状态,则第四开关的源极 S 的电压  $V_{s4}$  为  $OVSS+V_{OLED}$ ,其中,  $V_{OLED}$  表示有机发光二极管 OLED 上的压降,第四开关的漏极 D 为第一电压  $OVDD$ 。此时,由于电容 C1、C2 的作用,第四开关的栅极 G 的电压  $V_{g4}$  可表示为:

$$[0059] \quad V_{data} - V_{ref} + V_{th} - a(V_{data} - V_{ref}) + OVSS + V_{OLED}$$

[0060] 亦即,

$$[0061] \quad (1-a)(V_{data} - V_{ref}) + V_{th} + OVSS + V_{OLED}$$

[0062] 其中,  $a=C1/(C1+C2)$ ,  $V_{th}$  表示第四开关的门限阈值。

[0063] 采用本发明的像素驱动电路,将第一开关的第一端接收一参考电压或一数据电压且第二端接收一第一开关信号,第二开关的第一端接收一复位电压且第二端和第三端电性连接在一起,第三开关的第一端接收一第一电压且第二端接收一第三开关信号,藉由类似于二极管的接法对第二开关的源极进行复位,从而可省去现有设计中的维持电压走线所占用的布板空间,提升 OLED 的开口率,增加 OLED 的使用寿命。此外,该第二开关的二极管接法可将上一循环的点亮期间储存于第四开关的源极端的电位降至下一循环的复位期间的一较低电位,从而使该循环能够顺利地进行电压补偿动作。

[0064] 上文中,参照附图描述了本发明的具体实施方式。但是,本领域中的普通技术人员能够理解,在不偏离本发明的精神和范围的情况下,还可以对本发明的具体实施方式作各种变更和替换。这些变更和替换都落在本发明权利要求书所限定的范围内。

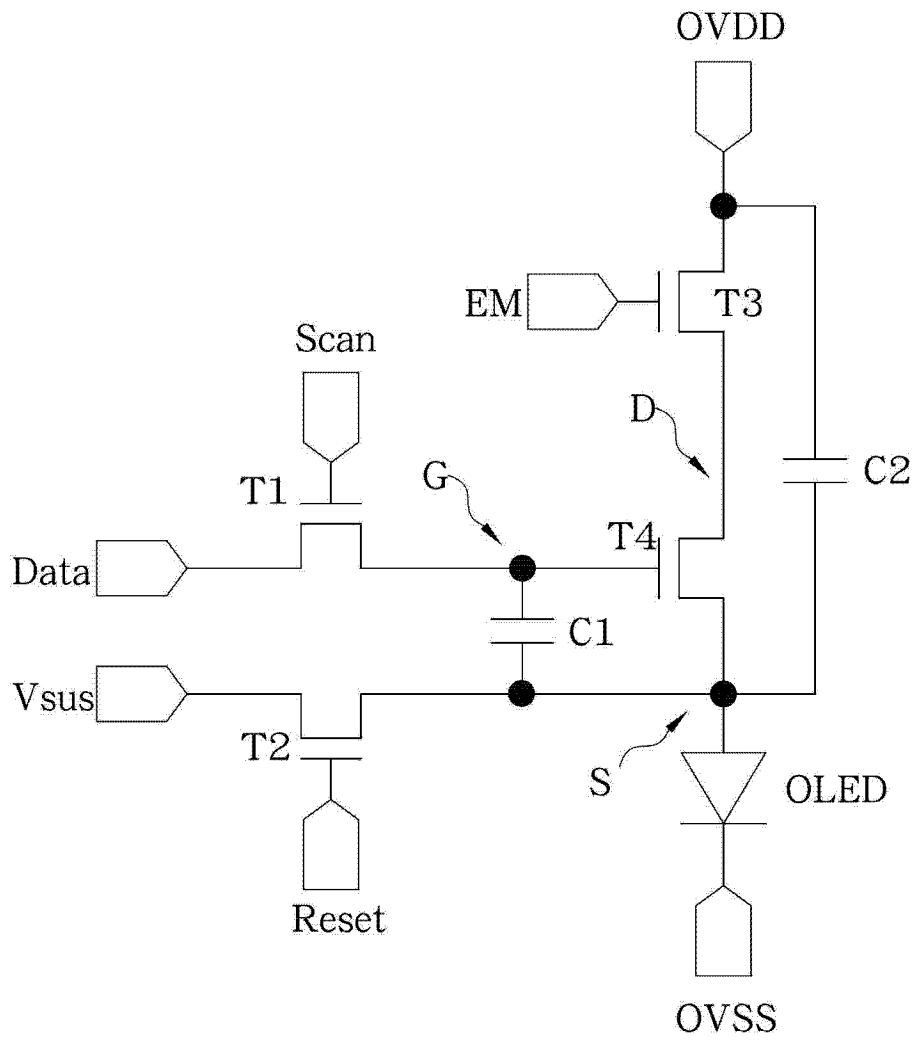


图 1

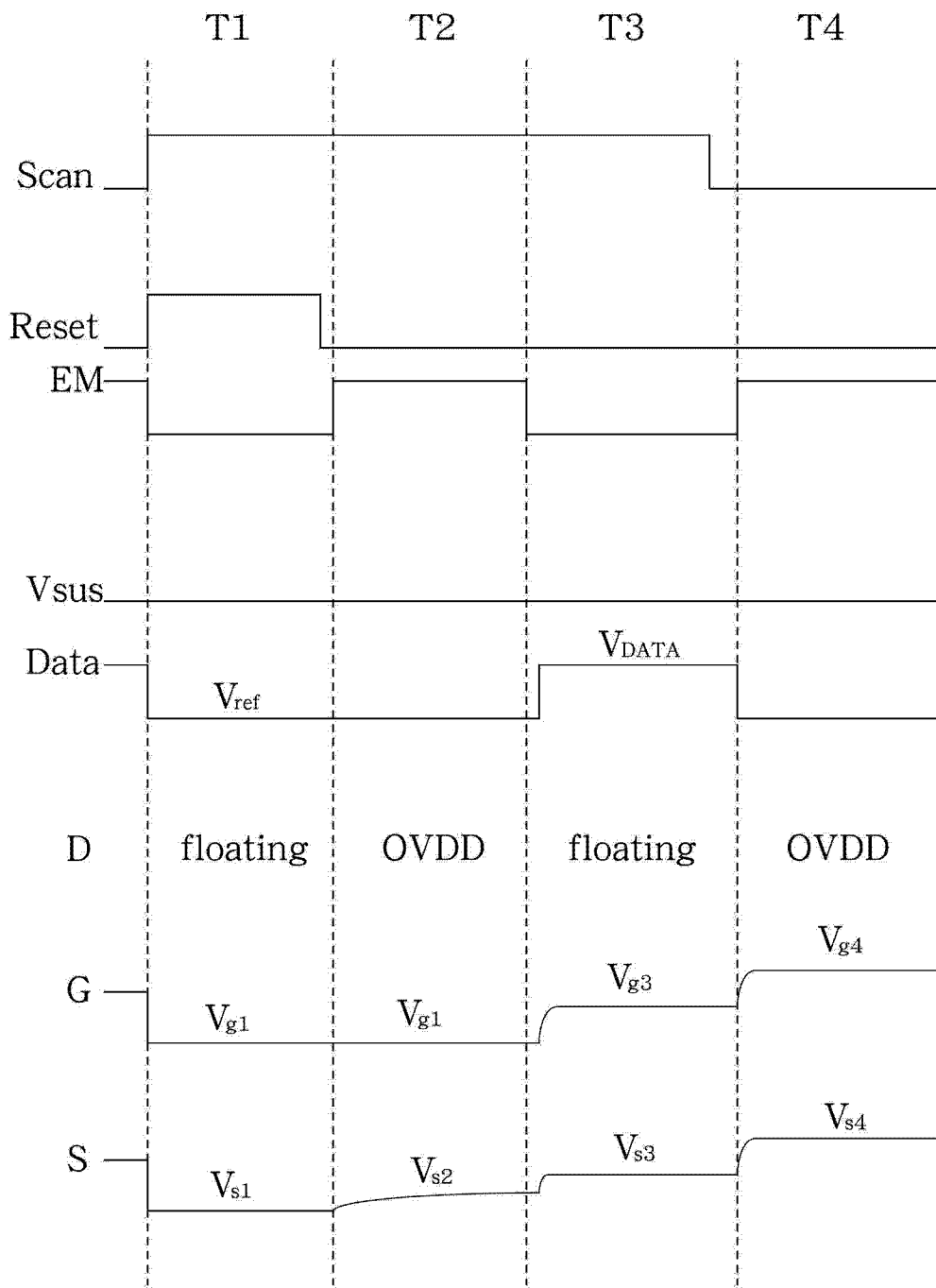


图 2

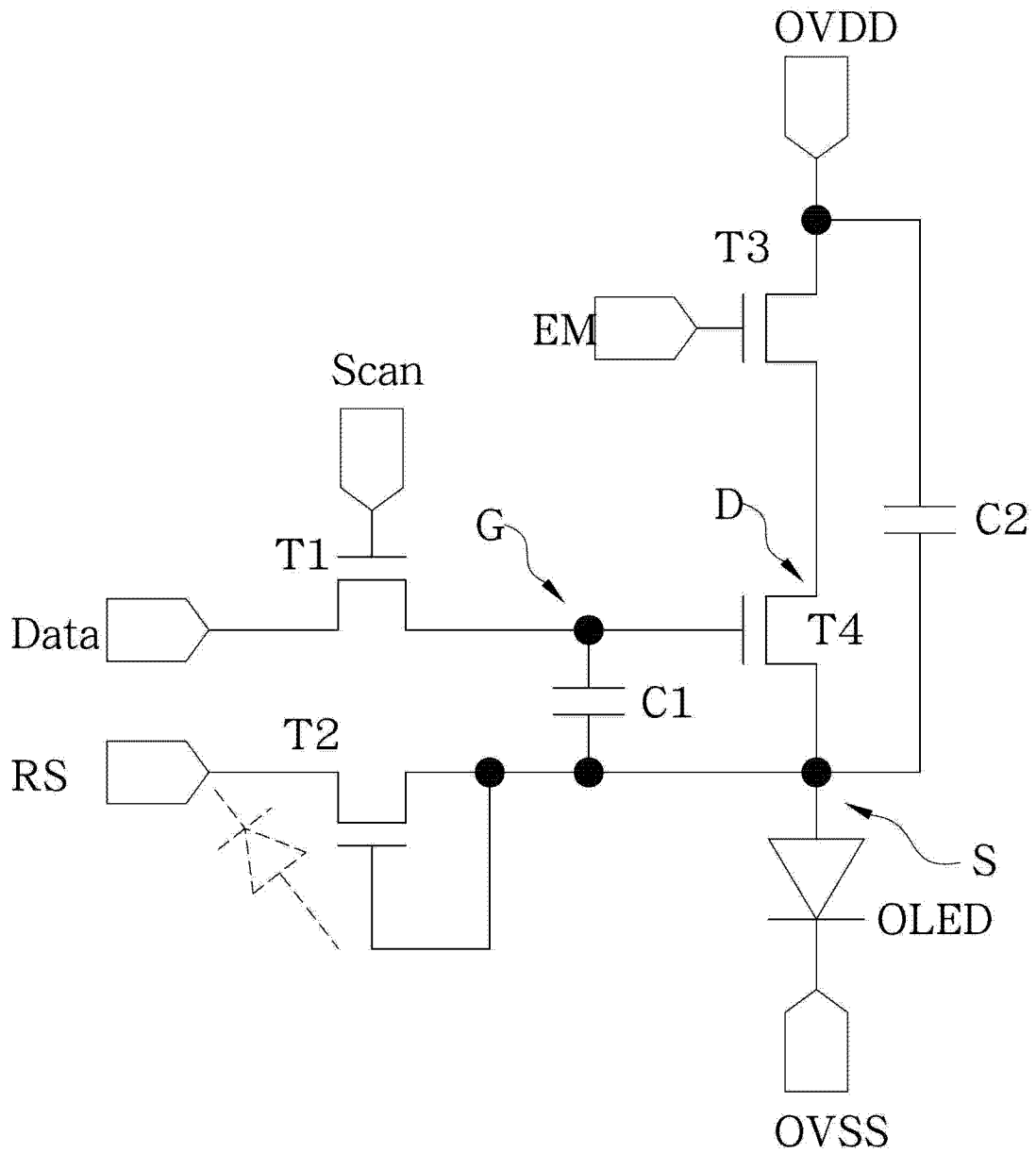


图 3

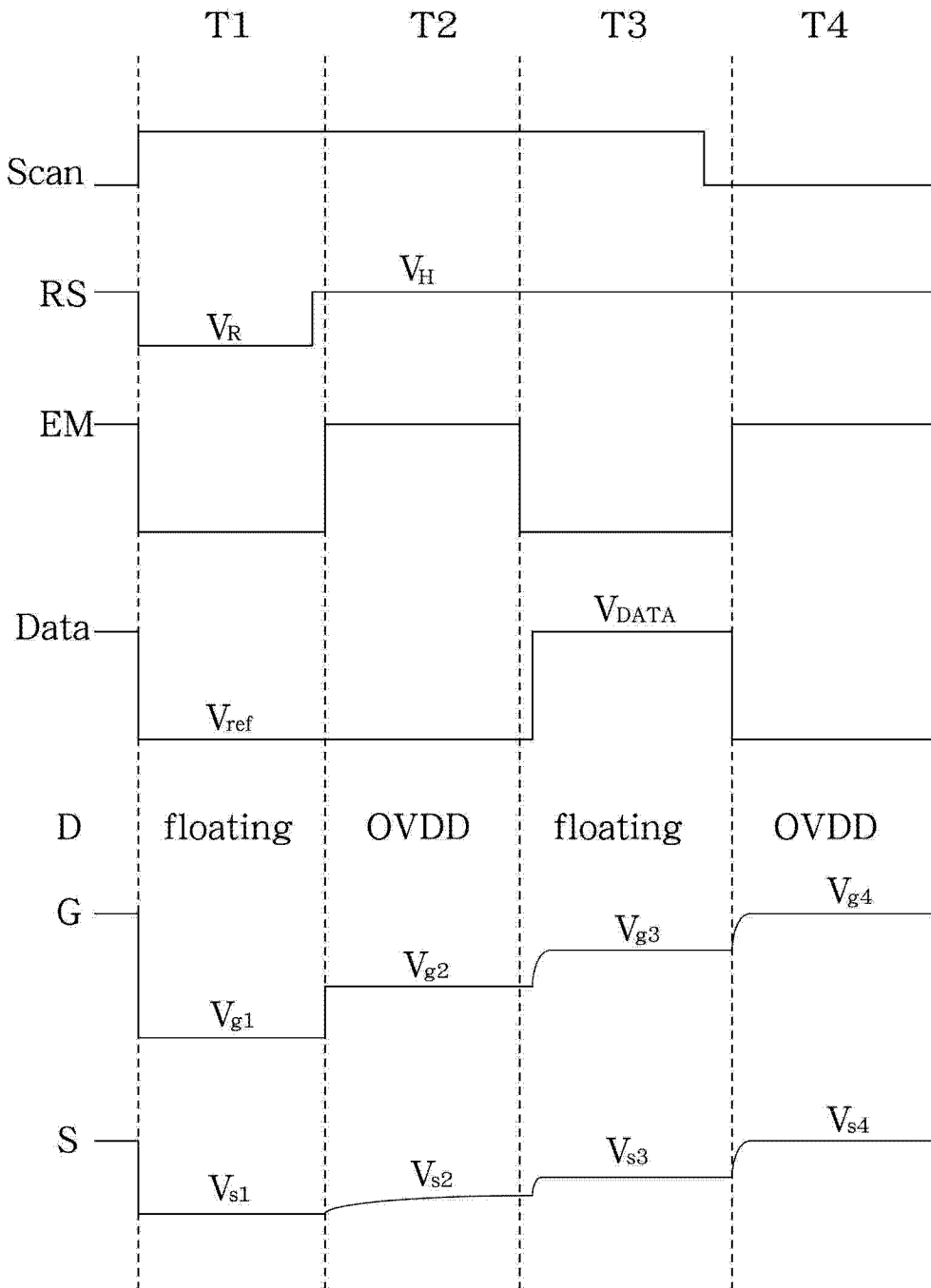


图 4

专利名称(译)	一种像素驱动电路		
公开(公告)号	<a href="#">CN103150992A</a>	公开(公告)日	2013-06-12
申请号	CN201310081216.0	申请日	2013-03-14
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	许文曲		
发明人	许文曲		
IPC分类号	G09G3/32 G09G3/3225		
CPC分类号	G09G3/3233 G09G2300/0465 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/045		
代理人(译)	徐金国		
外部链接	<a href="#">Espacenet</a>	<a href="#">SIPO</a>	

摘要(译)

本发明提供了一种像素驱动电路，包括：第一开关，其第一端接收一参考电压或一数据电压，其第二端接收第一开关信号；第二开关，其第一端接收一复位电压，其第二端和第三端电性连接；第三开关，其第一端接收第一电压，其第二端接收第三开关信号；第四开关，其第一端电性耦接于第三开关的第三端，其第二端电性耦接于第一开关的第三端；第一电容；第二电容，其第一端耦接于第三开关的第一端，其第二端耦接于第四开关的第三端；以及有机发光二极管。采用本发明，藉由类似于二极管的接法对第二开关的源极进行复位，从而可省去现有设计中的维持电压走线所占用的布板空间，提升OLED的开口率，增加OLED的使用寿命。

