



(12) 发明专利申请

(10) 申请公布号 CN 104851388 A

(43) 申请公布日 2015. 08. 19

(21) 申请号 201510072175. 8

(22) 申请日 2015. 02. 11

(30) 优先权数据

10-2014-0019212 2014. 02. 19 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 崔千基

(74) 专利代理机构 北京英赛嘉华知识产权代理

有限责任公司 11204

代理人 余朦 刘铮

(51) Int. Cl.

G09G 3/32(2006. 01)

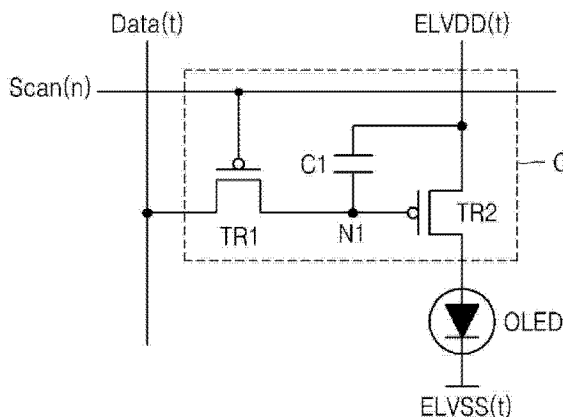
权利要求书2页 说明书6页 附图4页

(54) 发明名称

有机发光显示器及其制造方法

(57) 摘要

公开了一种有机发光显示器及其制造方法。所述有机发光显示器包括像素电路以将电流供给至有机发光器件。像素电路包括开关晶体管和驱动晶体管。开关晶体管包括位于第一栅电极和氧化物半导体层之间的第一绝缘层。驱动晶体管包括位于有源层上的第二栅电极。第一绝缘层位于有源层和第二栅电极之间。



1. 一种有机发光显示器,包括:
基底;
有机发光器件,位于所述基底上;以及
像素电路,将电流供给至所述有机发光器件,
其中所述像素电路包括位于所述基底上的开关晶体管和驱动晶体管,所述开关晶体管包括位于第一栅电极和氧化物半导体层之间的第一绝缘层,所述驱动晶体管包括位于有源层上的第二栅电极,以及位于所述有源层和所述第二栅电极之间的所述第一绝缘层。
2. 如权利要求 1 所述的显示器,其中
所述氧化物半导体层包括镓、铟、锌、铅或锡中的一个或多个以及氧。
3. 如权利要求 1 所述的显示器,其中
所述第一栅电极包括掺杂有杂质的多晶硅层。
4. 如权利要求 3 所述的显示器,其中
所述有源层包括位于沟道区两侧的源区和漏区,所述源区和所述漏区掺杂有杂质。
5. 如权利要求 4 所述的显示器,还包括:
位于所述氧化物半导体层和所述第二栅电极上的第二绝缘层,其中所述开关晶体管包括穿过所述第二绝缘层连接至所述氧化物半导体层的第一源电极和第一漏电极。
6. 如权利要求 5 所述的显示器,其中
所述驱动晶体管包括穿过所述第一绝缘层和所述第二绝缘层分别连接至所述源区和所述漏区的第二源电极和第二漏电极。
7. 如权利要求 4 所述的显示器,其中所述像素电路包括:
电容器,包括位于所述基底上的第一电极和位于所述第一电极上的第二电极,其中所述
第一绝缘层位于所述第一电极和所述第二电极之间。
8. 如权利要求 7 所述的显示器,其中:
所述第一电极包括所述掺杂有杂质的多晶硅层,以及所述第二电极包括所述氧化物半
导体层。
9. 如权利要求 7 所述的显示器,其中所述电容器包括:
位于所述第二电极上的第三电极,
其中所述第二绝缘层位于所述第二电极和所述第三电极之间。
10. 根据权利要求 1 所述的显示器,其中
所述有机发光器件包括位于阳极电极和阴极电极之间的有机发射层。
11. 一种制造有机发光显示器的方法,所述方法包括:
图案化位于基底上的多晶硅层以形成第一栅电极的中间层和有源层的中间层;
在所述第一栅电极的中间层和所述有源层的中间层上形成第一绝缘层;
在所述有源层的中间层上方的所述第一绝缘层上形成第二栅电极;
对所述第一栅电极的中间层和所述有源层的中间层掺杂杂质以形成第一栅电极和有
源层;
在所述第一绝缘层上形成氧化物半导体层,以使所述氧化物半导体层位于所述第一栅
电极上;
在所述第二栅电极和所述氧化物半导体层上形成第二绝缘层;以及

形成第一源电极和第一漏电极,以穿过所述第二绝缘层连接至所述氧化物半导体层。

12. 如权利要求 11 所述的方法,其中所述有源层包括:

沟道区,与所述第二栅电极重叠,以及

源区和漏区,位于所述沟道区的两侧,所述源区和所述漏区包含杂质。

13. 如权利要求 12 所述的方法,还包括:

形成第二源电极和第二漏电极,以穿过所述第一绝缘层和所述第二绝缘层分别连接至所述源区和所述漏区。

14. 根据权利要求 11 所述的方法,其中:

所述第一栅电极为开关晶体管的栅电极,以及

所述第二栅电极为驱动晶体管的栅电极。

15. 如权利要求 11 所述的方法,其中

所述氧化物半导体层包括镓、铟、锌、铅或锡中的一个或多个以及氧。

16. 根据权利要求 11 所述的方法,还包括:

在所述基底上施加非晶硅层并使所述非晶硅层结晶以形成所述多晶硅层。

17. 如权利要求 11 所述的方法,其中

所述杂质为 P 型杂质。

18. 如权利要求 11 所述的方法,其中:

图案化位于所述基底上的多晶硅层还包括图案化所述多晶硅层以形成电容器的第一电极的中间层,并且其中:

掺杂所述杂质还包括利用所述杂质对所述第一电极的中间层进行掺杂以形成所述电容器的所述第一电极。

19. 如权利要求 18 所述的方法,其中

形成所述氧化物半导体层还包括形成所述电容器的第二电极以与所述第一电极重叠。

20. 如权利要求 19 所述的方法,还包括:

在所述第二绝缘层上形成所述电容器的第三电极以与所述第二电极重叠。

有机发光显示器及其制造方法

[0001] 相关申请的交叉引用

[0002] 于 2014 年 2 月 19 日提交的、题为“有机发光显示装置及其制造方法”的第 10-2014-0019212 号韩国专利申请通过整体引用并入本文。

技术领域

[0003] 本文中的一个或多个实施方式涉及有机发光显示器以及制造该有机发光显示器的方法。

背景技术

[0004] 有机发光显示器利用有机发光器件 (OLED) 产生光。每个 OLED 包括位于空穴注入电极和电子注入电极之间的有机发射层。操作中,来自空穴注入电极的空穴和来自电子注入电极的电子在有机发射层中结合以形成激子。当激子从激发态跃迁至基态时,产生光以形成图像。

[0005] 由于有机发光显示器是自发光的(例如,不需要背光源),因此其可以以低压驱动,同时能够较为纤薄和轻便。此外,这种显示器具有宽视角、高对比度和快速响应速度。

发明内容

[0006] 根据一个实施方式,有机发光显示器包括:基底;位于基底上的有机发光器件;以及将电流供给至有机发光器件的像素电路,其中像素电路包括位于基底上的开关晶体管和驱动晶体管,开关晶体管包括位于第一栅电极和氧化物半导体层之间的第一绝缘层,驱动晶体管包括位于有源层上的第二栅电极,以及位于有源层和第二栅电极之间的第一绝缘层。

[0007] 氧化物半导体层可包括从由镓、铟、锌、铟和锡组成的组中所选择的一个或多个以及氧。第一栅电极可包括掺杂有杂质的多晶硅层。有源层可包括位于沟道区两侧的源区和漏区,其中源区和漏区掺杂有杂质。

[0008] 显示器可包括位于氧化物半导体层和第二栅电极上的第二绝缘层,其中开关晶体管可包括穿过第二绝缘层连接至氧化物半导体层的第一源电极和第一漏电极。

[0009] 驱动晶体管可包括穿过第一绝缘层和第二绝缘层分别连接至源区和漏区的第二源电极和第二漏电极。

[0010] 像素电路可包括电容器,其中电容器包括位于基底上的第一电极和位于第一电极上的第二电极,其中第一绝缘层位于第一电极和第二电极之间。第一电极可包括掺杂有杂质的多晶硅层,以及第二电极包括氧化物半导体层。电容器可包括位于第二电极上的第三电极,其中第二绝缘层位于第二电极和第三电极之间。有机发光器件可包括位于阳极电极和阴极电极之间的有机发射层。

[0011] 根据另一实施方式,制造有机发光显示器的方法包括:对位于基底上的多晶硅层进行图案化以形成第一栅电极的中间层和有源层的中间层;在第一栅电极的中间层和有源

层的中间层上形成第一绝缘层；在有源层的中间层上方的第一绝缘层上形成第二栅电极；对第一栅电极的中间层和有源层的中间层掺杂杂质以形成第一电极和有源层；在第一绝缘层上形成氧化物半导体层，以使氧化物半导体层位于第一栅电极上；在第二栅电极和氧化物半导体层上形成第二绝缘层；以及形成第一源电极和第一漏电极以穿过第二绝缘层连接至氧化物半导体层。

[0012] 有源层包括与第二栅电极重叠的沟道区以及位于沟道区两侧的源区和漏区，其中源区和漏区包含杂质。

[0013] 该方法可包括形成第二源电极和第二漏电极以穿过第一绝缘层和第二绝缘层分别连接至源区和漏区。第一栅电极可以是开关晶体管的栅电极，第二栅电极可以是驱动晶体管的栅电极。氧化物半导体层可包括从由镓、铟、锌、铟和锡组成的组中所选择的一个或多个以及氧。

[0014] 该方法可包括在基底上施加非晶硅层并使非晶硅层结晶以形成多晶硅层。该杂质可以是 P 型杂质。

[0015] 图案化位于基底上的多晶硅层的操作还可包括图案化多晶硅层以形成电容器的第一电极的中间层，并且掺杂杂质的操作还可包括利用杂质对第一电极的中间层进行掺杂以形成电容器的第一电极。

[0016] 形成氧化物半导体层的操作还可包括形成电容器的第二电极以与第一电极重叠。该方法可包括在第二绝缘层上形成电容器的第三电极以与第二电极重叠。

附图说明

[0017] 通过参照附图对示例性实施方式详细描述，本发明的特征对本领域的技术人员而言将是显而易见的，其中：

[0018] 图 1 示出了有机发光显示器的实施方式；

[0019] 图 2 示出了像素电路的实施方式；

[0020] 图 3 示出了像素电路中的晶体管和电容器的示例；以及

[0021] 图 4 至图 8 示出了用于制造像素电路中的晶体管和电容器的方法的实施方式。

具体实施方式

[0022] 在下文中将参照附图更充分地描述示例性实施方式；然而，它们可以以不同的形式实现并且不应被解释为受限于本文中阐述的实施方式。相反地，提供这些实施方式使得本公开将是详尽且完整的，并向本领域的技术人员充分地传达示例性实现。

[0023] 为了说明清楚起见，在附图中层和区域的尺寸可能被放大。应理解，当层或元件被称作“位于 |”另一层或基底“上”时，其可直接位于另一层或基底上，或者也可能存在插入层。此外，应理解当层被称作“在”另一层“之下”时，其可以直接在另一层之下，并且也可能存在一个或多个插入层。此外，还应理解当层被称作“在”两个层“之间”时，其可以是两个层之间的唯一层，或者也可能存在一个或多个插入层。在整个说明书中，相同的参考数字指代相同的元件。

[0024] 图 1 示出了有机发光显示器 100 的实施方式，图 2 示出了像素电路的实施方式，以及图 3 示出了包括薄膜晶体管 (TFT) 和电容器的像素电路的结构示例。

[0025] 参照图 1 至图 3,有机发光显示器 100 包括像素电路 C,以向基底 101 上的 OLED 供给电流。基底 101 可包括,例如,透明玻璃材料(例如, SiO_2)、陶瓷、塑料和/或不锈钢。由例如 SiO_2 和/或 SiNx 形成的缓冲层可位于基底 101 上以提供平整度并防止杂质元素渗入基底 101 中。

[0026] 基底 101 包括显示区域 DA 和非显示区域 ND。显示区域 DA 包括多个像素,其中像素包括发射光以生成图像的 OLED。非显示区域 ND 可包括焊盘单元以将电信号从供电装置或信号生成装置传输至显示区域 DA。

[0027] 像素中的每个包括用于将电流供给至 OLED 的像素电路 C。OLED 包括用作空穴注入电极的阳极电极、用作电子注入电极的阴极电极以及位于阳极电极和阴极电极之间的有机发射层。阳极电极连接至像素电路 C,阴极电极连接至第二电源 ELVSS(t)。OLED 基于来自像素电路 C 的电流生成预定亮度的光。

[0028] 像素电路 C 至少包括第一晶体管 TR1、第二晶体管 TR2 和电容器 C1。第一晶体管 TR1 包括位于基底 101 上的第一栅电极 310、位于第一栅电极 310 上的氧化物半导体层 320 以及位于第一栅电极 310 和氧化物半导体层 320 之间的第一绝缘层 102。第一源电极 332 和第一漏电极 334 连接至氧化物半导体层 320。第一源电极 332 和第一漏电极 334 连接至氧化物半导体层 320,同时穿透位于氧化物半导体层 320 上的第二绝缘层 103。

[0029] 第一栅电极 310 可以是或者可以包括例如掺杂有杂质(例如,诸如硼(B)的 P 型杂质)的多晶硅层。在另一实施方式中,杂质可以是诸如磷(P)的 N 型杂质。

[0030] 氧化物半导体层 320 可以不掺杂杂质,并且可包括例如镓(Ga)、铟(In)、锌(Zn)或锡(Sn),以及氧(O)或它们的组合。

[0031] 第一晶体管 TR1 的第一栅电极 310 连接至扫描线。第一源电极 332 连接至数据线。第一漏电极 334 连接至第一节点 N1。扫描信号 Scan(n) 被输入至第一栅电极 310 并且数据信号 Data(t) 被输入至第一源电极 332。因此,第一晶体管 TR1 用作用于传输数据信号的开关晶体管。

[0032] 第一晶体管 TR1 将数据电压传输至电容器 C1,电容器 C1 存储所接收到的数据电压。第一晶体管 TR1 使用氧化物半导体层 320 作为有源层。由此,来自第一晶体管 TR1 的漏电流可以被降低为小于多晶硅层被用作有源层的情况。因此,存储在电容器 C1 中的电压的减少可以被降低,并且电容器 C1 可具有小尺寸。

[0033] 第二晶体管 TR2 可包括位于基底 101 上的有源层 210 和位于有源层 210 上的第二栅电极 220。第一绝缘层 102 位于有源层 210 和第二栅电极 220 之间。第二源电极 232 和第二漏电极 234 连接至有源层 210。第二源电极 232 和第二漏电极 234 可连接至有源层 210,并穿透位于第一绝缘层 102 和第二栅电极 220 上的第二绝缘层 103。

[0034] 有源层 210 可以是或者可以包括例如多晶硅层,其中,多晶硅层包括在预定的(例如,中心)区域处未掺杂杂质的沟道区 212。源区 214 和漏区 216 位于沟道区 212 的相对侧并且掺杂有杂质。

[0035] 第二源电极 232 和第二漏电极 234 分别连接至源区 214 和漏区 216。杂质可以与第一栅电极 310 上掺杂的杂质相同或者不同。

[0036] 第二晶体管 TR2 的第二栅电极 220 连接至第一节点 N1。第二源电极 232 连接至第一电源 ELVDD(t)。第二漏电极 234 连接至 OLED 的像素电极。因此,第二晶体管 TR2 用

作用于根据数据信号驱动 OLED 的驱动晶体管。例如,第二晶体管 TR2 可将与存储在电容器 C1 中的电压和阈值电压之间的差值的平方值成比例的输出电流供给至 OLED。

[0037] 尤其在第二晶体管 TR2 的有源层 210 包括多晶硅层的情况下,有源层 210 可具有优良的电子迁移率。因此,第二晶体管 TR2 可具有小尺寸。

[0038] 电容器 C1 包括位于基底 101 上的第一电极 410 和位于第一电极 410 上的第二电极 420。第一绝缘层 102 位于第一电极 410 和第二电极 420 之间。电容器 C1 还包括位于第二电极 420 上的第三电极 430。第二绝缘层 103 位于第二电极 420 和第三电极 430 之间。因此,第一绝缘层 102 和第二绝缘层 103 可用作电容器 C1 的介电层。

[0039] 第一电极 410 可包括与第一栅电极 310 相同或不同的材料,例如,掺杂有杂质的多晶硅层。第二电极 420 可包括与氧化物半导体层 320 相同或不同的材料。

[0040] 第三电极 430 可包括与第一源电极 332、第一漏电极 334、第二源电极 232 和 / 或第二漏电极 234 的材料相同或不同的材料。

[0041] 电容器 C1 可通过并联连接第一电极 410 与第二电极 420 之间以及第二电极 420 与第三电极 430 之间的两个电容器而形成以增加密度。由此可减小电容器 C1 的尺寸。电容器 C1 连接在第一节点 N1 和第二晶体管 TR2 的第一电极 (例如,第一电源 ELVDD(t)) 之间。电容器 C1 存储与从第一晶体管 TR1 传输的电压和从第一电源 ELVDD(t) 供给的电压之间的差值相对应的电压。

[0042] 在图 2 和图 3 中,像素电路包括两个晶体管 TR1 和 TR2 以及一个电容器 C1。在其他实施方式中,像素电路可包括三个或三个以上 TFT 以及两个或两个以上电容器,和 / 或可根据需要包括附加的配线以形成多种结构。

[0043] 图 4 至图 8 是示出了用于制造包括图 3 中的电容器和 TFT 的像素电路的方法的实施方式的剖视图。

[0044] 参照图 4,该方法包括在基底 101 上形成多晶硅层,并且图案化多晶硅层以形成第一栅电极的中间层 202 和有源层的中间层 201。随后,在第一栅电极的中间层 202 和有源层的中间层 201 上形成第一绝缘层 102。此外,当图案化多晶硅层时,可形成电容器的第一电极的中间层 203。

[0045] 在形成多晶硅层之前,可在基底 101 上形成缓冲层。缓冲层可包括例如 SiO_2 和 / 或 SiN_x , 并且可通过使用多种沉积方法形成,例如但不限于等离子体增强化学气相沉积 (PECVD) 法、常压 CVD (APCVD) 法以及低压 CVD (LPCVD) 法。

[0046] 多晶硅层可通过使例如非晶硅结晶形成。可使用以下方法使非晶硅结晶,例如,快速热退火 (RTA) 法、固相结晶 (SPC) 法、准分子激光退火 (ELA) 法、金属诱导结晶 (MIC) 法、金属诱导横向结晶 (MILC) 法和 / 或连续侧向固化 (SLS) 法。

[0047] 第一绝缘层 102 可包括单层或多层 SiO_2 或 SiN_x , 并且可使用 PECVD 方法、APCVD 方法或 LPCVD 方法形成。

[0048] 参照图 5,第二栅电极 220 形成在第一绝缘层 102 上从而位于有源层的中间层 201 上。栅电极 220 可包括:例如, Au、Ag、Cu、Ni、Pt、Pd、Al、和 / 或 Mo, 或者诸如 Al:Nd 合金和 Mo:W 合金的合金。

[0049] 参照图 6,有源层的中间层 201、第一栅电极的中间层 202 和第一电极的中间层 203 掺杂有杂质以分别形成有源层 210、第一栅电极 310 和第一电极 410。例如,杂质可以是诸

如 B 的 P 型杂质或者诸如 P 的 N 型杂质。

[0050] 当掺杂杂质时,有源层 210 利用第二栅电极 220 作为自对准掩模。因此,有源层 210 可在与第二栅电极 220 重叠的位置处包括沟道区 212。源区 214 和漏区 216 位于沟道区 212 的相对侧并且掺杂有杂质。

[0051] 第一栅电极 310 和第一电极 410 可以是或者可包括例如掺杂有杂质的多晶硅层。因为第一栅电极 310 和第一电极 410 与有源层 210 同时形成,因此所使用的掩模的数量小于第一栅电极 310 和第一电极 410 由金属形成的情况下所使用的掩模的数量。相应地,制造方法可以被简化。

[0052] 参照图 7,氧化物半导体层 320 形成在第一绝缘层 102 上,第二绝缘层 103 形成在氧化物半导体层 320 和第二栅电极 220 上。当形成氧化物半导体层 320 时,第二电极 420 可使用与氧化物半导体层 320 的材料相同的材料形成在第一电极 410 上。

[0053] 氧化物半导体层 320 位于第一栅电极 310 上,并且可包括 Ga、In、Zn 和 Sn 中的一个或多个以及 O。由于氧化物半导体层 320 在图 6 中杂质的掺杂工艺之后形成,因此氧化物半导体层 320 没有掺杂杂质。因此,可防止由氧化物半导体层 320 上掺杂杂质所导致的第一晶体管(图 2 的 TR1)特性的改变。从而,可减小或防止第一晶体管(图 2 的 TR1)的可靠性的退化。

[0054] 此外,如上所述,因为用作开关晶体管的第一晶体管(图 2 的 TR1)的有源层形成成为氧化物半导体层 320,因此可减小来自第一晶体管(图 2 的 TR1)的漏电流并且可实现电容器(图 2 的 C1)的尺寸减小。

[0055] 第二绝缘层 103 可形成为包括一个或多个有机绝缘材料,例如,聚酰亚胺、聚酰胺、丙烯酸树脂、苯并环丁烯和 / 或酚醛树脂。第二绝缘层 103 可使用例如旋转涂覆方法形成。此外,第二绝缘层 103 可由无机绝缘材料形成,例如, SiO_2 、 SiN_x 、 Al_2O_3 、 CuO_x 、 Tb_4O_7 、 Y_2O_3 、 Nb_2O_5 和 / 或 Pr_2O_3 。

[0056] 在另一实施方式中,第二绝缘层 103 可形成为具有多层结构,其中有机绝缘材料和无机绝缘材料交替地堆叠。

[0057] 第二绝缘层 103 可用作其上将形成 OLED(参见图 2)的阴极电极的平坦化层,或者用作用于保护氧化物半导体层 320 和第二栅电极 220 的钝化层。

[0058] 在第二绝缘层 103 形成之后,第一绝缘层 102 和第二绝缘层 103 被图案化以形成分别暴露源区 214 和漏区 216 的第一通孔 h1 和第二通孔 h2。此外,第二绝缘层 103 被图案化以形成暴露氧化物半导体层 320 的第三通孔 h3 和第四通孔 h4。

[0059] 参照图 8,第一源电极 332 和第一漏电极 334 形成为穿透第二绝缘层 103 以连接至氧化物半导体层 320。第一源电极 332 和第一漏电极 334 分别填充在第三通孔 h3 和第四通孔 h4 中以建立与氧化物半导体层 320 的连接。

[0060] 此外,第二源电极 232 和第二漏电极 234 形成为穿透第一绝缘层 102 和第二绝缘层 103 以分别连接至源区 214 和漏区 216。第二源电极 232 和第二漏电极 234 分别填充在第一通孔 h1 和第二通孔 h2 中,并且连接至源区 214 和漏区 216。

[0061] 第三电极 430 形成在第二绝缘层 103 上以与第二电极 420 重叠。

[0062] 通过总结和回顾,根据上述实施方式中的一个或多个,像素电路具有用作开关晶体管的第一晶体管 TR1。第一晶体管 TR1 形成为包括氧化物半导体层 320 以减小漏电流。

因此,可减小电容器 C1 的尺寸。此外,由于氧化物半导体层 320 没有掺杂杂质,因此可防止由于杂质的掺杂引起的第一晶体管 TR1 的特性和可靠性的退化。

[0063] 此外,像素电路的第二晶体管 TR2(例如,驱动晶体管)形成为包括掺杂有杂质的多晶硅层以实现优良的电子迁移率。由此,可减小第二晶体管 TR2 的尺寸。

[0064] 因此,根据以上实施方式中的一个或多个,具有优良电子迁移率的多晶硅层和具有减小的漏电流的氧化物半导体层可被用作晶体管的有源层。

[0065] 本文中已经公开了示例性实施方式,并且尽管采用了具体术语,但是这些术语仅仅使用和应被解释成通用和描述性含义,而不是用于限制的目的。除非另有指示,否则在某些情况下正如本领域技术人员将随着本申请的提交而明确的,结合特定实施方式而描述的特征、特性和/或元件可被单独使用或者与结合其他实施方式描述的特征、特性和/或元件结合使用。相应地,本领域技术人员应理解,在不背离如所附权利要求书中记载的本发明的精神和范围的情况下可在形式和细节上进行多种修改。

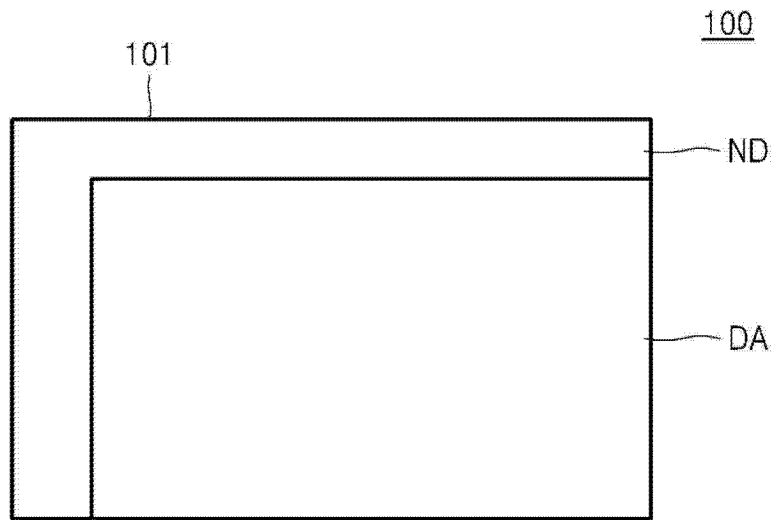


图 1

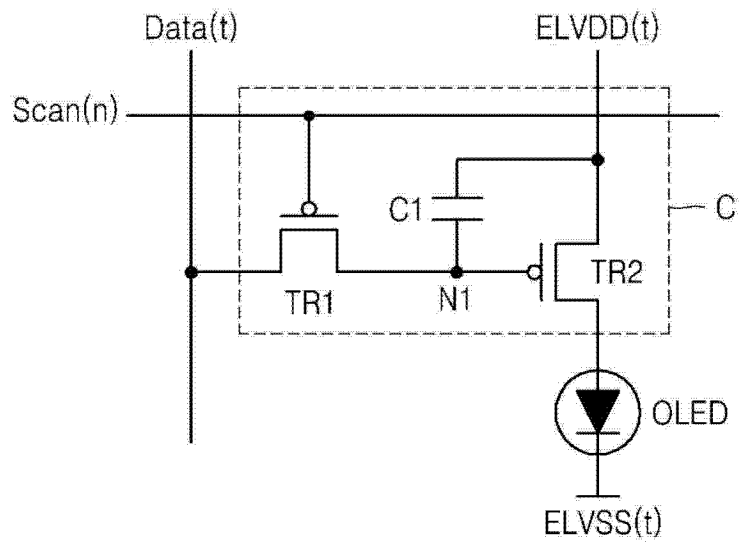


图 2

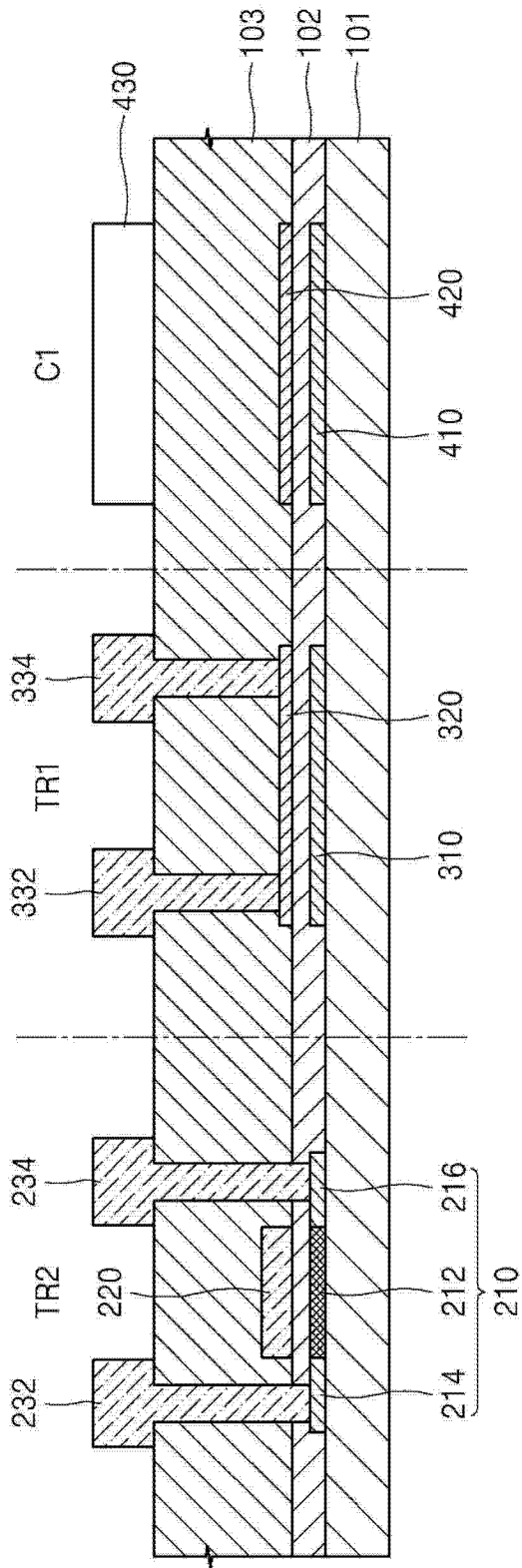


图3

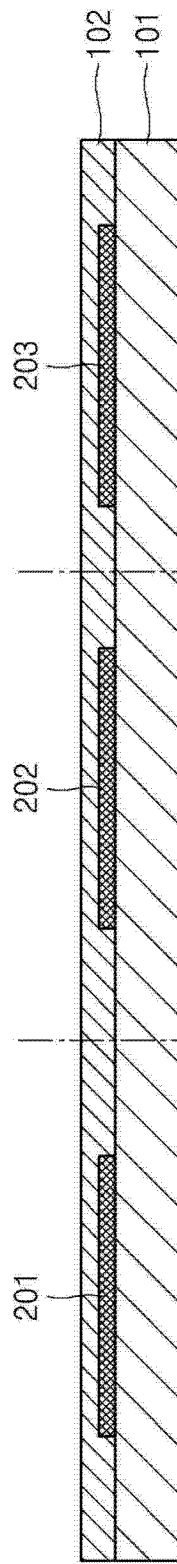


图4

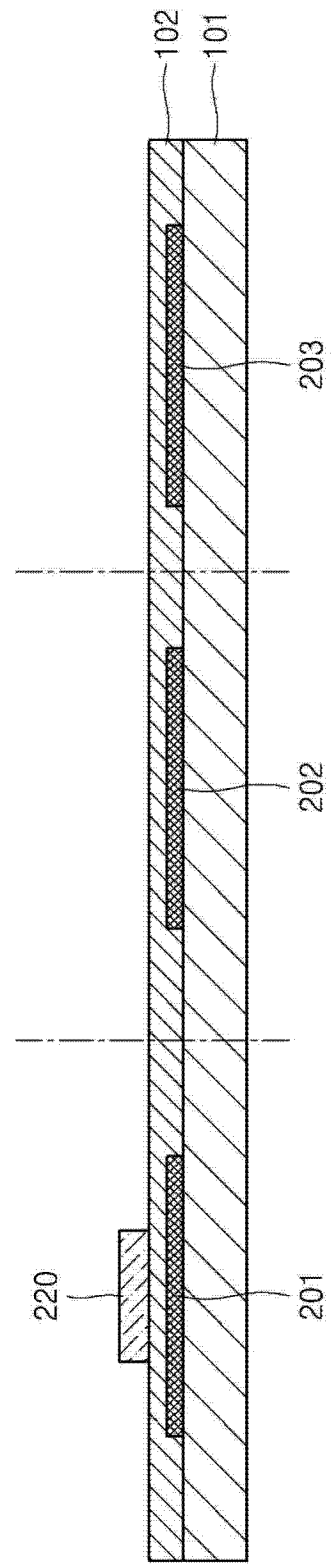


图5

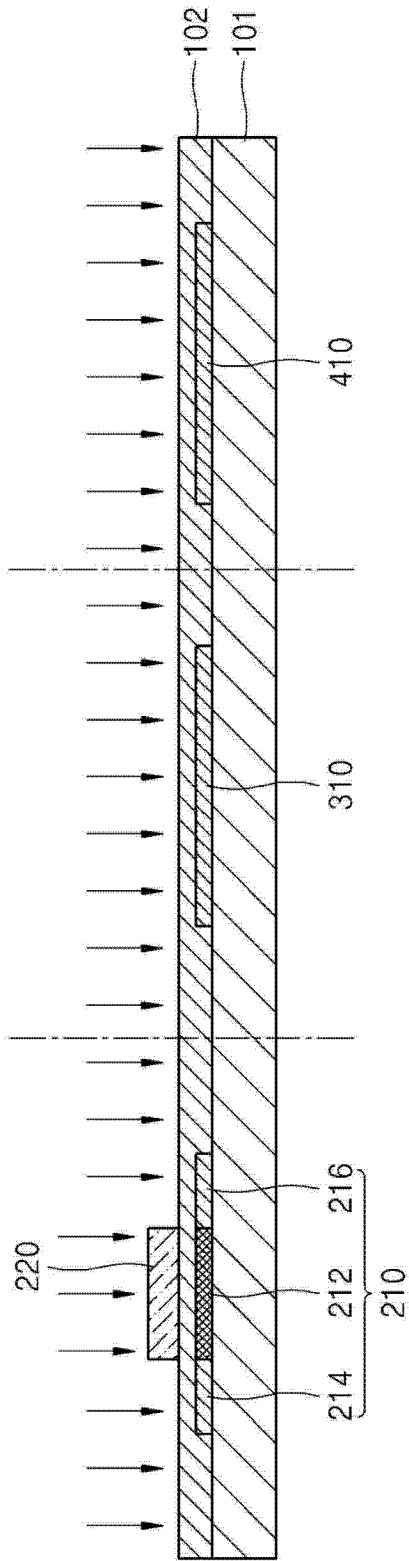


图 6

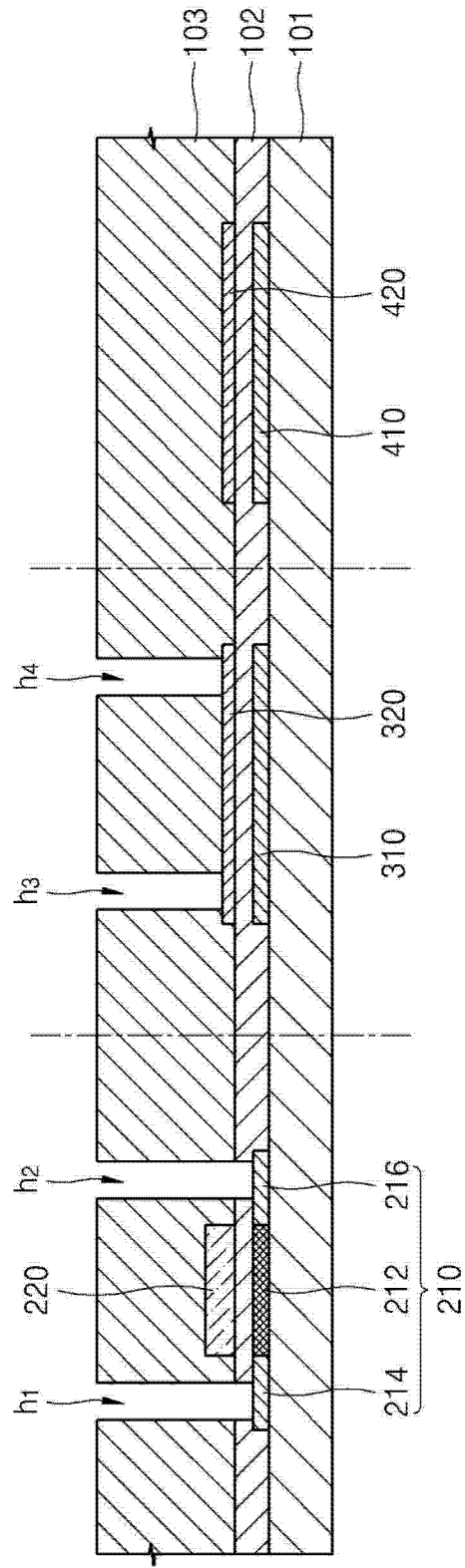


图 7

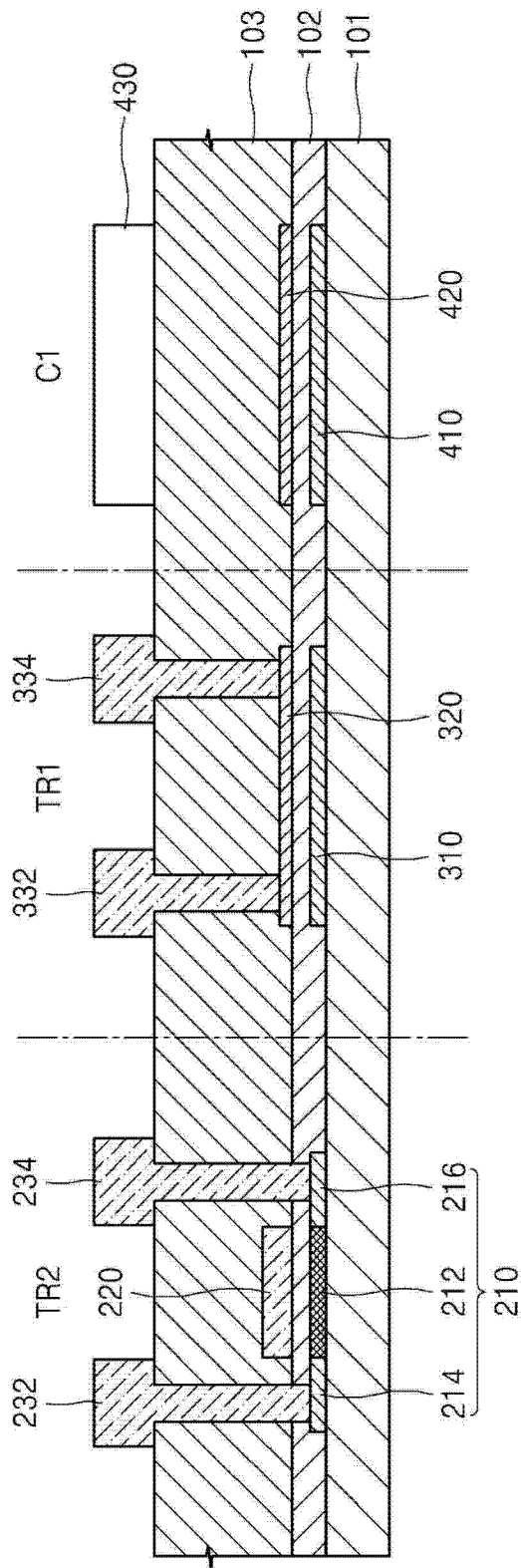


图 8

专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	CN104851388A	公开(公告)日	2015-08-19
申请号	CN201510072175.8	申请日	2015-02-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	崔千基		
发明人	崔千基		
IPC分类号	G09G3/32		
CPC分类号	H01L29/4916 H01L29/45 H01L51/56 H01L29/24 H01L29/66969 H01L27/3265 H01L27/3248 H01L2227/323 H01L29/7869 H01L27/3262 H01L29/4908 H01L21/47635		
代理人(译)	刘铮		
优先权	1020140019212 2014-02-19 KR		
其他公开文献	CN104851388B		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光显示器及其制造方法。所述有机发光显示器包括像素电路以将电流供给至有机发光器件。像素电路包括开关晶体管和驱动晶体管。开关晶体管包括位于第一栅电极和氧化物半导体层之间的第一绝缘层。驱动晶体管包括位于有源层上的第二栅电极。第一绝缘层位于有源层和第二栅电极之间。

