



(12) 发明专利申请

(10) 申请公布号 CN 104025176 A

(43) 申请公布日 2014. 09. 03

(21) 申请号 201180075052. X

(51) Int. Cl.

(22) 申请日 2011. 11. 24

G09G 3/30 (2006. 01)

G09G 3/20 (2006. 01)

(85) PCT国际申请进入国家阶段日
2014. 05. 23

(86) PCT国际申请的申请数据
PCT/JP2011/006548 2011. 11. 24

(87) PCT国际申请的公布数据
W02013/076774 JA 2013. 05. 30

(71) 申请人 松下电器产业株式会社
地址 日本大阪府

(72) 发明人 小野晋也

(74) 专利代理机构 北京市中咨律师事务所
11247

代理人 徐健 段承恩

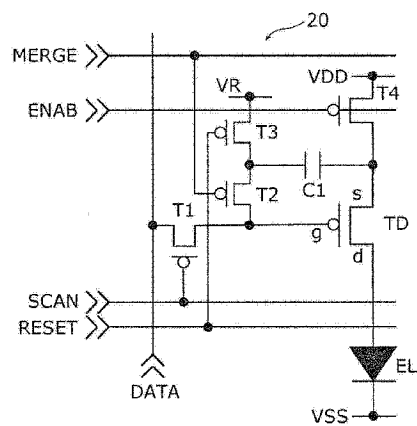
权利要求书3页 说明书20页 附图20页

(54) 发明名称

显示装置及其控制方法

(57) 摘要

本发明涉及显示装置及其控制方法。显示装置具备的多个像素电路 (10) 分别具备 : 驱动晶体管 (TD) ; 第一端子连接于驱动晶体管 (TD) 的源极端子的第一电容元件 (C1) ; 切换驱动晶体管 (TD) 的栅极端子与数据线 (DATA) 之间的导通及非导通的第一开关元件 (T1) ; 切换驱动晶体管 (TD) 的栅极端子与第一电容元件 (C1) 的第二端子之间的导通及非导通的第二开关元件 (T2) ; 切换第一电容元件 (C1) 的第二端子与参考电压线 (VR) 之间的导通及非导通的第三开关元件 (T3) ; 切换第一电源线 (VDD) 与所述驱动晶体管的源极端子之间的导通及非导通的第四开关元件 (T4) ; 以及第一端子连接于驱动晶体管 (TD) 的漏极端子、第二端子连接于第二电源线 (VSS) 的发光元件 (EL)。



1. 一种显示装置,具有配置多个像素电路而成的显示单元,
每个所述像素电路具备:
驱动晶体管;
第一电容元件,其第一端子连接于所述驱动晶体管的源极端子;
第一开关元件,其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换;
第二开关元件,其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换;
第三开关元件,其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换;
第四开关元件,其对用于传输第一电源电压的第一电源线和所述驱动晶体管的源极端子之间的导通及非导通进行切换;以及
发光元件,其第一端子连接于所述驱动晶体管的漏极端子,第二端子连接于用于传输第二电源电压的第二电源线。
2. 根据权利要求1所述的显示装置,
每个所述像素电路使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而进行所述驱动晶体管的阈值电压检测。
3. 根据权利要求1所述的显示装置,
每个所述像素电路还具备第二电容元件,所述第二电容元件的第一端子连接于所述驱动晶体管的栅极端子,第二端子与所述第一电容元件的第二端子连接。
4. 根据权利要求3所述的显示装置,
所述第二电容元件的容量值比所述第一电容元件的容量值小。
5. 根据权利要求1所述的显示装置,
在每个所述像素电路中,所述第一开关元件和所述第三开关元件是双栅型薄膜晶体管。
6. 根据权利要求5所述的显示装置,
在每个所述像素电路中,所述第二开关元件是双栅型薄膜晶体管。
7. 一种显示装置,具有配置多个像素电路而成的显示单元,
每个所述像素电路具备:
驱动晶体管,其漏极端子连接于用于传输第一电源电压的第一电源线;
第一电容元件,其第一端子连接于所述驱动晶体管的源极端子;
第一开关元件,其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换;
第二开关元件,其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换;
第三开关元件,其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换;
发光元件,其第一端子连接于用于传输第二电源电压的第二电源线;以及
第四开关元件,其对所述驱动晶体管的源极端子和所述发光元件的第二端子之间的导

通及非导通进行切换。

8. 根据权利要求 7 所述的显示装置，

每个所述像素电路使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而进行所述驱动晶体管的阈值电压检测。

9. 根据权利要求 7 所述的显示装置，

每个所述像素电路还具备第二电容元件，所述第二电容元件的第一端子连接于所述驱动晶体管的栅极端子，第二端子与所述第一电容元件的第二端子连接。

10. 根据权利要求 9 所述的显示装置，

所述第二电容元件的容量值比所述第一电容元件的容量值小。

11. 根据权利要求 7 所述的显示装置，

在每个所述像素电路中，所述第一开关元件和所述第三开关元件是双栅型薄膜晶体管。

12. 根据权利要求 11 所述的显示装置，

在每个所述像素电路中，所述第二开关元件是双栅型薄膜晶体管。

13. 一种显示装置的控制方法，

所述显示装置具有配置多个像素电路而成的显示单元，

每个所述像素电路具备：

驱动晶体管；

第一电容元件，其第一端子连接于所述驱动晶体管的源极端子；

第一开关元件，其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换；

第二开关元件，其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换；

第三开关元件，其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换；

第四开关元件，其对用于传输第一电源电压的第一电源线和所述驱动晶体管的源极端子之间的导通及非导通进行切换；以及

发光元件，其第一端子连接于所述驱动晶体管的漏极端子，第二端子连接于用于传输第二电源电压的第二电源线，

所述控制方法包括如下的步骤：在每个所述像素电路中，使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而对所述驱动晶体管的阈值电压进行检测。

14. 根据权利要求 13 所述的显示装置的控制方法，

所述控制方法还包括如下的步骤：

在每个所述像素电路中，使所述第二开关元件和所述第四开关元件为非导通状态、且使所述第一开关元件为导通状态而从所述数据线写入数据电压；

在每个所述像素电路中，使所述第四开关元件为导通状态，在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压 V_{data} 对应、且用所述阈值电压 V_{th} 修正后的偏置电压，从所述驱动晶体管向所述发光元件供给电流。

15. 一种显示装置的控制方法，

所述显示装置具有配置多个像素电路而成的显示单元，

每个所述像素电路具备：

驱动晶体管，其漏极端子连接于用于传输第一电源电压的第一电源线；

第一电容元件，其第一端子连接于所述驱动晶体管的源极端子；

第一开关元件，其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换；

第二开关元件，其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换；

第三开关元件，其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换；

发光元件，其第一端子连接于用于传输第二电源电压的第二电源线；以及

第四开关元件，其对所述驱动晶体管的源极端子和所述发光元件的第二端子之间的导通及非导通进行切换，

所述控制方法包括如下的步骤：在每个所述像素电路中，使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而对所述驱动晶体管的阈值电压进行检测。

16. 根据权利要求 15 所述的显示装置的控制方法，

所述控制方法还包括如下的步骤：

在每个所述像素电路中，使所述第二开关元件和所述第四开关元件为非导通状态、且使所述第一开关元件为导通状态而从所述数据线写入数据电压；

在每个所述像素电路中，使所述第四开关元件为导通状态，在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压 V_{data} 对应、且用所述阈值电压 V_{th} 修正后的偏置电压，从所述驱动晶体管向所述发光元件供给电流。

显示装置及其控制方法

技术领域

[0001] 本发明涉及显示装置及其控制方法,尤其涉及使用了有机电致发光(EL)元件的显示装置及其控制方法。

背景技术

[0002] 近来,使用了有机EL元件的显示装置(以下称为有机EL显示装置)的开发及实用化得到进展。有机EL显示装置一般具有呈矩阵状配置分别具有有机EL元件的多个像素电路而成的显示单元、和用于驱动该显示单元的驱动电路。

[0003] 有源矩阵型的有机EL显示装置中所使用的原理性的像素电路使用有机EL元件、开关晶体管、电容器、以及驱动晶体管而构成。在这种像素电路中,首先使该像素的选择开关晶体管导通,将与该像素的辉度信号对应的数据电压通过信号线记录到电容器中之后,使所述选择开关晶体管为非导通的状态,由此在所述电容器中保持数据电压。接着,从驱动晶体管向有机EL元件供给大小与保持在电容器的电压对应的电流,有机EL元件以与从驱动晶体管供给的电流相应的辉度进行发光。

[0004] 针对这种原理性的像素电路,提出了多种多样的像素电路及其控制方法的方案(例如专利文献1),所述像素电路设置有用于使有机EL元件以与数据电压对应的更准确的辉度进行发光的结构。

[0005] 图30是表示专利文献1所公开的现有的像素电路90的电路图。

[0006] 像素电路90包括晶体管M1~M5、电容器Cvth、Cst、以及有机EL元件OLED。信号线Dm传输与有机EL元件OLED的发光辉度对应的数据电压Vdata。

[0007] 概括而言,像素电路90进行如下的工作。此外,在以下的说明中,将如下的工作描述为以电压B为基准而在电容器中保持电压A,该工作为:向电容器的一端施加电压A,并向另一端施加电压B,用该电容器保持作为电压A与电压B之差的电压(A-B)。该描述在本说明书的整体中使用。

[0008] 首先,用电容器Cvth以基准电压Vsus为基准来保持从晶体管M1的源极电压(在此为电源电压VDD)下降了晶体管M1的阈值电压Vth的电压VDD-Vth。接着,用电容器Cst以电源电压VDD为基准来保持数据电压Vdata。

[0009] 其结果,将电容器Cvth所保持的电压Vsus-(VDD-Vth)和电容器Cst所保持的电压VDD-Vdata相加而得到的电压(也即是,由电容器Cvth、Cst构成的串联电路的两端电压)成为将阈值电压Vth和基准电压Vsus与数据电压Vdata之差相加而得到的电压Vsus-Vdata+Vth。

[0010] 该电压Vsus-Vdata+Vth作为偏置电压而被施加在晶体管M1的栅极、源极端子之间。该偏置电压包含阈值电压Vth,晶体管M1的源极电压为VDD,因此,对于晶体管M1的源极电流,能够消除阈值电压Vth和晶体管M1的源极电压的影响,能够向有机EL元件OLED供给大小仅依赖于基准电压Vsus与数据电压Vdata之差的电流。

[0011] 在先技术文献

[0012] 专利文献 1:日本特开 2005 - 258407 号公报

发明内容

[0013] 发明所要解决的问题

[0014] 然而,根据专利文献 1 所记载的现有的像素电路及其控制方法,在电容器 C_{vth} 中保持了上述的作为晶体管 M1 的源极电压的电源电压 VDD 的时刻以后电源电压 VDD 发生了变动的情况下(例如在动态图像显示中显示图像发生了变化的情况下),存在晶体管 M1 向有机 EL 元件 OLED 供给的电流、即有机 EL 元件 OLED 的发光辉度会产生与该变动量相应的误差的问题。

[0015] 供给到像素电路的电源电压 VDD 的电压降,特别是在配置多个像素电路而成的显示单元中,是根据由相邻的像素电路所消耗的电流(发光的有无、辉度的大小等)而必然产生的,其大小也时刻发生变化,难以进行预测。

[0016] 参照图 31(a) ~ (c) 来说明产生上述的误差的机理。为便于说明,设电源电压 VDD 为从原本的电源电压 VDD_0 产生了 ΔV_1 或 ΔV_2 的大小的电压降后的电压。

[0017] 图 31(a) 是说明 V_{th} 检测工作、也即是用电容器 C_{vth} 保持从晶体管 M1 的源极电压(在此为电源电压 VDD)下降了晶体管 M1 的阈值电压 V_{th} 后的电压的工作的电路图。在该工作中成为非导通状态的晶体管 M3、M5 用虚线来表示。当将此时的电源电压 VDD 设为 $VDD_0 - \Delta V_1$ 时,则以基准电压 V_{sus} 为基准,将电压 $VDD_0 - \Delta V_1 - V_{th}$ 保持在电容器 C_{vth} 中。

[0018] 图 31(b) 是说明数据写入工作、也即是由晶体管 M3 取得数据电压 V_{data} 、并用电容器 C_{st} 保持数据电压 V_{data} 的工作的电路图。在该工作中成为非导通状态的晶体管 M2、M4、M5 用虚线来表示。当将此时的电源电压 VDD 设为 $VDD_0 - \Delta V_2$ 时,则以电源电压 $VDD_0 - \Delta V_2$ 为基准,将数据电压 V_{data} 保持在电容器 C_{st} 中。

[0019] 其结果,将电容器 C_{vth} 、 C_{st} 各自所保持的电压相加而得到的偏置电压成为 $(V_{sus} - (VDD_0 - \Delta V_1 - V_{th})) + ((VDD_0 - \Delta V_2) - V_{data}) = (\Delta V_1 - \Delta V_2) + V_{sus} - V_{data} + V_{th}$,在偏置电压中残留有电源电压的变动量差 $(\Delta V_1 - \Delta V_2)$ 。

[0020] 图 31(c) 是说明发光工作、也即将保持在电容器 C_{vth} 、 C_{st} 中的偏置电压施加在晶体管 M1 的栅极—源极间而从晶体管 M1 向有机 EL 元件 OLED 供给电流的工作的电路图。在该工作中成为非导通状态的晶体管 M2、M3、M4 用虚线来表示。从晶体管 M1 供给到有机 EL 元件 OLED 的电流 I_d 成为 $\beta/2 \times (V_{sg} - V_{th})^2 = \beta/2 \times (\Delta V_1 - \Delta V_2 + V_{sus} - V_{data})^2$,和与数据电压 V_{data} 对应的准确的电流相比,会产生与电源电压的变动量差 $(\Delta V_1 - \Delta V_2)$ 相应的误差。在此, $\beta = \mu \times C_{ox} \times (W/L)$, μ 为晶体管的迁移率, C_{ox} 为每单位面积的晶体管的栅极绝缘膜电容, W 为晶体管的沟道宽度, L 为晶体管的沟道长度。

[0021] 因而,在例如动态图像显示时的对比度高的影像高速地在显示区域中移动的场景下, V_{th} 检测工作完成时刻的电源电压 VDD 的电压下降量 ΔV_1 与数据写入工作时的电源电压 VDD 的电压下降量 ΔV_2 的变动量差 $(\Delta V_1 - \Delta V_2)$ 变大,无法仅用数据电压 V_{data} 来高精度地控制像素电流,无法使有机 EL 元件 OLED 以与数据电压对应的准确的辉度进行发光,会产生显示质量的劣化。

[0022] 本发明鉴于上述问题而完成,其目的在于提供一种具有能够不受电源电压变动的

影响而以与数据电压对应的准确的辉度使有机 EL 元件发光的像素电路的显示装置及其控制方法。

[0023] 用于解决问题的技术方案

[0024] 为了达到上述目的,本发明的一种方式涉及的显示装置是具有配置多个像素电路而成的显示单元的显示装置,每个所述像素电路具备:驱动晶体管;第一电容元件,其第一端子连接于所述驱动晶体管的源极端子;第一开关元件,其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换;第二开关元件,其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换;第三开关元件,其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换;第四开关元件,其对用于传输第一电源电压的第一电源线和所述驱动晶体管的源极端子之间的导通及非导通进行切换;以及发光元件,其第一端子连接于所述驱动晶体管的漏极端子,第二端子连接于用于传输第二电源电压的第二电源线。

[0025] 另外,本发明的一种方式涉及的控制方法是所述显示装置的控制方法,包括如下的步骤:在每个所述像素电路中,使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而对所述驱动晶体管的阈值电压进行检测。

[0026] 发明的效果

[0027] 根据本发明的显示装置及其控制方法,在将所述驱动晶体管的源极端子从电源电压电切断、将所述驱动晶体管的栅极端子连接于预定的电压的状态下,检测所述驱动晶体管的阈值电压,因此,所检测到的阈值电压完全不含有电源电压的变动的的影响。

[0028] 因而,能够在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压对应、且用所述检测到的阈值电压 V_{th} 修正后的偏置电压而从所述驱动晶体管向所述发光元件供给电流,因此,能够不受电源电压的变动的的影响而以与所述数据电压对应的准确的辉度使所述发光元件发光。

附图说明

[0029] 图 1 是表示实施方式 1 的显示装置的结构的一例的功能框图。

[0030] 图 2 是表示实施方式 1 的像素电路与扫描线驱动电路及信号线驱动电路的连接的一例的电路图。

[0031] 图 3 是表示实施方式 1 的像素电路的结构的一例的电路图。

[0032] 图 4 是表示实施方式 1 的控制信号和数据信号的一例的时间图(定时图)。

[0033] 图 5 是表示实施方式 1 的像素电路的结构的一例的电路图。

[0034] 图 6 是表示实施方式 1 的控制信号和数据信号的一例的时间图。

[0035] 图 7 是表示实施方式 1 的像素电路的工作的一例的电路图。

[0036] 图 8 是表示实施方式 2 的像素电路的结构的一例的电路图。

[0037] 图 9 是表示实施方式 2 的控制信号和数据信号的一例的时间图。

[0038] 图 10 是表示实施方式 2 的像素电路的结构的一例的电路图。

[0039] 图 11 是表示实施方式 2 的控制信号和数据信号的一例的时间图。

[0040] 图 12 是表示实施方式 2 的像素电路的工作的一例的电路图。

- [0041] 图 13 是表示实施方式 2 的变形例的控制信号和数据信号的一例的时间图。
- [0042] 图 14 是表示实施方式 2 的变形例的像素电路的工作的一例的电路图。
- [0043] 图 15 是表示实施方式 3 的像素电路的结构的一例的电路图。
- [0044] 图 16 是表示实施方式 3 的控制信号和数据信号的一例的时间图。
- [0045] 图 17 是表示实施方式 3 的像素电路的结构的一例的电路图。
- [0046] 图 18 是表示实施方式 3 的控制信号和数据信号的一例的时间图。
- [0047] 图 19 是表示实施方式 3 的变形例的控制信号和数据信号的一例的时间图。
- [0048] 图 20 是表示实施方式 3 的变形例的控制信号和数据信号的一例的时间图。
- [0049] 图 21 是表示实施方式 4 的像素电路的结构的一例的电路图。
- [0050] 图 22 是表示实施方式 4 的控制信号和数据信号的一例的时间图。
- [0051] 图 23 是表示实施方式 4 的像素电路的结构的一例的电路图。
- [0052] 图 24 是表示实施方式 4 的控制信号和数据信号的一例的时间图。
- [0053] 图 25 是表示实施方式 5 的像素电路的结构的一例的电路图。
- [0054] 图 26 是表示实施方式 5 的控制信号和数据信号的一例的时间图。
- [0055] 图 27 是表示实施方式 5 的像素电路的结构的一例的电路图。
- [0056] 图 28 是表示实施方式 5 的控制信号和数据信号的一例的时间图。
- [0057] 图 29 是表示内置本发明的显示装置的薄型平面 TV 的一例的外观图。
- [0058] 图 30 是表示现有的像素电路的结构的一例的电路图。
- [0059] 图 31 是说明在现有的像素电路中产生发光辉度的误差的机理的图。标号说明
- [0060] 1 : 显示装置
- [0061] 2 : 显示单元
- [0062] 3 : 控制电路
- [0063] 4 : 扫描线驱动电路
- [0064] 5 : 信号线驱动电路
- [0065] 6 : 电源电路
- [0066] 10 ~ 14、20 ~ 24、90 : 像素电路
- [0067] TD : 驱动晶体管
- [0068] T1 ~ T6 : 开关晶体管
- [0069] C1、C2 : 电容器
- [0070] EL : 有机 EL 元件

具体实施方式

[0071] 本发明的一种方式涉及的显示装置是具有配置多个像素电路而成的显示单元的显示装置,每个所述像素电路具备:驱动晶体管;第一电容元件,其第一端子连接于所述驱动晶体管的源极端子;第一开关元件,其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换;第二开关元件,其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换;第三开关元件,其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换;第四开关元件,其对用于传输第一电源电压的第一电源线 and 所述

驱动晶体管的源极端子之间的导通及非导通进行切换；以及发光元件，其第一端子连接于所述驱动晶体管的漏极端子，第二端子连接于用于传输第二电源电压的第二电源线。

[0072] 本发明的一种方式涉及的显示装置是具有配置多个像素电路而成的显示单元的显示装置，每个所述像素电路具备：驱动晶体管，其漏极端子连接于用于传输第一电源电压的第一电源线；第一电容元件，其第一端子连接于所述驱动晶体管的源极端子；第一开关元件，其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换；第二开关元件，其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换；第三开关元件，其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换；发光元件，其第一端子连接于用于传输第二电源电压的第二电源线；以及第四开关元件，其对所述驱动晶体管的源极端子和所述发光元件的第二端子之间的导通及非导通进行切换。

[0073] 另外，每个所述像素电路可以使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而进行所述驱动晶体管的阈值电压检测。

[0074] 根据这些结构，在将所述驱动晶体管的源极端子从电源电压电切断（电脱离）、将所述驱动晶体管的栅极端子连接于预定的电压的状态下，检测所述驱动晶体管的阈值电压，因此，所检测的阈值电压完全不含有电源电压的变动的的影响。

[0075] 因而，能够在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压对应、且用所述检测到的阈值电压 V_{th} 修正后的偏置电压而从所述驱动晶体管向所述发光元件供给电流，因此，能够不受电源电压的变动的的影响而以与所述数据电压对应的准确的辉度使所述发光元件进行发光。

[0076] 另外，每个所述像素电路可以还具备第二电容元件，所述第二电容元件的第一端子连接于所述驱动晶体管的栅极端子，第二端子与所述第一电容元件的第二端子连接。

[0077] 根据该结构，能够向所述驱动晶体管的栅极端子施加保持在所述第二电容元件的数据电压而检测所述阈值电压。因此，能够在从所述数据线向所述第二电容元件取得了所述数据电压之后使用足够的时间来以更高的精度检测所述阈值电压。

[0078] 另外，所述第二电容元件的容量值可以比所述第一电容元件的容量值小。另外，在每个所述像素电路中，所述第一开关元件和所述第三开关元件可以是双栅型薄膜晶体管，而且，所述第二开关元件也可以是双栅型薄膜晶体管。

[0079] 根据该结构，能够减少所述第一电容元件的泄漏，因此，能够使所述发光元件以更准确的辉度进行发光。

[0080] 本发明的一种方式涉及的控制方法是显示装置的控制方法，所述显示装置具有配置多个像素电路而成的显示单元，每个所述像素电路具备：驱动晶体管；第一电容元件，其第一端子连接于所述驱动晶体管的源极端子；第一开关元件，其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换；第二开关元件，其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换；第三开关元件，其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换；第四开关元件，其对用于传输第一电源电压的第一电源线和所述驱动晶体管的源极端子之间的导通及非导通进行切换；以及发光元件，其第一端子连接于所述驱动晶体管的漏极端子，第二端子连接于用于传输第二电源电

压的第二电源线,所述控制方法包括如下的步骤:在每个所述像素电路中,使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而对所述驱动晶体管的阈值电压进行检测。

[0081] 本发明的一种方式涉及的控制方法是显示装置的控制方法,所述显示装置具有配置多个像素电路而成的显示单元,每个所述像素电路具备:驱动晶体管,其漏极端子连接于用于传输第一电源电压的第一电源线;第一电容元件,其第一端子连接于所述驱动晶体管的源极端子;第一开关元件,其对所述驱动晶体管的栅极端子和用于传输与辉度对应的数据电压的数据线之间的导通及非导通进行切换;第二开关元件,其对所述驱动晶体管的栅极端子和所述第一电容元件的第二端子之间的导通及非导通进行切换;第三开关元件,其对所述第一电容元件的第二端子和用于传输一定的参考电压的参考电压线之间的导通及非导通进行切换;发光元件,其第一端子连接于用于传输第二电源电压的第二电源线;以及第四开关元件,其对所述驱动晶体管的源极端子和所述发光元件的第二端子之间的导通及非导通进行切换,所述控制方法包括如下的步骤:在每个所述像素电路中,使所述第四开关元件为非导通状态、且使所述第三开关元件为导通状态而对所述驱动晶体管的阈值电压进行检测。

[0082] 另外,所述控制方法可以还包括如下的步骤:在每个所述像素电路中,使所述第二开关元件和所述第四开关元件为非导通状态、且使所述第一开关元件为导通状态而从所述数据线写入数据电压;在每个所述像素电路中,使所述第四开关元件为导通状态,在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压 V_{data} 对应、且用所述阈值电压 V_{th} 修正后的偏置电压,从所述驱动晶体管向所述发光元件供给电流。

[0083] 根据这些结构,在将所述驱动晶体管的源极端子从电源电压电切断、将所述驱动晶体管的栅极端子连接于预定的电压的状态下,检测所述驱动晶体管的阈值电压,因此,所检测的阈值电压完全不含有电源电压的变动的的影响。

[0084] 而且,在所述驱动晶体管的栅极端子与源极端子之间施加与所述数据电压对应、且用所述检测到的阈值电压 V_{th} 修正后的偏置电压而从所述驱动晶体管向所述发光元件供给电流,因此,能够不受电源电压的变动的的影响而以与所述数据电压对应的准确的辉度使所述发光元件进行发光。

[0085] 以下,说明本发明的实施方式。此外,以下对于在所有附图中发挥同等功能的要素标记相同的标号,适当省略重复的说明。

[0086] (实施方式 1)

[0087] 参照附图对本发明的实施方式 1 进行说明。

[0088] 实施方式 1 的显示装置是具有呈矩阵状配置多个像素电路而成的显示单元的显示装置,构成为在所述各像素电路中无论电源电压的变动如何,都能用电容器保持与发光辉度对应的准确的偏置电压。

[0089] 以下,参照附图对本发明的实施方式 1 进行说明。

[0090] 图 1 是表示实施方式 1 的显示装置 1 的结构的一例的功能框图。

[0091] 显示装置 1 包括显示单元 2、控制电路 3、扫描线驱动电路 4、信号线驱动电路 5 以及电源电路 6。

[0092] 显示单元 2 是以矩阵方式配置多个像素电路 10 而成的。在该矩阵的各行设置扫

描信号线,在该矩阵的各列设置数据信号线。

[0093] 控制电路 3 是控制显示装置 1 的工作的电路,从外部接收图像信号,并控制扫描线驱动电路 4、信号线驱动电路 5,使得在显示单元 2 显示由该图像信号表示的图像。

[0094] 扫描线驱动电路 4 经由设置在显示单元 2 的各行的扫描信号线而向像素电路 10 供给用于控制像素电路 10 的工作的控制信号。

[0095] 信号线驱动电路 5 经由设置在显示单元 2 的各列的数据信号线而向像素电路 10 供给作为与发光辉度对应的电压信号的数据信号。

[0096] 电源电路 6 将显示装置 1 的工作用的电源供给到显示装置 1 的各部。

[0097] 图 2 是表示像素电路 10 与扫描线驱动电路 4 及信号线驱动电路 5 的连接的一例的电路图。

[0098] 在显示单元 2 的各行设置有信号线 SCAN、MERGE、RESET、ENAB 来作为共用地连接于配置在相同行的多个像素电路 10 的扫描信号线,在显示单元 2 的各列设置有信号线 DATA 来作为共用地连接于配置在相同列的多个像素电路 10 的数据信号线。

[0099] 另外,在显示单元 2 设置有传输从电源电路 6 供给的正电源电压而分配到像素电路 10 的电源线 VDD、传输从电源电路 6 供给的负电源电压而分配到像素电路 10 的电源线 VSS、以及传输从电源电路 6 供给的一定的参考电压而分配到像素电路 10 的参考电压线 VR。电源线 VDD、VSS、以及参考电压线 VR 共用地连接于所有的像素电路 10。

[0100] 在向有机 EL 元件 EL 供给电流的电源线 VDD、VSS 的各自与像素电路 10 的连接点,会发生由电阻引起的电压降所造成的复杂的电压变动,而在不供给直流电流的参考电压线 VR 上不产生稳定的电压降。

[0101] 配置在显示单元 2 的各像素电路 10 通过配置像素电路 10 的行的信号线 SCAN、MERGE、RESET、ENAB 连接于扫描线驱动电路 4,并且通过配置像素电路 10 的行的信号线 DATA 连接于信号线驱动电路 5。

[0102] 信号线 SCAN、MERGE、RESET、ENAB 从扫描线驱动电路 4 向像素电路 10 传送用于控制像素电路 10 的工作的控制信号。信号线 DATA 从信号线驱动电路 5 向像素电路 10 传送与发光辉度对应的数据信号。

[0103] 图 3 是表示像素电路 10 的结构的一例的电路图。

[0104] 像素电路 10 是以与数据信号对应的辉度使有机 EL 元件发光的电路,包含驱动晶体管 TD、开关晶体管 T1 ~ T4、电容器 C1、以及有机 EL 元件 EL。驱动晶体管 TD、开关晶体管 T1 ~ T4 由 n 型薄膜晶体管 (TFT) 构成。

[0105] 驱动晶体管 TD 的漏极端子 d 连接于电源线 VDD。

[0106] 电容器 C1 的第一(纸面的右侧)端子连接于驱动晶体管 TD 的源极端子 s,第二(纸面的左侧)端子经由开关晶体管 T2 而连接于驱动晶体管 TD 的栅极端子 g。

[0107] 有机 EL 元件 EL 的第一(纸面的下侧)端子连接于电源线 VSS。

[0108] 开关晶体管 T1 按照由信号线 SCAN 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与数据线 DATA 之间的导通及非导通。

[0109] 开关晶体管 T2 按照由信号线 MERGE 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与电容器 C1 的第二端子之间的导通及非导通。

[0110] 开关晶体管 T3 按照由信号线 RESET 传送的控制信号来切换电容器 C1 的第二端子

与参考电压线 VR 之间的导通及非导通。

[0111] 开关晶体管 T4 按照由信号线 ENAB 传送的控制信号来切换驱动晶体管 TD 的源极端子 s 与有机 EL 元件 EL 的第二（纸面的上侧）的端子之间的导通及非导通。

[0112] 在此，开关晶体管 T1 ~ T4 分别是第一开关元件 ~ 第四开关元件的一例，电容器 C1 是第一电容元件的一例，有机 EL 元件 EL 是发光元件的一例。另外，电源线 VDD 是第一电源线的一例，电源线 VSS 是第二电源线的一例。另外，数据信号是数据电压的一例。

[0113] 图 4 是在一帧期间示出用于使像素电路 10 工作的控制信号和数据信号的一例的时间图。在图 4 中，纵轴表示各信号的电平，横轴表示时间。像素电路 10 的开关晶体管 T1 ~ T4 由 n 型晶体管构成，因此，开关晶体管 T1 ~ T4 分别在对应的控制信号为高电平的期间成为导通状态，在对应的控制信号为低电平的期间成为非导通状态。

[0114] 对按照图 4 所示的控制信号和数据信号进行的像素电路 10 的工作进行说明。此外，为便于说明，将电源线 VDD、VSS 各自与像素电路 10 的连接点的电压分别记载为正电源电压 VDD、负电源电压 VSS，将参考电压线 VR 的电压记载为参考电压 VR。

[0115] 在时刻 t1 到 t2 的 C1 复位期间，进行 C1 复位工作。C1 复位工作是指将电容器 C1 的电压复位为预定的电压的工作。

[0116] 在 C1 复位期间，开关晶体管 T1、T3、T4 成为导通状态，对驱动晶体管 TD 的栅极端子 g 设定数据线 DATA 的电压，对电容器 C1 的第二端子的电压设定参考电压 VR，对电容器 C1 的第一端子的电压即驱动晶体管 TD 的源极电压设定将负电源电压 VSS 和与驱动晶体管 TD 的栅极端子 g 的电压相应的有机 EL 元件 EL 的激活（on，工作）电压相加而得到的电压。由此，电容器 C1 的电压按每帧而被进行初始化，因此，能排除在前一帧结束时在电容器 C1 残留的前一帧的电压的影响。

[0117] 在时刻 t2 到 t3 的数据写入及 Vth 检测期间，并行地进行数据写入工作和 Vth 检测工作。数据写入工作是指从信号线 DATA 经由开关晶体管 T1 而向像素内传送数据电压 Vdata（也即是向像素电路 10 内写入数据电压 Vdata）的工作。Vth 检测工作是指向驱动晶体管 TD 的栅极端子 g 施加预定的电压而检测驱动晶体管 TD 的阈值电压 Vth 的工作，在此，使用数据电压 Vdata 来作为预定的电压。

[0118] 在数据写入及 Vth 检测期间，开关晶体管 T4 为非导通状态，驱动晶体管 TD 的源极端子 s 被从负电源电压 VSS 电切断（电脱离）。另外，开关晶体管 T1 成为导通状态，从信号线 DATA 取得数据电压 Vdata，向驱动晶体管 TD 的栅极端子 g 施加数据电压 Vdata。另外，正电源电压 VDD 被预先设定为比将所有像素的驱动晶体管 TD 的阈值电压 Vth 的最大值与信号线 DATA 的最高电压相加而得到的电压高的电压。

[0119] 其结果，在数据写入及 Vth 检测期间，驱动晶体管 TD 必定工作在饱和区域，因此，驱动晶体管 TD 的漏极—源极电流仅由栅极、源极端子间电压来控制。此刻，由于驱动晶体管 TD 的栅极端子 g 被固定为数据电压 Vdata，所以结果成为驱动晶体管 TD 的漏极、源极电流由源极端子 s 的电压来控制。

[0120] 由于开关晶体管 T4 成为非导通状态，所以在驱动晶体管 TD 的源极端子仅连接了电容器 C1 的第一端子，驱动晶体管 TD 的漏极、源极电流流至电容器 C1。由此，电容器 C1 被充电，电容器 C1 的第一端子的电压即驱动晶体管 TD 的源极端子 s 的电压上升，最终成为 Vdata - Vth，也即是，当驱动晶体管 TD 的栅极、源极端子间电压成为与驱动晶体管 TD 的阈

值电压 V_{th} 相同时,驱动晶体管 TD 成为截止状态。

[0121] 如此,驱动晶体管 TD 的源极端子 s 的电压不受正电源电压 VDD 和负电源电压 VSS 的影响而收敛于从数据电压 V_{data} 下降了阈值电压 V_{th} 的电压 $V_{data} - V_{th}$ 。

[0122] 该电压以参考电压 VR 为基准而被保持在电容器 C1 中。电容器 C1 所保持的电压为 $VR - (V_{data} - V_{th})$,该电压完全不包含正电源电压 VDD 和负电源电压 VSS 的影响。

[0123] 在时刻 t_4 以后的发光期间进行发光工作。发光工作是指在驱动晶体管 TD 的栅极、源极端子间施加与数据电压 V_{data} 对应、且用阈值电压 V_{th} 修正后的偏置电压而从驱动晶体管 TD 向有机 EL 元件 EL 供给电流的工作。

[0124] 在发光期间,开关晶体管 T1、T3 成为非导通状态,并且,开关晶体管 T2 成为导通状态,电容器 C1 所保持的电压 $VR - (V_{data} - V_{th})$ 被施加在驱动晶体管 TD 的栅极、源极端子间。

[0125] 其结果,从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 V_{data} 对应的准确的大小的电流 $I_{sd} = \beta / 2 \times (VR - V_{data})^2$,因此,能够使有机 EL 元件 EL 不受电源电压的变动的的影响而以与数据电压 V_{data} 对应的准确的辉度进行发光。

[0126] 此外,在像素电路 10 中,优选开关晶体管 T1、T3 由双栅型 TFT 构成,更优选开关晶体管 T2 也可以由双栅型 TFT 构成。根据这种结构,能够减少电容器 C1 的泄露,因此,能够使有机 EL 元件 EL 以更准确的辉度进行发光。

[0127] 另外,在像素电路 10 中能够进行如下的变形。

[0128] 例如如图 4 所示,由于信号线 SCAN、RESET 传送同一控制信号,因此,也可以用 1 条信号线来兼作信号线 SCAN、RESET。

[0129] 另外,也可以由 p 型晶体管构成开关晶体管 T2。由于控制信号的电平翻转,所以由 p 型晶体管构成的开关晶体管 T2 可以用由 n 型晶体管构成的开关晶体管 T1、T3 的控制信号来控制。在该情况下,也可以用 1 条信号线来兼用作信号线 SCAN、MERGE、RESET。

[0130] 另外,也可以用 1 条信号线来兼用作信号线 ENAB 和相邻行的信号线 MERGE。

[0131] 信号线的兼用能够削减信号线的覆盖区域 (footprint),因此,有益于提高像素电路 10 的配置密度、实现高精度的显示装置。另外,由于能够削减扫描线驱动电路 4 的输出条数,所以能够缩小电路尺寸,能够实现成本的降低。

[0132] 进一步,也可以将驱动晶体管 TD 和开关晶体管 T1 ~ T5 全部用 p 型晶体管构成。以下,说明这种像素电路。

[0133] 图 5 是表示像素电路 20 的结构的一例的电路图。像素电路 20 与图 3 所示的像素电路 10 同样地是以与数据信号对应的辉度使有机 EL 元件发光的电路,包括驱动晶体管 TD、开关晶体管 T1 ~ T4、电容器 C1、以及有机 EL 元件 EL。

[0134] 像素电路 20 与像素电路 10 相比,不同点在于驱动晶体管 TD 和开关晶体管 T1 ~ T5 全部由 p 型晶体管构成。像素电路 20 构成为:当被提供将像素电路 10 所使用的控制信号的电平单纯地翻转后的控制信号时,进行与像素电路 10 同等的工作。

[0135] 电容器 C1 的第一(纸面的右侧)端子连接于驱动晶体管 TD 的源极端子 s,第二(纸面的左侧)端子经由开关晶体管 T2 而连接于驱动晶体管 TD 的栅极端子 g。

[0136] 有机 EL 元件 EL 的第一(纸面的上侧)端子连接于驱动晶体管 TD 的漏极端子 d,第二(纸面的下侧)端子连接于电源线 VSS。

[0137] 开关晶体管 T1 按照由信号线 SCAN 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与数据线 DATA 之间的导通及非导通。

[0138] 开关晶体管 T2 按照由信号线 MERGE 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与电容器 C1 的第二端子之间的导通及非导通。

[0139] 开关晶体管 T3 按照由信号线 RESET 传送的控制信号来切换电容器 C1 的第二端子与参考电压线 VR 之间的导通及非导通。

[0140] 开关晶体管 T4 按照由信号线 ENAB 传送的控制信号来切换电源线 VDD 与驱动晶体管 TD 的源极端子 s 之间的导通及非导通。

[0141] 在此,开关晶体管 T1 ~ T4 分别是第一开关元件 ~ 第四开关元件的一例,电容器 C1 是第一电容元件的一例,有机 EL 元件 EL 是发光元件的一例。另外,电源线 VDD 是第一电源线的一例,电源线 VSS 是第二电源线的一例。另外,数据信号是数据电压的一例。

[0142] 图 6 是在一帧期间示出用于使像素电路 20 工作的控制信号和数据信号的一例的时间图。在图 6 中,纵轴表示各信号的电平,横轴表示时间。像素电路 20 的开关晶体管 T1 ~ T4 由 p 型晶体管构成,因此,开关晶体管 T1 ~ T4 分别在对应的控制信号为低电平的期间成为导通状态,在对应的控制信号为高电平的期间成为非导通状态。图 6 所示的用于使像素电路 20 工作的控制信号是将图 4 所示的用于使像素电路 10 工作的控制信号的电平单纯地翻转后的控制信号。

[0143] 参照图 7(a)、(b) 来说明按照图 6 所示的控制信号和数据信号进行的像素电路 20 的工作。

[0144] 在时刻 t1 到 t2 的 C1 复位期间,进行 C1 复位工作。

[0145] 在 C1 复位期间,开关晶体管 T3、T4 成为导通状态,对电容器 C1 的第二端子设定参考电压 VR,对电容器 C1 的第一端子设定正电源电压 VDD。由此,电容器 C1 按每帧而被初始化为相同的电压,因此,能排除前一帧结束时在电容器 C1 残留的前一帧的电压的影响。

[0146] 在时刻 t2 到 t3 的数据写入及 Vth 检测期间,并行地进行数据写入工作和 Vth 检测工作。

[0147] 图 7(a) 是说明数据写入工作和 Vth 检测工作的电路图。在数据写入及 Vth 检测期间成为非导通状态的开关晶体管 T2、T4 用虚线来表示。

[0148] 在数据写入及 Vth 检测期间,开关晶体管 T4 为非导通状态,驱动晶体管 TD 的源极端子 s 被从正电源电压 VDD 电切断。另外,开关晶体管 T1 成为导通状态,从信号线 DATA 取得数据电压 Vdata,向驱动晶体管 TD 的栅极端子 g 施加数据电压 Vdata。另外,负电源电压 VSS 被设定为比将所有像素的驱动晶体管 TD 的阈值电压 Vth 的最大值与信号线 DATA 的最低电压相加后、减去有机 EL 元件 EL 的阈值电压 Vth(EL) 而得到的电压低。

[0149] 其结果,在数据写入及 Vth 检测期间,驱动晶体管 TD 必定工作在饱和区域,因此,驱动晶体管 TD 的源极、漏极电流仅由源极、栅极端子间电压进行控制。此刻,由于驱动晶体管 TD 的栅极端子 g 被固定为数据电压 Vdata,所以结果成为驱动晶体管 TD 的漏极电流由源极端子 s 的电压进行控制。

[0150] 由于开关晶体管 T4 为非导通状态,所以在驱动晶体管 TD 的源极端子仅连接了电容器 C1 的第一端子,驱动晶体管 TD 的源极、漏极电流从电容器 C1 流过。由此,电容器 C1 被放电,电容器 C1 的第一端子的电压即驱动晶体管 TD 的源极端子 s 的电压下降,最终成为

Vdata+Vth,也即是,当驱动晶体管TD的栅极、源极端子间电压成为与驱动晶体管TD的阈值电压Vth相同时,驱动晶体管TD成为截止状态。

[0151] 如此,驱动晶体管TD的源极端子s的电压不受正电源电压VDD和负电源电压VSS的影响,收敛为从数据电压Vdata上升了阈值电压Vth后的电压Vdata+Vth。

[0152] 该电压以参考电压VR为基准而被保持在电容器C1中。电容器C1所保持的电压为(Vdata+Vth) - VR,该电压完全不包含正电源电压VDD和负电源电压VSS的影响。

[0153] 在时刻t4以后的发光期间进行发光工作。

[0154] 图7(b)是说明发光工作的电路图。在发光期间成为非导通状态的开关晶体管T1、T3用虚线来表示。

[0155] 在发光期间,开关晶体管T1、T3成为非导通状态,并且,开关晶体管T2成为导通状态,电容器C1所保持的电压(Vdata+Vth) - VR被施加在驱动晶体管TD的栅极—源极间。

[0156] 其结果,从驱动晶体管TD向有机EL元件EL供给与数据电压Vdata对应的准确的大小的电流 $I_{sd} = \beta / 2 \times (V_{data} - V_R)^2$,因此,能够使有机EL元件EL不受电源电压的变动的的影响而以与数据电压Vdata对应的准确的辉度进行发光。

[0157] 此外,在像素电路20中,优选开关晶体管T1、T3由双栅型TFT构成,更优选开关晶体管T2也可以由双栅型TFT构成。根据这种结构,能够减少电容器C1的泄露,因此,能够使有机EL元件EL以更准确的辉度进行发光。

[0158] 另外,在像素电路20中,能够进行与用像素电路10说明过的变形同样的变形。即,可以用1条信号线兼用作信号线SCAN、RESET,另外,也可以在由n型晶体管构成开关晶体管T2之后用1条信号线兼用作信号线SCAN、MERGE、RESET。

[0159] 另外,还可以用1条信号线兼用作信号线ENAB和相邻行的信号线MERGE。

[0160] 信号线的兼用能够削减信号线的覆盖区域,因此,有益于提高像素电路20的配置密度、实现高精度的显示装置。另外,由于能够削减扫描线驱动电路4的输出条数,所以能够缩小电路尺寸,能够实现成本的降低。

[0161] (实施方式2)

[0162] 参照附图对本发明的实施方式2进行说明。

[0163] 图8是表示实施方式2的像素电路11的结构的一例的电路图。像素电路11构成为在图3的像素电路10中追加用于保持数据电压Vdata的电容器C2。电容器C2与开关晶体管T2并联连接。电容器C2是第二电容元件的一例。

[0164] 图9是在一帧期间示出用于使像素电路11工作的控制信号和数据信号的一例的时间图。在图9中,纵轴表示各信号的电平,横轴表示时间。

[0165] 图10是表示实施方式2的像素电路21的结构的一例的电路图。像素电路21构成为在图5的像素电路20中追加用于保持数据电压Vdata的电容器C2。电容器C2与开关晶体管T2并联连接。电容器C2是第二电容元件的一例。

[0166] 图11是在一帧期间示出用于使像素电路21工作的控制信号和数据信号的一例的时间图。在图11中,纵轴表示各信号的电平,横轴表示时间。

[0167] 驱动晶体管TD、开关晶体管T1~T4在像素电路11中由n型晶体管构成,在像素电路21中由p型晶体管构成。像素电路11和像素电路21构成为当分别被提供如图9和图11所示的电平彼此翻转的控制信号时进行同等的工作。

[0168] 代表这些,参照图 12(a) ~ (d) 来说明按照图 11 所示的控制信号和数据信号进行的像素电路 21 的工作。

[0169] 在时刻 t_1 ,前一帧的发光结束。

[0170] 在时刻 t_2 到 t_3 的数据写入期间进行数据写入工作。

[0171] 图 12(a) 是说明数据写入工作的电路图。在数据写入期间成为非导通状态的开关晶体管 T2、T4 用虚线来表示。

[0172] 在数据写入期间,开关晶体管 T1、T3 成为导通状态,从信号线 DATA 取得数据电压 Vdata,数据电压 Vdata 被以参考电压 VR 为基准而保持在电容器 C2。

[0173] 在时刻 t_4 到 t_5 的 C1 复位期间,进行 C1 复位工作。

[0174] 图 12(b) 是说明 C1 复位工作的电路图。在 C1 复位期间成为非导通状态的开关晶体管 T1、T2 用虚线来表示。

[0175] 在 C1 复位期间,开关晶体管 T3、T4 成为导通状态,对电容器 C1 的第二端子设定参考电压 VR,对电容器 C1 的第一端子设定正电源电压 VDD。由此,电容器 C1 按每帧而被初始化为相同的电压,因此,能排除前一帧结束时在电容器 C1 残留的前一帧的电压的影响。

[0176] 在时刻 t_5 到 t_6 的 Vth 检测期间,进行 Vth 检测工作。

[0177] 图 12(c) 是说明 Vth 检测工作的电路图。在 Vth 检测期间成为非导通状态的开关晶体管 T1、T2、T4 用虚线来表示。

[0178] 在 Vth 检测期间,开关晶体管 T4 为非导通状态,驱动晶体管 TD 的源极端子 s 被从正电源电压 VDD 电切断。电容器 C2 所保持的数据电压 Vdata 被施加到驱动晶体管 TD 的栅极端子 g。其结果,通过与前述的图 7(a) 同样的工作,驱动晶体管 TD 的源极端子 s 的电压不受正电源电压 VDD 和负电源电压 VSS 的影响,收敛为从数据电压 Vdata 上升了阈值电压 Vth 后的电压 Vdata+Vth。

[0179] 该电压被以参考电压 VR 为基准而保持在电容器 C1。电容器 C1 所保持的电压为 (Vdata+Vth) - VR,该电压完全不包含正电源电压 VDD 和负电源电压 VSS 的影响。

[0180] 在时刻 t_7 以后的发光期间进行发光工作。

[0181] 图 12(d) 是说明发光工作的电路图。在发光期间成为非导通状态的开关晶体管 T1、T3 用虚线来表示。

[0182] 在发光期间,开关晶体管 T1、T3 成为非导通状态,并且,开关晶体管 T2 成为导通状态,电容器 C1 所保持的电压 (Vdata+Vth) - VR 被施加在驱动晶体管 TD 的栅极、源极端子间。

[0183] 其结果,从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 Vdata 对应的准确的大小的电流 $I_{sd} = \beta / 2 \times (Vdata - VR)^2$,因此,能够使有机 EL 元件 EL 不受电源电压的变动的影 响而以与数据电压 Vdata 对应的准确的辉度进行发光。

[0184] 此外,在像素电路 11、21 中,优选开关晶体管 T1、T3 由双栅型的 TFT 构成,更优选开关晶体管 T2 也可以由双栅型的 TFT 构成。根据这种结构,能够减少电容器 C1 的泄漏,因此,能够使有机 EL 元件 EL 以更准确的辉度进行发光。

[0185] 另外,在像素电路 11、21 中能够进行如下所述的变形。

[0186] 例如,可以在由 p 型晶体管构成像素电路 11 的开关晶体管 T2 后用 1 条信号线兼用作信号线 MERGE、RESET,另外,也可以在由 n 型晶体管构成像素电路 21 的开关晶体管 T2

后用 1 条信号线兼用作信号线 MERGE、RESET。

[0187] 信号线的兼用能够削减信号线的覆盖区域,因此,有益于提高像素电路 11、21 的配置密度、实现高精度的显示装置。另外,由于能削减扫描线驱动电路 4 的输出条数,所以能够缩小电路尺寸,能够实现成本的降低。

[0188] (实施方式 2 的变形例)

[0189] 参照附图对本发明的实施方式 2 的变形例进行说明。在本变形例中,示出图 8 所示的像素电路 11 的工作的另一例。

[0190] 图 13 是在一帧期间示出用于使像素电路 11 工作的控制信号和数据信号的一例的时间图。在图 13 中,纵轴表示各信号的电平,横轴表示时间。

[0191] 参照图 14(a) ~ (d),说明按照图 13 所示的控制信号和数据信号进行的像素电路 11 的工作。

[0192] 在时刻 t_1 ,前一帧的发光结束。

[0193] 在时刻 t_1 到 t_5 的 C1 复位期间,进行 C1 复位工作。

[0194] 图 14(a) 是说明 C1 复位工作的电路图。在 C1 复位期间成为非导通状态的开关晶体管 T1、T2 用虚线来表示。

[0195] 在 C1 复位期间,开关晶体管 T3、T4 成为导通状态,对电容器 C1 的第二端子设定参考电压 VR,对电容器 C1 的第一端子、即作为电容器 C1 的第一端子的电压的驱动晶体管 TD 的源极电压设定将与驱动晶体管 TD 的栅极端子 g 的电压相应的有机 EL 元件 EL 的电压和负电源电压 VSS 相加而得到的电压。由此,电容器 C1 的电压按每帧而被初始化为相同的电压,因而,能排除前一帧结束时在电容器 C1 残留的前一帧的电压的影响。

[0196] 在时刻 t_3 到 t_4 的数据写入期间进行数据写入工作。

[0197] 图 14(b) 是说明数据写入工作的电路图。在数据写入期间成为非导通状态的开关晶体管 T2 用虚线来表示。

[0198] 在数据写入期间,开关晶体管 T1、T3 成为导通状态,从信号线 DATA 取得数据电压 Vdata,数据电压 Vdata 被以参考电压 VR 为基准而保持在电容器 C2。

[0199] 在时刻 t_5 到 t_6 的 Vth 检测期间,进行 Vth 检测工作。

[0200] 图 14(c) 是说明 Vth 检测工作的电路图。在 Vth 检测期间变为非导通状态的开关晶体管 T1、T2、T4 用虚线来表示。

[0201] 在 Vth 检测期间,开关晶体管 T4 为非导通,驱动晶体管 TD 的源极端子 s 被从负电源电压 VSS 电切断。电容器 C2 所保持的数据电压 Vdata 被施加到驱动晶体管 TD 的栅极端子 g。另外,正电源电压 VDD 被设定为比将所有像素的驱动晶体管 TD 的阈值电压 Vth 的最大值与信号线 DATA 的最高电压相加而得到的电压高。

[0202] 其结果,在数据写入和 Vth 检测期间,驱动晶体管 TD 必定工作在饱和区域,因此,驱动晶体管 TD 的漏极、源极电流仅由栅极、源极端子间电压进行控制。此刻,由于驱动晶体管 TD 的栅极端子 g 被固定为数据电压 Vdata,所以结果成为驱动晶体管 TD 的漏极、源极电流由源极端子 s 的电压进行控制。

[0203] 由于开关晶体管 T4 为非导通状态,所以在驱动晶体管 TD 的源极端子仅连接了电容器 C1 的第一端子,驱动晶体管 TD 的漏极、源极间电流流至电容器 C1。因而,电容器 C1 被充电,电容器 C1 的第一端子的电压、即驱动晶体管 TD 的源极端子 s 的电压上升,最终成为

$V_{data} - V_{th}$ ，也即是，当驱动晶体管 TD 的栅极、源极端子间电压成为与驱动晶体管 TD 的阈值电压 V_{th} 相同时，驱动晶体管 TD 成为截止状态。

[0204] 如此，驱动晶体管 TD 的源极端子 s 的电压不受正电源电压 VDD 和负电源电压 VSS 的影响，收敛为从数据电压 V_{data} 下降了阈值电压 V_{th} 后的电压 $V_{data} - V_{th}$ 。

[0205] 该电压被以参考电压 VR 为基准而保持在电容器 C1。电容器 C1 所保持的电压为 $VR - (V_{data} - V_{th})$ ，该电压完全不包含正电源电压 VDD 和负电源电压 VSS 的影响。

[0206] 在时刻 t_7 以后的发光期间进行发光工作。

[0207] 图 14(d) 是说明发光工作的电路图。在发光期间成为非导通状态的开关晶体管 T1、T3 用虚线来表示。

[0208] 在发光期间，开关晶体管 T1、T3 成为非导通状态，并且，开关晶体管 T2 成为导通状态，电容器 C1 所保持的电压 $VR - (V_{data} - V_{th})$ 被施加在驱动晶体管 TD 的栅极、源极端子间。

[0209] 其结果，从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 V_{data} 对应的准确的电流 $I_{sd} = \beta / 2 \times (VR - V_{data})^2$ ，因此，能够使有机 EL 元件 EL 不受电源电压的变动的的影响而以与数据电压 V_{data} 对应的准确的辉度进行发光。

[0210] 另外，电容器 C2 发挥在图 12(c) 和图 14(c) 所示的 V_{th} 检测期间保持驱动晶体管 TD 的栅极电压的作用，在图 12(d) 和图 14(d) 所示的发光期间中，通过信号线 MERGE 而使开关晶体管 T2 为导通状态，因此，保持着驱动晶体管 TD 的栅极电压的部件仅为电容器 C1。即，为了降低发光期间的有机 EL 元件 EL 的电流密度而增长有机 EL 元件 EL 的寿命，在发光期间被设定为比 V_{th} 检测期间长的情况下，电容器 C2 保持电压的时间比电容器 C1 保持电压的时间短。即，电容器 C2 的容量可以比电容器 C1 的容量小。

[0211] 由此，能够对电容器 C1 确保比电容器 C2 大的面积，能够在发光期间使从驱动晶体管 TD 向有机 EL 元件 EL 供给的电流稳定化。也即是，能够提高显示质量。

[0212] (实施方式 3)

[0213] 参照附图对本发明的实施方式 3 进行说明。

[0214] 图 15 是表示实施方式 3 的像素电路 12 的结构的一例的电路图。像素电路 12 构成为在图 8 的像素电路 11 中追加开关晶体管 T5。与像素电路 12 对应地，设置于显示单元 2 的各行的信号线 ENAB 变更为 2 条信号线 ENAB1、ENAB2。

[0215] 在像素电路 12 中，开关晶体管 T4 按照由信号线 ENAB1 传送的控制信号来切换驱动晶体管 TD 的源极端子 s 与有机 EL 元件 EL 的第二（纸面的上侧）端子之间的导通及非导通。

[0216] 开关晶体管 T5 插入在电源线 VDD 与驱动晶体管 TD 的漏极端子 d 之间，按照由信号线 ENAB2 传送的控制信号来切换电源线 VDD 与驱动晶体管 TD 的漏极端子 d 之间的导通及非导通。

[0217] 图 16 是在一帧期间示出用于使像素电路 12 工作的控制信号和数据信号的一例的时间图。在图 16 中，纵轴表示各信号的电平，横轴表示时间。

[0218] 图 17 是表示实施方式 3 的像素电路 22 的结构的一例的电路图。像素电路 22 构成为在图 10 的像素电路 21 中追加开关晶体管 T5。与像素电路 22 对应地，设置于显示单元 2 的各行的信号线 ENAB 变更为 2 条信号线 ENAB1、ENAB2。

[0219] 在像素电路 22 中,开关晶体管 T4 按照由信号线 ENAB1 传送的控制信号来切换电源线 VDD 与驱动晶体管 TD 的源极端子 s 之间的导通及非导通。

[0220] 开关晶体管 T5 插入在驱动晶体管 TD 的漏极端子 d 与有机 EL 元件 EL 的第一(纸面的上侧)端子之间,按照由信号线 ENAB2 传送的控制信号来切换驱动晶体管 TD 的漏极端子 d 与有机 EL 元件 EL 的第一端子之间的导通及非导通。

[0221] 图 18 是在一帧期间示出用于使像素电路 22 工作的控制信号和数据信号的一例的时间图。在图 18 中,纵轴表示各信号的电平,横轴表示时间。

[0222] 驱动晶体管 TD、开关晶体管 T1 ~ T5 在像素电路 12 中由 n 型晶体管构成,在像素电路 22 中由 p 型晶体管构成。像素电路 12 和像素电路 22 构成为当分别被提供如图 16 和图 18 所示的电平彼此翻转的控制信号时进行同等的工作。

[0223] 按照图 16 所示的控制信号和数据信号进行的像素电路 12 的工作与按照图 13 所示的控制信号和数据信号进行的像素电路 11 的工作相比,共同点是包括 C1 复位工作、数据写入工作、V_{th} 检测工作、以及发光工作,而不同点是在开关晶体管 T5 成为非导通状态、驱动晶体管 TD 的漏极端子 d 被从正电源电压 VDD 电切断的状态下进行 C1 复位工作和数据写入工作。

[0224] 由此,在 C1 复位工作中,能够使电流不在有机 EL 元件 EL 中流动而使电容器 C1 的两端的电压成为驱动晶体管 TD 的阈值电压 V_{th} 以上。其结果,能抑制有机 EL 元件 EL 的不需要的发光,能得到提高显示对比度的效果。

[0225] 这也适用于按照图 18 所示的控制信号和数据信号进行的像素电路 22 的工作。即,在按照图 18 所示的控制信号和数据信号进行的像素电路 22 的工作中,在开关晶体管 T5 成为非导通状态、驱动晶体管 TD 的漏极端子 d 被从负电源电压 VDD 电切断的状态下,进行 C1 复位工作和数据写入工作。其结果,与上述同样地,能抑制有机 EL 元件 EL 的不需要的发光,能得到提高显示对比度的效果。

[0226] 另外,与实施方式 2 同样地,电容器 C2 的容量可以比电容器 C1 的容量小,能够对电容器 C1 确保比电容器 C2 大的面积,能够在发光期间使从驱动晶体管 TD 向有机 EL 元件 EL 供给的电流稳定化。也即是,能够提高显示质量。

[0227] (实施方式 3 的变形例)

[0228] 参照附图对本发明的实施方式 3 的变形例进行说明。在本变形例中,示出像素电路 12、22 的工作的另一例。

[0229] 图 19 是在一帧期间示出用于使像素电路 12 工作的控制信号和数据信号的一例的时间图。

[0230] 图 20 是在一帧期间示出用于使像素电路 22 工作的控制信号和数据信号的一例的时间图。

[0231] 在图 19、图 20 中,纵轴表示各信号的电平,横轴表示时间。图 20 所示的用于使像素电路 22 工作的控制信号是将图 19 所示的用于使像素电路 12 工作的控制信号的电平单纯地翻转后的控制信号。

[0232] 代表这些,说明按照图 19 所示的控制信号和数据信号进行的像素电路 12 的工作。

[0233] 在时刻 t1,前一帧的发光结束。

[0234] 在时刻 t2 到 t3 的 C1 复位期间进行 C1 复位工作。

[0235] 在 C1 复位期间,开关晶体管 T3、T4 成为导通状态,对电容器 C1 的第二端子的电压设定参考电压 VR,对电容器 C1 的第一端子即驱动晶体管 TD 的源极电压设定将有机 EL 元件 EL 的非激活 (off,非工作) 电压与负电源电压 VSS 相加而得到的电压。由此,电容器 C1 按每帧而被初始化为相同的电压,因此,能排除前一帧结束时在电容器 C1 残留的前一帧的电压的影响。此时,开关晶体管 T2 也成为导通状态,因此,电容器 C2 的电压被复位为 0。

[0236] 在时刻 t4 到 t5 的 Vth 检测期间进行 Vth 检测工作。

[0237] 在 Vth 检测期间,开关晶体管 T4 为非导通状态,驱动晶体管 TD 的源极端子 s 被从负电源电压 VSS 电切断。开关晶体管 T2、T3 成为导通状态,参考电压 VR 被施加到驱动晶体管 TD 的栅极端子 g。其结果,驱动晶体管 TD 的源极端子 s 的电压不受负电源电压 VSS 的影响,收敛为从参考电压 VR 下降了阈值电压 Vth 的电压 $VR - V_{th}$ 。

[0238] 该电压被以参考电压 VR 作为基准而保持在电容器 C1。电容器 C1 所保持的电压为 $VR - (VR - V_{th}) = V_{th}$,该电压完全不包含负电源电压 VSS 的影响。

[0239] 在时刻 t6 到 t7 的数据写入期间进行数据写入工作。

[0240] 在数据写入期间,开关晶体管 T1、T3 成为导通状态,从信号线 DATA 取得数据电压 Vdata,以参考电压 VR 为基准而保持在电容器 C2 中。

[0241] 在时刻 t8 以后的发光期间进行发光工作。

[0242] 在发光期间,开关晶体管 T1 ~ T3 为非导通,将电容器 C1、C2 各自保持的电压相加而得到的电压 $(V_{data} - VR) + V_{th}$ 施加在驱动晶体管 TD 的栅极、源极端子间。

[0243] 其结果,从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 Vdata 对应的准确的大小的电流 $I_{sd} = \beta / 2 \times (V_{data} - VR)^2$,因此,能够使有机 EL 元件 EL 不受电源电压的变动的的影响而以与数据电压 Vdata 对应的准确的辉度进行发光。

[0244] (实施方式 4)

[0245] 参照附图对本发明的实施方式 4 进行说明。

[0246] 图 21 是表示实施方式 4 的像素电路 13 的结构的一例的电路图。像素电路 13 构成为在图 8 的像素电路 11 中追加电容器 C3。与像素电路 13 对应地,设置于显示单元 2 的各行的信号线 RESET 变更为 2 条信号线 RESET1、RESET2。

[0247] 在像素电路 13 中,开关晶体管 T3 按照由信号线 RESET1 传送的控制信号来切换电容器 C1 的第二(纸面的左侧)端子与参考电压线 VR 之间的导通及非导通。

[0248] 电容器 C3 的第一(纸面的上侧)端子连接于驱动晶体管 TD 的源极端子 s,第二(纸面的下侧)端子连接于信号线 RESET2。

[0249] 图 22 是在一帧期间示出用于使像素电路 13 工作的控制信号和数据信号的一例的时间图。在图 22 中,纵轴表示各信号的电平,横轴表示时间。

[0250] 图 23 是表示实施方式 4 的像素电路 23 的结构的一例的电路图。像素电路 23 构成为在图 10 的像素电路 21 中追加电容器 C3。与像素电路 23 对应地,设置于显示单元 2 的各行的信号线 RESET 变更为 2 条信号线 RESET1、RESET2。

[0251] 在像素电路 23 中,开关晶体管 T3 按照由信号线 RESET1 传送的控制信号来切换电容器 C1 的第二(纸面的左侧)端子与参考电压线 VR 之间的导通及非导通。

[0252] 电容器 C3 的第一(纸面的下侧)端子连接于驱动晶体管 TD 的源极端子 s,第二(纸面的上侧)端子连接于信号线 RESET2。

[0253] 图 24 是在一帧期间示出用于使像素电路 23 工作的控制信号和数据信号的一例的时间图。在图 24 中,纵轴表示各信号的电平,横轴表示时间。

[0254] 驱动晶体管 TD、开关晶体管 T1 ~ T5 在像素电路 13 中由 n 型晶体管构成,在像素电路 23 中由 p 型晶体管构成。像素电路 13 和像素电路 23 构成为当分别被提供如图 22 和图 24 所示的电平彼此翻转的控制信号时进行同等的工作。

[0255] 代表这些,说明按照图 22 所示的控制信号和数据信号进行的像素电路 13 的工作。

[0256] 在时刻 t1,前一帧的发光结束。

[0257] 在时刻 t2 到 t3 的数据写入期间进行数据写入工作。

[0258] 在数据写入期间,开关晶体管 T1、T3 成为导通状态,从信号线 DATA 取得数据电压 Vdata,数据电压 Vdata 被以参考电压 VR 为基准而保持在电容器 C2 中。

[0259] 在时刻 t4 到 t5 的 Vth 检测期间进行 Vth 检测工作。

[0260] 在 Vth 检测期间,开关晶体管 T4 为非导通状态,驱动晶体管 TD 的源极端子 s 被从负电源电压 VSS 电切断。电容器 C2 所保持的数据电压 Vdata 被施加到驱动晶体管 TD 的栅极端子 g。另外,正电源电压 VDD 被设定为比将所有像素的驱动晶体管 TD 的阈值电压 Vth 的最大值与信号线 DATA 的最高电压相加而得到的电压高。

[0261] 在时刻 t4,RESET2 从高电平下降为低电平。当将此时的 RESET2 的电压变动量设为 ΔV_{rst} 时,如果驱动晶体管 TD 的源极端子 s 的电压在即将为 t4 之前为 V_{so} ($VDD \geq V_{so}$),则成为 $V_{so} - \Delta V_{rst} \cdot C3 / (C1 + C3)$ 。在此,将 RESET2 的下降电压变动量 ΔV_{rst} 设定为使得成为 $Vdata - V_{so} + \Delta V_{rst} \cdot C3 / (C1 + C3) \geq Vth$ 。

[0262] 于是,驱动晶体管 TD 的栅极、源极端子间电压比阈值电压 Vth 大,因此,驱动晶体管 TD 成为导通状态,从驱动晶体管 TD 的漏极端子向源极端子流动电流。此时,开关晶体管 T4 为非导通状态,因此,驱动晶体管 TD 的漏极、源极间电流流至电容器 C1 和电容器 C3,不向有机 EL 元件 EL 供给电流而不发光。

[0263] 因而,电容器 C1 和电容器 C3 被充电,电容器 C1 的第一端子的电压、即驱动晶体管 TD 的源极端子 s 的电压上升,最终成为 $Vdata - Vth$,也即是,当驱动晶体管 TD 的栅极、源极端子间电压成为与驱动晶体管 TD 的阈值电压 Vth 相同时,驱动晶体管 TD 成为截止状态。

[0264] 其结果,驱动晶体管 TD 的源极端子 s 的电压不受正电源电压 VDD 和负电源电压 VSS 的影响,收敛为从数据电压 Vdata 下降了阈值电压 Vth 的电压 $Vdata - Vth$ 。

[0265] 该电压被以参考电压 VR 为基准而保持在电容器 C1 中。电容器 C1 所保持的电压为 $VR - (Vdata - Vth)$,该电压完全不包含正电源电压 VDD 和负电源电压 VSS 的影响。

[0266] 在时刻 t7 以后的发光期间进行发光工作。

[0267] 在发光期间,开关晶体管 T1、T3 成为非导通状态,并且,开关晶体管 T2 成为导通状态,电容器 C1 所保持的电压 $VR - (Vdata - Vth)$ 被施加在驱动晶体管 TD 的栅极、源极端子间。

[0268] 其结果,从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 Vdata 对应的准确的电流 $I_{ds} = \beta / 2 \times (VR - Vdata)^2$,因此,能够使有机 EL 元件 EL 不受电源电压的变动的的影响而以与数据电压 Vdata 对应的准确的辉度进行发光。

[0269] 此外,在像素电路 13、23 中能够进行如下所述的变形。

[0270] 例如,也可以用 1 条信号线兼用作传送着类似的波形的控制信号的信号线

RESET2、SCAN。

[0271] 另外,例如,也可以如图 22、图 24 中用虚线所示那样,将由信号线 SCAN 传送的控制信号成为有效(在图 22 中为高电平,在图 24 中为低电平)的时间扩大为数据写入期间的 1 倍以上的长度。例如,在将由信号线 SCAN 传送的控制信号成为有效的的时间设为数据写入期间的 2 倍长度的情况下,被扩大的部分与配置在相邻的行的像素电路的数据写入期间相等。因此,由信号线 SCAN 传送的被扩大的控制信号和由相邻的行的信号线 RESET2 传送的控制信号成为相同的波形,因此,也可以兼用作信号线 SCAN 和相邻的行的信号线 RESET2。

[0272] 信号线的兼用能够削减信号线的覆盖区域,因此,有益于提高像素电路 13、23 的配置密度、实现高精度的显示装置。另外,由于能够削减扫描线驱动电路 4 的输出条数,所以能够缩小电路尺寸,能够实现成本的降低。

[0273] 另外,与实施方式 2 同样地,电容器 C2 的容量可以比电容器 C1 的容量小,能够对电容器 C1 确保比电容器 C2 大的面积,能够在发光期间使从驱动晶体管 TD 向有机 EL 元件 EL 供给的电流稳定化。也即是,能够提高显示质量。

[0274] (实施方式 5)

[0275] 参照附图对本发明的实施方式 5 进行说明。

[0276] 图 25 是表示实施方式 5 的像素电路 14 的结构的一例的电路图。像素电路 14 构成为在图 8 的像素电路 11 中追加开关晶体管 T6。与像素电路 14 对应地,设置于显示单元 2 的各行的信号线 RESET 变更为 2 条信号线 RESET1、RESET2,并且,用 1 条信号线 ENAB 兼用作设置在各行的信号线 MERGE、ENAB。另外,显示单元 2 的参考电压线 VR 变更为 2 条参考电压线 VR1、VR2。

[0277] 此外,信号线 MERGE、ENAB 也可以分别独立地设置。在独立地设置的情况下,开关晶体管 T6 可以与参考电压线 VR2、有机 EL 元件 EL 的第二端子连接,由此能够进行有机 EL 元件 EL 的电压复位工作,例如通过向有机 EL 元件 EL 施加反向偏置电压,能够抑制有机 EL 元件 EL 的劣化。

[0278] 在像素电路 14 中,开关晶体管 T3 按照由信号线 RESET1 传送的控制信号来切换电容器 C1 的第二(纸面的左侧)端子与参考电压线 VR1 之间的导通及非导通。

[0279] 开关晶体管 T2 按照由信号线 ENAB 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与电容器 C1 的第二端子之间的导通及非导通。

[0280] 开关晶体管 T6 插入在参考电压线 VR2 与驱动晶体管 TD 的源极端子 s 之间,按照由信号线 RESET2 传送的控制信号来切换参考电压线 VR2 与驱动晶体管 TD 的源极端子 s 之间的导通及非导通。

[0281] 图 26 是在一帧期间示出用于使像素电路 14 工作的控制信号和数据信号的一例的时间图。在图 26 中,纵轴表示各信号的电平,横轴表示时间。

[0282] 图 27 是表示实施方式 5 的像素电路 24 的结构的一例的电路图。像素电路 24 构成为在图 10 的像素电路 21 中追加开关晶体管 T6。与像素电路 14 对应地,设置在显示单元 2 的各行的信号线 RESET 变更为 2 条信号线 RESET1、RESET2,并且,用 1 条信号线 ENAB 兼用作设置在各行的信号线 MERGE、ENAB。另外,显示单元 2 的参考电压线 VR 变更为 2 条参考电压线 VR1、VR2。

[0283] 在像素电路 24 中,开关晶体管 T3 按照由信号线 RESET1 传送的控制信号来切换电

容器 C1 的第二（纸面的左侧）端子与参考电压线 VR 之间的导通及非导通。

[0284] 开关晶体管 T2 按照由信号线 ENAB 传送的控制信号来切换驱动晶体管 TD 的栅极端子 g 与电容器 C1 的第二端子之间的导通及非导通。

[0285] 开关晶体管 T6 插入在参考电压线 VR2 与有机 EL 元件 EL 的第一（纸面的上侧）端子之间，按照由信号线 RESET2 传送的控制信号来切换参考电压线 VR2 与有机 EL 元件 EL 的第一端子之间的导通及非导通。

[0286] 图 28 是在一帧期间示出用于使像素电路 23 工作的控制信号和数据信号的一例的时间图。在图 28 中，纵轴表示各信号的电平，横轴表示时间。

[0287] 驱动晶体管 TD、开关晶体管 T1 ~ T4、T6 在像素电路 14 中由 n 型晶体管构成，在像素电路 24 中由 p 型晶体管构成。像素电路 14 和像素电路 24 构成为当分别被提供如图 26 和图 28 所示的电平彼此翻转的控制信号时进行同等的工作。

[0288] 代表这些，说明按照图 26 所示的控制信号和数据信号进行的像素电路 14 的工作。

[0289] 在时刻 t1，前一帧的发光结束。

[0290] 在时刻 t2 到 t3 的数据写入期间进行数据写入工作。

[0291] 在数据写入期间，开关晶体管 T1、T3 成为导通状态，从信号线 DATA 取得数据电压 Vdata，数据电压 Vdata 被以参考电压 VR 为基准而保持在电容器 C2 中。

[0292] 在时刻 t4 到 t5 的 C1 复位期间进行 C1 复位工作。

[0293] 在 C1 复位期间，开关晶体管 T3、T6 成为导通状态，对电容器 C1 的第二端子的电压设定参考电压 VR1，对电容器 C1 的第一端子的电压设定参考电压 VR2。由此，电容器 C1 按每帧而被初始化为相同的电压，因此，能排除前一帧结束时在电容器 C1 残留的前一帧的电压的影响。在此，参考电压 VR1 和 VR2 被设定为使得成为 $VR1 - VR2 \geq V_{th}$ 。此时，驱动晶体管 TD 为导通状态，而开关晶体管 T4 为非导通状态，因此，不向有机 EL 元件 EL 供给电流而不发光。

[0294] 在时刻 t5 到 t6 的 V_{th} 检测期间进行 V_{th} 检测工作。

[0295] 在 V_{th} 检测期间，开关晶体管 T4、T6 为非导通状态，驱动晶体管 TD 的源极端子 s 被从负电源电压 VSS 和参考电压 VR2 电切断。电容器 C2 所保持的数据电压 Vdata 被施加到驱动晶体管 TD 的栅极端子 g。另外，正电源电压 VDD 被设定为比将所有像素的驱动晶体管 TD 的阈值电压 V_{th} 的最大值与信号线 DATA 的最高电压相加而得到的电压高。

[0296] 其结果，在 V_{th} 检测期间，驱动晶体管 TD 必定工作在饱和区域中，因此，驱动晶体管 TD 的漏极、源极电流仅由栅极、源极端子间电压进行控制。此刻，由于驱动晶体管 TD 的栅极端子 g 被固定为数据电压 Vdata，所以结果成为驱动晶体管 TD 的漏极、源极电流由源极端子 s 的电压进行控制。

[0297] 由于开关晶体管 T4、T6 为非导通状态，所以在驱动晶体管 TD 的源极端子仅连接了电容器 C1 的第一端子，驱动晶体管 TD 的漏极、源极电流流至电容器 C1。因而，电容器 C1 被充电，电容器 C1 的第一端子的电压、即驱动晶体管 TD 的源极端子 s 的电压上升，最终成为 $Vdata - V_{th}$ ，也即是，当驱动晶体管 TD 的栅极、源极端子间电压成为与驱动晶体管 TD 的阈值电压 V_{th} 相同时，驱动晶体管 TD 成为截止状态。

[0298] 如此，驱动晶体管 TD 的源极端子 s 的电压不受正电源电压 VDD 和负电源电压 VSS 的影响，收敛为从数据电压 Vdata 下降了阈值电压 V_{th} 的电压 $Vdata - V_{th}$ 。

[0299] 该电压被以参考电压 VR1 为基准而保持在电容器 C1 中。电容器 C1 所保持的电压为 $VR1 - (Vdata - Vth)$, 该电压完全不包含正电源电压 VDD 和负电源电压 VSS 的影响。

[0300] 在时刻 t7 以后的发光期间进行发光工作。

[0301] 在发光期间, 开关晶体管 T1、T3 成为非导通状态, 并且, 开关晶体管 T2 成为导通状态, 电容器 C1 所保持的电压 $VR1 - (Vdata - Vth)$ 被施加在驱动晶体管 TD 的栅极—源极间。

[0302] 其结果, 从驱动晶体管 TD 向有机 EL 元件 EL 供给与数据电压 Vdata 对应的准确的大小的电流 $I_{sd} = \beta / 2 \times (VR1 - Vdata)^2$, 因此, 能够使有机 EL 元件 EL 不受电源电压的变动的影晌而以与数据电压 Vdata 对应的准确的辉度进行发光。

[0303] 此外, 在像素电路 14、24 中能够进行如下所述的变形。

[0304] 例如, 也可以在像素电路 14 中由 p 型晶体管构成开关晶体管 T3、在像素电路 24 中由 n 型晶体管构成开关晶体管 T3 后, 用 1 条信号线兼用作信号线 RESET1、ENAB。

[0305] 另外, 例如在数据写入期间与配置在相邻的行的像素电路的 C1 复位期间相等的情况下, 由信号线 SCAN 传送的控制信号和由相邻的行的信号线 RESET2 传送的控制信号成为相同的波形, 因此, 也可以兼用作信号线 SCAN 和相邻的行的信号线 RESET2。

[0306] 信号线的兼用能够削减信号线的覆盖区域, 因此, 有益于提高像素电路 14、24 的配置密度、实现高精度的显示装置。另外, 由于能够削减扫描线驱动电路 4 的输出条数, 所以能够缩小电路尺寸, 能够实现成本的降低。

[0307] 另外, 与实施方式 2 同样地, 电容器 C2 的容量可以比电容器 C1 的容量小, 能够对电容器 C1 确保比电容器 C2 大的面积, 能够在发光期间使从驱动晶体管 TD 向有机 EL 元件 EL 供给的电流稳定化。也即是, 能够提高显示质量。

[0308] 以上, 针对本发明涉及的显示装置及其控制方法、尤其是在显示装置中使用的特征性的像素电路及其工作, 列举若干实施方式和变形例进行了说明, 但本发明不限于这些实施方式、变形例。在不超出本发明的主旨的范围内, 本领域技术人员实施能够想到的各种变形、任意地组合实施方式及变形例的构成要素和工作而实现的显示装置及其控制方法也包含在本发明中。

[0309] 本发明涉及的显示装置也可以内置在如图 29 所记载的薄型平面 TV 中。通过内置本发明涉及的显示装置, 能够实现能够高精度地显示由图像信号表示的图像的薄型平面 TV。

[0310] 产业上的可利用性

[0311] 本发明对使用有机 EL 元件的显示装置是有用的, 尤其是对有源矩阵型的有机 EL 显示装置是有用的。

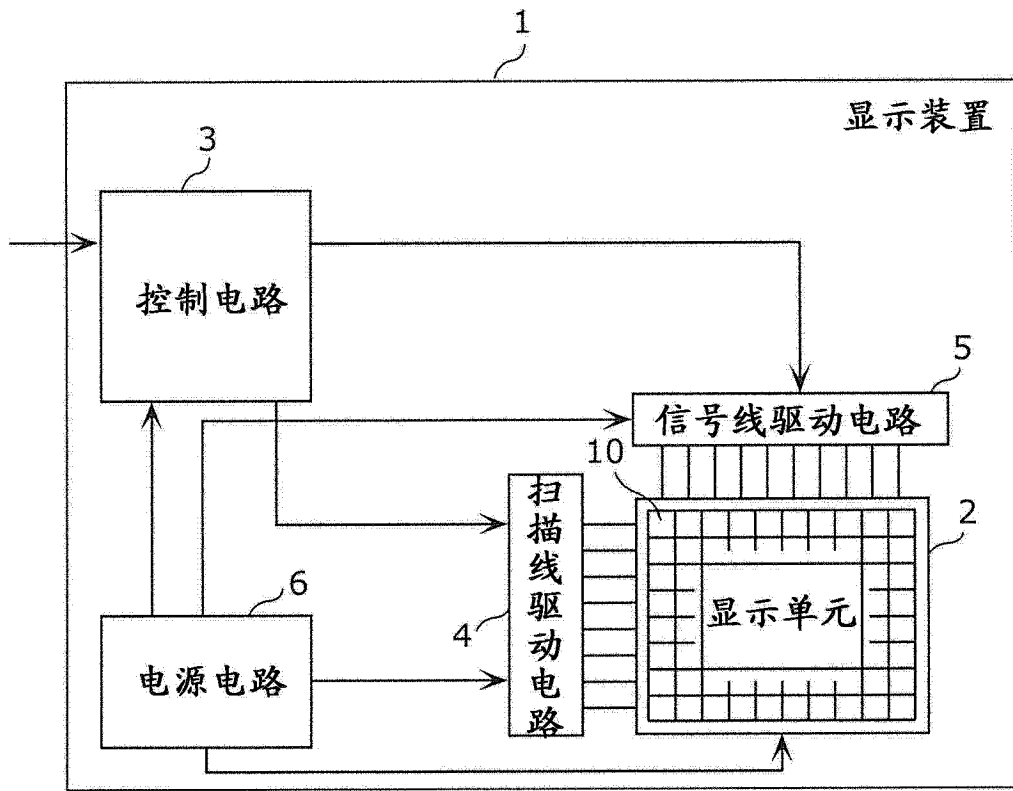


图 1

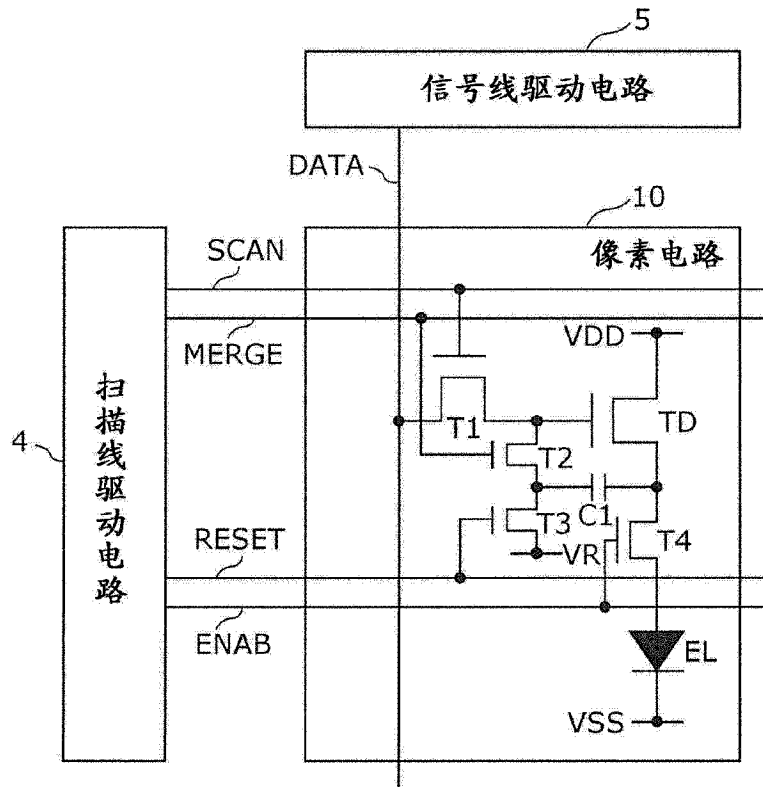


图 2

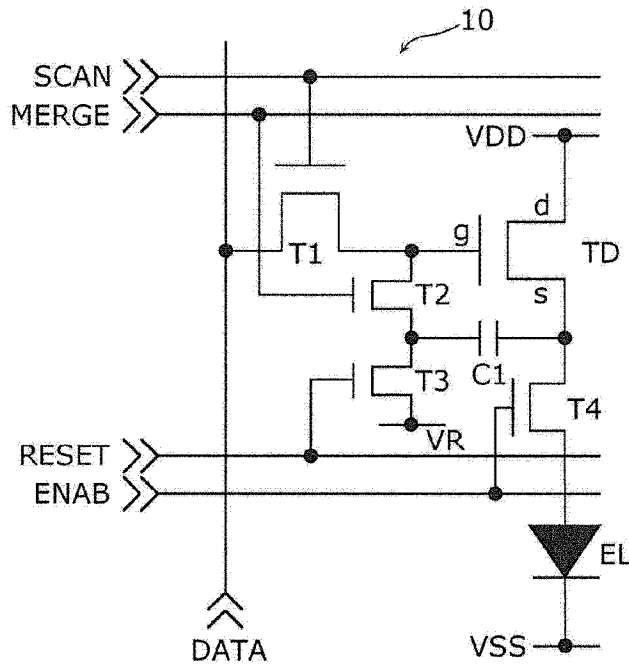


图 3

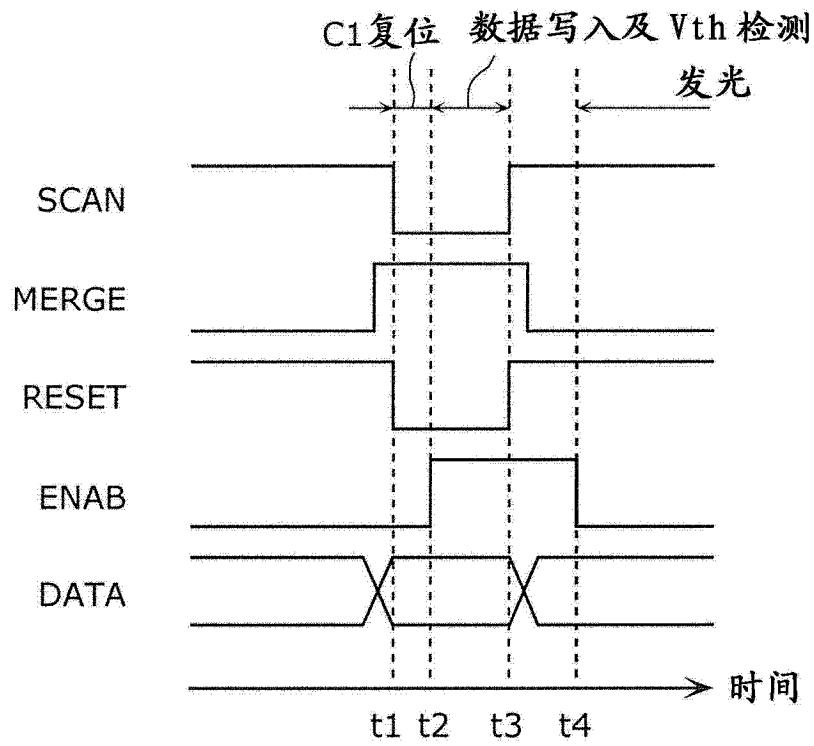


图 6

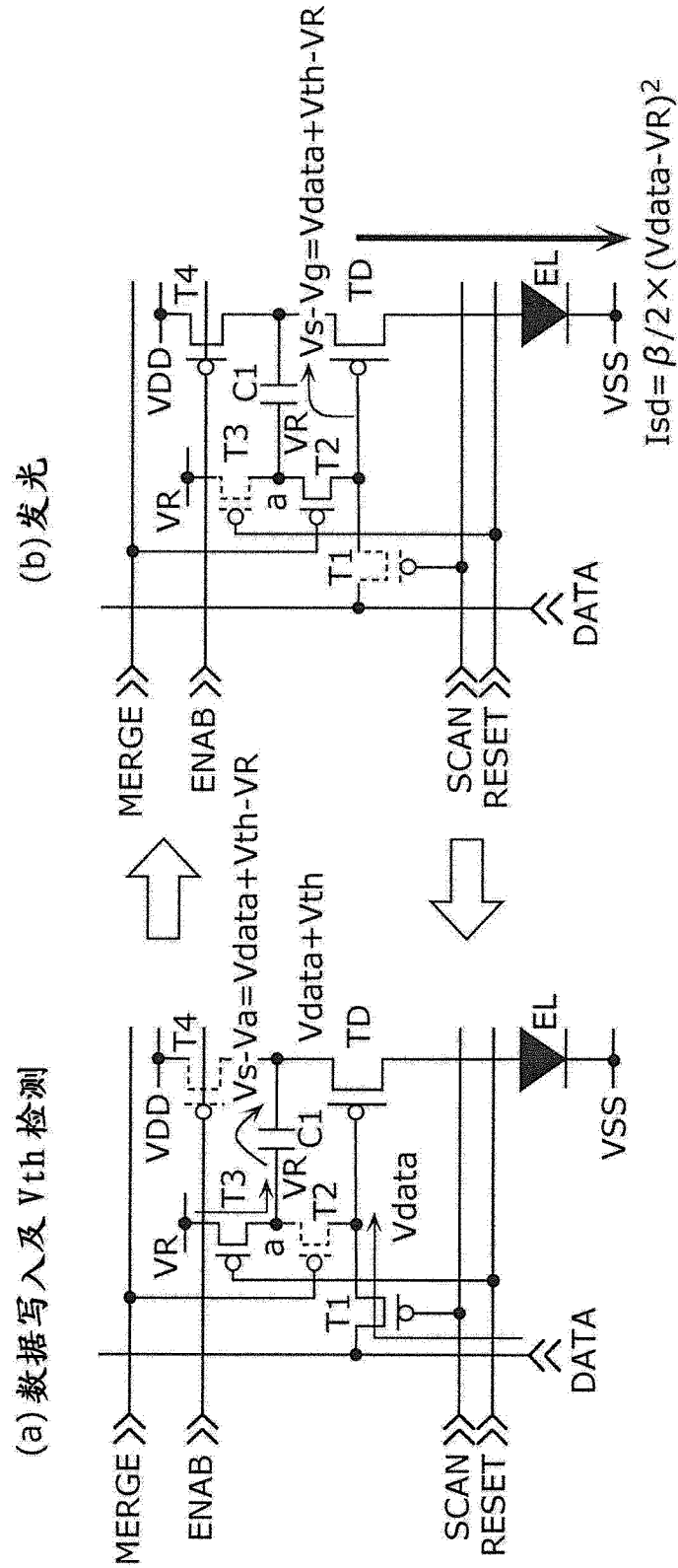


图 7

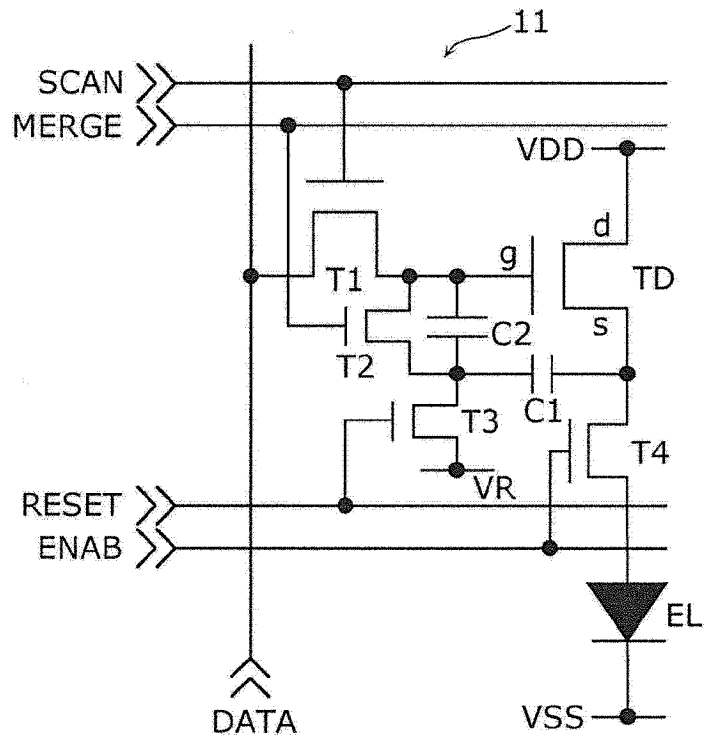


图 8

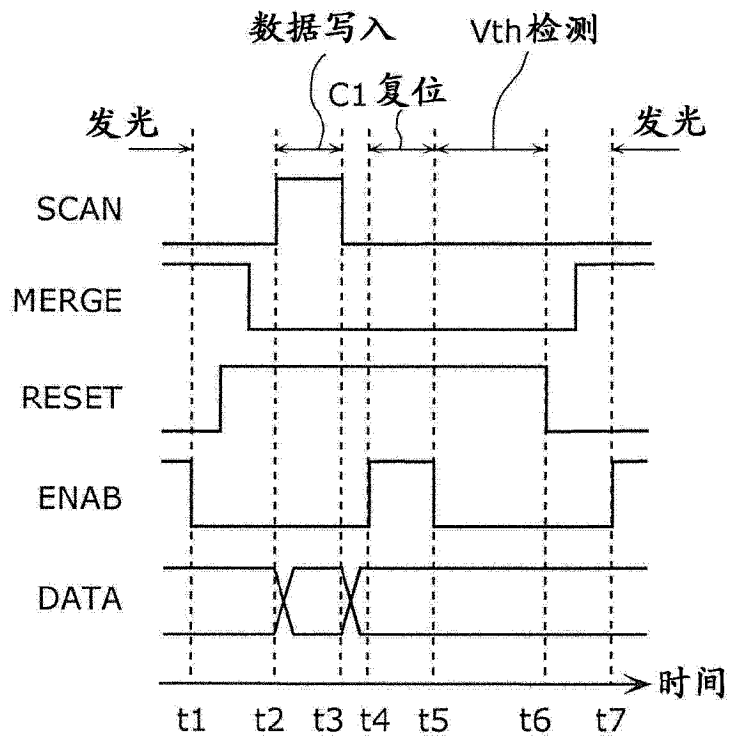


图 9

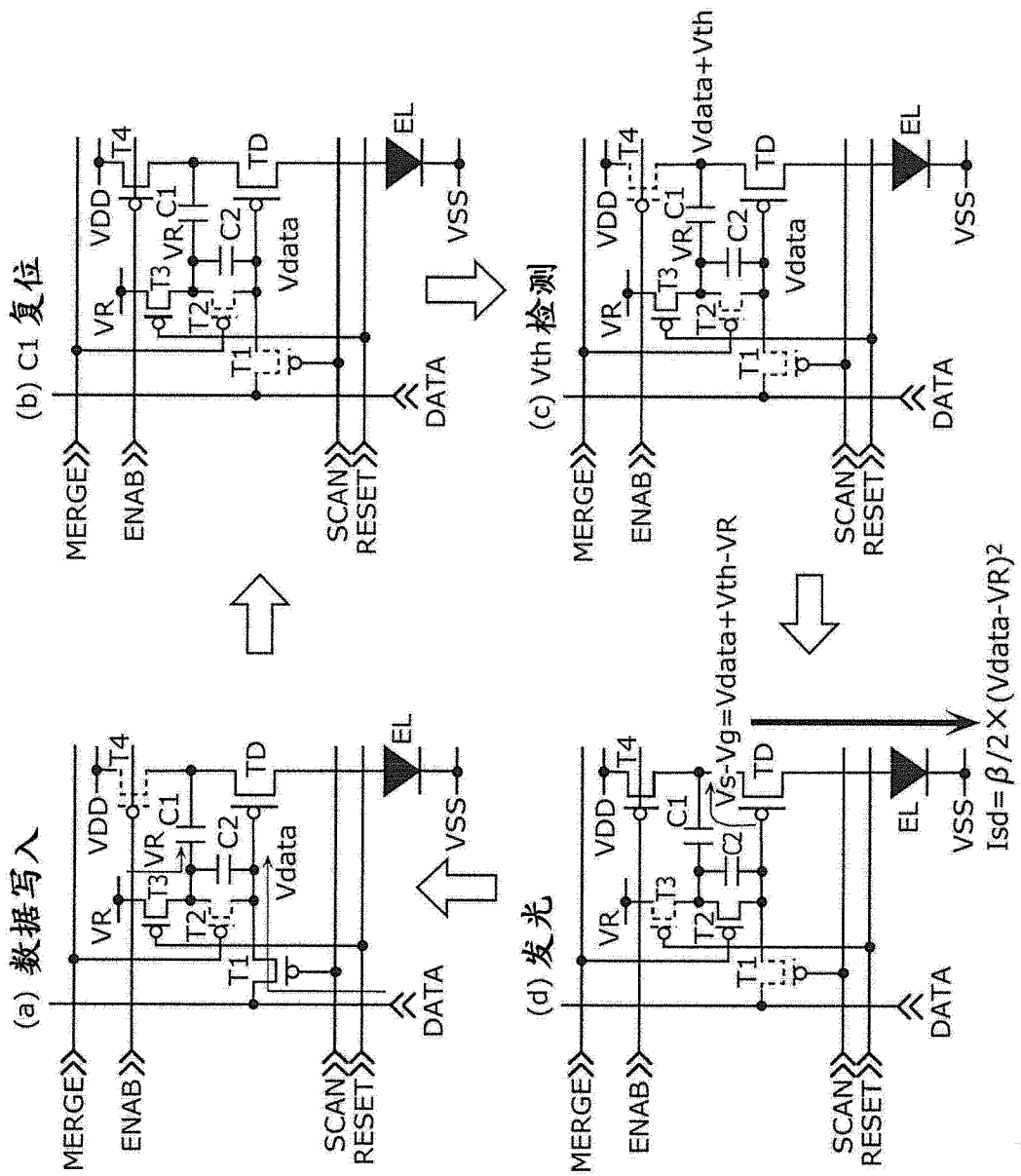


图 12

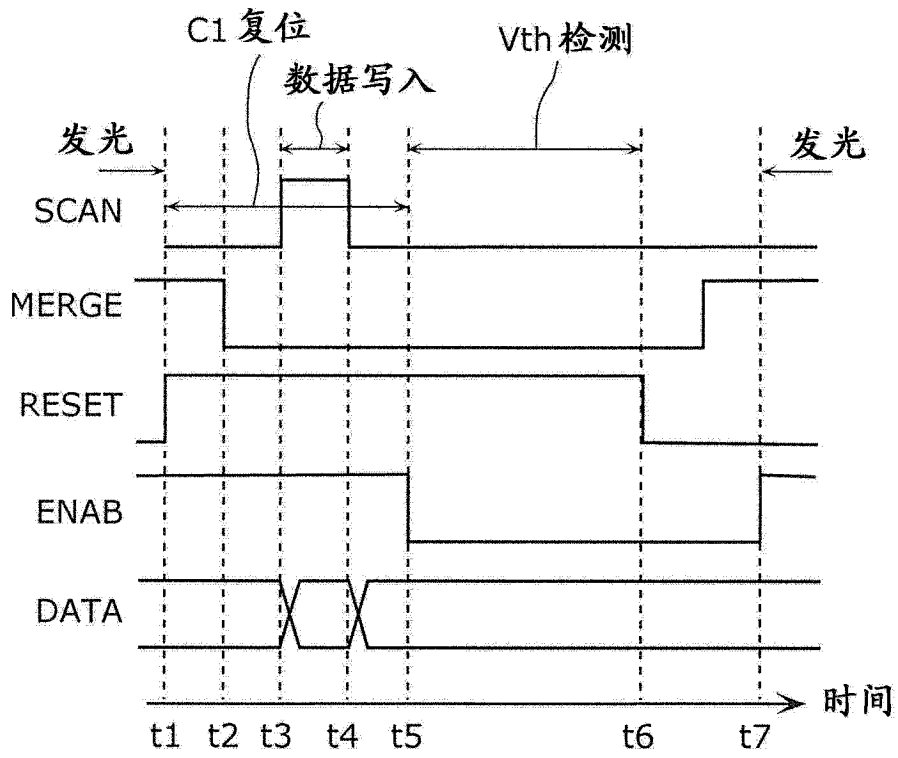


图 13

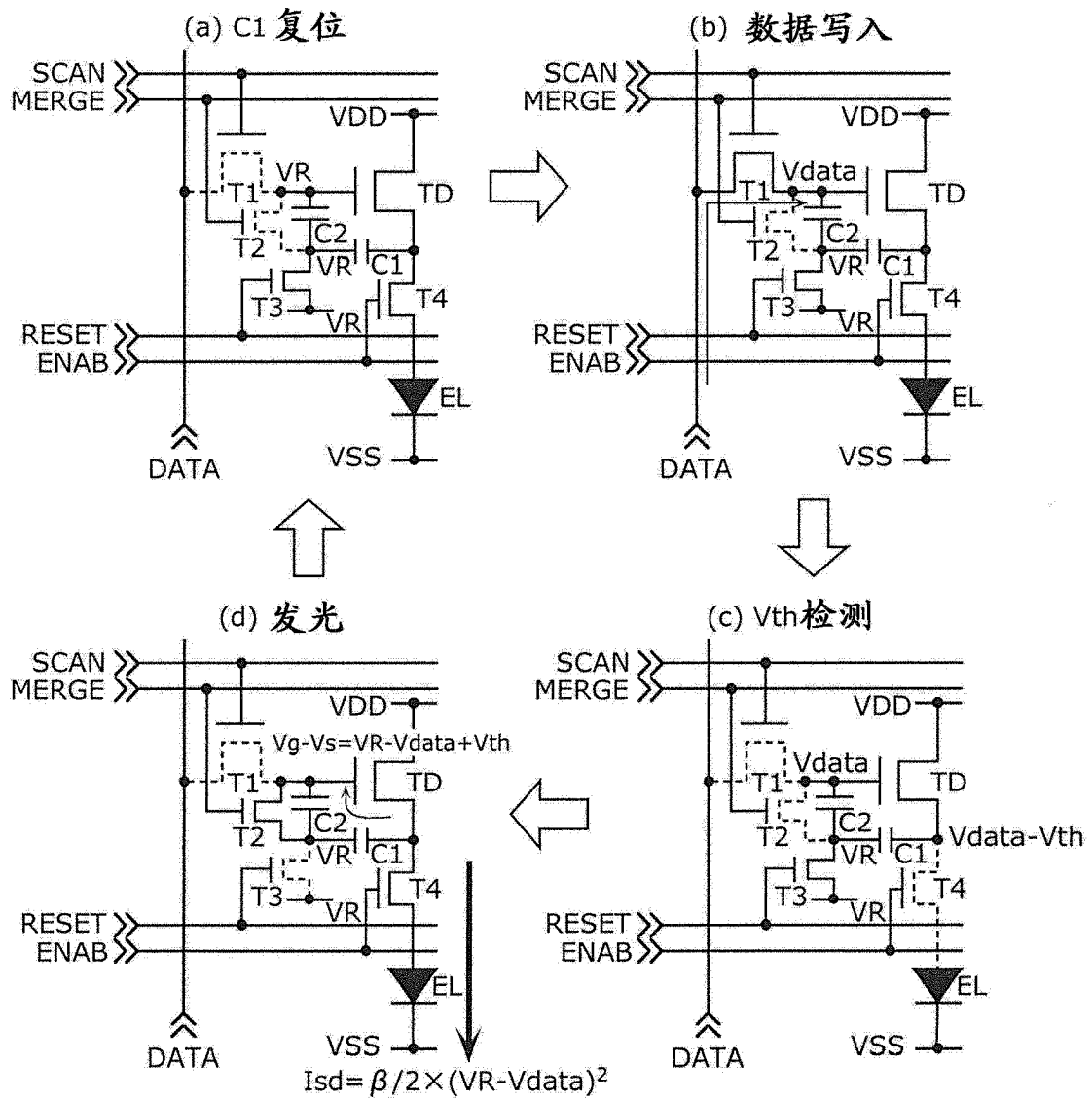


图 14

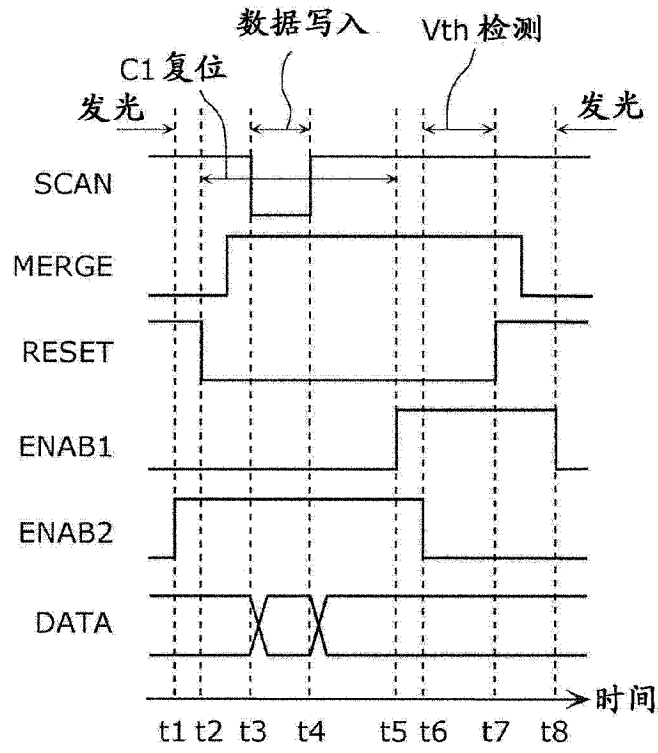


图 18

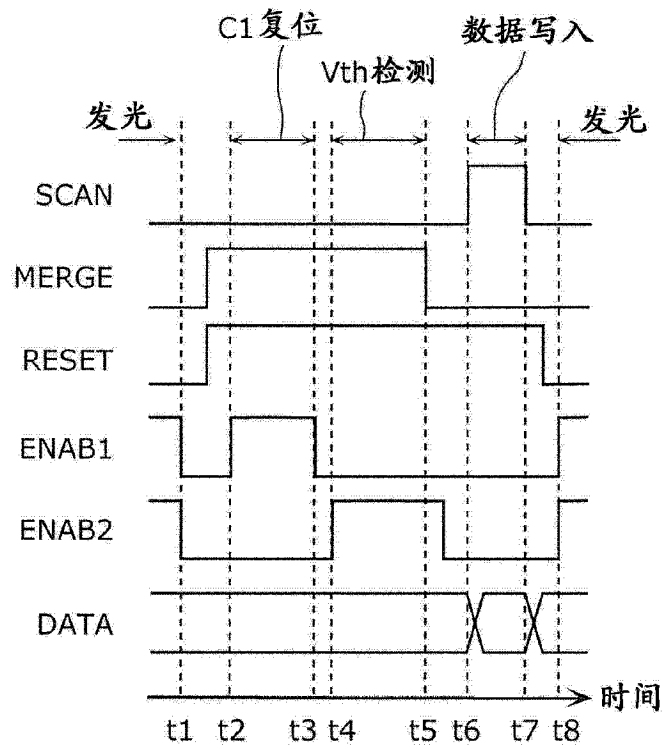


图 19

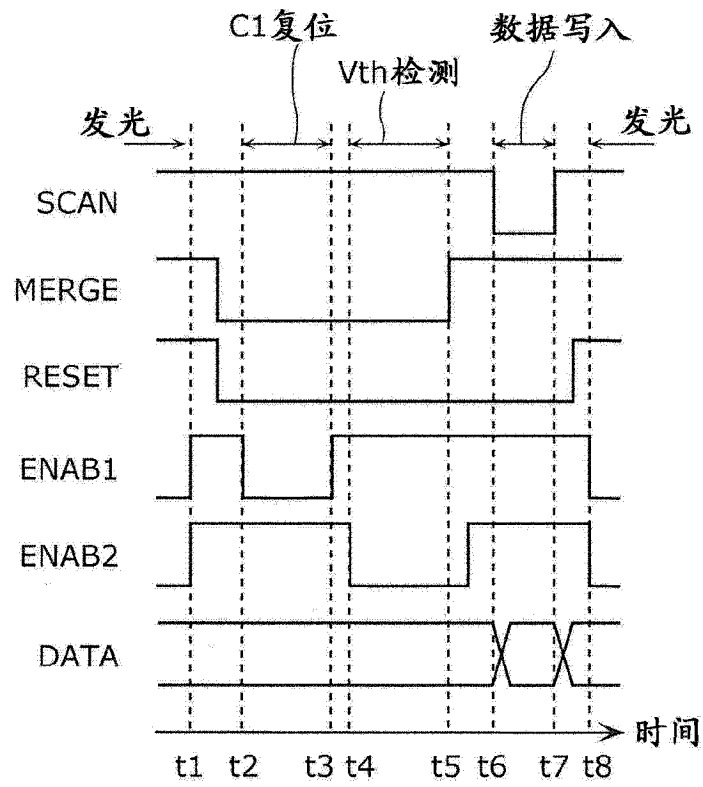


图 20

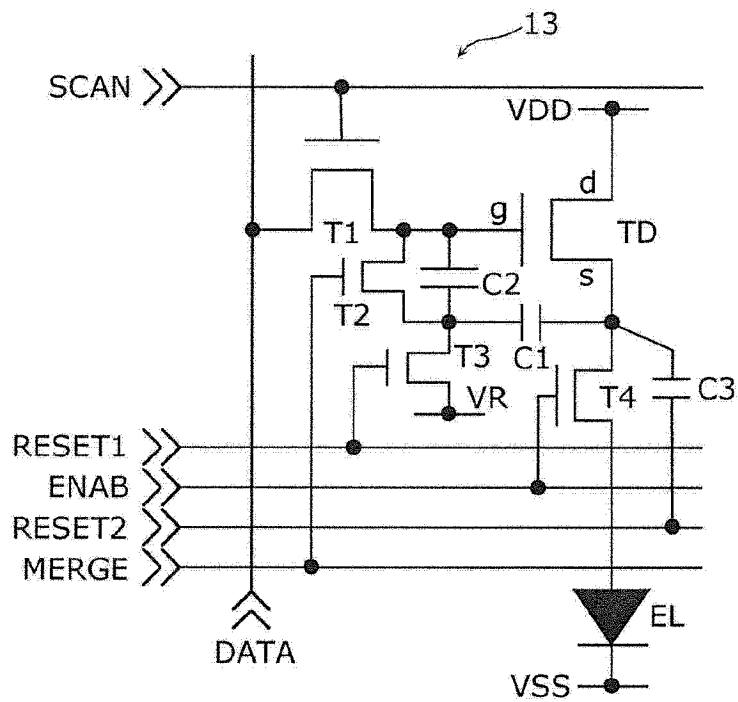


图 21

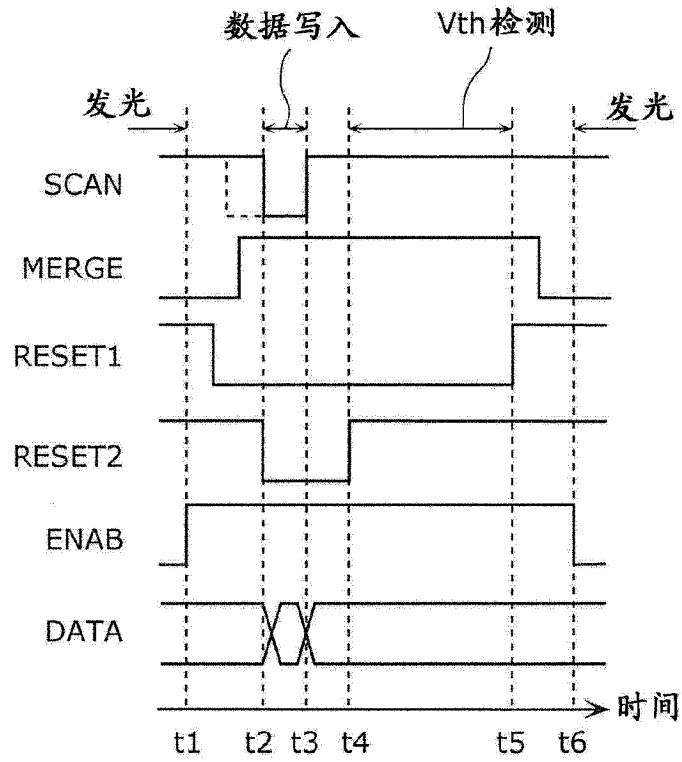


图 24

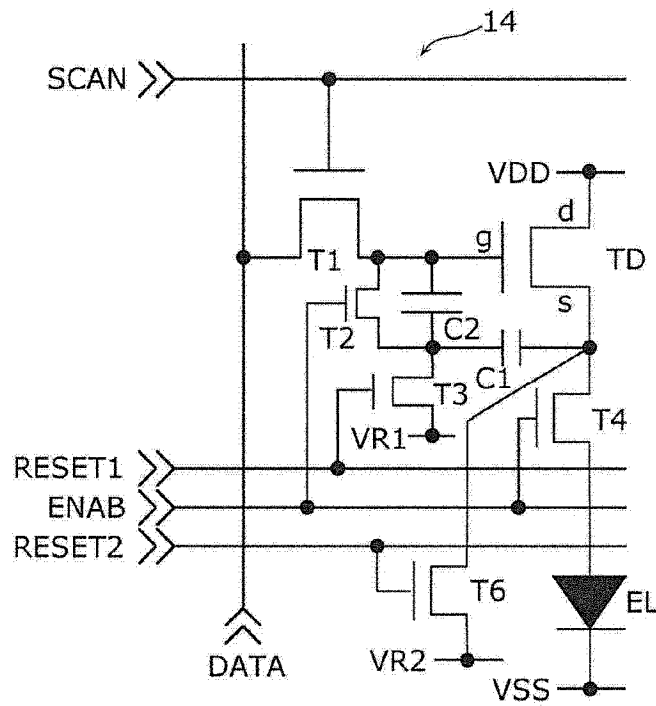


图 25

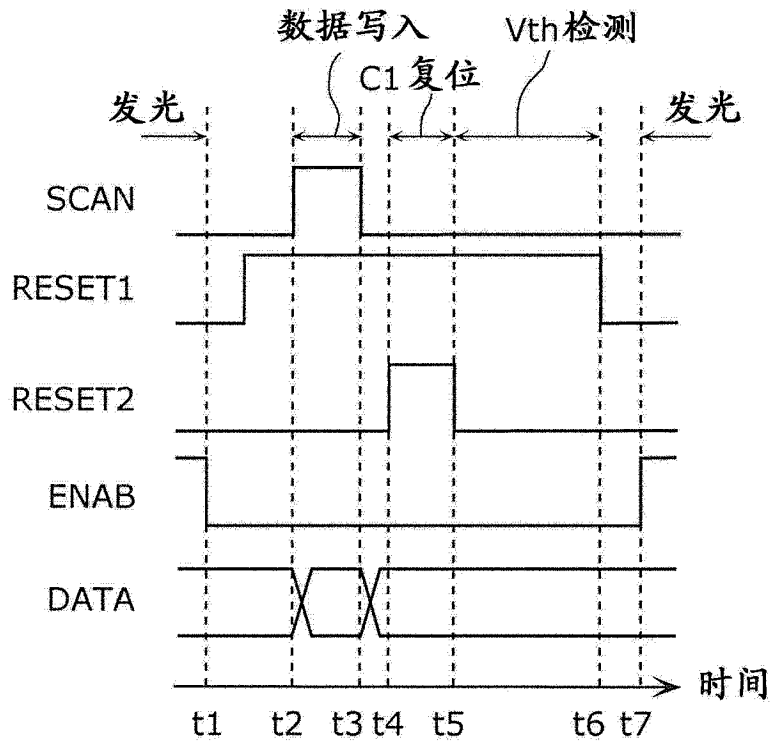


图 26

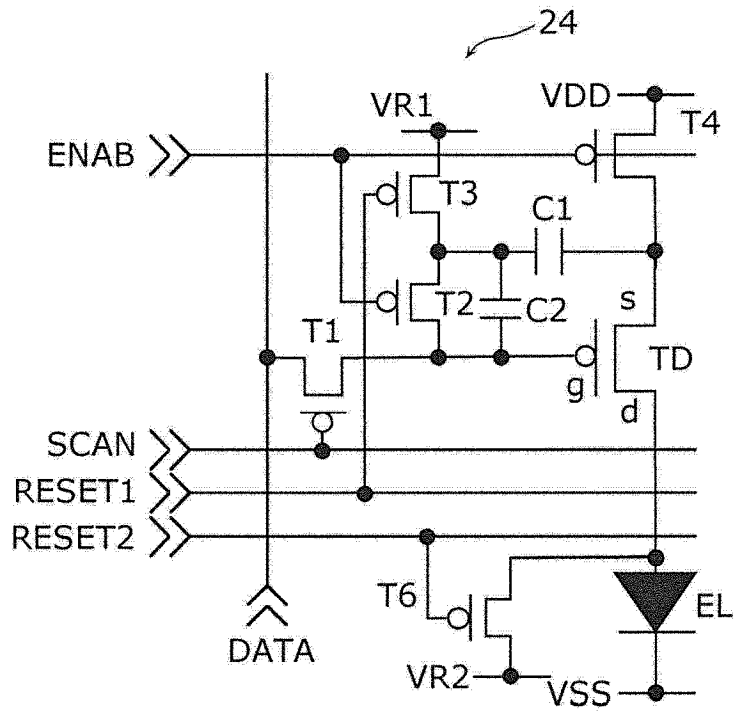


图 27

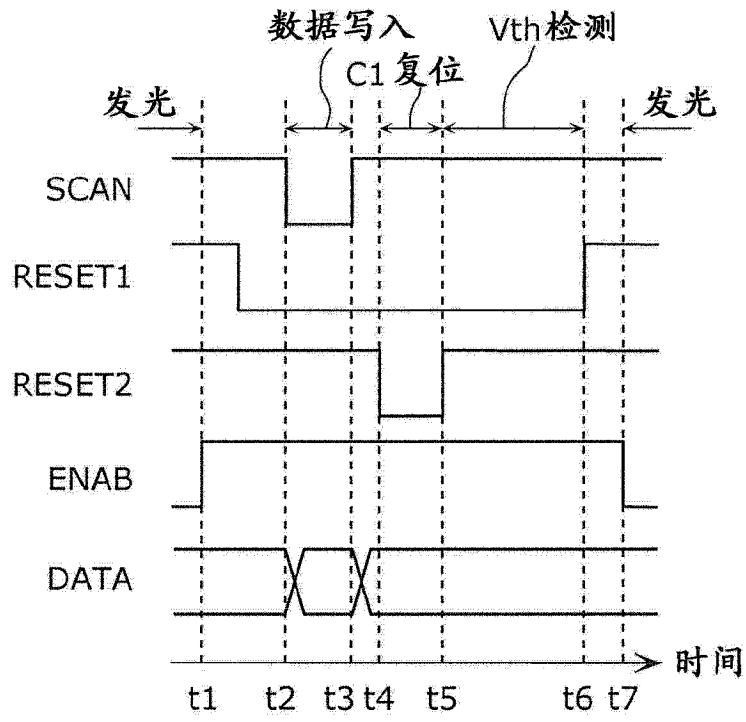


图 28

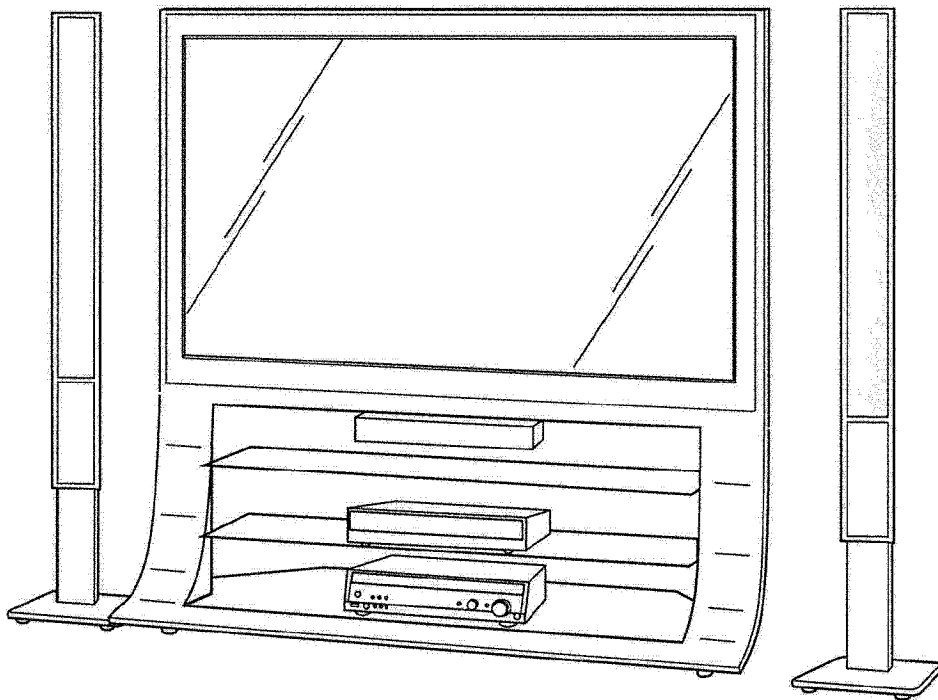


图 29

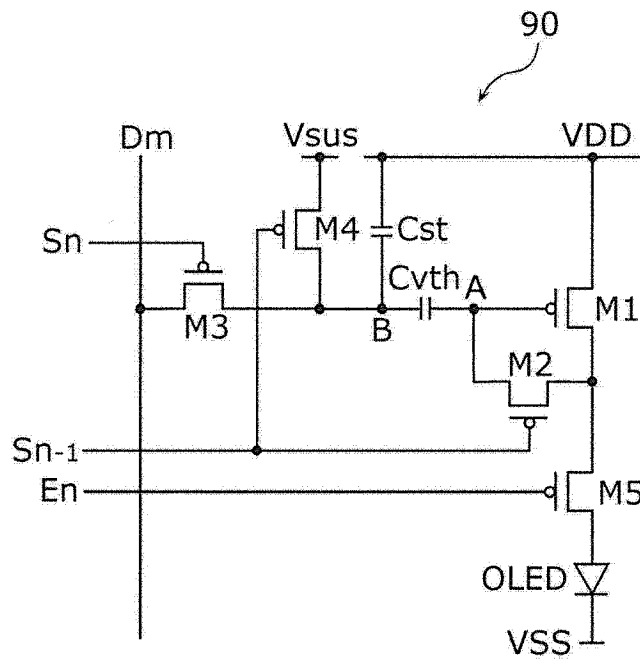


图 30

专利名称(译)	显示装置及其控制方法		
公开(公告)号	CN104025176A	公开(公告)日	2014-09-03
申请号	CN201180075052.X	申请日	2011-11-24
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	小野晋也		
发明人	小野晋也		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/20 G09G3/3233 G09G2300/0861 G09G2300/0852 G09G2310/0262 G09G2320/045 G09G3/30 G09G2320/0233 G09G2300/0842		
代理人(译)	徐健 段承恩		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示装置及其控制方法。显示装置具备的多个像素电路(10)分别具备：驱动晶体管(TD)；第一端子连接于驱动晶体管(TD)的源极端子的第一电容元件(C1)；切换驱动晶体管(TD)的栅极端子与数据线(DATA)之间的导通及非导通的第一开关元件(T1)；切换驱动晶体管(TD)的栅极端子与第一电容元件(C1)的第二端子之间的导通及非导通的第二开关元件(T2)；切换第一电容元件(C1)的第二端子与参考电压线(VR)之间的导通及非导通的第三开关元件(T3)；切换第一电源线(VDD)与所述驱动晶体管的源极端子之间的导通及非导通的第四开关元件(T4)；以及第一端子连接于驱动晶体管(TD)的漏极端子、第二端子连接于第二电源线(VSS)的发光元件(EL)。

