



(12) 发明专利申请

(10) 申请公布号 CN 103258501 A

(43) 申请公布日 2013. 08. 21

(21) 申请号 201310190350. 4

(22) 申请日 2013. 05. 21

(71) 申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 杨飞

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 韩国胜

(51) Int. Cl.

G09G 3/32 (2006. 01)

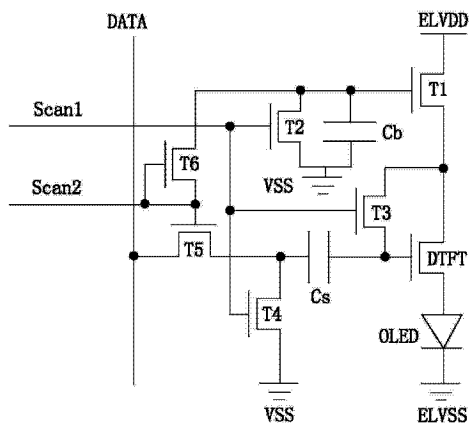
权利要求书2页 说明书9页 附图9页

(54) 发明名称

一种像素电路及其驱动方法

(57) 摘要

本发明涉及显示技术领域, 尤其涉及一种像素电路及其驱动方法; 像素电路该包括: 驱动子电路、复位子电路和充电子电路; 其中, 所述驱动子电路包括驱动晶体管、第一晶体管、第三晶体管和第一存储电容、第二存储电容; 所述复位子电路用于在第一扫描信号线输出的第一扫描信号的控制下对所述第一存储电容和所述第二存储电容进行放电; 所述充电子电路包括第五晶体管和第六晶体管; 本发明的像素电路, 可以通过补偿有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象; 避免了有源矩阵发光有机电致显示管中不同像素单元的发光器件之间因其驱动晶体管的阈值电压不同而造成的有源矩阵发光有机电致显示管亮度不均的问题。



1. 一种像素电路,其特征在于,包括复位子电路,充电子电路、驱动子电路以及发光器件,其中,

所述发光器件的第一端连接第二电压端;

所述驱动子电路包括驱动晶体管、第一晶体管、第三晶体管和第一存储电容、第二存储电容,所述驱动晶体管的源极连接所述第一晶体管的漏极以及所述第三晶体管的漏极,所述驱动晶体管的漏极连接所述发光器件的第二端,所述驱动晶体管的栅极连接所述第一存储电容的第一端;所述第一晶体管的源极连接第一电压端,所述第一晶体管的栅极连接所述第二存储电容的第一端;所述第二存储电容的第二端连接参考电压端;所述第三晶体管的源极连接所述驱动晶体管的栅极,所述第三晶体管的漏极连接所述驱动晶体管的源极,所述第三晶体管的栅极连接第一扫描信号线;

所述复位子电路用于在第一扫描信号线输出的第一扫描信号的控制下对所述第一存储电容和所述第二存储电容进行放电;

所述充电子电路包括第五晶体管和第六晶体管,所述第五晶体管的源极连接数据电压输入端,所述第五晶体管的漏极连接所述第四晶体管的源极,所述第五晶体管的栅极连接第二扫描信号线;所述第六晶体管的栅极和所述第六晶体管的源极连接第三扫描信号线,所述第六晶体管的漏极连接所述第二晶体管的源极。

2. 根据权利要求1所述的像素电路,其特征在于,所述复位子电路包括第二晶体管和第四晶体管,所述第二晶体管的源极连接所述第一晶体管的栅极,所述第二晶体管的漏极连接所述参考电压端,所述第二晶体管的栅极连接第一扫描信号线;所述第四晶体管的源极连接所述第一存储电容的第二端,所述第四晶体管的漏极连接所述参考电压端,所述第四晶体管的栅极连接第一扫描信号线。

3. 根据权利要求1所述的像素电路,其特征在于,所述复位子电路包括第二晶体管和第四晶体管,所述第二晶体管的源极连接所述第一晶体管的栅极,所述第二晶体管的漏极连接所述第四晶体管的源极,所述第二晶体管的栅极连接第一扫描信号线;所述第四晶体管的源极连接所述第一存储电容的第二端,所述第四晶体管的漏极连接所述参考电压端,所述第四晶体管的栅极连接第一扫描信号线。

4. 根据权利要求1所述的像素电路,其特征在于,所述第五晶体管的栅极、所述第六晶体管的栅极和所述第六晶体管的源极同时连接第二扫描信号线。

5. 根据权利要求1所述的像素电路,其特征在于,所述发光器件为有机电致发光二极管。

6. 根据权利要求1-5任一所述的像素电路,其特征在于,所述驱动晶体管、第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管均为N型场效应晶体管。

7. 一种根据权利要求1所述的像素电路的驱动方法,其特征在于,所述方法包括:

复位阶段,所述第一扫描信号线开启所述第二晶体管、第三晶体管和第四晶体管,所述第二存储电容所存储的电荷通过第二晶体管释放,所述第一存储电容的第一端所存储的电荷经由所述第三晶体管、驱动晶体管和发光器件释放,所述第一存储电容的第二端所存储的电荷通过第四晶体管释放;

补偿阶段,所述第一扫描信号线关闭所述第二晶体管、第三晶体管和第四晶体管,所述

第二扫描信号线开启所述第五晶体管,所述第三扫描信号线开启所述第六晶体管,所述第三扫描信号线通过所述第六晶体管对所述第二存储电容充电;所述数据电压输入端通过所述第五晶体管对所述第一存储电容充电;

发光阶段,所述第一扫描信号线关闭所述第二晶体管、第三晶体管和第四晶体管,所述第二扫描信号线关闭所述第五晶体管和第六晶体管,所述第二存储电容开启所述第一晶体管,所述第一存储电容储存的电荷开启所述驱动晶体管,驱动所述发光器件发光。

8. 根据权利要求7所述的像素电路的驱动方法,其特征在于,所述第二扫描信号线同时控制所述第五晶体管和所述第六晶体管开启或关闭。

9. 根据权利要求7所述的像素电路的驱动方法,其特征在于,还包括:

复位阶段,所述第一扫描信号线开启所述第二晶体管、第三晶体管和第四晶体管;所述第三晶体管开启所述驱动晶体管;所述第二存储电容的第一端所存储的电荷通过所述第二晶体管经由所述第四晶体管释放,从而关闭所述第一晶体管;所述第一存储电容的第一端所存储的电荷经由所述第三晶体管、驱动晶体管和发光器件释放,所述第一存储电容的第二端所存储的电荷通过第四晶体管释放。

## 一种像素电路及其驱动方法

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及其驱动方法。

### 背景技术

[0002] 有机电致发光二极管(OLED, Organic Light-Emitting Diode)作为一种电流型发光器件已越来越多地被应用于高性能有源矩阵发光有机电致显示管中。传统的无源矩阵有机电致发光显示管(Passive Matrix OLED)随着显示尺寸的增大,需要更短的单个像素的驱动时间,因而需要增大瞬态电流,增加功耗。同时大电流的应用会造成纳米钼锡金属氧化物线上压降过大,并使 OLED 工作电压过高,进而降低其效率。而有源矩阵有机电致发光显示管(AMOLED, Active Matrix OLED)通过开关晶体管逐行扫描输入 OLED 电流,可以很好地解决这些问题。

[0003] 在 AMOLED 的背板设计中,主要需要解决的问题是各 AMOLED 像素单元的补偿电路之间的亮度非均匀性。

[0004] 首先, AMOLED 采用薄膜晶体管(TFT, Thin-Film Transistor)构建像素电路为发光器件提供相应的驱动电流。现有技术中,大多采用低温多晶硅薄膜晶体管或氧化物薄膜晶体管。与一般的非晶硅薄膜晶体管相比,低温多晶硅薄膜晶体管和氧化物薄膜晶体管具有更高的迁移率和更稳定的特性,更适合应用于 AMOLED 显示中。但是由于晶化工艺的局限性,在大面积玻璃基板上制作的低温多晶硅薄膜晶体管,常常在诸如阈值电压、迁移率等电学参数上具有非均匀性,这种非均匀性会转化为 OLED 器件的驱动电流差异和亮度差异,并被人眼所感知,即色不均现象。氧化物薄膜晶体管虽然工艺的均匀性较好,但是与非晶硅薄膜晶体管类似,在长时间加压和高温下,其阈值电压会出现漂移,由于显示画面不同,面板各部分薄膜晶体管的阈值漂移量不同,会造成显示亮度差异,由于这种差异与之前显示的图像有关,因此常呈现为残影现象。

[0005] 第二,在大尺寸显示应用中,由于背板电源线存在一定电阻,且所有像素的驱动电流都由电源电压(ARVDD)提供,因此在背板中靠近 ARVDD 电源供电位置区域的电源电压相比较离供电位置较远区域的电源电压要高,这种现象被称为电源压降。由于 ARVDD 的电压与电流相关,电源压降也会造成不同区域的驱动电流差异,进而在显示时产生色不均现象。采用 P 型 TFT 构建像素单元的低温多晶硅工艺对这一问题尤其敏感,因为其存储电容连接在 ARVDD 与 TFT 栅极之间,ARVDD 的电压改变,会直接影响驱动 TFT 管的栅极电压  $V_{gs}$ 。

[0006] 第三,发光器件在蒸镀时由于膜厚不均也会造成电学性能的非均匀性。对于采用 N 型 TFT 构建像素单元的非晶硅或氧化物薄膜晶体管工艺,其存储电容连接在驱动 TFT 栅极与发光器件阳极之间,在数据电压传输到栅极时,如果各像素发光器件第一电压端不同,则实际加载在 TFT 上的栅极电压  $V_{gs}$  不同,从而驱动电流不同造成显示亮度差异。

[0007] 因此,为解决上述问题,本发明急需提供一种像素电路及其驱动方法。

### 发明内容

[0008] 本发明所解决的技术问题是提供一种像素电路及其驱动方法,用于解决现有技术的像素电路在补偿时发生的驱动晶体管阈值电压非均匀性的目的。

[0009] 本发明的目的是通过以下技术方案实现的:一种像素电路,包括复位子电路,充电电子电路、驱动子电路以及发光器件,其中,

[0010] 所述发光器件的第一端连接第二电压端;

[0011] 所述驱动子电路包括驱动晶体管、第一晶体管、第三晶体管和第一存储电容、第二存储电容,所述驱动晶体管的源极连接所述第一晶体管的漏极以及所述第三晶体管的漏极,所述驱动晶体管的漏极连接所述发光器件的第二端,所述驱动晶体管的栅极连接所述第一存储电容的第一端;所述第一晶体管的源极连接第一电压端,所述第一晶体管的栅极连接所述第二存储电容的第一端;

[0012] 所述第二存储电容的第二端连接参考电压端;所述第三晶体管的源极连接所述驱动晶体管的栅极,所述第三晶体管的漏极连接所述驱动晶体管的源极,所述第三晶体管的栅极连接第一扫描信号线;

[0013] 所述复位子电路用于在第一扫描信号线输出的第一扫描信号的控制下对所述第一存储电容和所述第二存储电容进行放电;

[0014] 所述充电电子电路包括第五晶体管和第六晶体管,所述第五晶体管的源极连接数据电压输入端,所述第五晶体管的漏极连接所述第四晶体管的源极,所述第五晶体管的栅极连接第二扫描信号线;所述第六晶体管的栅极和所述第六晶体管的源极连接第三扫描信号线,所述第六晶体管的漏极连接所述第二晶体管的源极。

[0015] 进一步地,所述复位子电路包括第二晶体管和第四晶体管,所述第二晶体管的源极连接所述第一晶体管的栅极,所述第二晶体管的漏极连接所述参考电压端,所述第二晶体管的栅极连接第一扫描信号线;所述第四晶体管的源极连接所述第一存储电容的第二端,所述第四晶体管的漏极连接所述参考电压端,所述第四晶体管的栅极连接第一扫描信号线。

[0016] 进一步地,所述复位子电路包括第二晶体管和第四晶体管,所述第二晶体管的源极连接所述第一晶体管的栅极,所述第二晶体管的漏极连接所述第四晶体管的源极,所述第二晶体管的栅极连接第一扫描信号线;所述第四晶体管的源极连接所述第一存储电容的第二端,所述第四晶体管的漏极连接所述参考电压端,所述第四晶体管的栅极连接第一扫描信号线。

[0017] 进一步地,所述第五晶体管的栅极、所述第六晶体管的栅极和所述第六晶体管的源极同时连接第二扫描信号线。

[0018] 进一步地,所述发光器件为有机电致发光二极管。

[0019] 进一步地,所述驱动晶体管、第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管均为N型场效应晶体管。

[0020] 一种根据上述中所述像素电路的驱动方法,其特征在于,所述方法包括:

[0021] 复位阶段,所述第一扫描信号线开启所述第二晶体管、第三晶体管和第四晶体管,所述第二存储电容所存储的电荷通过第二晶体管释放,所述第一存储电容的第一端所存储的电荷经由所述第三晶体管、驱动晶体管和发光器件释放,所述第一存储电容的第二端所存储的电荷通过第四晶体管释放;

[0022] 补偿阶段,所述第一扫描信号线关闭所述第二晶体管、第三晶体管和第四晶体管,所述第二扫描信号线开启所述第五晶体管,所述第三扫描信号线开启所述第六晶体管,所述第三扫描信号线通过所述第六晶体管对所述第二存储电容充电;所述数据电压输入端通过所述第五晶体管对所述第一存储电容充电;

[0023] 发光阶段,所述第一扫描信号线关闭所述第二晶体管、第三晶体管和第四晶体管,所述第二扫描信号线关闭所述第五晶体管和第六晶体管,所述第二存储电容开启所述第一晶体管,所述第一存储电容储存的电荷开启所述驱动晶体管,驱动所述发光器件发光。

[0024] 进一步地,所述第二扫描信号线同时控制所述第五晶体管和所述第六晶体管开启或关闭。

[0025] 进一步地,还包括:

[0026] 复位阶段,所述第一扫描信号线开启所述第二晶体管、第三晶体管和第四晶体管;所述第三晶体管开启所述驱动晶体管;所述第二存储电容的第一端所存储的电荷通过所述第二晶体管经由所述第四晶体管释放,从而关闭所述第一晶体管;所述第一存储电容的第一端所存储的电荷经由所述第三晶体管、驱动晶体管和发光器件释放,所述第一存储电容的第二端所存储的电荷通过第四晶体管释放。

[0027] 本发明与现有技术相比具有以下的优点:

[0028] 1、本发明的像素电路,可以在对发光器件进行补偿的过程中,通过补偿有效地消除 n 型耗尽型或增强型 TFT 驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象;避免了有源矩阵发光有机电致显示管中不同像素单元的发光器件之间因其驱动晶体管的阈值电压不同而造成的有源矩阵发光有机电致显示管亮度不均的问题;另外,通过本发明的像素电路可有效消除发光器件在蒸镀时由于膜厚不均所造成的电学性能的非均匀性,以及由发光器件非均匀性所导致的有源矩阵发光有机电致显示管中各发光器件的驱动电流的差异;提高了像素电路对发光器件的补偿效果,进一步提高了有源矩阵发光有机电致显示管的品质。

[0029] 2、本发明采用包括第三扫描信号线的设计,可将用于控制所述第二存储电容充电的所述第六晶体管与用于控制加载数据电压及第一存储电容充电的所述第五晶体管分开扫描;也就是将原本在同时完成的第一存储电容的充电过程和第二存储电容的充电过程分成两个步骤进行;由此实现先对第一存储电容进行一定时间的预充电,再通过对第二存储电容充电用以打开第一晶体管,使发光工作电源开启的目的;由于存储电容的充电和释放是需要一定时间的,因此采用这样的设计可解决因对第一存储电容充电时间不足,所带来的补偿不均匀不充分的问题。

## 附图说明

[0030] 以下结合附图和实施例对本发明作进一步说明。

[0031] 图 1 为本发明实施例一中所述像素电路的电路连接示意图;

[0032] 图 2 为本发明实施例一中所述驱动方法的步骤框图;

[0033] 图 3 为本发明实施例一中所述驱动方法的时序控制示意图;

[0034] 图 4 为本发明实施例二中所述像素电路的电路连接示意图;

[0035] 图 5 为本发明实施例二中所述像素电路的驱动方法的步骤框图;

- [0036] 图 6 为本发明实施例二中所述驱动方法的时序控制示意图；  
[0037] 图 7 为本发明实施例三中所述像素电路的电路连接示意图；  
[0038] 图 8 为本发明实施例三中所述像素电路的驱动方法的步骤框图；  
[0039] 图 9 为本发明实施例三中所述驱动方法的时序控制示意图。

### 具体实施方式

[0040] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0041] 实施例一：

[0042] 参见图 1 所示,本发明实施例所述的像素电路主要用于有源矩阵发光有机电致显示管中各发光器件的驱动补偿,每个发光器件由一个像素电路驱动补偿,每一个像素电路包括:复位子电路,充电子电路、驱动子电路以及发光器件;其中,

[0043] 所述发光器件 OLED 的第一端连接第二电压端 ELVSS;

[0044] 所述驱动子电路包括驱动晶体管 DTFT、第一晶体管 T1、第三晶体管 T3 和第一存储电容 Cs、第二存储电容 Cb,所述驱动晶体管 DTFT 的源极连接所述第一晶体管 T1 的漏极以及所述第三晶体管 T3 的漏极,所述驱动晶体管 DTFT 的漏极连接所述发光器件 OLED 的第二端,所述驱动晶体管 DTFT 的栅极连接所述第一存储电容 Cs 的第一端;所述第一晶体管 T1 的源极连接第一电压端 ELVDD,所述第一晶体管 T1 的栅极连接所述第二存储电容 Cb 的第一端;

[0045] 所述第二存储电容 Cb 的第二端连接参考电压端中的接入端 VSS;所述第三晶体管 T3 的源极连接所述驱动晶体管 DTFT 的栅极,所述第三晶体管 T3 的漏极连接所述驱动晶体管 DTFT 的源极,所述第三晶体管 T3 的栅极连接第一扫描信号线 Scan1。

[0046] 本实施例中所述复位子电路用于在第一扫描信号线 Scan1 输出的第一扫描信号的控制下对所述第一存储电容 Cs 和所述第二存储电容 Cb 进行放电。

[0047] 本实施例中所述复位子电路包括第二晶体管 T2 和第四晶体管 T4,所述第二晶体管 T2 的源极连接所述第一晶体管 T1 的栅极,所述第二晶体管 T2 的漏极连接所述参考电压端中的接入端 VSS,所述第二晶体管 T2 的栅极连接第一扫描信号线 Scan1;所述第四晶体管 T4 的源极连接所述第一存储电容 Cs 的第二端,所述第四晶体管 T4 的漏极连接所述参考电压端中的接入端 VSS,所述第四晶体管 T4 的栅极连接第一扫描信号线 Scan1。

[0048] 所述充电子电路包括第五晶体管 T5 和第六晶体管 T6,所述第五晶体管 T5 的源极连接数据电压输入端 DATA,所述第五晶体管 T5 的漏极连接所述第四晶体管 T4 的源极,所述第五晶体管 T5 的栅极连接第二扫描信号线 Scan2;所述第六晶体管 T6 的栅极和所述第六晶体管 T6 的源极同时连接第二扫描信号线 Scan2,所述第六晶体管 T6 的漏极连接所述第二晶体管 T2 的源极。

[0049] 相比较传统的像素结构,上述结构可以有效地解决增强型或耗尽型 TFT 驱动晶体管的阈值电压漂移、非均匀性以及发光器件电压非均匀性和老化的问题。

[0050] 本发明的所述像素电路连接在发光工作电源(属于现有技术)上,该发光工作电源

为像素电路提供第一电压端 ELVDD 和第二电压端 ELVSS。本实施例中所述第二电压端 ELVSS 一般在 -5V 到 0V 范围内选取, 根据实际调试得到。本实施例中所述发光器件为有机电致发光二极管 (OLED 器件)。

[0051] 本发明的像素电路, 可以在对发光器件进行补偿的过程中, 通过补偿有效地消除 n 型耗尽型或增强型 TFT 驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象; 避免了有源矩阵发光有机电致显示管中不同像素单元的发光器件之间因其驱动晶体管的阈值电压不同而造成的有源矩阵发光有机电致显示管亮度不均的问题; 另外, 通过本发明的像素电路可有效消除发光器件在蒸镀时由于膜厚不均所造成的电学性能的非均匀性, 以及由发光器件非均匀性所导致的有源矩阵发光有机电致显示管中各发光器件的驱动电流的差异; 提高了像素电路对发光器件的补偿效果, 进一步提高了有源矩阵发光有机电致显示管的品质。

[0052] 本实施例中所述参考电压端包括多个接入端 VSS, 用于连接所述第二存储电容 Cb 的第二端、所述第二晶体管 T2 的漏极、所述第四晶体管 T4 的漏极和 / 或所述第二电压端 ELVSS。所述参考电压端用以为上述各元件提供参考电位, 例如用于连接零线、地线以提供零电位或提供负电压等。

[0053] 本实施例中所述驱动晶体管为 N 型 TFT 驱动晶体管; 该 N 型 TFT 驱动晶体管的 TFT 形态为增强型 (阈值电压为正) 或耗尽型 (阈值电压为负); 所述驱动晶体管、第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第六晶体管均为场效应晶体管。

[0054] 参见图 2、图 3 所示, 本发明还提供一种根据上述中所述的像素电路实现的驱动方法, 所述方法包括复位阶段、补偿阶段和发光阶段。以下结合图 3 (图中  $V_{Scan1}$  为第一扫描信号线 Scan1 输出的电位波形;  $V_{Scan2}$  为第二扫描信号线 Scan2 输出的电位波形;  $V_{Data}$  为数据电压输入端 DATA 输出的电位波形; t1 为复位阶段; t2 为补偿阶段; t3 为发光阶段;) 对三个阶段详细进行描述:

[0055] 1、复位阶段, 所述第一扫描信号线 Scan1 输出高电位, 所述第二扫描信号线 Scan2 输出低电位; 所述第一扫描信号线 Scan1 开启所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4; 所述第三晶体管 T3 开启所述驱动晶体管 DTFT; 所述第二存储电容 Cb 所存储的电荷通过第二晶体管 T2 释放到所述参考电压端中的接入端 VSS, 从而关闭所述第一晶体管 T1; 所述第一存储电容 Cs 的第一端所存储的电荷经由所述第三晶体管 T3、驱动晶体管 DTFT 和发光器件 OLED 释放到所述第二电压端 ELVSS; 同时, 所述第一存储电容 Cs 的第二端所存储的电荷通过第四晶体管 T4 释放到所述参考电压端中的接入端 VSS;

[0056] 当所述第一存储电容 Cs 和所述第二存储电容 Cb 电荷释放完毕时, 所述驱动晶体管 DTFT 的栅极电压为  $V_{OLED} + V_{th}$ ; 其中,  $V_{OLED}$  为所述发光器件 OLED 的第一电压端 ELVDD 的电压,  $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。本发明中所述  $V_{OLED}$  和  $V_{th}$  为恒定值。

[0057] 2、补偿阶段, 所述第二扫描信号线 Scan2 输出高电位, 所述第一扫描信号线 Scan1 输出低电位; 所述第一扫描信号线 Scan1 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4; 所述第二扫描信号线 Scan2 开启所述第五晶体管 T5 和第六晶体管 T6; 所述第二扫描信号线 Scan2 线通过所述第六晶体管 T6 对所述第二存储电容 Cb 充电; 同时, 所述数据电压输入端 DATA 通过所述第五晶体管 T5 对所述第一存储电容 Cs 充电; 使所述第一存储电容 Cs 的第一端被提升为  $V_{data} + V_{OLED} + V_{th}$ ; 又由于所述第一存储电容 Cs 的第一端的电压与所述驱动

晶体管 DTFT 的栅极电压等同(参见图 1 可见);因此,使所述驱动晶体管 DTFT 的栅极电压被提升为  $V_{data}+V_{OLED}+V_{th}$ ;其中,  $V_{data}$  为所述数据电压,  $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。

[0058] 3、发光阶段,所述第二扫描信号线 Scan2 和所述第一扫描信号线 Scan1 均输出低电位;所述第一扫描信号线 Scan2 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4;所述第二扫描信号线 Scan2 关闭所述第五晶体管 T5 和第六晶体管 T6;所述第二存储电容 Cb 处于高电位,开启所述第一晶体管 T1,使所述第一电压端 ELVDD 与所述第二电压端 ELVSS 保持导通;同时,所述第一存储电容 Cs 储存的电荷导通驱动晶体管 ETFT,以此驱动所述发光器件 OLED 发光。

[0059] 此时,所述驱动晶体管 DTFT 的栅极电压保持为  $V_{data}+V_{OLED}+V_{th}$ ;本领域中关于经过所述驱动晶体管 DTFT 输入至所述发光器件 OLED 的驱动电流公式为

$$[0060] \quad I_{OLED} = \frac{1}{2} \cdot \mu_n C_{OX} \cdot \frac{W}{L} \cdot [V_{DATA}, -V_{OLED} - V_{th} - ELVSS]^2$$

[0061] 其中,  $\mu_n$  为载流子迁移率,  $C_{OX}$  为所述第一存储电容 Cs 的栅氧化层电容,  $\frac{W}{L}$  为所述驱动晶体管 DTFT 的宽长比,  $V_{DATA}$ , 为所述驱动晶体管 DTFT 的栅极电压,  $V_{OLED}$  为所述发光器件 OLED 的工作电压, ELVSS 为所述第二电压端。也就是说  $V_{DATA} = V_{data} + V_{OLED} + V_{th}$ ;

[0062] 将其代入驱动电流  $I_{OLED}$  公式可知,使经过所述驱动晶体管 DTFT 输入至所述发光器件 OLED 的驱动电流  $I_{OLED}$  为:

$$[0063] \quad I_{OLED} = \frac{1}{2} \cdot \mu_n C_{OX} \cdot \frac{W}{L} \cdot [V_{data} + V_{OLED} + V_{th} - V_{OLED} - V_{th} - ELVSS]^2$$

$$[0064] \quad = \frac{1}{2} \cdot \mu_n C_{OX} \cdot \frac{W}{L} \cdot [V_{data} - ELVSS]^2$$

[0065] 通过以上演算可知,经过所述驱动晶体管 DTFT 的驱动电流  $I_{OLED}$  只与  $V_{data}$  和 ELVSS 有关,而与驱动晶体管 DTFT 的阈值电压  $V_{th}$  和发光器件 OLED 的发光工作电压  $V_{OLED}$  无关;因此,即使  $V_{th}$  小于 0 也可以进行很好的补偿,基本消除了阈值电压非均匀性、漂移的影响。采用本发明实施例所述的像素电路,无论对于增强型还是耗尽型的 TFT 驱动晶体管,都可以补偿阈值电压的非均匀性的影响,从而可以很好的补偿发光器件的亮度不均匀性,因此适用性更广。

[0066] 实施例二:

[0067] 本实施例中的像素电路及驱动方法是在实施例一基础上的改进,实施例一中公开的技术内容不重复描述,实施例一公开的内容也属于本实施例公开的内容。

[0068] 参见图 4 所示,作为实施例一中技术方案的一个变形技术方案;所述像素电路还包括第三扫描信号线 Scan3;具体地说:所述充电电路包括第五晶体管 T5 和第六晶体管 T6,所述第五晶体管 T5 的源极连接数据电压输入端 DATA,所述第五晶体管 T5 的漏极连接所述第四晶体管 T4 的源极,所述第五晶体管 T5 的栅极连接第二扫描信号线 Scan2;所述第六晶体管 T6 的栅极和所述第六晶体管 T6 的源极连接第三扫描信号线 Scan3,所述第六晶体管 T6 的漏极连接所述第二晶体管 T2 的源极。

[0069] 采用这样的设计可将用于控制所述第二存储电容 Cb 充电的所述第六晶体管 T6 与

用于控制加载数据电压及第一存储电容  $C_s$  充电的所述第五晶体管 T5 分开扫描；也就是将原本在同时完成的第一存储电容  $C_s$  的充电过程和第二存储电容  $C_b$  的充电过程分成两个步骤进行；由此实现先对第一存储电容  $C_s$  进行一定时间的预充电，再通过对第二存储电容  $C_b$  充电用以打开第一晶体管 T1，使发光工作电源开启的目的；由于存储电容的充电和释放是需要一定时间的，因此采用这样的设计可解决因对第一存储电容  $C_s$  充电时间不足，所带来的补偿不均匀不充分的问题。

[0070] 参见图 5、图 6 所示，本实施例中所述像素电路的驱动方法包括复位阶段、补偿阶段和发光阶段；其中所述补偿阶段又包括第一存储电容补偿阶段和第二存储电容补偿阶段。以下结合图 6（图中  $V_{Scan1}$  为第一扫描信号线 Scan1 输出的电位波形； $V_{Scan2}$  为第二扫描信号线 Scan2 输出的电位波形； $V_{Scan3}$  为第三扫描信号线 Scan3 输出的电位波形； $V_{Data}$  为数据电压输入端 DATA 输出的电位波形；t1 为复位阶段；t2 为第一电容补偿阶段；t3 为第二电容补偿阶段；t4 为发光阶段；）对四个阶段详细进行描述：

[0071] 101、复位阶段，所述第一扫描信号线 Scan1 输出高电位，此时，所述第二扫描信号线 Scan2 和第三扫描信号线 Scan3 均输出低电位；所述第一扫描信号线开启所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第三晶体管开启所述驱动晶体管 DTFT；

[0072] 所述第二存储电容  $C_b$  所存储的电荷通过第二晶体管 T2 释放到所述参考电压端中的接入端 VSS，从而关闭所述第一晶体管 T1；所述第一存储电容  $C_s$  的第一端所存储的电荷经由所述第三晶体管 T3、驱动晶体管 DTFT 和发光器件 OLED 释放到所述第二电压端 ELVSS，所述第一存储电容  $C_s$  的第二端所存储的电荷通过第四晶体管 T4 释放到所述参考电压端中的接入端 VSS；当所述第一存储电容  $C_s$  和所述第二存储电容  $C_b$  电荷释放完毕时，使所述驱动晶体管 DTFT 的栅极电压为  $V_{OLED}+V_{th}$ ；其中， $V_{OLED}$  为所述发光器件 OLED 的第一电压端 ELVDD 的电压， $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。本发明中所述  $V_{OLED}$  和  $V_{th}$  为恒定值。

[0073] 102、第一存储电容补偿阶段，所述第二扫描信号线 Scan2 输出高电位，所述第三扫描信号线 Scan3 以及所述第一扫描信号线 Scan1 输出低电位；所述第一扫描信号线 Scan1 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 开启所述第五晶体管 T5；所述数据电压输入端 DATA 通过所述第五晶体管 T5 对所述第一存储电容  $C_s$  充电。

[0074] 此时，所述数据电压输入端 DATA 将数据电压  $V_{data}$  加载至所述第一存储电容  $C_s$  的第二端；使所述第一存储电容  $C_s$  的第一端被提升为  $V_{data}+V_{OLED}+V_{th}$ ；又由于所述第一存储电容  $C_s$  的第一端的电压与所述驱动晶体管 DTFT 的栅极电压等同（参见图 1-7 可见）；因此，使所述驱动晶体管 DTFT 的栅极电压被提升为  $V_{data}+V_{OLED}+V_{th}$ ；其中， $V_{data}$  为所述数据电压， $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。此时，由于所述第六晶体管 T6 未开启，因此不对所述第二存储电容  $C_b$  进行充电。

[0075] 103、第二存储电容补偿阶段，所述第一扫描信号线 Scan2 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 关闭所述第五晶体管 T5，驱动晶体管 DTFT 保持开启；所述第三扫描信号线 Scan3 开启所述第六晶体管 T6；所述第三扫描信号线 Scan3 通过所述第六晶体管 T6 对所述第二存储电容  $C_b$  充电。

[0076] 104、发光阶段，所述第三扫描信号线 Scan3 输出高电位，所述第二扫描信号线 Scan2 以及所述第一扫描信号线 Scan1 输出低电位；所述第一扫描信号线 Scan2 关闭所述

第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 关闭所述第五晶体管 T5；所述第三扫描信号线 Scan3 关闭所述第六晶体管 T6；所述第二存储电容 Cb 开启所述第一晶体管 T1，使所述第一电压端 ELVDD 与所述第二电压端 ELVSS 持续导通；同时，所述第一存储电容 Cs 储存的电荷导通驱动晶体管 DTFT，驱动所述发光器件 OLED 发光。

[0077] 此时，所述驱动晶体管 DTFT 的栅极电压保持为  $V_{data}+V_{OLED}+V_{th}$ ；所述驱动晶体管 DTFT 对所述发光器件 OLED 进行驱动。

[0078] 实施例三：

[0079] 本实施例中的像素电路及驱动方法是在实施例二基础上的改进，实施例二中公开的技术内容不重复描述，实施例二公开的内容也属于本实施例公开的内容。

[0080] 参见图 7 所示，作为实施例一中技术方案的一个变形技术方案；所述复位子电路包括第二晶体管 T2 和第四晶体管 T4，所述第二晶体管 T2 的源极连接所述第一晶体管 T1 的栅极，所述第二晶体管 T2 的漏极连接所述第四晶体管 T4 的源极，所述第二晶体管 T2 的栅极连接第一扫描信号线 Scan1；所述第四晶体管 T4 的源极连接所述第一存储电容 Cs 的第二端，所述第四晶体管 T4 的漏极连接所述参考电压端中的接入端 VSS，所述第四晶体管 T4 的栅极连接第一扫描信号线 Scan1；从而简化了电路的设计，节约了成本。

[0081] 参见图 8、图 9 所示，本实施例中所述像素电路的驱动方法包括复位阶段、补偿阶段和发光阶段；其中所述补偿阶段又包括第一存储电容补偿阶段和第二存储电容补偿阶段。以下结合图 9（图中  $V_{Scan1}$  为第一扫描信号线 Scan1 输出的电位波形； $V_{Scan2}$  为第二扫描信号线 Scan2 输出的电位波形； $V_{Scan3}$  为第三扫描信号线 Scan3 输出的电位波形； $V_{Data}$  为数据电压输入端 DATA 输出的电位波形；t1 为复位阶段；t2 为第一电容补偿阶段；t3 为第二电容补偿阶段；t4 为发光阶段；）对四个阶段详细进行描述：

[0082] 201、复位阶段，所述第一扫描信号线 Scan1 输出高电位，此时，所述第二扫描信号线 Scan2 和第三扫描信号线 Scan3 均输出低电位；所述第一扫描信号线 Scan1 开启所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第三晶体管开启所述驱动晶体管 DTFT；

[0083] 所述第二存储电容 Cb 的第一端所存储的电荷通过所述第二晶体管 T2 经由所述第四晶体管 T4 释放到所述参考电压端中的接入端 VSS，所述第二存储电容 Cb 的第二端的电荷也释放到所述参考电压端中的接入端 VSS，从而关闭所述第一晶体管 T1；所述第一存储电容 Cs 的第一端所存储的电荷经由所述第三晶体管 T3、驱动晶体管 DTFT 和发光器件 OLED 释放到所述第二电压端 ELVSS，所述第一存储电容 Cs 的第二端所存储的电荷通过第四晶体管 T4 释放到所述参考电压端中的接入端 VSS；当所述第一存储电容 Cs 和所述第二存储电容 Cb 电荷释放完毕时，使所述驱动晶体管 DTFT 的栅极电压为  $V_{OLED}+V_{th}$ ；其中， $V_{OLED}$  为所述发光器件 OLED 的第一电压端 ELVDD 的电压， $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。本发明中所述  $V_{OLED}$  和  $V_{th}$  为恒定值。

[0084] 202、第一存储电容补偿阶段，所述第二扫描信号线 Scan2 输出高电位，所述第三扫描信号线 Scan3 以及所述第一扫描信号线 Scan1 输出低电位；所述第一扫描信号线 Scan1 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 开启所述第五晶体管 T5；所述数据电压输入端 DATA 通过所述第五晶体管 T5 对所述第一存储电容 Cs 充电。

[0085] 此时，所述数据电压输入端 DATA 将数据电压  $V_{data}$  加载至所述第一存储电容 Cs 的

第二端；使所述第一存储电容  $C_s$  的第一端被提升为  $V_{data}+V_{OLED}+V_{th}$ ；又由于所述第一存储电容  $C_s$  的第一端的电压与所述驱动晶体管 DTFT 的栅极电压等同（参见图 1-7 可见）；因此，使所述驱动晶体管 DTFT 的栅极电压被提升为  $V_{data}+V_{OLED}+V_{th}$ ；其中， $V_{data}$  为所述数据电压， $V_{th}$  为所述驱动晶体管 DTFT 的阈值电压。此时，由于所述第六晶体管 T6 未开启，因此不对所述第二存储电容  $C_b$  进行充电。

[0086] 203、第二存储电容补偿阶段，所述第一扫描信号线 Scan2 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 关闭所述第五晶体管 T5，驱动晶体管 DTFT 保持开启；所述第三扫描信号线 Scan3 开启所述第六晶体管 T6；所述第三扫描信号线 Scan3 通过所述第六晶体管 T6 对所述第二存储电容  $C_b$  充电。

[0087] 204、发光阶段，所述第三扫描信号线 Scan3 输出高电位，所述第二扫描信号线 Scan2 以及所述第一扫描信号线 Scan1 输出低电位；所述第一扫描信号线 Scan2 关闭所述第二晶体管 T2、第三晶体管 T3 和第四晶体管 T4；所述第二扫描信号线 Scan2 关闭所述第五晶体管 T5；所述第三扫描信号线 Scan3 关闭所述第六晶体管 T6；所述第二存储电容  $C_b$  开启所述第一晶体管 T1，使所述第一电压端 ELVDD 与所述第二电压端 ELVSS 持续导通；同时，所述第一存储电容  $C_s$  储存的电荷导通驱动晶体管 DTFT，驱动所述发光器件 OLED 发光。

[0088] 此时，所述驱动晶体管 DTFT 的栅极电压保持为  $V_{data}+V_{OLED}+V_{th}$ ；所述驱动晶体管 DTFT 对所述发光器件 OLED 进行驱动。

[0089] 需要说明的是，本发明实施例中的所有晶体管的源极和漏极不做区分，例如，驱动晶体管的源极也可以叫驱动晶体管的漏极，相应地，此时驱动晶体管的漏极叫驱动晶体管的源极。

[0090] 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以所述权利要求的保护范围为准。

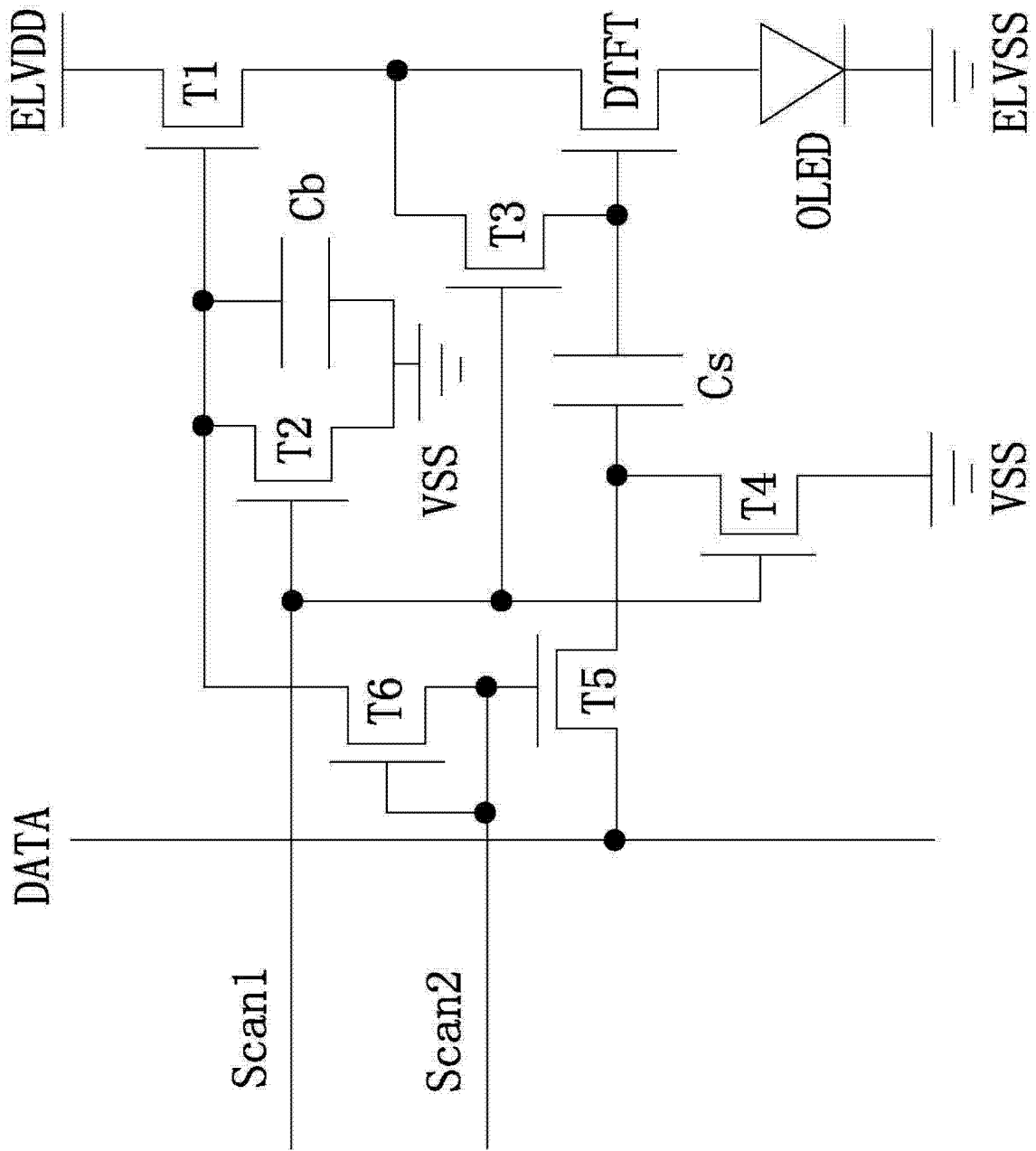


图 1

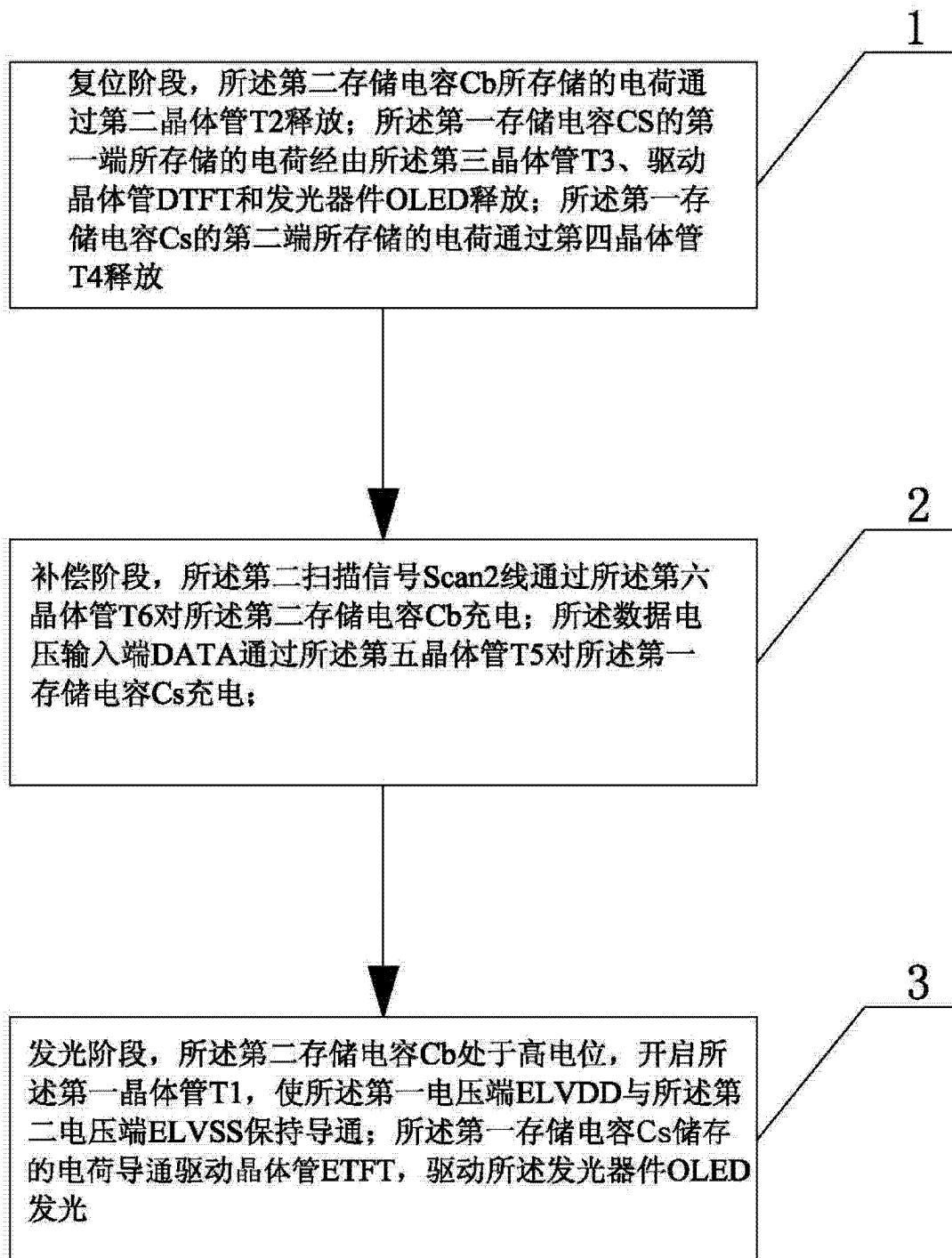


图 2

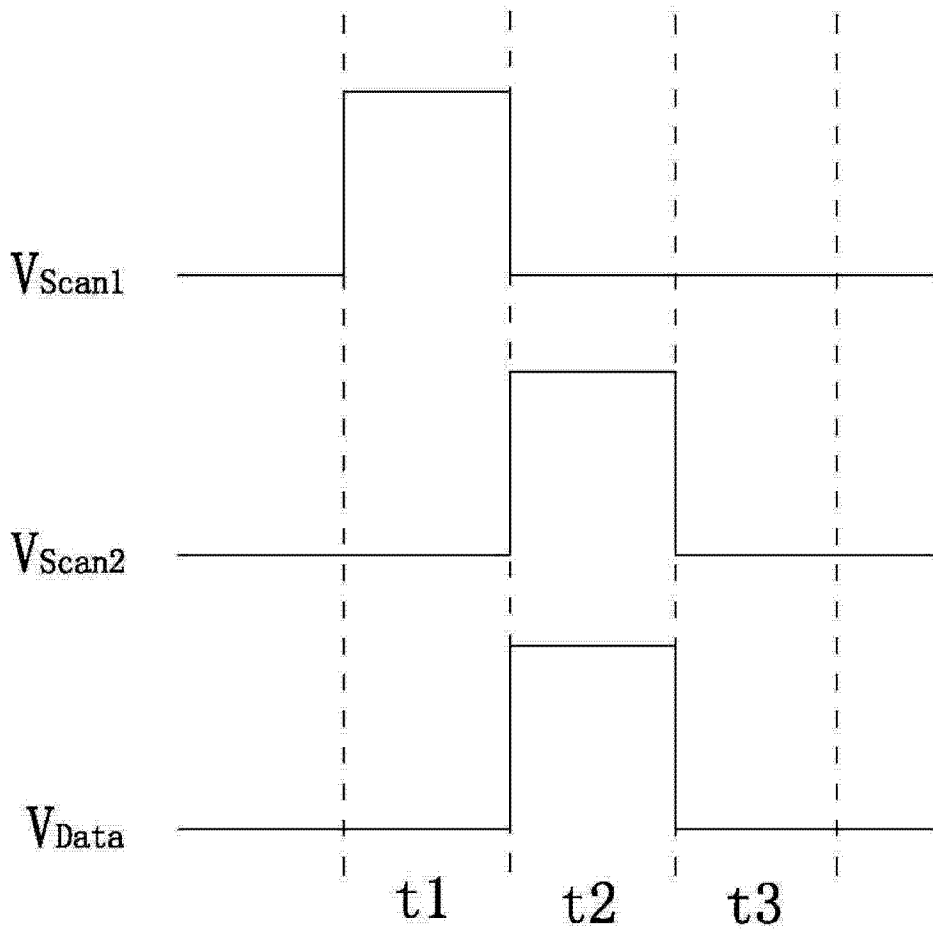


图 3

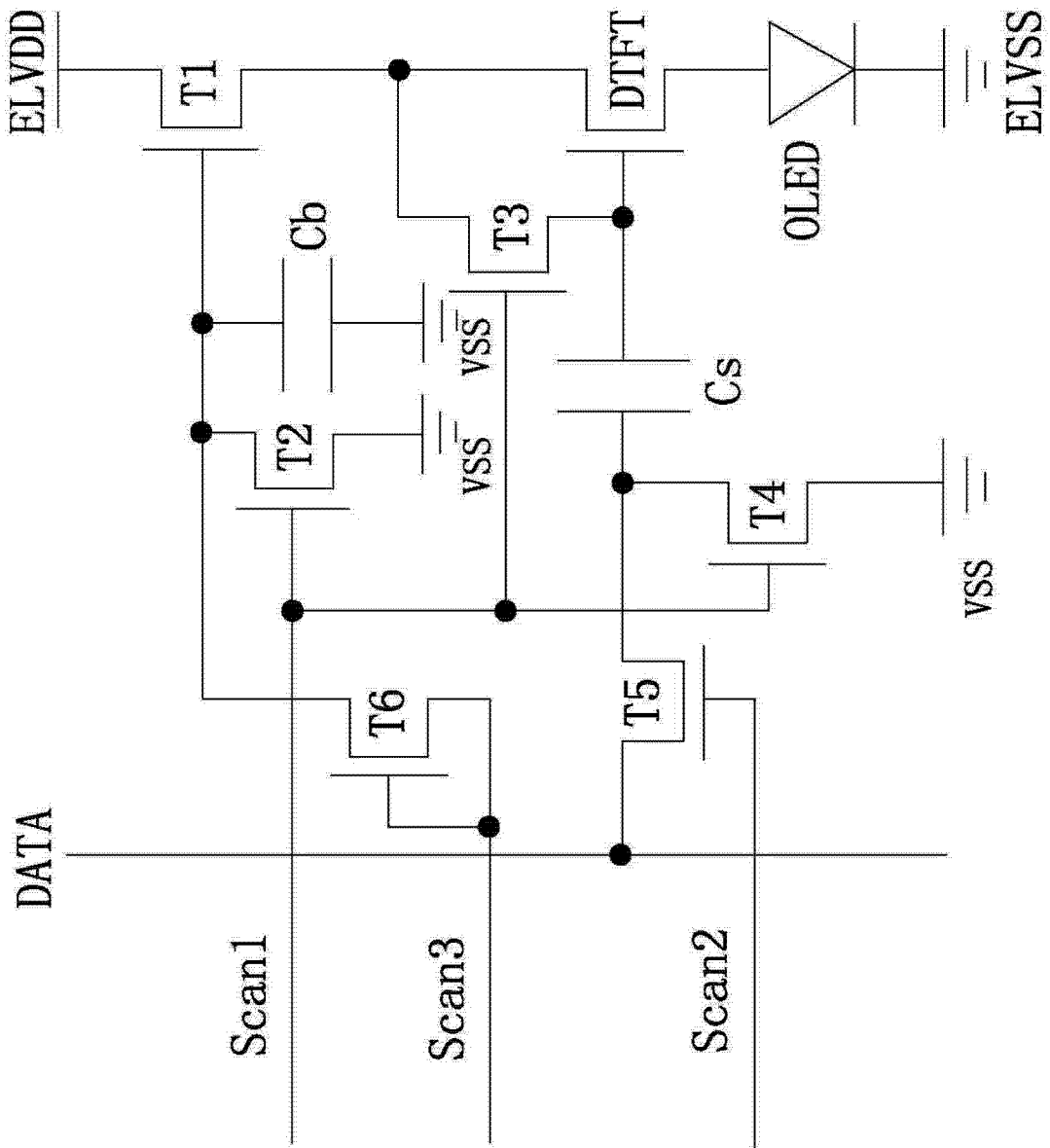


图 4

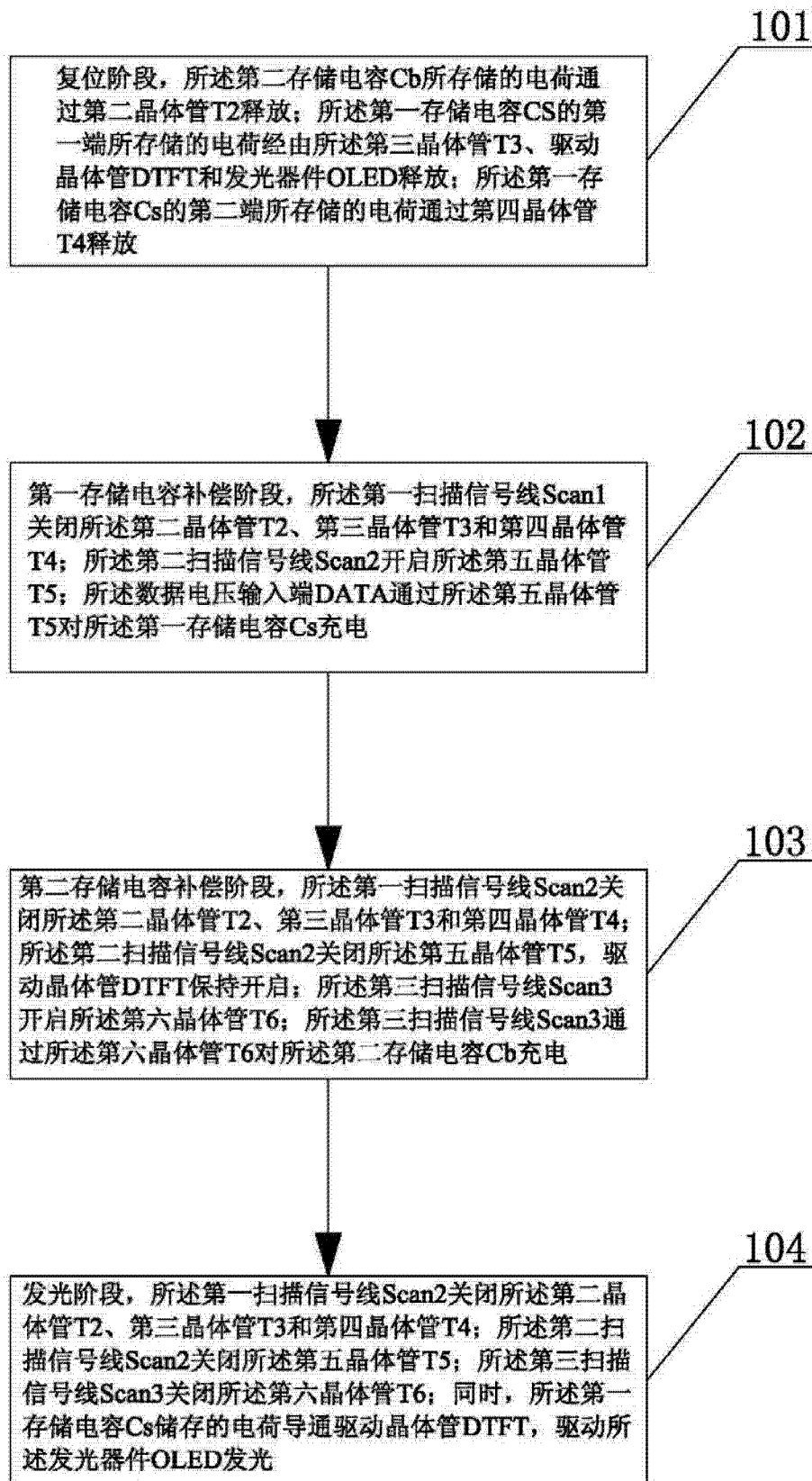


图 5

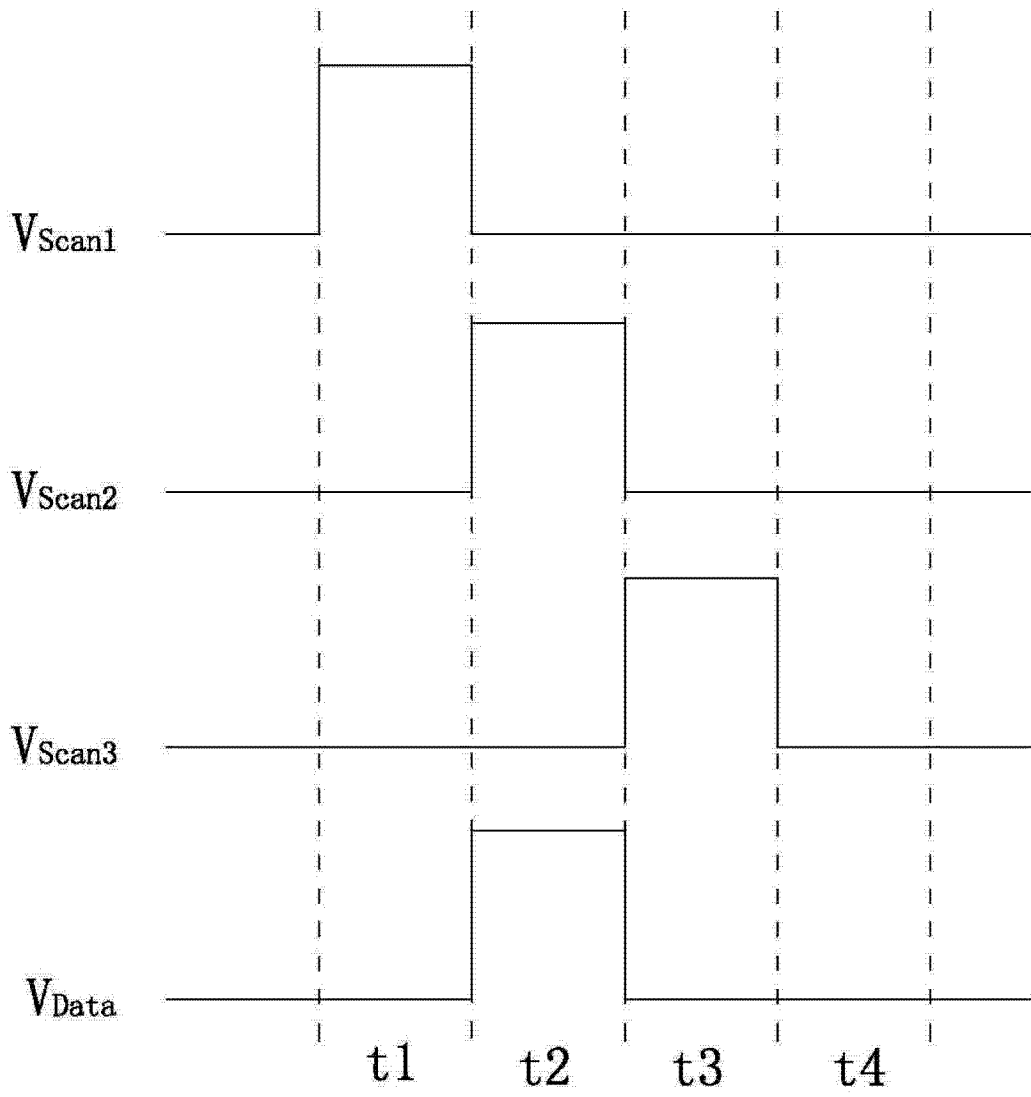


图 6



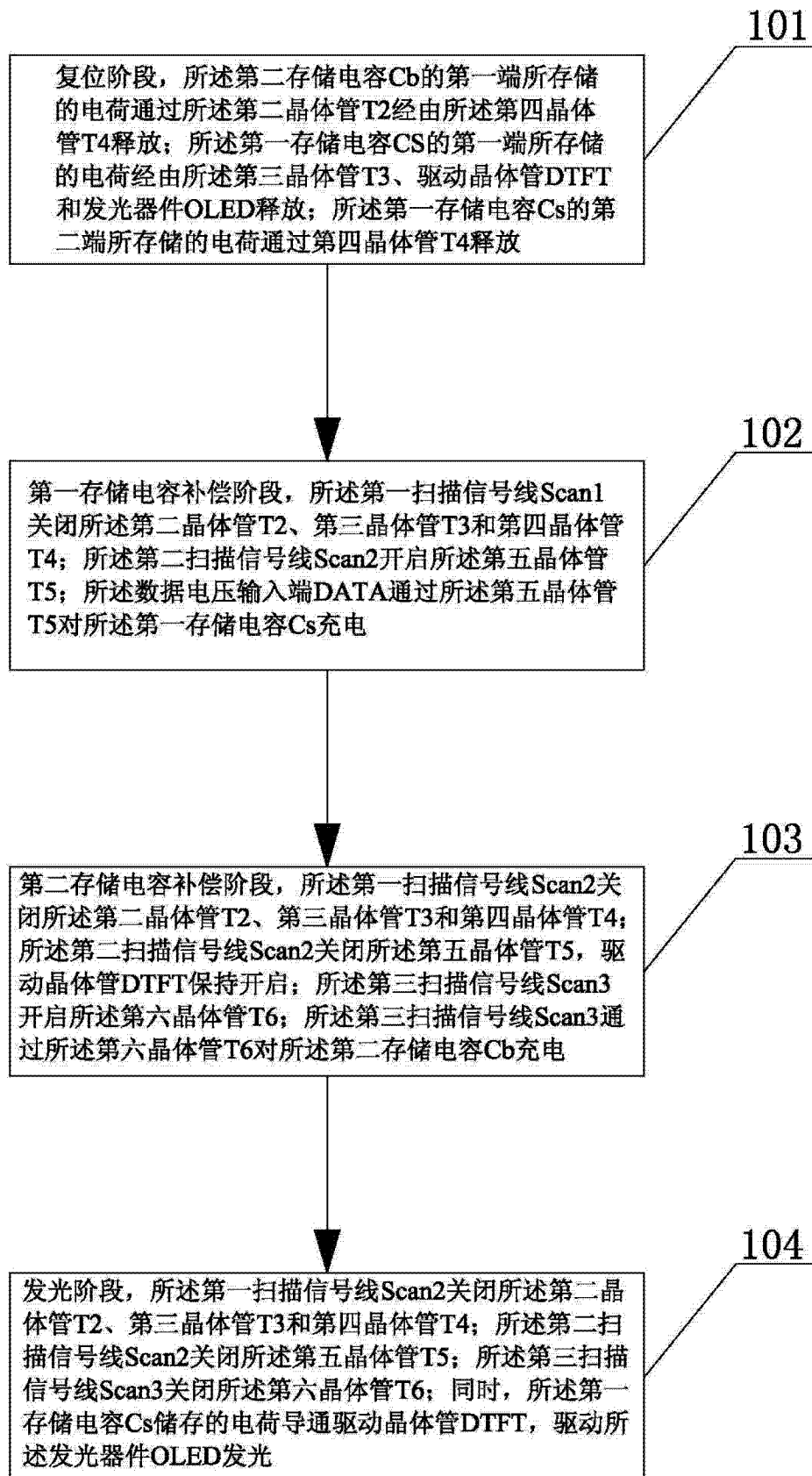


图 8

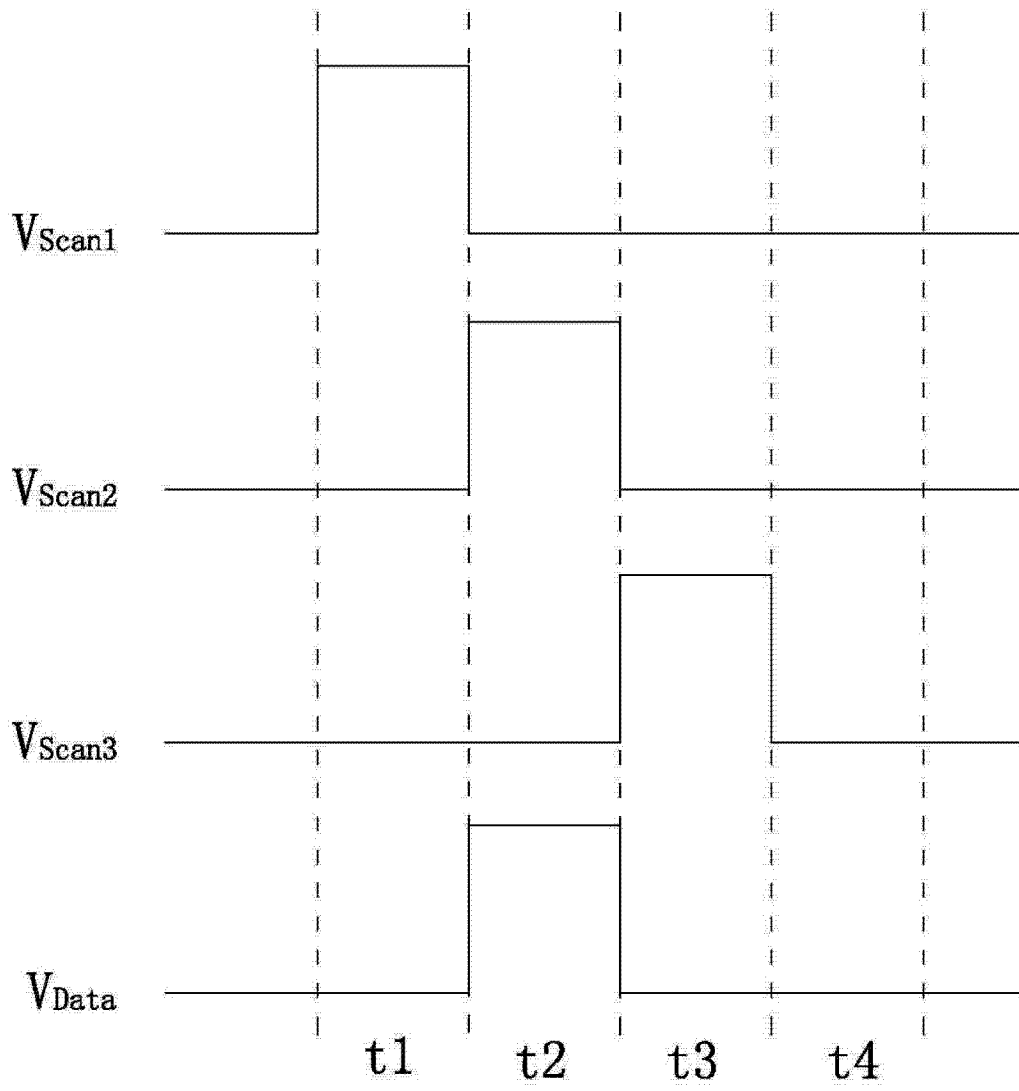


图 9

专利名称(译)	一种像素电路及其驱动方法		
公开(公告)号	<a href="#">CN103258501A</a>	公开(公告)日	2013-08-21
申请号	CN201310190350.4	申请日	2013-05-21
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	杨飞		
发明人	杨飞		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3291 G09G3/3225 G09G3/3233 G09G2300/0809 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2300/0876 G09G2310/0251 G09G2320/0233 G09G2320/0257 G09G2320/043		
代理人(译)	韩国胜		
其他公开文献	CN103258501B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明涉及显示技术领域，尤其涉及一种像素电路及其驱动方法；像素电路该包括：驱动子电路、复位子电路和充电子电路；其中，所述驱动子电路包括驱动晶体管、第一晶体管、第三晶体管和第一存储电容、第二存储电容；所述复位子电路用于在第一扫描信号线输出的第一扫描信号的控制下对所述第一存储电容和所述第二存储电容进行放电；所述充电子电路包括第五晶体管和第六晶体管；本发明的像素电路，可以通过补偿有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象；避免了有源矩阵发光有机电致显示管中不同像素单元的发光器件之间因其驱动晶体管的阈值电压不同而造成的有源矩阵发光有机电致显示管亮度不均的问题。

