



(12)发明专利申请

(10)申请公布号 CN 111179841 A

(43)申请公布日 2020.05.19

(21)申请号 202010130632.5

(22)申请日 2020.02.28

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王丽

(74)专利代理机构 北京志霖恒远知识产权代理
事务所(普通合伙) 11435

代理人 郭栋梁

(51)Int.Cl.

G09G 3/3208(2016.01)

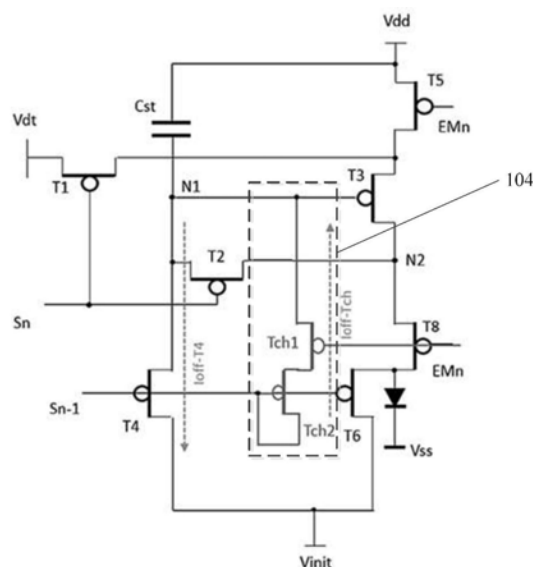
权利要求书2页 说明书6页 附图5页

(54)发明名称

像素补偿电路及其驱动方法、显示装置

(57)摘要

本申请公开了一种像素补偿电路及其驱动方法。该像素驱动补偿电路包括：复位单元、写入单元、发光单元、存储电容、驱动晶体管，复位单元接收复位信号，释放存储电容和电致发光器件上的电能；写入单元接收栅极驱动信号，将显示数据写入至保持节点，保持节点与存储电容连接；发光单元接收发光信号，导通驱动晶体管使得电致发光器件发光；其中，在保持节点和高电位之间增加补偿单元，生成补偿复位单元的漏电流的反向电流。



1. 一种像素驱动补偿电路,其特征在于,所述电路包括:复位单元、写入单元、发光单元、存储电容、驱动晶体管,

所述复位单元接收复位信号,释放存储电容和电致发光器件上的电能;

所述写入单元接收栅极驱动信号,将显示数据写入至保持节点,所述保持节点与所述存储电容连接;

所述发光单元接收发光信号,导通所述驱动晶体管使得电致发光器件发光;

其中,在所述保持节点和高电位之间增加补偿单元,生成补偿所述复位单元的漏电流的反向电流。

2. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述补偿单元包括第一补偿晶体管和第二补偿晶体管,所述第一补偿晶体管的栅极接收所述发光信号,所述第一补偿晶体管的第一极连接所述保持节点,第二极连接所述第二补偿晶体管的第一极,所述第二补偿晶体管的栅极和第二极接收复位信号。

3. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述补偿单元包括第一补偿晶体管和第二补偿晶体管,所述第一补偿晶体管的栅极接收所述发光信号,所述第一补偿晶体管的第一极连接所述保持节点,第二极连接所述第二补偿晶体管的第一极,所述第二补偿晶体管的栅极和第二极接收栅极驱动信号。

4. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述补偿单元包括第一补偿晶体管和第二补偿晶体管,所述第一补偿晶体管的栅极接收所述发光信号,所述第一补偿晶体管的第一极连接所述保持节点,第二极连接所述第二补偿晶体管的第一极,所述第二补偿晶体管的栅极接复位信号,第二极连接第一电源,所述第一电源为高电平。

5. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述补偿单元包括第一补偿晶体管和第二补偿晶体管,所述第一补偿晶体管的栅极接所述发光信号,所述第一补偿晶体管的第一极连接所述保持节点,第二极连接所述第二补偿晶体管的第一极,所述第二补偿晶体管的栅极接收栅极驱动信号,第二极连接第一电源。

6. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述复位单元包括第一复位晶体管和第二复位晶体管,所述第一复位晶体管的栅极接收所述复位信号,所述第一复位晶体管的第一极连接所述保持节点,第二极连接第二电源,所述第二补偿晶体管的栅极接收所述复位信号,第一极连接电致发光器件的阳极,第二极连接所述第二电源。

7. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述写入单元包括第一写入晶体管和第二写入晶体管,所述第一写入晶体管的栅极接收栅极驱动信号,所述第一写入晶体管的第一极接收显示数据,第二极连接所述驱动晶体管的第一极,所述第二写入晶体管的栅极接收栅极驱动信号,第一极连接所述保持节点,第二极连接所述驱动晶体管的第二极。

8. 根据权利要求1所述的像素驱动补偿电路,其特征在于,所述发光单元包括第一发光晶体管和第二发光晶体管,所述第一发光晶体管的栅极接收所述发光信号,所述第一发光晶体管的第一极连接所述第一电源,第二极连接所述驱动晶体管的第一极,所述第二发光晶体管的栅极接收发光信号,第一极连接所述驱动晶体管的第二极,第二极连接所述电致发光器件的阳极。

9. 一种像素驱动补偿电路的驱动方法,其特征在于,包括如下步骤:

复位阶段:在复位信号的作用下,导通第一复位晶体管使得存储电容的第二极与第二电源连接,释放所述存储电容上的电能,导通第二复位晶体管使得电致发光器件的阳极与第二电源连接,释放所述电致发光器件上的电能,此时,第一补偿晶体管截止,所述补偿单元不工作,而驱动晶体管导通;

写入阶段:在栅极驱动信号的作用下,第一写入晶体管和第二写入晶体管导通,显示数据通过所述第一写入晶体管、所述驱动晶体管和所述第二写入晶体管向所述存储电容充电,使得显示数据写入到保持节点,此时,所述第一补偿晶体管截止,所述补偿单元不工作;

发光阶段:在发光信号的作用下,第一发光晶体管和第二发光晶体管导通,导通所述驱动晶体管使得电致发光器件发光,此时,所述第一补偿晶体管导通,第二补偿晶体管截止,且所述第二补偿晶体管第二极的电位高于保持节点,所述第二晶体管上生成流向所述保持节点的补偿漏电流。

10.一种显示装置,其特征在于,包括如权利要求1-8任一所述的像素驱动补偿电路。

像素补偿电路及其驱动方法、显示装置

技术领域

[0001] 本公开一般涉及显示技术领域,尤其涉及像素补偿电路及其驱动方法、显示装置。

背景技术

[0002] 为了提高电子产品的待机时间,降低系统功耗,低帧频驱动成为主流方案之一,此时,将出现OLED发光的不稳定。而长帧周期内像素显示发光的稳定性显得尤为重要。

发明内容

[0003] 鉴于现有技术中的上述缺陷或不足,期望提供一种能够在低帧频驱动下稳定显示的像素驱动补偿电路及其驱动方法、显示装置。

[0004] 第一方面,提供一种像素驱动补偿电路,电路包括:复位单元、写入单元、发光单元、存储电容、驱动晶体管,

[0005] 复位单元接收复位信号,释放存储电容和电致发光器件上的电能;

[0006] 写入单元接收栅极驱动信号,将显示数据写入至保持节点,保持节点与存储电容连接;

[0007] 发光单元接收发光信号,导通驱动晶体管使得电致发光器件发光;

[0008] 其中,在保持节点和高电位之间增加补偿单元,生成补偿复位单元的漏电流的反向电流。

[0009] 在一些实施例中,补偿单元包括第一补偿晶体管和第二补偿晶体管,第一补偿晶体管的栅极接收发光信号,第一补偿晶体管的第一极连接保持节点,第二极连接第二补偿晶体管的第一极,第二补偿晶体管的栅极和第二极接收复位信号。

[0010] 在一些实施例中,补偿单元包括第一补偿晶体管和第二补偿晶体管,第一补偿晶体管的栅极接收发光信号,第一补偿晶体管的第一极连接保持节点,第二极连接第二补偿晶体管的第一极,第二补偿晶体管的栅极和第二极接收栅极驱动信号。

[0011] 在一些实施例中,补偿单元包括第一补偿晶体管和第二补偿晶体管,第一补偿晶体管的栅极接收发光信号,第一补偿晶体管的第一极连接保持节点,第二极连接第二补偿晶体管的第一极,第二补偿晶体管的栅极接复位信号,第二极连接第一电源,第一电源为高电平。

[0012] 在一些实施例中,补偿单元包括第一补偿晶体管和第二补偿晶体管,第一补偿晶体管的栅极接发光信号,第一补偿晶体管的第一极连接保持节点,第二极连接第二补偿晶体管的第一极,第二补偿晶体管的栅极接收栅极驱动信号,第二极连接第一电源。

[0013] 在一些实施例中,复位单元包括第一复位晶体管和第二复位晶体管,第一复位晶体管的栅极接收复位信号,第一复位晶体管的第一极连接保持节点,第二极连接第二电源,第二补偿晶体管的栅极接收复位信号,第一极连接电致发光器件的阳极,第二极连接第二电源。

[0014] 在一些实施例中,写入单元包括第一写入晶体管和第二写入晶体管,第一写入晶

体管的栅极接收栅极驱动信号,第一写入晶体管的第一极接收显示数据,第二极连接驱动晶体管的第一极,第二写入晶体管的栅极接收栅极驱动信号,第一极连接保持节点,第二极连接驱动晶体管的第二极。

[0015] 在一些实施例中,发光单元包括第一发光晶体管和第二发光晶体管,第一发光晶体管的栅极接收发光信号,第一发光晶体管的第一极连接第一电源,第二极连接驱动晶体管的第一极,第二发光晶体管的栅极接收发光信号,第一极连接驱动晶体管的第二极,第二极连接致电发光器件的阳极。

[0016] 第二方面、提供一种像素驱动补偿电路的驱动方法,包括如下步骤:

[0017] 复位阶段:在复位信号的作用下,导通第一复位晶体管使得存储电容的第二极与第二电源连接,释放存储电容上的电能,导通第二复位晶体管使得电致发光器件的阳极与第二电源连接,释放电致发光器件上的电能,此时,第一补偿晶体管截止,补偿单元不工作,而驱动晶体管导通;

[0018] 写入阶段:在栅极驱动信号的作用下,第一写入晶体管和第二写入晶体管导通,显示数据通过第一写入晶体管、驱动晶体管和第二写入晶体管向存储电容充电,使得显示数据写入到保持节点,此时,第一补偿晶体管截止,补偿单元不工作;

[0019] 发光阶段:在发光信号的作用下,第一发光晶体管和第二发光晶体管导通,导通驱动晶体管使得电致发光器件发光,此时,第一补偿晶体管导通,第二补偿晶体管截止,且第二补偿晶体管第二极的电位高于保持节点,第二晶体管上生成流向保持节点的补偿漏电流。

[0020] 第三方面、提供一种显示装置,包括本申请各实施例所提供的像素驱动补偿电路。

[0021] 根据本申请实施例提供的技术方案,通过在保持节点和高电位之间增加补偿单元,生成补偿复位单元的漏电流的反向电流,能够解决在低帧频驱动下复位单元的漏电流引起的显示不稳定的问题。

附图说明

[0022] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:

[0023] 图1示出了现有的像素驱动电路的示例性结构框图;

[0024] 图2示出了根据本申请第一实施例的像素驱动补偿电路的示例性结构框图;

[0025] 图3示出了根据本申请第二种实施例的像素驱动补偿电路的示例性结构框图;

[0026] 图4示出了根据本申请第三种实施例的像素驱动补偿电路的示例性结构框图;

[0027] 图5示出了根据本申请又第四种实施例的像素驱动补偿电路的示例性结构框图;

[0028] 图6示出了根据本申请实施例的像素驱动补偿电路的驱动方法的示例性流程图;

[0029] 图7示出了根据本申请实施例的像素驱动补偿电路的输入信号的时序图。

具体实施方式

[0030] 下面结合附图和实施例对本申请作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释相关发明,而非对该发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与发明相关的部分。

[0031] 除非另外定义,本公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0032] 需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。下面将参考附图并结合实施例来详细说明本申请。

[0033] 发明人注意到:像素驱动电路在两次信号刷新之间的帧周期中,存储电容上的电压保持率(Voltage Holding Ratio,VHR)决定了像素OLED驱动电流的稳定性和有效平均值。而由开关TFT(switch TFT,STFT)构成相关回路的漏电对存储电容的电压保持率有直接影响,从而产生视觉闪烁感(Flicker)。

[0034] 请参考图1,给出现有像素驱动电路的示意图。像素驱动电路电路包括:复位单元101、写入单元102、发光单元103、存储电容Cst、驱动晶体管T3,

[0035] 复位单元101接收复位信号 S_{n-1} ,释放存储电容Cst和电致发光器件D1上的电能;

[0036] 写入单元102接收栅极驱动信号 S_n ,将显示数据写入至保持节点N1,保持节点N1与存储电容Cst连接;

[0037] 发光单元103接收发光信号 EM_n ,导通驱动晶体管T3使得电致发光器件D1发光。

[0038] 当低帧频驱动时,驱动电路的发光阶段延长,此时因复位单元漏电流 I_{off-T4} 的存在,存储电容第二极即保持节点N1的电压易被拉低,因此如何补偿该漏电流是关键。

[0039] 为了解决上述问题,本申请实施例提出如下补偿单元的技术方案。

[0040] 请参考附图2-附图5,保持节点N1和高电位之间增加补偿单元104,生成补偿复位单元101的漏电流 I_{off-T4} 的反向电流。补偿电流的流向与复位单元101的漏电流 I_{off-T4} 的流向相反,向保持节点充电,因此,使得保持节点的电压能够保持指定的数值。改善了低帧频驱动带来的闪烁显示问题。

[0041] 具体地,可采用如下几种电路方案:

[0042] 如图2所示,补偿单元104包括第一补偿晶体管 T_{ch1} 和第二补偿晶体管 T_{ch2} ,第一补偿晶体管 T_{ch1} 的栅极接收发光信号 EM_n ,第一补偿晶体管 T_{ch1} 的第一极连接保持节点N1,第二极连接第二补偿晶体管 T_{ch2} 的第一极,第二补偿晶体管 T_{ch2} 的栅极和第二极接收复位信号 S_{n-1} 。

[0043] 需要说明的是,实际应用中,根据应用场景电路中的各晶体管可以采用N型晶体管或者P型晶体管。本实施例中电路中的晶体管采用N型晶体管。对应的各输入信号的时序图如图7所示。

[0044] 该电路的工作方式如下:

[0045] 复位阶段:复位信号 S_{n-1} 为低电平时,发光信号 EM_n 为高电平,第一补偿晶体管截止,补偿单元不工作;

[0046] 写入阶段:栅极驱动信号 S_n 为低电平时,发光信号 EM_n 为高电平,第一补偿晶体管

截止,补偿单元不工作。

[0047] 发光阶段:此时,发光信号EMn为低电平、复位信号 S_{n-1} 为高电平,第一补偿晶体管 T_{ch1} 导通,第二补偿晶体管 T_{ch2} 截止,且第二补偿晶体管第二极的电位高于保持节点,第二晶体管上生成流向保持节点的补偿漏电流 $I_{off-Tch}$ 。

[0048] 如图3所示,补偿单元104包括第一补偿晶体管 T_{ch1} 和第二补偿晶体管 T_{ch2} ,第一补偿晶体管 T_{ch1} 的栅极接收发光信号EMn,第一补偿晶体管 T_{ch1} 的第一极连接保持节点N1,第二极连接第二补偿晶体管 T_{ch2} 的第一极,第二补偿晶体管 T_{ch2} 的栅极和第二极接收复位信号 S_n 。

[0049] 该电路的工作方式如下:

[0050] 复位阶段:复位信号 S_{n-1} 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作;

[0051] 写入阶段:栅极驱动信号 S_n 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作。

[0052] 发光阶段:此时,发光信号EMn为低电平、栅极驱动信号 S_n 为高电平,第一补偿晶体管 T_{ch1} 导通,第二补偿晶体管 T_{ch2} 截止,且第二补偿晶体管第二极的电位高于保持节点,第二晶体管上生成流向保持节点的补偿漏电流 $I_{off-Tch}$ 。

[0053] 如图4所示,补偿单元104包括第一补偿晶体管 T_{ch1} 和第二补偿晶体管 T_{ch2} ,第一补偿晶体管 T_{ch1} 的栅极接收发光信号EMn,第一补偿晶体管 T_{ch1} 的第一极连接保持节点N1,第二极连接第二补偿晶体管 T_{ch2} 的第一极,第二补偿晶体管 T_{ch2} 的栅极连接复位信号 S_{n-1} ,第二极接收第一电源Vdd,该第一电源为高电平信号。

[0054] 该电路的工作方式如下:

[0055] 复位阶段:复位信号 S_{n-1} 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作;

[0056] 写入阶段:栅极驱动信号 S_n 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作。

[0057] 发光阶段:此时,发光信号EMn为低电平、复位信号 S_{n-1} 为高电平,第一补偿晶体管 T_{ch1} 导通,第二补偿晶体管 T_{ch2} 截止,且第二补偿晶体管第二极的电位高于保持节点,第二晶体管上生成流向保持节点的补偿漏电流 $I_{off-Tch}$ 。

[0058] 如图5所示,补偿单元104包括第一补偿晶体管 T_{ch1} 和第二补偿晶体管 T_{ch2} ,第一补偿晶体管 T_{ch1} 的栅极接收发光信号EMn,第一补偿晶体管 T_{ch1} 的第一极连接保持节点N1,第二极连接第二补偿晶体管 T_{ch2} 的第一极,第二补偿晶体管 T_{ch2} 的栅极连接栅极驱动信号 S_n ,第二极接收第一电源Vdd,该第一电源为高电平信号。

[0059] 该电路的工作方式如下:

[0060] 复位阶段:复位信号 S_{n-1} 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作;

[0061] 写入阶段:栅极驱动信号 S_n 为低电平时,发光信号EMn为高电平,第一补偿晶体管截止,补偿单元不工作。

[0062] 发光阶段:此时,发光信号EMn为低电平、栅极驱动信号 S_n 为高电平,第一补偿晶体管 T_{ch1} 导通,第二补偿晶体管 T_{ch2} 截止,且第二补偿晶体管第二极的电位高于保持节点,第二

晶体管上生成流向保持节点的补偿漏电流 $I_{\text{off-Tch}}$ 。

[0063] 在一些实施例中,补偿单元包括第一补偿晶体管和第二补偿晶体管,第一补偿晶体管的栅极接发光信号,第一补偿晶体管的第一极连接保持节点,第二极连接第二补偿晶体管的第一极,第二补偿晶体管的栅极接收栅极驱动信号,第二极连接第一电源。

[0064] 在一些实施例中,复位单元101包括第一复位晶体管T4和第二复位晶体管T6,第一复位晶体管T4的栅极接收复位信号 S_{n-1} ,第一复位晶体管T4的第一极连接保持节点N1,第二极连接第二电源Vinit,第二补偿晶体管的栅极接收复位信号 S_{n-1} ,第一极连接电致发光器件D1的阳极,第二极连接第二电源Vinit。

[0065] 在一些实施例中,写入单元102包括第一写入晶体管T1和第二写入晶体管T2,第一写入晶体管T1的栅极接收栅极驱动信号 S_n ,第一写入晶体管的第一极接收显示数据Vdt,第二极连接驱动晶体管T3的第一极,第二写入晶体管的栅极接收栅极驱动信号 S_n ,第一极连接保持节点N1,第二极连接驱动晶体管的第二极。

[0066] 在一些实施例中,发光单元103包括第一发光晶体管T5和第二发光晶体管T8,第一发光晶体管T5的栅极接收发光信号EMn,第一发光晶体管T5的第一极连接第一电源Vdd,第二极连接驱动晶体管的第一极,第二发光晶体管T8的栅极接收发光信号EMn,第一极连接驱动晶体管的第二极,第二极连接电致发光器件D1的阳极。

[0067] 第二方面,本申请还提供一种像素驱动补偿电路的驱动方法。如图6所示,该驱动包括如下步骤:

[0068] 步骤S10:复位阶段:在复位信号 S_{n-1} 的作用下,导通第一复位晶体管T4使得存储电容Cst的第二极与第二电源Vinit连接,释放存储电容上的电能,导通第二复位晶体管T6使得电致发光器件D1的阳极与第二电源Vinit连接,释放电致发光器件上的电能,此时,第一补偿晶体管截止 T_{ch1} ,补偿单元104不工作,而驱动晶体管T3导通。

[0069] 复位阶段在复位信号 S_{n-1} 的作用下,通过导通第一复位晶体管和第二复位晶体管,释放存储电容和电致发光器件上的电能。

[0070] 步骤S20:写入阶段:在栅极驱动信号 S_n 的作用下,第一写入晶体管T1和第二写入晶体管T2导通,显示数据Vdt通过第一写入晶体管T1、驱动晶体管T3和第二写入晶体管T2向存储电容Cst充电,使得显示数据写入到保持节点N1,此时,第一补偿晶体管截止 T_{ch1} ,补偿单元不工作。

[0071] 写入单元在栅极驱动信号的作用下,通过导通第一写入晶体管和第二写入晶体管,将显示数据储存到存储电容即写入至保持节点。

[0072] 步骤S30:发光阶段:在发光信号EMn的作用下,第一发光晶体管T5和第二发光晶体管T8导通,导通驱动晶体管T3使得电致发光器件发光,此时,第一补偿晶体管导通 T_{ch1} ,第二补偿晶体管 T_{ch2} 截止,且第二补偿晶体管第二极的电位高于保持节点N1,第二晶体管上生成流向保持节点的补偿漏电流 $I_{\text{off-Tch}}$ 。

[0073] 发光单元在发光信号的作用下,导通第一发光晶体管和第二发光晶体管,当驱动晶体管的 $V_{\text{gs}} > V_{\text{th}}$ 时,驱动晶体管也导通,使得电致发光器件发光。其中为源极和栅极之间的电压 V_{gs} , V_{th} 为阈值电压。

[0074] 第三方面、提供一种显示装置,该显示装置包括本申请各实施例所提供的像素驱动补偿电路

[0075] 以上描述仅为本申请的较佳实施例以及对所运用技术原理的说明。本领域技术人员应当理解,本申请中所涉及的发明范围,并不限于上述技术特征的特定组合而成的技术方案,同时也应涵盖在不脱离所述发明构思的情况下,由上述技术特征或其等同特征进行任意组合而形成的其它技术方案。例如上述特征与本申请中公开的(但不限于)具有类似功能的技术特征进行互相替换而形成的技术方案。

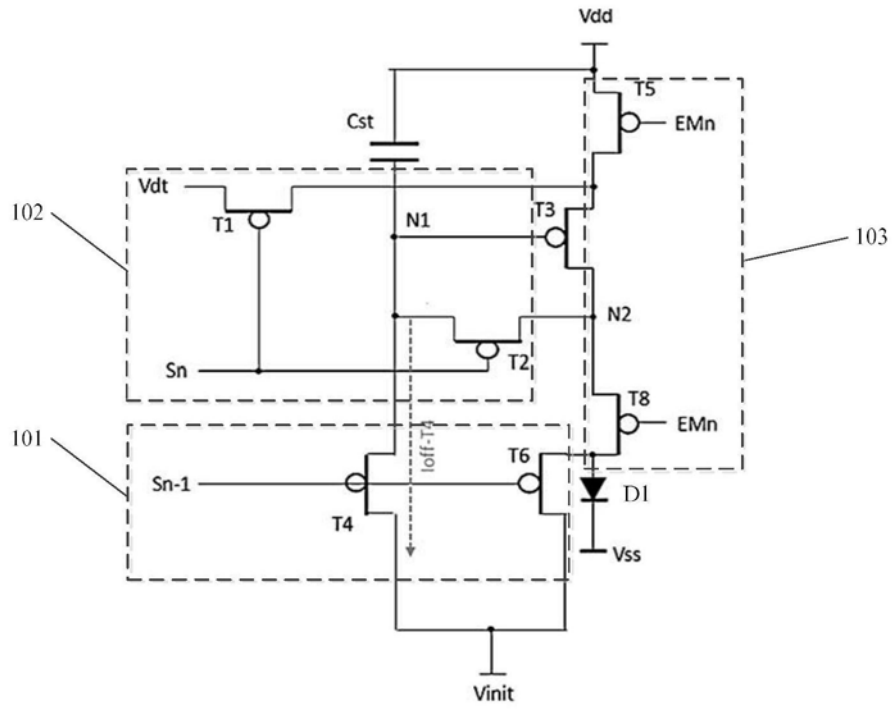


图1

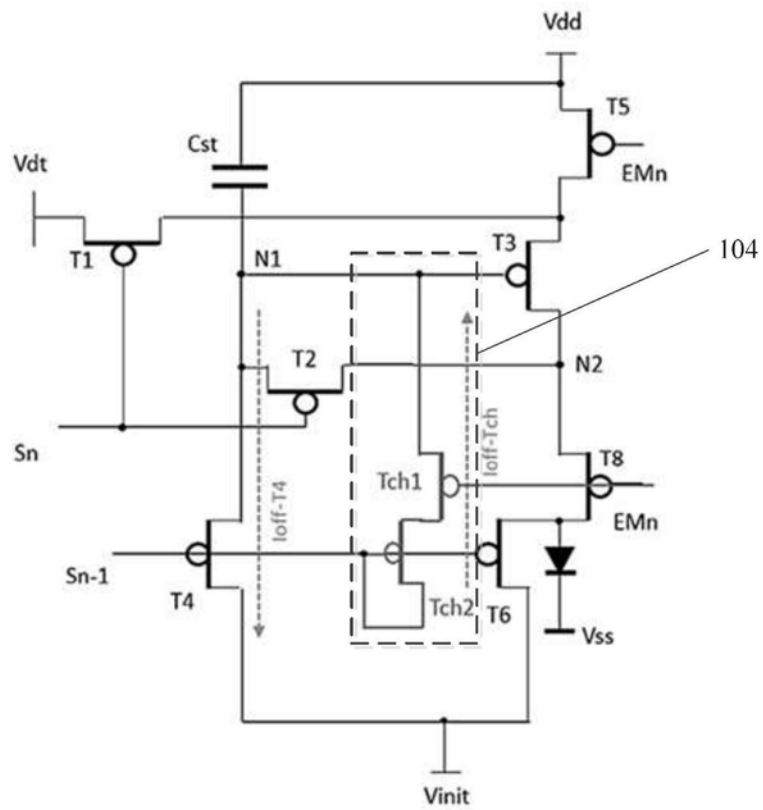


图2

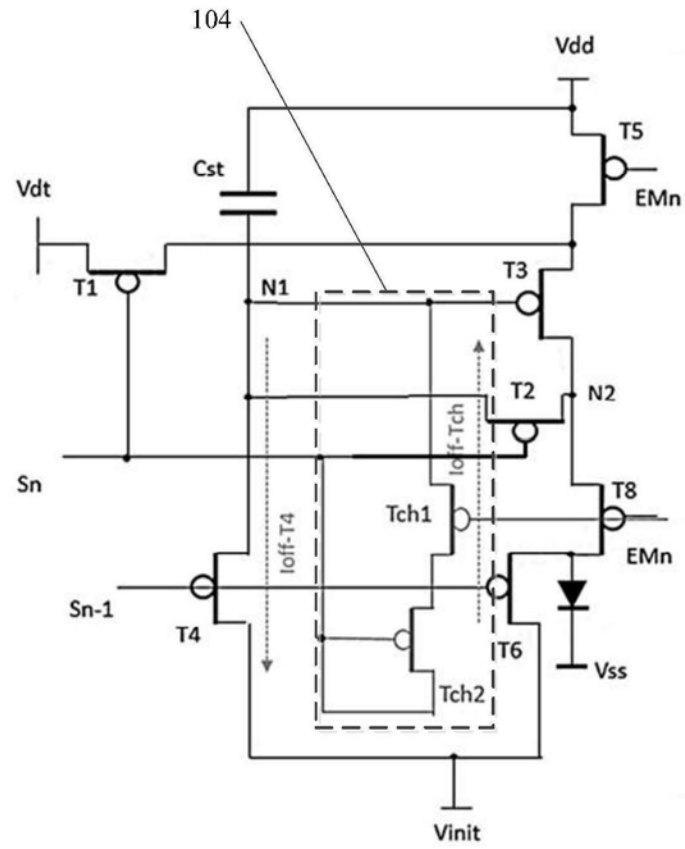


图3

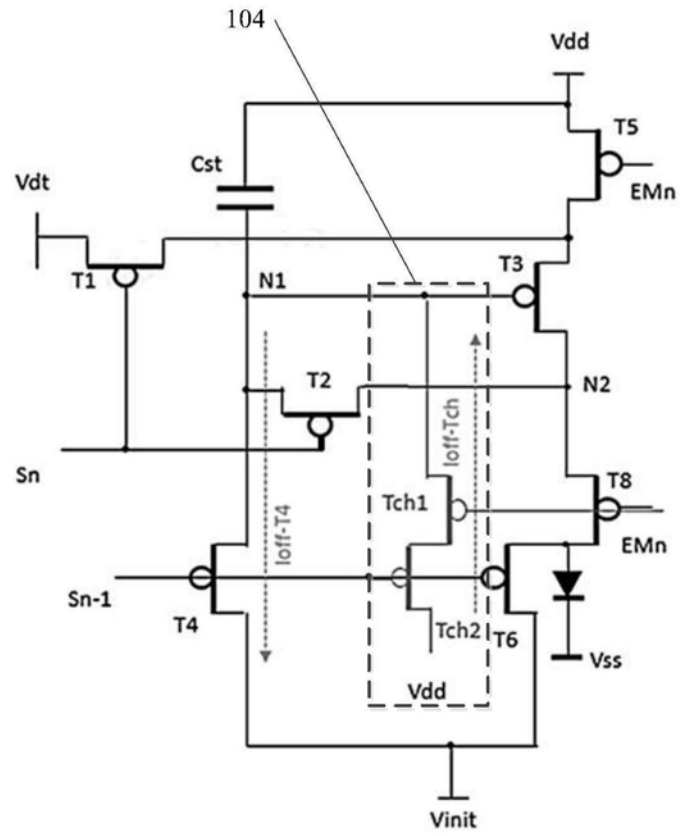


图4

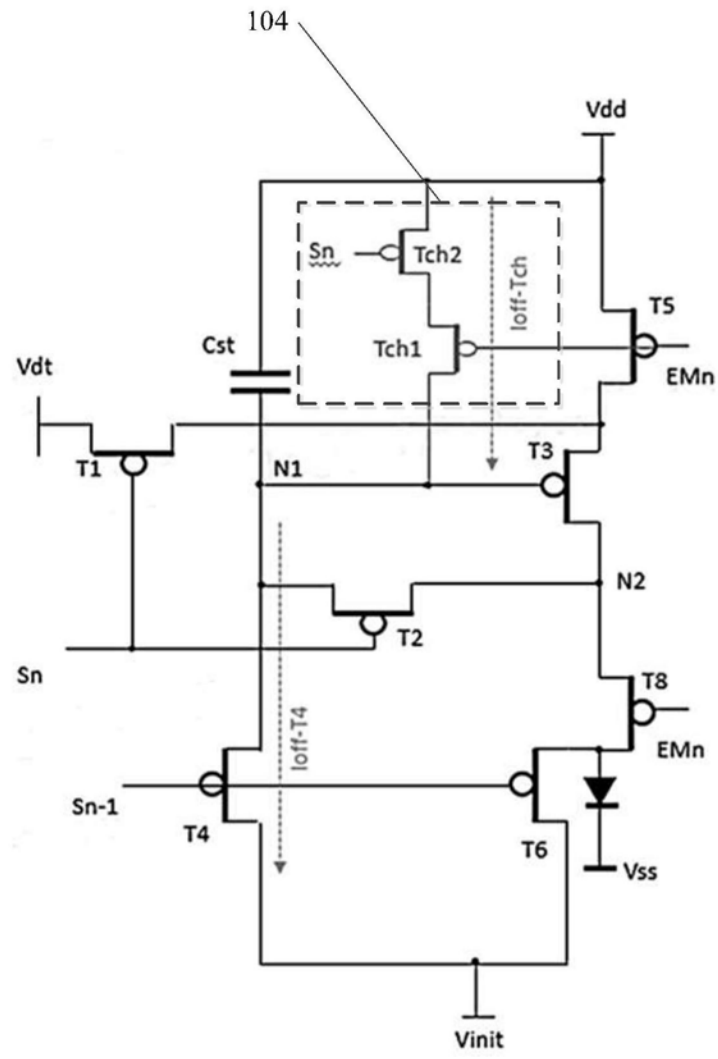


图5

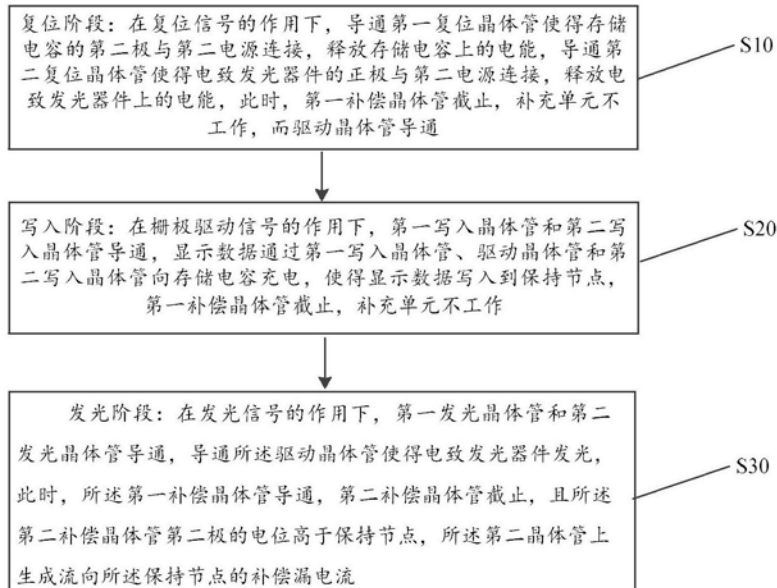


图6

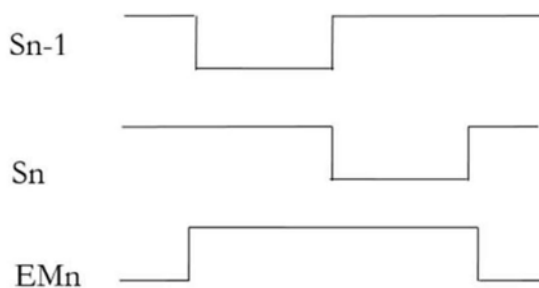


图7

本申请公开了一种像素补偿电路及其驱动方法。该像素驱动补偿电路包括：复位单元、写入单元、发光单元、存储电容、驱动晶体管，复位单元接收复位信号，释放存储电容和电致发光器件上的电能；写入单元接收栅极驱动信号，将显示数据写入至保持节点，保持节点与存储电容连接；发光单元接收发光信号，导通驱动晶体管使得电致发光器件发光；其中，在保持节点和高电位之间增加补偿单元，生成补偿复位单元的漏电流的反向电流。

