



(12)发明专利申请

(10)申请公布号 CN 108735792 A

(43)申请公布日 2018. 11. 02

(21)申请号 201810927256.5

(22)申请日 2018.08.14

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 宋振 王国英

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 27/12(2006.01)

H01L 21/77(2017.01)

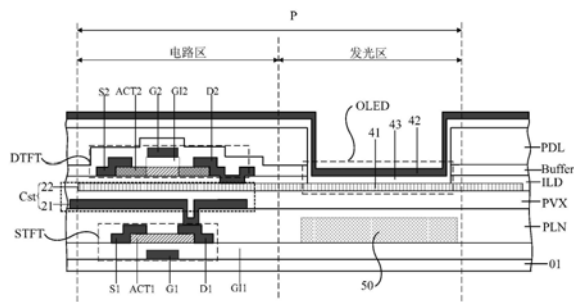
权利要求书2页 说明书8页 附图4页

(54)发明名称

底发射型OLED阵列基板及其制作方法、显示面板、显示装置

(57)摘要

本发明实施例提供一种底发射型OLED阵列基板及其制作方法、显示面板、显示装置,涉及显示技术领域,能够解决现有技术中亚像素开口率低的问题;该底发射型OLED阵列基板,包括:衬底基板以及位于衬底基板上的多个亚像素,该亚像素包括紧邻设置的电路区和发光区,每一亚像素包括:设置于电路区、且沿背离衬底基板方向上依次叠层设置的开关晶体管、存储电容和驱动晶体管,以及设置于光区的有机发光二极管。



1. 一种底发射型OLED阵列基板,包括:衬底基板以及位于所述衬底基板上的多个亚像素,所述亚像素包括紧邻设置的电路区和发光区;其特征在于,

所述亚像素包括:设置于所述电路区、且沿背离所述衬底基板方向上依次叠层设置的开关晶体管、存储电容和驱动晶体管,以及设置于所发光区的有机发光二极管。

2. 根据权利要求1所述的底发射型OLED阵列基板,其特征在于,

所述存储电容包括:相对设置的第一电极和第二电极;所述第一电极相对于所述第二电极靠近所述衬底基板;

所述有机发光二极管包括:相对设置的透明电极和反射电极,以及位于所述透明电极和所述反射电极之间的发光功能层;所述透明电极相对于所述反射电极靠近所述衬底基板;

所述第一电极与所述开关晶体管的漏极连接;所述第二电极与所述透明电极连接,且两者是由同一透明导电薄膜构图得到的;

所述驱动晶体管的漏极与作为像素电极的所述透明电极连接。

3. 根据权利要求2所述的底发射型OLED阵列基板,其特征在于,位于所述驱动晶体管和所述开关晶体管之间的所述第一电极为遮光电极;

所述第一电极在所述衬底基板上的投影至少覆盖所述驱动晶体管的有源层在衬底基板上的投影。

4. 根据权利要求1所述的底发射型OLED阵列基板,其特征在于,所述驱动晶体管为顶栅型晶体管。

5. 根据权利要求2所述的底发射型OLED阵列基板,其特征在于,

所述阵列基板包括:沿背离所述衬底基板的方向上,依次设置的平坦层、所述第一电极、绝缘层、所述第二电极、缓冲层;

所述驱动晶体管与所述缓冲层接触;

所述有机发光二极管的发光功能层通过所述缓冲层的开口与所述透明电极连接。

6. 根据权利要求5所述的底发射型OLED阵列基板,其特征在于,

所述平坦层覆盖所述开关晶体管;

所述开关晶体管为底栅型晶体管,所述开关晶体管中的栅极绝缘层延伸至所述发光区;

所述阵列基板还包括:位于所述发光区中的所述栅极绝缘层与所述平坦层之间、且与两者均接触的彩色滤光图案。

7. 一种显示面板,其特征在于,包括权利要求1-6任一项所述的底发射型OLED阵列基板。

8. 一种显示装置,其特征在于,包括权利要求7所述的显示面板。

9. 一种底发射型OLED阵列基板的制作方法,其特征在于,所述制作方法包括:

在衬底基板上对应亚像素的电路区形成底栅型的开关晶体管,其中,所述开关晶体管中的栅极绝缘层延伸至所述亚像素的发光区;

在位于所述亚像素的发光区的所述栅极绝缘层上形成彩色滤光图案;

在形成有所述开关晶体管以及所述彩色滤光图案的衬底基板上形成平坦层;

在形成有所述平坦层的衬底基板上,对应所述开关晶体管的位置依次形成存储电容的

第一电极和绝缘层；所述第一电极通过位于所述平坦层上的过孔与所述开关晶体管的漏极连接，所述绝缘层覆盖所述发光区；

在形成有所述绝缘层的衬底基板上形成透明导电层，并通过构图工艺对所述透明导电层进行构图，形成所述存储电容的第二电极以及位于所述发光区、与所述彩色滤光图案对应的有机发光二极管的透明电极，且所述第二电极和所述透明电极为连接的一体结构；

在形成有所述第二电极和所述透明电极的衬底基板上形成缓冲层；

在形成有所述缓冲层的衬底基板上、对应所述第二电极的位置形成顶栅型的驱动晶体管；且该驱动晶体管的漏极通过位于所述缓冲层上的过孔与所述第二电极和所述透明电极连接；

在形成有所述驱动晶体管的衬底基板上依次形成层间介电层、像素界定层；其中，所述缓冲层、所述层间介电层、所述像素界定层对应所述透明电极的位置处通过同一次构图工艺形成有开口；

在形成有所述开口的衬底基板上依次形成发光功能层和反射电极；且所述发光功能层通过所述开口与所述透明电极连接。

底发射型OLED阵列基板及其制作方法、显示面板、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种底发射型OLED阵列基板及其制作方法、显示面板、显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称OLED)显示器因其具有自发光、轻薄、功耗低、高对比度、高色域、可实现柔性显示等优点,已被广泛地应用于包括电脑、手机等电子产品在内的各种电子设备中。

[0003] 其中,对于OLED显示面板而言,开口率作为衡量其优劣的重要参数之一,尤其对于底发射型显示面板而言,参考图1,亚像素P的像素驱动电路中的驱动晶体管DTFT、开关晶体管STFT、存储电容Cst均设置于亚像素的电路区中。

[0004] 现有技术中,位于TFT(Thin Film Transistor)电路区中驱动晶体管DTFT、开关晶体管STFT、存储电容Cst并列、分散设置,从而使得整个电路区占用的面积较大,相应的导致亚像素的发光区域的面积降低,也即亚像素的开口率较低。

发明内容

[0005] 本发明的实施例提供一种底发射型OLED阵列基板及其制作方法、显示面板、显示装置,能够解决现有技术中亚像素开口率低的问题。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 本发明实施例提供一种底发射型OLED阵列基板,包括:衬底基板以及位于所述衬底基板上的多个亚像素,所述亚像素包括紧邻设置的电路区和发光区;所述亚像素包括:设置于所述电路区、且沿背离所述衬底基板方向上依次叠层设置的开关晶体管、存储电容和驱动晶体管,以及设置于所发光区的有机发光二极管。

[0008] 可选的,所述存储电容包括:相对设置的第一电极和第二电极;所述第一电极相对于所述第二电极靠近所述衬底基板;所述有机发光二极管包括:相对设置的透明电极和反射电极,以及位于所述透明电极和所述反射电极之间的发光功能层;所述透明电极相对于所述反射电极靠近所述衬底基板;所述第一电极与所述开关晶体管的漏极连接;所述第二电极与所述透明电极连接,且两者是由同一透明导电薄膜构图得到的;所述驱动晶体管的漏极与作为像素电极的所述透明电极连接。

[0009] 可选的,位于所述驱动晶体管和所述开关晶体管之间的所述第一电极为遮光电极;所述第一电极在所述衬底基板上的投影至少覆盖所述驱动晶体管的有源层在衬底基板上的投影。

[0010] 可选的,所述驱动晶体管为顶栅型晶体管。

[0011] 可选的,所述阵列基板包括:沿背离所述衬底基板的方向上,依次设置的平坦层、所述第一电极、绝缘层、所述第二电极、缓冲层;所述驱动晶体管与所述缓冲层接触;所述有机发光二极管的发光功能层通过所述缓冲层的开口与所述透明电极连接。

[0012] 可选的,所述平坦层覆盖所述开关晶体管;所述开关晶体管为底栅型晶体管,所述开关晶体管中的栅极绝缘层延伸至所述发光区;所述阵列基板还包括:位于所述发光区中的所述栅极绝缘层与所述平坦层之间、且与两者均接触的彩色滤光图案。

[0013] 本发明实施例另一方面还提供一种显示面板,包括前述的底发射型OLED阵列基板。

[0014] 本发明实施例另一方面还提供一种显示装置,其特征在于,包括前述的显示面板。

[0015] 本发明实施例另一方面还提供一种底发射型OLED阵列基板的制作方法,所述制作方法包括:在衬底基板上对应亚像素的电路区形成底栅型的开关晶体管,其中,所述开关晶体管中的栅极绝缘层延伸至所述亚像素的发光区;在位于所述亚像素的发光区的所述栅极绝缘层上形成彩色滤光图案;在形成有所述开关晶体管以及所述彩色滤光图案的衬底基板上形成平坦层;在形成有所述平坦层的衬底基板上,对应所述开关晶体管的位置依次形成存储电容的第一电极和绝缘层;所述第一电极通过位于所述平坦层上的过孔与所述开关晶体管的漏极连接,所述绝缘层覆盖所述发光区;在形成有所述绝缘层的衬底基板上形成透明导电层,并通过构图工艺对所述透明导电层进行构图,形成所述存储电容的第二电极以及位于所述发光区、与所述彩色滤光图案对应的有机发光二极管的透明电极,且所述第二电极和所述透明电极为连接的一体结构;在形成有所述第二电极和所述透明电极的衬底基板上形成缓冲层;在形成有所述缓冲层的衬底基板上、对应所述第二电极的位置形成顶栅型的驱动晶体管;且该驱动晶体管的漏极通过位于所述缓冲层上的过孔与所述第二电极和所述透明电极连接;在形成有所述驱动晶体管的衬底基板上依次形成层间介电层、像素界定层;其中,所述缓冲层、所述层间介电层、所述像素界定层对应所述透明电极的位置处通过同一次构图工艺形成有开口;在形成有所述开口的衬底基板上依次形成发光功能层和反射电极;且所述发光功能层通过所述开口与所述透明电极连接。

[0016] 本发明实施例提供一种底发射型OLED阵列基板及其制作方法、显示面板、显示装置,该底发射型OLED阵列基板包括:衬底基板以及位于所述衬底基板上的多个亚像素,所述亚像素包括紧邻设置的电路区和发光区;所述亚像素包括:设置于所述电路区、且沿背离所述衬底基板方向上依次叠层设置的开关晶体管、存储电容和驱动晶体管,以及设置于所发光区的有机发光二极管。

[0017] 综上所述,相比于现有技术中位于亚像素的电路区中的开关晶体管、存储电容、驱动晶体管,三者采用并列分散的分布方式而言,本发明中通过将位于电路区的开关晶体管、存储电容、驱动晶体管沿背离衬底基板的方向上依次相对层叠设置,也即开关晶体管、存储电容、驱动晶体管,三者在衬底基板上的正投影具有重叠区域,减小了亚像素中电路区的占用面积,相应的可以增加发光区的面积,也即提高亚像素的开口率。

附图说明

[0018] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0019] 图1为现有技术中提供的一种亚像素内发光区和电路区的结构示意图;

- [0020] 图2为本发明实施例提供的一种亚像素内发光区和电路区的结构示意图；
- [0021] 图3为本发明实施例提供的一种阵列基板的结构示意图；
- [0022] 图4为本发明实施例提供的一种像素驱动电路；
- [0023] 图5为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一；
- [0024] 图6为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一；
- [0025] 图7为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一；
- [0026] 图8为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一；
- [0027] 图9为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一；
- [0028] 图10为本发明实施例提供的一种阵列基板的制作过程的结构示意图之一。
- [0029] 附图标记：
- [0030] 01-衬底基板；21-第一电极；22-第二电极；41-透明电极；42-反射电极；43-发光功能层；50-彩色滤光图案；P-亚像素；STFT-开关晶体管；DTFT-驱动晶体管；Cst-存储电容；OLED-有机发光二极管；Gata-栅线；Data-数据线；G1-开关晶体管的栅极；GI1-开关晶体管的栅极绝缘层；S1-开关晶体管的源极；D1-开关晶体管的漏极；G2-驱动晶体管的栅极；ACT1-开关晶体管的有源层；GI2-驱动晶体管的栅极绝缘层；S2-驱动晶体管的源极；D2-驱动晶体管的漏极；ACT2-驱动晶体管的有源层；ILD-层间介电层；PDL-像素界定层；PVX-绝缘层；PLN-平坦层。

具体实施方式

[0031] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0032] 除非另外定义，本发明实施例中使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

[0033] 本发明实施例提供一种底发射型OLED阵列基板，如图2和图3所示，该阵列基板包括衬底基板01以及位于衬底基板01上的多个亚像素P(图2仅是示意的一个像素单元中3个亚像素为例进行说明的)，每一亚像素P包括紧邻设置的电路区和发光区，也即二者在衬底基板上紧邻但不重叠。

[0034] 其中，结合图2、图3、图4，上述亚像素P包括：设置于电路区、且沿背离衬底基板01方向依次层叠设置的开关晶体管STFT、存储电容Cst、驱动晶体管DTFT，以及设置于发光区的有机发光二极管OLED，但并不仅限于此，根据实际的需要还可以包括其他的电容以及晶体管。

[0035] 可以理解的是,开关晶体管STFT、存储电容Cst、驱动晶体管DTFT沿背离衬底基板01的方向上依次相对层叠设置,使得三者衬底基板上的正投影具有重叠区域,当然,一般尽可能的增加三者的重叠区域,以最大程度的减小电路区的占用面积。

[0036] 另外,还可以理解的是,位于发光区的有机发光二极管OLED与位于电路区中的开关晶体管STFT、存储电容Cst、驱动晶体管DTFT不交叠(也即在衬底基板上的正投影不重叠)。

[0037] 这样一来,具体可以对比图2中虚线示意的现有技术中发光区和电路区以及实线示意的本发明发光区和电路区,可以看出,相比于现有技术中位于电路区中的开关晶体管、存储电容、驱动晶体管,三者采用并列分散的分布方式而言,本发明中通过将位于电路区的开关晶体管、存储电容、驱动晶体管沿背离衬底基板的方向上依次相对层叠设置,也即开关晶体管、存储电容、驱动晶体管,三者衬底基板上的正投影具有重叠区域,减小了亚像素中电路区的占用面积,相应的可以增加发光区的面积,也即提高亚像素的开口率。

[0038] 另外,对于开关晶体管STFT、存储电容Cst、驱动晶体管DTFT、有机发光二极管OLED之间的具体设置情况,可以如下:

[0039] 如图3所示,对于本发明中底发射型OLED阵列基板而言,有机发光二极管OLED包括相对设置的透明电极41和反射电极42(一个为阳极,另一个为阴极);当然还包括位于透明电极41和反射电极42之间的发光功能层43;透明电极41相对于反射电极42靠近衬底基板01;其中,发光功能层43一般包括依次层叠设置的空穴注入层、空穴传输层、发光层、电子传输层、电子注入层等。

[0040] 另外,上述透明电极41一般为阳极,构成单个亚像素中独立设置的像素电极;上述反射电极42一般为阴极,可以为位于阵列基板中的整层结构;可以理解的是,对于有机发光二极管OLED中的发光功能层43而言,其进行有效发光的部分为:发光功能层43中与透明电极41和反射电极42同时接触的部分;而发光功能层43自身可以是位于阵列基板中的整层结构,也可以是每个亚像素中独立设置膜层;其中,对于发光功能层43为整层结构的阵列基板而言,该发光功能层43一般发白光,此时,阵列基板中还需要设置彩色滤光图案,以保证显示装置的彩色显示;以下实施例均是以此为例进行说明的,但本发明并不限制于此,也可以根据实际的需要针对单个的亚像素设置单独的发光功能层(发出具有颜色的光线),当然,此时可以不设置彩色滤光图案。

[0041] 在此基础上,可以参考图4(可结合图3),驱动晶体管DTFT的栅极G2与开关晶体管STFT的漏极D1连接,驱动晶体管DTFT的漏极与有机发光二极管OLED的透明电极41(可以作为像素电极)连接;当然,开关晶体管STFT的源极S1与阵列基板01中的数据线Data连接,栅极G1与栅线Gata连接;驱动晶体管DTFT的源极S2与电源线ELVDD连接,有机发光二极管OLED的反射电极42与电源线ELVSS连接;

[0042] 其中,对于存储电容Cst而言,其包括相对设置的第一电极21和第二电极22;第一电极21相对于第二电极22靠近衬底基板01;且第一电极21与开关晶体管STFT的漏极D1连接;对于第二电极22而言,可以如图3所示,与有机发光二极管OLED的透明电极41连接;也可以与电源线ELVDD连接。

[0043] 本发明中优选的,采用图3中示出的,该存储电容Cst的第二电极22与有机发光二极管OLED的透明电极41连接(此时,驱动晶体管DTFT的漏极与有机发光二极管OLED的透明

电极41以及存储电容Cst的第二电极22同时连接)。当然,在此情况下,可以设置第二电极22与透明电极41由同一透明导电薄膜构图得到,也即第二电极22与透明电极41采用同一次构图工艺形成,从而可以简化工艺,降低制作成本;示意的,该透明导电薄膜可以采用透明导电材料(例如ITO)形成等;以下实施例均是以此为例,对本发明做进一步的说明。

[0044] 此处还需要说明的是,本发明中构图工艺,可指包括光刻工艺,或,包括光刻工艺以及刻蚀步骤,同时还可以包括打印、喷墨等其他用于形成预定图形的工艺;光刻工艺,是指包括成膜、曝光、显影等工艺过程的利用光刻胶、掩膜版、曝光机等形成图形的工艺。可根据本发明中所形成的结构选择相应的构图工艺。

[0045] 在此基础上,本发明优选的,位于驱动晶体管DTFT和开关晶体管STFT之间存储电容Cst的第一电极21为遮光电极。

[0046] 当然可以理解的是,上述遮光电极一般采用金属导电材质形成,从而具有一定的遮光性,由于本发明中,存储电容Cst位于驱动晶体管DTFT靠近衬底基板01的一侧(也即存储电容Cst相比于驱动晶体管DTFT更靠近阵列基板的出光侧),这样一来,在制作存储电容Cst的第一电极21,只要保证第一电极21在衬底基板01上的投影至少覆盖驱动晶体管DTFT的有源层ACT2在衬底基板01上的投影,即可避免外界环境光入射至驱动晶体管DTFT的有源层ACT2,造成驱动晶体管DTFT的可靠性降低的问题;也即第一电极21在作为存储电容Cst的一个电极的同时,作为驱动晶体管DTFT的遮光图案,避免环境光对驱动晶体管DTFT的阈值电压产生影响,保证驱动晶体管DTFT的稳定性。

[0047] 进一步的,对于驱动晶体管DTFT而言,本发明优选的,如图3所示,采用具有较小寄生电容的顶栅型晶体管。具体的,参考图3,顶栅型的驱动晶体管DTFT包括:沿背离衬底基板01上依次设置的有源层ACT2、栅极绝缘层GI2,以及由同一透明导电薄膜构图的栅极G2、源极S2、漏极D2。示意的,以下实施例均是以此为例对本发明做进一步的说明。

[0048] 在此基础上,相比于现有技术中,采用同一次制程形成驱动晶体管DTFT、开关晶体管STFT,也即驱动晶体管DTFT和开关晶体管STFT中相对应的部分采用同一次构图工艺加工制作而成,然后依次形成绝缘层、彩色滤光图案、平坦层、有机发光二极管中的各层;使得现有技术中有机发光二极管(尤其是针对发光层)会凸出于驱动晶体管DTFT一定距离(至少凸出绝缘层、彩色滤光图案、平坦层的厚度),从而导致有机发光二极管OLED发出的光线入射至驱动晶体管而导致其稳定性降低;另外,由于彩色滤光图案的下方设置有平坦层、栅极绝缘层等,使得光损失较大,不利于显示亮度的提升。

[0049] 在此情况下,参考图3,本发明中的阵列基板包括:沿背离衬底基板01的方向上,依次设置的平坦层PLN、第一电极21、绝缘层PVX、第二电极22、缓冲层Buffer(其中,可以理解的是,在阵列基板中平坦层PLN、绝缘层PVX、缓冲层Buffer一般均分布于发光区和电路区的整层结构);驱动晶体管DTFT与缓冲层Buffer接触;有机发光二极管OLED的发光功能层43通过缓冲层Buffer的开口与透明电极41连接。

[0050] 基于此,可以理解的是,由于平坦层PLN自身具有较高的平整性(基于其厚度、工艺等),并且绝缘层PVX与平坦层PLN之间仅设置有一个第二电极22(不会出现过大的断差),从而使得绝缘层PVX的平整性也较高,这样一来,上述第二电极21和透明电极41(两者是由同一透明导电薄膜构图得到的)基本处于同一平面内,从而使得缓冲层Buffer的开口与透明电极41连接的发光功能层43部分,基本与缓冲层Buffer处于同一高度,也即相当于发光功

能层43相对驱动晶体管DTFT更靠近衬底基板01(或者说出光侧),相比于现有技术中有机发光二极管(尤其是针对发光层)会凸出于驱动晶体管DTFT一定距离(也即位于背离衬底基板一侧),降低了因有机发光二极管OLED发出的光线入射至驱动晶体管而导致其稳定性下降的几率。

[0051] 在此基础上,更进一步的,如图3所示,上述平坦层PLN覆盖开关晶体管STFT;且该开关晶体管STFT为底栅型晶体管,其中,该开关晶体管STFT中的栅极绝缘层GI1延伸至发光区(一般为整层结构)。

[0052] 并且,该阵列基板还包括:位于发光区中的栅极绝缘层GI1与平坦层PLN之间、且与两者均接触的彩色滤光图案50。

[0053] 其中,可以理解的是,参考图3,上述底栅型的开关晶体管STFT包括沿背离衬底基板01方向上依次设置的栅极G1、栅极绝缘层GI1、有源层ACT1以及由同一透明导电薄膜构图得到的源极S1和漏极D1。

[0054] 在此情况下,相比于现有技术中,彩色滤光图案的下方设置有平坦层、栅极绝缘层等,使得光损失较大而言,参考图3,本发明中彩色滤光图案50的下方仅设置有一个栅极绝缘层GI1,从而有助于显示亮度的提升;当然在此情况下,即使考虑从发光功能层43的角度,本发明中相当于在发光功能层43出射光需要透过透明电极41、绝缘层PVX、平坦层PLN、彩色滤光图案50、栅极绝缘层GI1、衬底基板01即可出射;而现有技术中,发光功能层43出射光在本发明的基础上还需要透过层间介电层和缓冲层,也即本发明中能够出射光透过的膜层更少,光的损失更少,更有利与显示亮度的提升。

[0055] 本发明实施例还提供一种显示面板,包括前述的底发射型OLED阵列基板,具有与前述实施例提供的底发射型OLED阵列基板相同的结构和有益效果。由于前述实施例已经对阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0056] 需要说明的是,在本发明实施例中,显示面板可以应用至显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件中。

[0057] 本发明实施例另一方面还提供显示装置,包括前述的显示面板,具有与前述实施例提供的底发射型OLED阵列基板相同的结构和有益效果。由于前述实施例已经对底发射型OLED阵列基板的结构和有益效果进行了详细的描述,此处不再赘述。

[0058] 本发明实施例还提供一种底发射型OLED阵列基板的制作方法,该制作方法包括:

[0059] 步骤S101、参考图5,在衬底基01上对应亚像素的电路区形成底栅型的开关晶体管STFT,其中,该开关晶体管STFT中的栅极绝缘层GI1延伸至亚像素的发光区。

[0060] 其中,上述底栅型的开关晶体管STFT可以包括依次设置的栅极G1、栅极绝缘层GI1、以及由同一次构图工艺形成的源极S1、漏极D1。

[0061] 当然,在制作开关晶体管STFT时,必然的需要对衬底基本01(一般为玻璃,但并不限于于此,也可以为柔性基板)进行初始清洗。

[0062] 步骤S102、参考图5,在位于亚像素的发光区的栅极绝缘层GI1上形成彩色滤光图案50。

[0063] 当然,对于彩色滤光图案50而言,一般可以包括红色滤光图案R、绿色滤光图案G、蓝色滤光图案B,具体可以参考图2中同一像素单元中不同亚像素中设置的不同颜色的滤光图案(R/G/B)。

[0064] 步骤S103、参考图6,在形成有开关晶体管STFT以及彩色滤光图案50的衬底基板01上形成平坦层PLN。

[0065] 其中,该平坦层在对应开关晶体管STFT的漏极的位置处设置有过孔,并且该平坦层一般采用树脂材料形成。

[0066] 步骤S104、参考图6,在形成有平坦层PLN的衬底基板01上,对应开关晶体管STFT的位置(也即开关晶体管STFT的正上方)依次形成存储电容Cst的第一电极21和绝缘层PVX,且第一电极21通过位于平坦层PLN上的过孔与开关晶体管STFT的漏极连接,并且绝缘层PVX覆盖发光区。

[0067] 其中,第一电极21优选的为采用金属材料形成的遮光电极。

[0068] 步骤S105、参考图6,在形成有上述绝缘层PVX的衬底基板01上形成透明导电层,并通过构图工艺对透明导电层进行构图,形成存储电容Cst的第二电极22(也即位于第一电极21正上方)以及位于发光区、与彩色滤光图案50对应的有机发光二极管OLED的透明电极41(该透明电极可以是作为像素电极的阳极;位于前述的彩色滤光图案50的正上方),且第二电极22和透明电极41为连接的一体结构。

[0069] 其中,上述透明导电层一般采用透明导电材料形成,例如ITO。

[0070] 步骤S106、参考图7,在形成有第二电极22和透明电极41的衬底基板01上形成缓冲层Buffer。

[0071] 步骤S107、参考图8,在形成有缓冲层Buffer的衬底基板01对应第二电极22(或者说是第一电极21)的位置形成顶栅型的驱动晶体管DTFT;且该驱动晶体管DTFT的漏极通过位于缓冲层Buffer上的过孔与第二电极202和透明电极41连接。

[0072] 其中,可以理解的是,上述顶栅型的驱动晶体管DTFT可以包括依次设置的有源层ACT2、栅极绝缘层GI2、以及由同一次构图工艺形成的栅极G2、源极S2、漏极D2。

[0073] 其中,一般需要保证驱动晶体管DTFT的有源层ACT2在衬底基板01上的正投影落入第一电极21(遮光电极)在衬底基板01上的正投影内,从而使得第一电极21能够对驱动晶体管DTFT起到很好的遮光作用,减少环境光对驱动晶体管DTFT的阈值电压的影响。

[0074] 步骤S108、参考图9,在形成有驱动晶体管DTFT的衬底基板01上依次形成层间介电层ILD、像素界定层PDL;其中,层间介电层ILD、像素界定层PDL、缓冲层Buffer对应透明电极41的位置处通过同一次构图工艺形成有开口。

[0075] 步骤S109、参考图10,在形成有开口的衬底基板01上依次形成发光功能层43和反射电极42,且发光功能层43通过开口与透明电极41连接。

[0076] 其中,反射电极42一般采用金属材料形成。

[0077] 此处需要说明的是,上述有发光功能层43以及反射电极42一般为覆盖整个显示区的整层面状结构,但本领域的技术人员应当理解到,对于有机发光二极管OLED而言,实际有效的有发光功能层43仅为同时与透明电极41和反射电极42(也即阳极与阴极)同时接触的部分。

[0078] 相比于现有技术中位于电路区中的开关晶体管、存储电容、驱动晶体管,三者采用并列分散的分布方式而言,本发明中通过将位于电路区的开关晶体管、存储电容、驱动晶体管沿背离衬底基板的方向上依次相对层叠设置,也即开关晶体管、存储电容、驱动晶体管,三者在衬底基板上的正投影具有重叠区域,减小了亚像素中电路区的占用面积,相应的可

以增加发光区的面积,也即提高亚像素的开口率。

[0079] 当然,对于该制作方法中其他的相关的有益效果,可以对应的参考前述阵列面板实施例中的对应部分,此处不再赘述;对于前述阵列基板实施例中的其他设置结构,可以参考上述制作方法对应制备,调整相应的制作步骤,此处不再一一赘述。

[0080] 另外,需要说明的是,形成上述开关晶体管STFT以及驱动晶体管DTFT中有源层可以采用氧化物、硅材料、有机物材料等,具体的,可以包括a-IGZO,ZnON,IZTO,a-Si,p-Si,六噻吩,聚噻吩等各种材料。

[0081] 对于遮光电极、晶体管的电极(例如源漏极、栅极)、信号线等可以采用金属材料;具体的,例如第二电极可以采用Ag,Cu,Al,Mo;金属走线(例如数据线)可以采用MoNb/Cu/MoNb等多层金属,或者如AlNd、MoNb等金属的合金材料;当然,对于反射电极等也可以是金属和透明导电氧化物(如ITO、AZO等)形成的堆栈结构如ITO/Ag/ITO等。

[0082] 缓冲层Buffer、栅极绝缘层(GI1和GI2)、层间介电层ILD、绝缘层PVX的材料包括但不限于常规的如SiO_x、SiN_x、SiON等介质材料,或各种新型的有机绝缘材料,或High k材料如AlO_x,HfO_x,TaO_x等。平坦层PLN一般采用树脂(Resin)制成,但不限于此,还可以采用聚硅氧烷系材料,亚克力系材料,或聚酰亚胺系材料等平坦化材料。

[0083] 以上所述仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

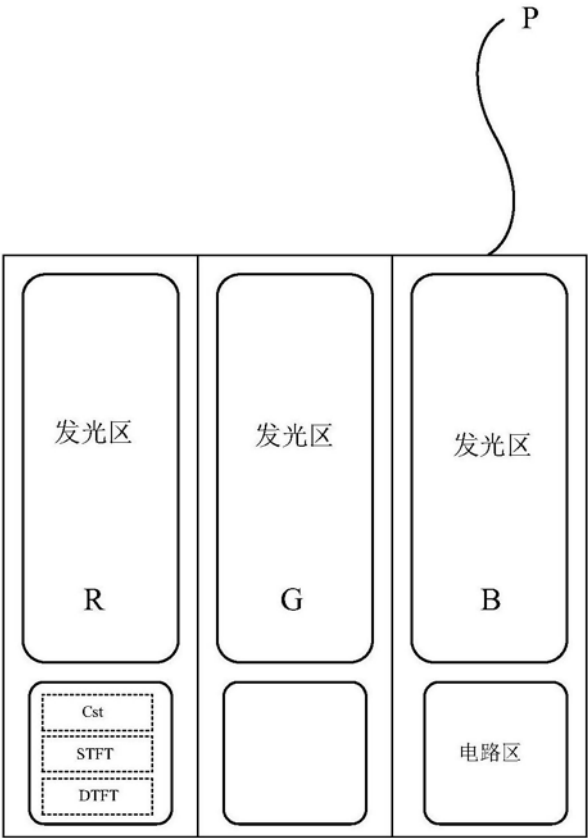


图1

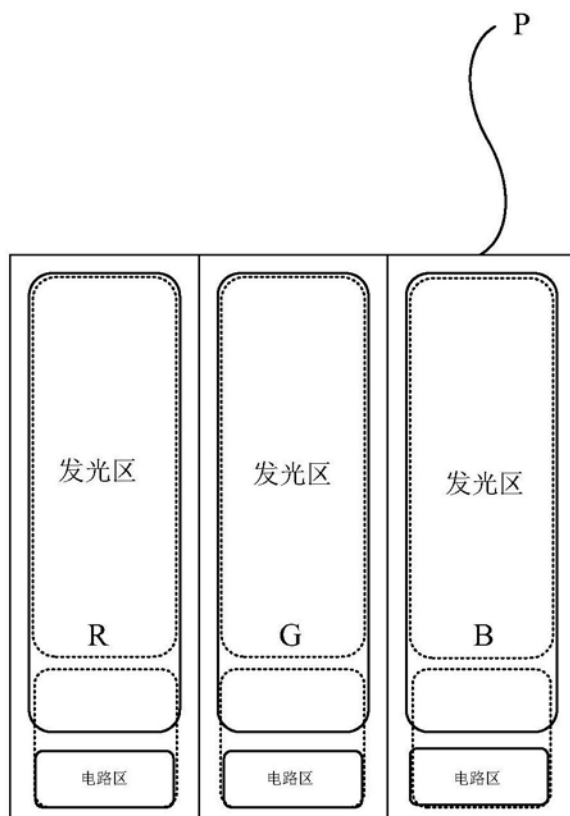


图2

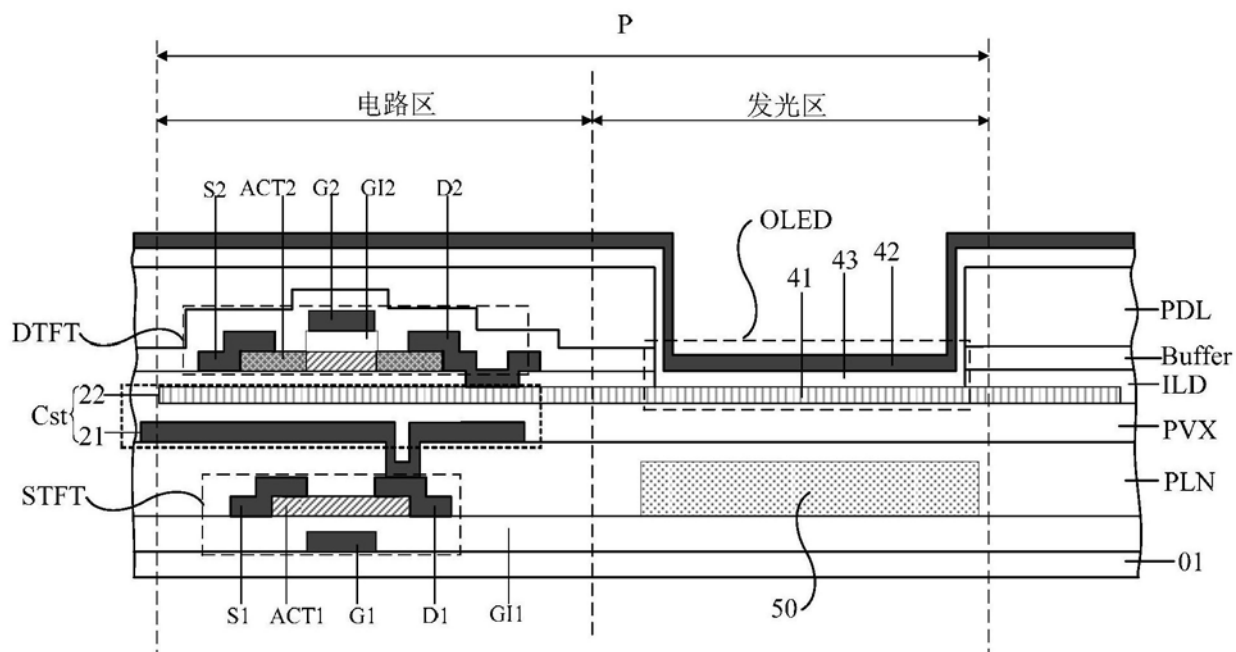


图3

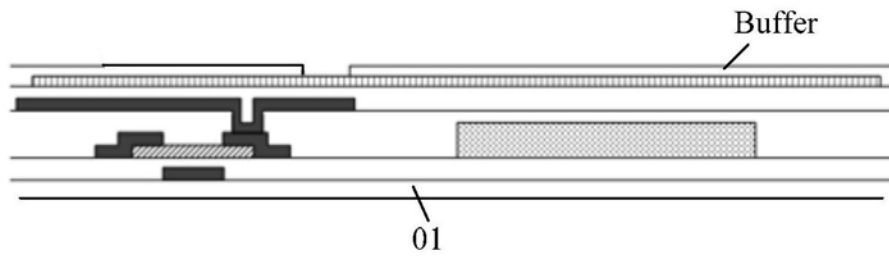


图7

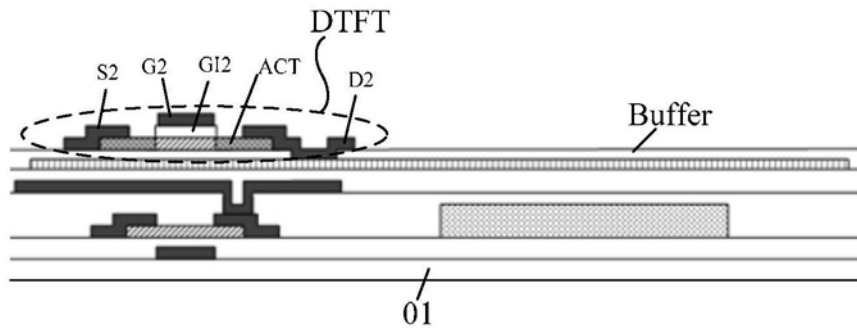


图8

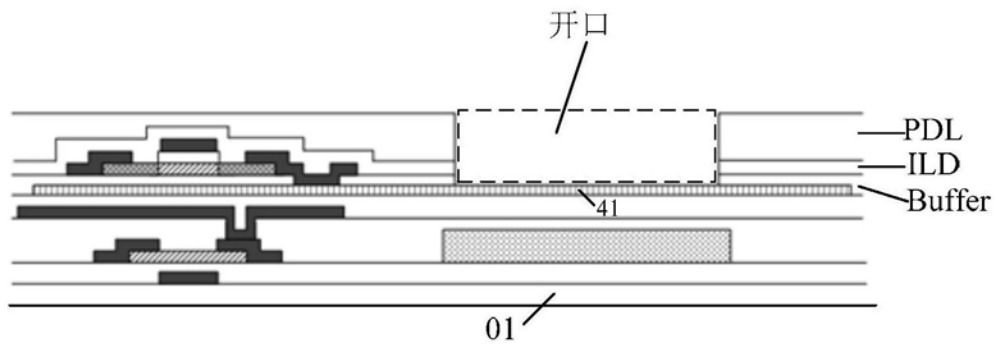


图9

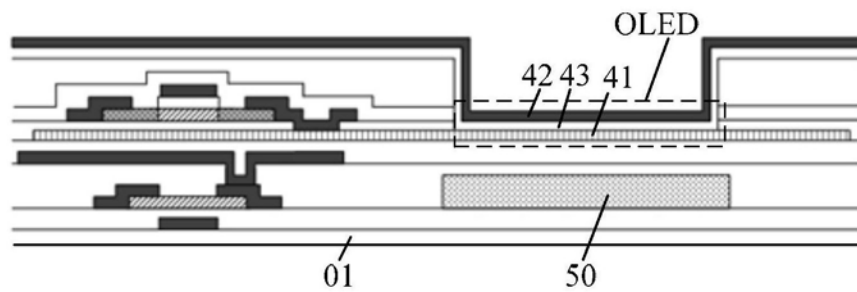


图10

专利名称(译)	底发射型OLED阵列基板及其制作方法、显示面板、显示装置		
公开(公告)号	CN108735792A	公开(公告)日	2018-11-02
申请号	CN201810927256.5	申请日	2018-08-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	宋振 王国英		
发明人	宋振 王国英		
IPC分类号	H01L27/32 H01L27/12 H01L21/77		
CPC分类号	H01L27/1214 H01L27/1259 H01L27/3244 H01L27/3246 H01L2021/775		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种底发射型OLED阵列基板及其制作方法、显示面板、显示装置，涉及显示技术领域，能够解决现有技术中亚像素开口率低的问题；该底发射型OLED阵列基板，包括：衬底基板以及位于衬底基板上的多个亚像素，该亚像素包括紧邻设置的电路区和发光区，每一亚像素包括：设置于电路区、且沿背离衬底基板方向上依次叠层设置的开关晶体管、存储电容和驱动晶体管，以及设置于光区的有机发光二极管。

