

(12) 发明专利申请

(10) 申请公布号 CN 102982767 A

(43) 申请公布日 2013.03.20

(21) 申请号 201210528323.9

(22) 申请日 2012.12.10

(71) 申请人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 解红军

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

代理人 黄灿 安利霞

(51) Int. Cl.

G09G 3/32 (2006.01)

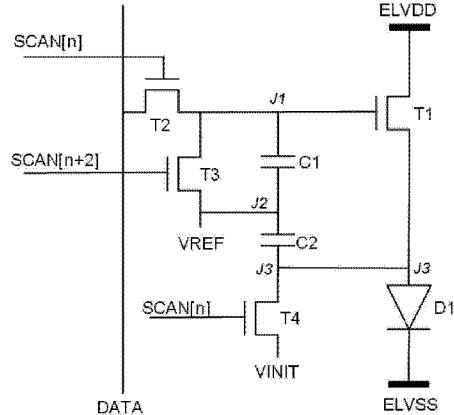
权利要求书 2 页 说明书 5 页 附图 2 页

(54) 发明名称

一种像素单元驱动电路、驱动方法及显示装置

(57) 摘要

本发明提供一种像素单元驱动电路、驱动方法及显示装置，其中电路包括：4个TFT晶体管和2个电容。其显示过程分为3个过程，分别为预冲、补偿、和显示。相比较传统的像素结构，它可以有效地补偿增强型或耗尽型 TFT 驱动管的阈值电压漂移、均匀性差以及 OLED 电压非均匀性。



1. 一种像素单元驱动电路,用于驱动 OLED,其特征在于,包括:

第一晶体管,第二晶体管,第三晶体管以及第四晶体管,第一电容和第二电容;其中,

所述第一晶体管的栅极与所述第二晶体管的漏极连接,其源极与所述第二电容的第一端、所述第四晶体管的漏极以及所述 OLED 分别连接,其漏极与电源的高电平输出端连接;

所述第二晶体管的栅极与第一控制线连接,其源极与数据线连接,其漏极与所述第一晶体管的栅极连接;

所述第三晶体管的栅极与第二控制线连接,其源极与参考电压输入端连接,其漏极与所述第一晶体管的栅极连接;

所述第四晶体管的栅极与所述第一控制线连接,其源极与初始电压输入端连接,其漏极与所述第二电容的所述第一端连接,且与所述第一晶体管的源极连接;

所述第二电容的第二端与所述第一电容的第一端连接,所述第一电容的第二端与所述第一晶体管的栅极连接且与所述第二晶体管的漏极连接;

所述参考电压输入端还与所述第一电容的第一端和所述第二电容的第二端连接。

2. 根据权利要求 1 所述的像素单元驱动电路,其特征在于,所述第一控制线为第一栅扫描信号控制线,所述第二控制线为第二栅扫描信号控制线;

在像素充电阶段,所述第一控制线为高电平,所述第二控制线为低电平;

在像素补偿阶段,所述第一控制线和所述第二控制线均为低电平;

在驱动 OLED 发光显示阶段,所述第一控制线为低电平,所述第二控制线为高电平。

3. 根据权利要求 1 或 2 所述的像素单元驱动电路,其特征在于,所述第一晶体管,所述第二晶体管,所述第三晶体管,所述第四晶体管均为 N 型薄膜晶体管。

4. 根据权利要求 1 或 2 所述的像素单元驱动电路,其特征在于,所述第一晶体管,所述第二晶体管,所述第三晶体管,所述第四晶体管均为耗尽型薄膜晶体管。

5. 一种像素单元驱动电路的驱动方法,其特征在于,包括:

像素充电步骤:第一控制线控制第二晶体管和第四晶体管导通,第二控制线控制第三晶体管关断,数据线通过导通的所述第二晶体管对第一电容进行充电,并使第一晶体管导通,初始电压输入端通过导通的所述第四晶体管对第二电容进行充电;

像素补偿步骤:第一控制线控制所述第二晶体管、所述第四晶体管关断,所述第二控制线控制所述第三晶体管关断,电源的高电平输出端通过所述像素充电步骤导通的所述第一晶体管对所述第二电容充电,直到所述第二电容的第一端的电压为 $V_{DATA} - V_{th}$;其中, V_{DATA} 为数据线的电压信号, V_{th} 为所述第一晶体管的电压阈值;

驱动 OLED 发光显示步骤:所述第一控制线控制所述第二晶体管和第四晶体管关断,所述第二控制线控制所述第三晶体管导通,参考电压输入端通过导通的所述第三晶体管对所述第一电容进行充电,直到所述第一电容的第二端的电压为参考电压输入端的电平,并通过导通的所述第一晶体管驱动 OLED 发光显示。

6. 根据权利要求 5 所述的像素单元驱动电路的驱动方法,其特征在于,

所述第一控制线为第一栅扫描信号控制线,所述第二控制线为第二栅扫描信号控制线;

在像素充电阶段,所述第一控制线为高电平,所述第二控制线为低电平;

在像素补偿阶段,所述第一控制线和所述第二控制线均为低电平;

在驱动 OLED 发光显示阶段,所述第一控制线为低电平,所述第二控制线为高电平。

7. 一种显示装置,其特征在于,包括 OLED,以及如权利要求 1—4 任一项所述的像素单元驱动电路;所述像素单元驱动电路包括的第一晶体管的源极与所述 OLED 的阳极连接,所述 OLED 的阴极与接地端连接。

一种像素单元驱动电路、驱动方法及显示装置

技术领域

[0001] 本发明涉及液晶显示装置的电路结构,特别是指一种像素单元驱动电路、驱动方法及显示装置。

背景技术

[0002] 有机发光显示二极管(OLED)作为一种电流型发光器件已越来越多地被应用于高性能显示中。传统的无源矩阵有机发光显示(Passive Matrix OLED)随着显示尺寸的增大,需要更短的单个像素的驱动时间,因而需要增大瞬态电流,增加功耗。同时大电流的应用会造成ITO(氧化铟锡)线上压降过大,并使OLED工作电压过高,进而降低其效率。而有源矩阵有机发光显示(ActiveMatrix OLED)通过开关管逐行扫描输入OLED电流,可以很好地解决这些问题。

[0003] 在AMOLED背板设计中,主要需要解决的问题是像素和像素之间的亮度非均匀性。

[0004] 首先,AMOLED采用薄膜晶体管(TFT)构建像素电路为OLED器件提供相应的电流,多采用低温多晶硅薄膜晶体管(LTPS TFT)或氧化物薄膜晶体管(Oxide TFT)。与一般的非晶硅薄膜晶体管(a-Si TFT)相比,LTPS TFT和Oxide TFT具有更高的迁移率和更稳定的特性,更适合应用于AMOLED显示中。但是由于晶化工艺的局限性,在大面积玻璃基板上制作的LTPS TFT,常常在诸如阈值电压、迁移率等电学参数上具有非均匀性,这种非均匀性会转化为OLED显示器件的电流差异和亮度差异,并被人眼所感知,即mura现象。Oxide TFT虽然工艺的均匀性较好,但是与a-Si TFT类似,在长时间加压和高温下,其阈值电压会出现漂移,由于显示画面不同,面板各部分TFT的阈值漂移量不同,会造成显示亮度差异,由于这种差异与之前显示的图像有关,因此常呈现为残影现象。

[0005] 其次,在大尺寸显示应用中,由于背板电源线存在一定电阻,造成靠近ARVDD电源供电位置的电源电压比远离供电位置的电源电压高称为IR Drop。IR Drop会造成不同区域的电流差异,进而在显示时产生mura。

[0006] AMOLED按照驱动类型可以划分为三大类:数字式、电流式和电压式。电压式驱动具有驱动速度快,实现简单的优点,适合驱动大尺寸面板,但是需要设计额外的TFT和电容器件来补偿TFT非均匀性、IR Drop和OLED非均匀性。

[0007] 图1为最传统的采用2个TFT晶体管,1个电容组成的电压驱动型像素电路结构(2T1C)。其中开关晶体管T2将数据线上的电压传输到驱动晶体管T1的栅极,驱动晶体管T1将这个数据电压转化为相应的电流供给OLED器件,在正常工作时,驱动晶体管T1应处于饱和区,在一列的扫描时间内提供恒定电流。其电流可表示为:

$$[0008] I_{OLED} = \frac{1}{2} \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{data} - V_{oled} - V_{th})^2$$

[0009] 其中 μ_n 为载流子迁移率, C_{ox} 为栅氧化层电容, W/L 为晶体管宽长比, V_{data} 为数据线的电压, V_{oled} 为OLED工作电压,为所有像素单元共享, V_{th} 为晶体管的阈值电压,对于增强型TFT, V_{th} 为正值,对于耗尽型TFT, V_{th} 为负值。由上式可知,如果不同像素单元之

间的 V_{th} 不同，则电流存在差异。如果像素的 V_{th} 随时间发生漂移，则可能造成先后电流不同，导致残影。且由于 OLED 器件非均匀性引起 OLED 工作电压不同，也会导致电流差异。

[0010] 面向补偿 V_{th} 非均匀性、漂移和 OLED 非均匀性的像素结构有很多种，通常采用如图 2 和图 3 所示将 TFT 置为二极管连接的方式来实现，但是这种结构只适用于增强型的 TFT，耗尽型 TFT 储存的电压中不会含有 V_{th} 的电压信息，从而无法补偿 V_{th} 非均匀性。

发明内容

[0011] 本发明要解决的技术问题是提供一种像素单元驱动电路、驱动方法及显示装置，可以有效地补偿 n 型耗尽型或增强型 TFT 驱动管的阈值电压非均匀性、阈值电压漂移和 OLED 非均匀性问题，提升显示效果。

[0012] 为解决上述技术问题，本发明的实施例提供一种像素单元驱动电路，用于驱动 OLED，包括：

[0013] 第一晶体管，第二晶体管，第三晶体管以及第四晶体管，第一电容和第二电容；其中，

[0014] 所述第一晶体管的栅极与所述第二晶体管的漏极连接，其源极与所述第二电容的第一端、所述第四晶体管的漏极以及所述 OLED 分别连接，其漏极与电源的高电平输出端连接；

[0015] 所述第二晶体管的栅极与第一控制线连接，其源极与数据线连接，其漏极与所述第一晶体管的栅极连接；

[0016] 所述第三晶体管的栅极与第二控制线连接，其源极与参考电压输入端连接，其漏极与所述第一晶体管的栅极连接；

[0017] 所述第四晶体管的栅极与所述第一控制线连接，其源极与初始电压输入端连接，其漏极与所述第二电容的所述第一端连接，且与所述第一晶体管的源极连接；

[0018] 所述第二电容的第二端与所述第一电容的第一端连接，所述第一电容的第二端与所述第一晶体管的栅极连接且与所述第二晶体管的漏极连接；

[0019] 所述参考电压输入端还与所述第一电容的第一端和所述第二电容的第二端连接。

[0020] 其中，所述第一控制线为第一栅扫描信号控制线，所述第二控制线为第二栅扫描信号控制线；

[0021] 在像素充电阶段，所述第一控制线为高电平，所述第二控制线为低电平；

[0022] 在像素补偿阶段，所述第一控制线和所述第二控制线均为低电平；

[0023] 在驱动 OLED 发光显示阶段，所述第一控制线为低电平，所述第二控制线为高电平。

[0024] 其中，所述第一晶体管，所述第二晶体管，所述第三晶体管，所述第四晶体管均为 N 型薄膜晶体管。

[0025] 其中，所述第一晶体管，所述第二晶体管，所述第三晶体管，所述第四晶体管均为耗尽型薄膜晶体管。

[0026] 本发明的实施例还提供一种像素单元驱动电路的驱动方法，包括：

[0027] 像素充电步骤：第一控制线控制第二晶体管和第四晶体管导通，第二控制线控制第三晶体管关断，数据线通过导通的所述第二晶体管对第一电容进行充电，并使第一晶体

管导通，初始电压输入端通过导通的所述第四晶体管对第二电容进行充电；

[0028] 像素补偿步骤：第一控制线控制所述第二晶体管、所述第四晶体管关断，所述第二控制线控制所述第三晶体管关断，电源的高电平输出端通过所述像素充电步骤导通的所述第一晶体管对所述第二电容充电，直到所述第二电容的第一端的电压为 $V_{DATA} - V_{th}$ ；其中， V_{DATA} 为数据线的电压信号， V_{th} 为所述第一晶体管的电压阈值；

[0029] 驱动 OLED 发光显示步骤：所述第一控制线控制所述第二晶体管和第四晶体管关断，所述第二控制线控制所述第三晶体管导通，参考电压输入端通过导通的所述第三晶体管对所述第一电容进行充电，直到所述第一电容的第二端的电压为参考电压输入端的电平，并通过导通的所述第一晶体管驱动 OLED 发光显示。

[0030] 其中，所述第一控制线为第一栅扫描信号控制线，所述第二控制线为第二栅扫描信号控制线；

[0031] 在像素充电阶段，所述第一控制线为高电平，所述第二控制线为低电平；

[0032] 在像素补偿阶段，所述第一控制线和所述第二控制线均为低电平；

[0033] 在驱动 OLED 发光显示阶段，所述第一控制线为低电平，所述第二控制线为高电平。

[0034] 本发明的实施例还提供一种显示装置，包括 OLED，以及如上所述的像素单元驱动电路；所述像素单元驱动电路包括的第一晶体管的源极与所述 OLED 的阳极连接，所述 OLED 的阴极与接地端连接。

[0035] 本发明的上述技术方案的有益效果如下：

[0036] 上述方案中，通过采用 4 个晶体管以及 2 个电容的像素单元的驱动电路，可以有效地补偿 n 型耗尽型或增强型 TFT 驱动管的阈值电压非均匀性、阈值电压漂移和 OLED 非均匀性问题，提升显示效果，因此适用性更广。

附图说明

[0037] 图 1 为现有技术中 2 个 TFT 晶体管，1 个电容组成的电压驱动型像素电路示意图；

[0038] 图 2 为现有技术中采用增强型 TFT 晶体管的补偿像素电路结构；

[0039] 图 3 为现有技术中采用耗尽型 TFT 晶体管的补偿像素电路结构；

[0040] 图 4 为本发明的像素单元的驱动电路的结构示意图；

[0041] 图 5 为图 4 所示的电路的第一控制线和第二控制线的脉冲时序示意图。

具体实施方式

[0042] 为使本发明要解决的技术问题、技术方案和优点更加清楚，下面将结合附图及具体实施例进行详细描述。

[0043] 如图 4 所示，本发明的实施例提供一种像素单元驱动电路，用于驱动 OLED，包括：第一晶体管 T1，第二晶体管 T2，第三晶体管 T3 以及第四晶体管 T4，第一电容 C1 和第二电容 C2；其中，

[0044] 所述第一晶体管 T1 的栅极与第二晶体管 T2 的漏极连接，其源极与第二电容 C2 的第一端、第四晶体管 T4 的漏极以及 OLED（附图中 D1 所表示的部件）连接，其漏极与电源的高电平输出端 ELVDD 连接；

[0045] 所述第二晶体管 T2 的栅极与第一控制线 SCAN (n)连接,其源极与数据线 DATA 连接,其漏极与所述第一晶体管 T1 的栅极连接;其中, n 为正整数;

[0046] 所述第三晶体管 T3 的栅极与第二控制线 SCAN (n+2) 连接,其源极与参考电压输入端 VREF 连接,其漏极与所述第一晶体管 T1 的栅极连接;其中,参考电压为直流电平;

[0047] 所述第四晶体管 T4 的栅极与所述第一控制线 SCAN (n) 连接,其源极与初始电压输入端 VINIT 连接,其漏极与所述第二电容 C2 的所述第一端 J3 连接,且与第一晶体管 T1 的源极连接;其中,初始电压为补偿复位时使用的初始电压,为恒定的直流电正值;

[0048] 所述第二电容 C2 的第二端 J2 与所述第一电容 C1 的第一端(即上述第二电容 C2 的第二端 J2)连接,所述第一电容 C1 的第二端 J1 与所述第一晶体管 T1 的栅极连接且与所述第二晶体管 T2 的漏极连接;

[0049] 所述参考电压输入端 VREF 还与所述第一电容 C1 的第一端 J2 和所述第二电容 C2 的第二端 J2 连接。

[0050] 其中,如图 5 所示,所述第一控制线 SCAN (n) 为第一栅扫描信号控制线,其脉冲信号为:在 t1 时间段内为高电平,在 t2 时间段内为低电平,在 t3 时间段内为低电平;

[0051] 所述第二控制线 SCAN (n + 2) 为第二栅扫描信号控制线,其脉冲信号为:在 t1 时间段内为低电平,在 t2 时间段内为低电平,在 t3 时间段内为高电平;其中, t1 时间段为像素预充阶段,t2 时间段补偿阶段,t3 时间段为发光显示阶段;

[0052] 另外,所述第一晶体管 T1,所述第二晶体管 T2,所述第三晶体管 T3,所述第四晶体管 T4 均为 N 型薄膜晶体管。

[0053] 上述实施例中,N 型 TFT 晶体管 T1~T4、存储电容 C1、C2 等组成的电路的工作过程如下:SCAN[n] 和 SCAN[n+2] 为行扫描控制线,信号的控制时序如图 5 所示:

[0054] 第 1 阶段为预充阶段,主要目的是使 TFT 管 T1 的源极 J3 点和 J1 点预冲电平,如图 4 和图 5 所示,控制信号 SCAN[n] 为开关电平 VGH (高电平),SCAN[n+2] 为开关电平 VGL (低电平),此时 T2 和 T4 导通,T3 关断;DATA 线上的电平充入第一电容 C1 的第二端(即节点 J1),第二电容 C2 的第一端 J3 被充电为 VINIT 电平,第二电容 C2 的第二端或者第一电容 C1 的第一端 J2 电平为 VREF;VINIT 电平足够低,一方面使 OLED 不会发光,另一方面使 T1 管导通;电容 C1 和 C2 为存储电荷之用,保证节点电平的稳定。

[0055] 第 2 阶段为补偿阶段,如图 4 和图 5 所示,SCAN[n] 为开关电平 VGL (低电平),SCAN[n+2] 为开关电平 VGL (低电平);此时 TFT 管 T2, T3, T4 关断;在这个阶段,第二电容 C2 的第一端 J3 点通过导通的 T1 管被 ELVDD (电源的高电平输出端) 充电,直到电压等于 $V_{DATA} - V_{th}$;在补偿阶段结束时,存储电容 C2 两端的电压差为 $VREF - V_{DATA} + V_{th}$ 。

[0056] 第 3 阶段为保持发光阶段,如图 4 和图 5 所示,在这个阶段,SCAN[n] 为开关电平 VGL (低电平),SCAN[n+2] 为开关电平 VGH (高电平),TFT 管 T3 导通,TFT 管 T2、T4 关断;第一电容 C1 的第二端(节点 J1)被充电为 VREF,由于电容 C2 的自举效应,VGS (T1 的栅极和源极之间的电压) 电压变为 $VREF - (V_{DATA} - V_{th})$;此时流过晶体管 T1 的电流为:

$$[0057] I_{OLED} = \frac{1}{2} \cdot \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot [VREF - V_{DATA} + V_{th} - V_{th}]^2$$

$$[0058] = \frac{1}{2} \cdot \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot [VREF - V_{DATA}]^2$$

[0059] 其中, μ_n 为载流子迁移率, C_{ox} 为栅氧化层电容, W/L 为晶体管宽长比, V_{DATA} 为数据

线的电压,为所有像素单元共享,V_{th} 为晶体管的阈值电压,由上式可知,其电流与阈值电压和 OLED 两端的电压无关,因此基本消除了阈值电压非均匀性、漂移以及 OLED 电气性能非均匀性的影响。

[0060] 采用该结构的像素电路,无论对于增强型还是耗尽型的 TFT,可以有效地补偿 n 型耗尽型或增强型 TFT 驱动管的阈值电压非均匀性、阈值电压漂移和 OLED 非均匀性问题,提升显示效果。

[0061] 本发明的实施例还提供一种像素单元驱动电路的驱动方法,包括:

[0062] 像素充电步骤:第一控制线 SCAN (n) 控制第二晶体管 T2 和第四晶体管 T4 导通,第二控制线 SCAN (n+2) 控制第三晶体管 T3 关断,数据线 DATA 通过导通的所述第二晶体管 T2 对第一电容 C1 进行充电,并使第一晶体管 T1 导通,初始电压输入端 VINIT 通过导通的所述第四晶体管 T4 对第二电容 C2 进行充电;

[0063] 像素补偿步骤:第一控制线 SCAN (n) 控制所述第二晶体管 T2、所述第四晶体管 T4 关断,所述第二控制线 SCAN(n+2) 控制所述第三晶体管 T3 关断,电源的高电平输出端 ELVDD 通过所述像素充电步骤导通的所述第一晶体管 T1 对所述第二电容 C2 充电,直到所述第二电容 C2 的第一端的电压为 V_{DATA} - V_{th};其中,V_{DATA} 为数据线的电压信号,V_{th} 为所述第一晶体管 T1 的电压阈值;

[0064] 驱动 OLED 发光显示步骤:所述第一控制线 SCAN (n) 控制所述第二晶体管 T2 和第四晶体管 T4 关断,所述第二控制线 SCAN (n+2) 控制所述第三晶体管 T3 导通,参考电压输入端 VREF 通过导通的所述第三晶体管 T3 对所述第一电容 C1 进行充电,直到所述第一电容 C1 的第二端 J2 的电压为参考电压输入端的电平,并通过导通的所述第一晶体管 T1 驱动 OLED 发光显示。

[0065] 其中,所述第一控制线为第一栅扫描信号控制线,其脉冲信号为:在 t1 时间段内为高电平,在 t2 时间段内为低电平,在 t3 时间段内为低电平;

[0066] 所述第二控制线为第二栅扫描信号控制线,其脉冲信号为:在 t1 时间段内为低电平,在 t2 时间段内为低电平,在 t3 时间段内为高电平;

[0067] 其中,t1 时间段内为所述像素充电阶段,t2 时间段内为所述像素补偿阶段,t3 时间段为驱动 OLED 发光显示阶段。

[0068] 本发明的实施例还提供一种显示装置,包括 OLED,以及如上所述的像素单元驱动电路;所述像素单元驱动电路包括的第一晶体管的源极与所述 OLED 的阳极连接,所述 OLED 的阴极与接地端 ELVSS 连接。

[0069] 本发明的该显示装置,采用该结构的像素电路,无论对于增强型还是耗尽型的 TFT,可以有效地补偿 n 型耗尽型或增强型 TFT 驱动管的阈值电压非均匀性、阈值电压漂移和 OLED 非均匀性问题,提升显示效果。

[0070] 以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明所述原理的前提下,还可以作出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。

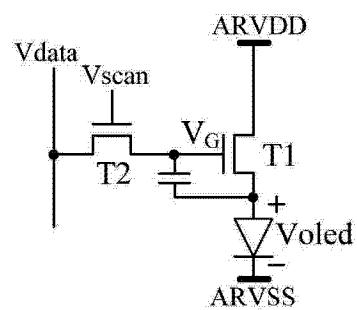


图 1

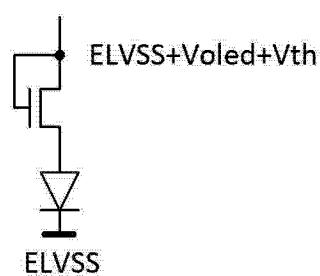


图 2

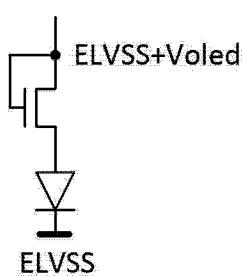


图 3

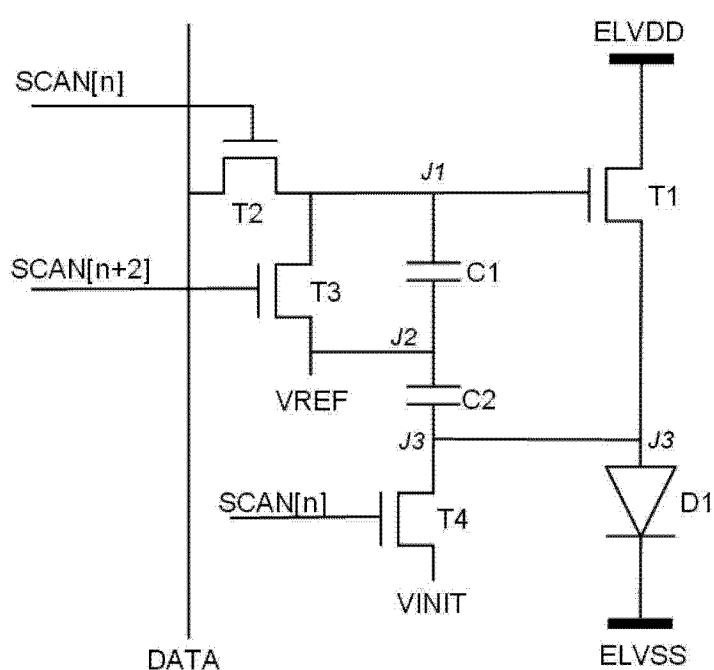


图 4

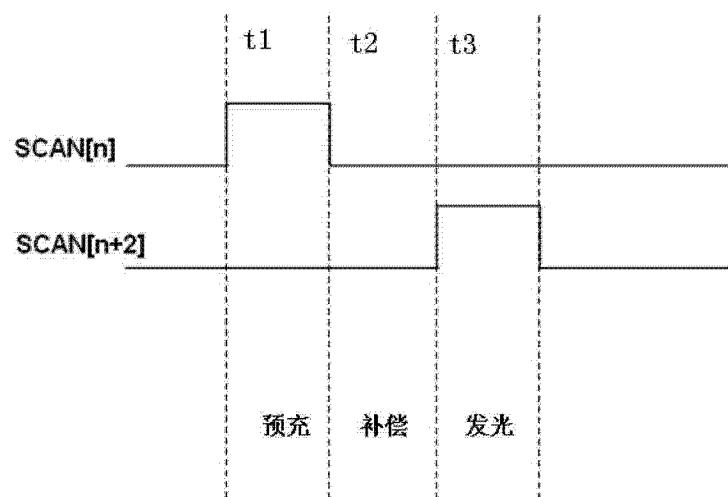


图 5

专利名称(译)	一种像素单元驱动电路、驱动方法及显示装置		
公开(公告)号	CN102982767A	公开(公告)日	2013-03-20
申请号	CN201210528323.9	申请日	2012-12-10
[标]申请(专利权)人(译)	京东方科技股份有限公司		
申请(专利权)人(译)	京东方科技股份有限公司		
当前申请(专利权)人(译)	京东方科技股份有限公司		
[标]发明人	解红军		
发明人	解红军		
IPC分类号	G09G3/32		
CPC分类号	H01L27/3265 G09G3/3208 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861		
代理人(译)	黄灿		
其他公开文献	CN102982767B		
外部链接	Espacenet Sipo		

摘要(译)

本发明提供一种像素单元驱动电路、驱动方法及显示装置，其中电路包括：4个TFT晶体管和2个电容。其显示过程分为3个过程，分别为预冲、补偿、和显示。相比较传统的像素结构，它可以有效地补偿增强型或耗尽型TFT驱动管的阈值电压漂移、均匀性差以及OLED电压非均匀性。

