



# (12)发明专利申请

(10)申请公布号 CN 109830610 A

(43)申请公布日 2019.05.31

(21)申请号 201910074956.9

(22)申请日 2019.01.25

(71)申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王丹

(74)专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 姜春咸 陈源

(51)Int.Cl.

H01L 51/50(2006.01)

H01L 51/52(2006.01)

H01L 51/56(2006.01)

H01L 27/32(2006.01)

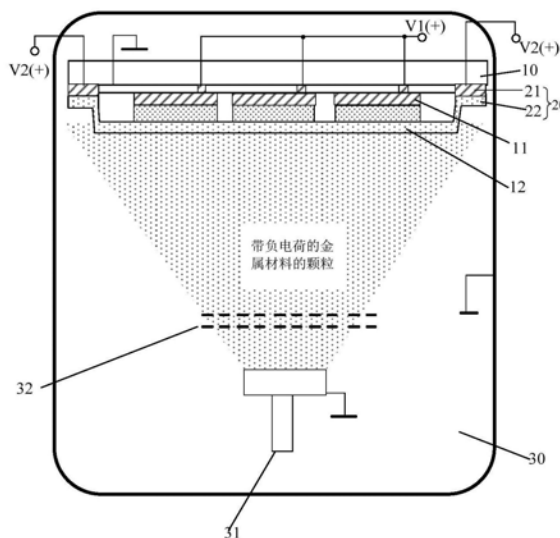
权利要求书3页 说明书9页 附图6页

## (54)发明名称

阵列基板母板及其制作方法、阵列基板、显示装置

## (57)摘要

本发明提供一种阵列基板母板的制作方法，包括：在衬底上对应于每个子像素的位置形成第一电极；形成有机电致发光层；在每个显示区形成第二电极，在非显示区形成传输线；传输线包括第一传输层和第二传输层，第二传输层与第二电极同步形成，第二传输层的厚度大于第二电极的厚度；同步形成第二传输层和第二电极包括：蒸镀带电的金属颗粒；向第一电极提供第一电压，向第一传输层提供第二电压，第一电压与第二电压的极性相同，且均与金属颗粒所带电荷的极性相反；第一电压的绝对值小于第二电压的绝对值。本发明还提供一种阵列基板母板、阵列基板和显示装置，本发明能在不影响第二电极透光性的同时，减小传输线对信号传输的影响；并减少掩膜板的使用。



1. 一种阵列基板母板的制作方法,所述阵列基板母板包括多个基板区,每个基板区包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素;其特征在于,所述制作方法包括:

在衬底上对应于每个子像素的位置形成第一电极;

在每个第一电极背离衬底的一侧形成有机电致发光层;

在每个显示区形成第二电极,并在非显示区形成连接所述第二电极与参考信号端的传输线;所述第二电极位于有机电致发光层背离第一电极的一侧;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同步形成,且所述第二传输层的厚度大于所述第二电极的厚度;其中,同步形成第二传输层和第二电极的步骤包括:

利用蒸镀装置向衬底蒸镀带电的金属颗粒;

向第一电极提供第一电压,向第一传输层提供第二电压,所述第一电压与所述第二电压的极性相同,且均与所述金属颗粒所带电荷的极性相反;所述第一电压的绝对值小于所述第二电压的绝对值。

2. 根据权利要求1所述的制作方法,其特征在于,所述显示区中的子像素的颜色分为多种;

在形成第一电极的步骤之前,还包括:

在衬底上形成至少一组信号端,每组信号端包括多个测试信号端,每个测试信号端均对应一种颜色的子像素;

在每个子像素中形成第一开关单元,所述第一开关单元用于根据第一控制信号将相应的数据线上的信号传输至所述第一电极;

在非显示区形成多个第二开关单元,每个第二开关单元均对应一种颜色的子像素,所述第二开关单元用于根据第二控制信号将所述测试信号端的信号传输至相应颜色的子像素对应的数据线。

3. 根据权利要求2所述的制作方法,其特征在于,在每个第一电极背离衬底的一侧形成有机电致发光层的步骤包括:

向所述第一开关单元提供控制第一控制信号,向所述第二开关单元提供第二控制信号;

利用蒸镀装置向所述衬底蒸镀带电的有机电致发光材料;

向与待蒸镀的子像素所对应的测试信号端提供第三电压,向其他子像素对应的测试信号端提供第四电压,所述第三电压的极性与所述有机电致发光材料的极性相反,所述第四电压与所述有机电致发光材料的极性相同。

4. 根据权利要求1或3所述的制作方法,其特征在于,所述蒸镀装置包括蒸发源和设置在所述蒸发源与所述衬底之间设置栅状电极组;所述蒸发源用于蒸发待蒸镀的材料,所述栅状电极组用于向所述蒸发源所蒸发的材料施加电压。

5. 根据权利要求1至3中任意一项所述的制作方法,其特征在于,所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

6. 一种阵列基板母板,包括多个基板区,每个基板区包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素;其特征在于,每个子像素中均设置有第一电极和有

机电致发光层,所述第一电极设置在衬底上,所述有机电致发光层设置在所述第一电极背离所述衬底的一侧;

每个显示区还设置有第二电极,所述第二电极位于所述有机电致发光层背离所述第一电极的一侧;所述非显示区设置有连接所述第二电极与参考信号端的传输线;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同层设置,所述第二传输层的厚度大于所述第二电极的厚度。

7. 根据权利要求6所述的阵列基板母板,其特征在于,所述第一电极为反射电极,所述第二电极为透光电极;所述第二电极和所述第二传输层均采用金属材料制成。

8. 根据权利要求6所述的阵列基板母板,其特征在于,所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

9. 根据权利要求6所述的阵列基板母板,其特征在于,所述显示区中的子像素的颜色分为多种,每个子像素中设置的有机电致发光层的颜色与所述子像素的颜色相同;所述子像素中还设置有第一开关单元,所述第一开关单元用于根据第一控制信号将相应的数据线上的信号传输至所述第一电极;

所述衬底上还设置有包括至少一组信号端,每组信号端包括多个测试信号端,每个测试信号端均对应一种颜色的子像素;所述非显示区设置有多个第二开关单元,每个第二开关单元均对应一种颜色的子像素,所述第二开关单元用于根据第二控制信号将所述测试信号端的信号传输至相应颜色的子像素对应的数据线。

10. 根据权利要求9所述的阵列基板母板,其特征在于,每组所述信号端还包括至少一个第一控制端,所述第一控制端用于提供所述第一控制信号;所述第一开关单元包括第一开关晶体管,所述第一开关晶体管的栅极与所述第一控制端相连,所述第一开关晶体管的第二极与所述数据线相连,所述第一开关晶体管的第二极与所述第一电极相连。

11. 根据权利要求9所述的阵列基板母板,其特征在于,每个显示区中的子像素排成多行多列,同一列中的子像素的颜色相同;

每组所述信号端还包括多个第二控制端,每个第二控制端均对应一种颜色的子像素;所述第二开关单元包括多个第二开关晶体管,每个第二开关晶体管均对应一列子像素,所述第二开关晶体管的栅极与相应的第二控制端相连,所述第二开关晶体管的第二极与相应的测试信号端相连,所述第二开关晶体管的第二极与相应的数据线相连。

12. 根据权利要求9所述的阵列基板母板,其特征在于,所述信号端的组数为多组,每个基板区均对应一组所述信号端。

13. 一种阵列基板,包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素,其特征在于,每个子像素中均设置有第一电极和有机电致发光层,所述第一电极设置在衬底上,所述有机电致发光层设置在所述第一电极背离所述衬底的一侧;所述显示区还设置有第二电极,所述第二电极位于所述有机电致发光材料层背离所述第一电极的一侧;所述非显示区连接所述第二电极与参考信号端的传输线;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同层设置,所述第二传输层的厚度大于所述第二电极的厚度。

14. 根据权利要求13所述的阵列基板,其特征在于,所述第一电极为反射电极,所述第

二电极为透光电极;所述第二电极和所述第二传输层均采用金属材料制成;

所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

15.一种显示装置,其特征在于,包括权利要求13或14所述的阵列基板。

## 阵列基板母板及其制作方法、阵列基板、显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,具体涉及一种阵列基板母板及其制作方法、阵列基板、显示装置。

### 背景技术

[0002] 在有机电致发光显示装置(Organic Light-Emitting Diode,OLED)的制备过程中,发光单元的有机电致发光层采用蒸镀工艺形成;在顶发光式有机电致发光显示装置中,发光单元的阴极通常采用蒸镀金属材料的方法形成,并且,阴极通过非显示区的传输线与低电平信号端相连。在现有的有机电致发光器件中,阴极的厚度与传输线的厚度相同或近似相同,这样,当传输线厚度过大时,阴极厚度也较大,从而影响阴极的透光;而当传输线厚度过小时,会导致传输线的电阻较大,从而影响传输线对信号的传输。

### 发明内容

[0003] 本发明旨在至少解决现有技术中存在的技术问题之一,提出了一种阵列基板母板及其制作方法、阵列基板、显示装置。

[0004] 为了实现上述目的,本发明提供一种阵列基板母板的制作方法,所述阵列基板母板包括多个基板区,每个基板区包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素;所述制作方法包括:

[0005] 在衬底上对应于每个子像素的位置形成第一电极;

[0006] 在每个第一电极背离衬底的一侧形成有机电致发光层;

[0007] 在每个显示区形成第二电极,并在非显示区形成连接所述第二电极与参考信号端的传输线;所述第二电极位于有机电致发光层背离第一电极的一侧;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同步形成,且所述第二传输层的厚度大于所述第二电极的厚度;其中,同步形成第二传输层和第二电极的步骤包括:

[0008] 利用蒸镀装置向衬底蒸镀带电的金属颗粒;

[0009] 向第一电极提供第一电压,向第一传输层提供第二电压,所述第一电压与所述第二电压的极性相同,且均与所述金属颗粒所带电荷的极性相反;所述第一电压的绝对值小于所述第二电压的绝对值。

[0010] 可选地,所述显示区中的子像素的颜色分为多种;

[0011] 在形成第一电极的步骤之前,还包括:

[0012] 在衬底上形成至少一组信号端,每组信号端包括多个测试信号端,每个测试信号端均对应一种颜色的子像素;

[0013] 在每个子像素中形成第一开关单元,所述第一开关单元用于根据第一控制信号将相应的数据线上的信号传输至所述第一电极;

[0014] 在非显示区形成多个第二开关单元,每个第二开关单元均对应一种颜色的子像

素,所述第二开关单元用于根据第二控制信号将所述测试信号端的信号传输至相应颜色的子像素对应的数据线。

[0015] 可选地,在每个第一电极背离衬底的一侧形成有机电致发光层的步骤包括:

[0016] 向所述第一开关单元提供控制第一控制信号,向所述第二开关单元提供第二控制信号;

[0017] 利用蒸镀装置向所述衬底蒸镀带电的有机电致发光材料;

[0018] 向与待蒸镀的子像素所对应的测试信号端提供第三电压,向其他子像素对应的测试信号端提供第四电压,所述第三电压的极性与所述有机电致发光材料的极性相反,所述第四电压与所述有机电致发光材料的极性相同。

[0019] 可选地,所述蒸镀装置包括蒸发源和设置在所述蒸发源与所述衬底之间设置栅状电极组;所述蒸发源用于蒸发待蒸镀的材料,所述栅状电极组用于向所述蒸发源所蒸发的材料施加电压。

[0020] 可选地,所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

[0021] 相应地,本发明还提供一种阵列基板母板,包括多个基板区,每个基板区包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素;每个子像素中均设置有第一电极和有机电致发光层,所述第一电极设置在衬底上,所述有机电致发光层设置在所述第一电极背离所述衬底的一侧;

[0022] 每个显示区还设置有第二电极,所述第二电极位于所述有机电致发光层背离所述第一电极的一侧;所述非显示区设置有连接所述第二电极与参考信号端的传输线;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同层设置,所述第二传输层的厚度大于所述第二电极的厚度。

[0023] 可选地,所述第一电极为反射电极,所述第二电极为透光电极;所述第二电极和所述第二传输层均采用金属材料制成。

[0024] 可选地,所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

[0025] 可选地,所述显示区中的子像素的颜色分为多种,每个子像素中设置的有机电致发光层的颜色与所述子像素的颜色相同;所述子像素中还设置有第一开关单元,所述第一开关单元用于根据第一控制信号将相应的数据线上的信号传输至所述第一电极;

[0026] 所述衬底上还设置有包括至少一组信号端,每组信号端包括多个测试信号端,每个测试信号端均对应一种颜色的子像素;所述非显示区设置有多个第二开关单元,每个第二开关单元均对应一种颜色的子像素,所述第二开关单元用于根据第二控制信号将所述测试信号端的信号传输至相应颜色的子像素对应的数据线。

[0027] 可选地,每组所述信号端还包括至少一个第一控制端,所述第一控制端用于提供所述第一控制信号;所述第一开关单元包括第一开关晶体管,所述第一开关晶体管的栅极与所述第一控制端相连,所述第一开关晶体管的第一极与所述数据线相连,所述第一开关晶体管的第二极与所述第一电极相连。

[0028] 可选地,每个显示区中的子像素排成多行多列,同一列中的子像素的颜色相同;

[0029] 每组所述信号端还包括多个第二控制端,每个第二控制端均对应一种颜色的子像素;所述第二开关单元包括多个第二开关晶体管,每个第二开关晶体管均对应一列子像素,所述第二开关晶体管的栅极与相应的第二控制端相连,所述第二开关晶体管的第一极与相应的测试信号端相连,所述第二开关晶体管的第二极与相应的数据线相连。

[0030] 可选地,所述信号端的组数为多组,每个基板区均对应一组所述信号端。

[0031] 相应地,本发明还提供一种阵列基板,包括显示区和环绕所述显示区的非显示区,所述显示区包括多个子像素,每个子像素中均设置有第一电极和有机电致发光层,所述第一电极设置在衬底上,所述有机电致发光层设置在所述第一电极背离所述衬底的一侧;所述显示区还设置有第二电极,所述第二电极位于所述有机电致发光材料层背离所述第一电极的一侧;所述非显示区连接所述第二电极与参考信号端的传输线;所述传输线包括第一传输层和第二传输层,所述第一传输层位于所述第二传输层与所述衬底之间,所述第二传输层与所述第二电极同层设置,所述第二传输层的厚度大于所述第二电极的厚度。

[0032] 可选地,所述第一电极为反射电极,所述第二电极为透光电极;

[0033] 所述第二电极和所述第二传输层均采用金属材料制成;

[0034] 所述第二电极的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,所述第二传输层的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

[0035] 相应地,本发明还提供一种显示装置,包括上述阵列基板。

## 附图说明

[0036] 附图是用来提供对本发明的进一步理解,并且构成说明书的一部分,与下面的具体实施方式一起用于解释本发明,但并不构成对本发明的限制。在附图中:

[0037] 图1为本发明实施例中提供的阵列基板母板的基板区分布示意图;

[0038] 图2为本发明实施例中阵列基板母板的基板区中的部分结构示意图;

[0039] 图3a至图3c为本发明实施例中提供的阵列基板母板的制作过程示意图;

[0040] 图4为本发明实施例中提供的阵列基板母板的一种具体制作方法流程图;

[0041] 图5a至图5e为本发明实施例中提供的阵列基板母板的具体制作过程示意图;

[0042] 图6为本发明实施例中提供的子像素中的电路结构示意图。

## 具体实施方式

[0043] 以下结合附图对本发明的具体实施方式进行详细说明。应当理解的是,此处所描述的具体实施方式仅用于说明和解释本发明,并不用于限制本发明。

[0044] 在顶发光式有机电致发光显示装置中,阴极通常采用厚度较小的金属材料层制成,这是因为,有机电致发光层采用蒸镀工艺形成,如果将阴极采用氧化铟锡(ITO)等透明导电层制作,则需要在蒸镀完有机电致发光层之后,将基板转移至溅射腔室进行氧化铟锡的溅射,从而容易造成有机电致发光层受到污染。而将阴极采用金属材料制作时,则可以直接在蒸镀有机电致发光层的蒸镀腔室内进行蒸镀,减少了有机电致发光层受到的污染。

[0045] 目前有机电致发光显示装置的制作中,通常利用掩膜板同时蒸镀形成传输线和阴极,此时,阴极与传输线厚度相同;或者,利用掩膜板同时蒸镀形成传输线的一部分和阳极,再形成阴极和传输线的另一部分,此时,由于阳极的厚度很小,因此,传输线的厚度与阴极

相差并不多。这种情况下,当传输线厚度过大时,阴极厚度也较大,从而影响阴极的透光;而当传输线厚度过小时,会导致传输线的电阻较大,从而影响传输线对信号的传输。

[0046] 本发明实施例一提供一种阵列基板母板的制作方法,如图1和图2所示,该阵列基板母板包括多个基板区BA,每个基板区BA包括显示区AA和环绕显示区的非显示区NA,显示区AA包括多种颜色(如,红色、绿色和蓝色)的子像素P。显示区AA设置有多条栅线Gate和多条数据线Data,栅线Gate和数据线Data交叉设置,以限定出多个子像素。显示区AA的子像素P排成多行多列,同一列的子像素P的颜色相同。

[0047] 如图3a至图3c所示,所述阵列基板母板的制作方法包括:

[0048] 在衬底10上对应于每个子像素P的位置形成第一电极11,如图3a所示。其中,在形成第一电极11之前,可以先在每个子像素P中形成像素驱动电路16。

[0049] 在每个第一电极11背离衬底10的一侧形成有机电致发光层13,如图3b所示。其中,在形成有机电致发光层13之前,可以先形成像素界定层14,像素界定层14上设置有与子像素一一对应的开口。有机电致发光层13形成在像素界定层14的开口中。

[0050] 在每个显示区AA形成第二电极;在非显示区NA形成连接第二电极与参考信号端的传输线;第二电极位于有机电致发光层背离第一电极的一侧,传输线包括第一传输层和第二传输层,第一传输层位于第二传输层与衬底之间,第二传输层与第二电极同层设置,第二传输层的厚度大于第二电极的厚度。

[0051] 其中,第二传输层和第二电极同步形成,第一传输层在第二传输层之前形成。同步形成第二传输层和第二电极的步骤包括:

[0052] 如图3c所示,利用蒸镀装置向衬底10蒸镀带电的金属颗粒;并且,向第一电极11提供第一电压V1,向第一传输层21提供第二电压V2,第一电压V1与第二电压V2的极性相同,且均与金属颗粒所带电荷的极性相反。这样可以通过异性相吸的方式在第一传输层21表面形成第二传输层22,并形成覆盖每个子像素的第二电极12。其中,第一电压V1的绝对值小于第二电压V2的绝对值。

[0053] 本发明实施例一提供的阵列基板母板的制作方法具有如下有益效果:在形成第二传输层22和第二电极12时,向衬底10蒸镀带电的金属颗粒,并调节第一电极11和第一传输层21上的电压的极性与金属颗粒所带电荷的极性相反,从而通过异性相吸的方式同步形成第二传输层22和第二电极12。这种蒸镀方式工艺简单,不需要使用掩模板,从而不会因掩模板的变形而影响蒸镀精度。另外,由于第一电压V1的绝对值小于第二电压V2的绝对值,因此第一传输层21上淀积金属颗粒的速度大于显示区AA中淀积金属颗粒的速度,进而使得第二传输层22的厚度大于第二电极12的厚度,从而在不影响第二电极12透光性的同时,减小传输线20的电阻,进而减小传输线20对信号传输的影响。

[0054] 下面结合图2至图5d对本实施例的阵列基板母板的制作方法进行具体介绍。所述制作方法包括:

[0055] S1、在衬底10上形成至少一组信号端,如图2中所示,每组信号端包括多个测试信号端(DR、DB和DG)、至少一个第一控制端Switch和多个第二控制端(SR、SB和SG),每个测试信号端均对应一种颜色的子像素。

[0056] 可选地,每个基板区BA均设对应一组信号端,每组信号端设置在与相应基板区BA相邻的位置。

[0057] S2、如图5a所示,在每个子像素P中形成第一开关单元和像素驱动电路16。

[0058] 如图6所示,第一开关单元15包括第一开关晶体管M1,第一开关单元15用于根据第一控制信号将相应的数据线Data上的信号传输至第一电极11。像素驱动电路16可以为6T2C结构,其包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第一电容C1和第二电容C2。其中,第一晶体管T1的栅极与子像素对应的栅线Gate相连,第一晶体管T1的第一极与子像素对应的数据线Data相连,第一晶体管T1的第二极与驱动晶体管DTFT的第一极相连。第二晶体管T2的栅极与子像素对应的栅线Gate、第一电容C1的第一端相连,第二晶体管T2的第一极与第一电容C1的第二端、驱动晶体管DTFT的栅极相连,第二晶体管T2的第二极与驱动晶体管DTFT的第二极相连。第三晶体管T3的栅极和第四晶体管T4的栅极均与发光控制信号线Emission相连,第三晶体管T3的第一极与驱动晶体管DTFT的第二极相连,第三晶体管T3的第二极与有机电致发光单元OLED的第一电极11相连。第四晶体管T4的第一极与电源端VDD相连,第四晶体管T4的第二极与驱动晶体管DTFT的第一极相连。第五晶体管T5的栅极与复位信号线Reset相连,第五晶体管T5的第一极与驱动晶体管DTFT的栅极相连,第五晶体管T5的第二极与初始信号端Vinit相连。第二电容C2的两端分别与电源端VDD和驱动晶体管DTFT的栅极相连。

[0059] 当然,本实施例的像素驱动电路16也不局限于上述6T2C的结构,也可以采用3T2C、2T1C等结构,这些基本的像素驱动电路均为本领域技术人员可以理解的,这里不再详细赘述。

[0060] S3、在非显示区形成多个第二开关单元,每个第二开关单元均对应一种颜色的子像素,所述第二开关单元用于根据第二控制信号将所述测试信号端的信号传输至相应颜色的子像素对应的数据线。

[0061] 其中,第二开关单元包括多个第二开关晶体管M2(如图2所示),每个第二开关晶体管M2均对应一列子像素,第二开关晶体管M2的栅极与相应的第二控制端相连,第二开关晶体管M2的第一极与相应的测试信号端相连,第二开关晶体管M2的第二极与相应的数据线Data相连。当向第二控制端SR提供第二控制信号时,则该第二控制端SR所连接的第二开关晶体管M2开启,从而将相应的测试信号端DR与红色子像素列对应的数据线Data导通;当向第二控制端SG提供第二控制信号时,则该第二控制端SG所连接的第二开关晶体管M2开启,从而将相应的测试信号端DG与绿色子像素列对应的数据线Data导通;当向第二控制端SB提供第二控制信号时,则该第二控制端SB所连接的第二开关晶体管M2开启,从而将相应的测试信号端DB与蓝色子像素列对应的数据线Data导通。

[0062] 需要说明的是,上述步骤S1、步骤S2和步骤S3并不一定是三个独立的步骤,例如,也可以将第一开关晶体管M1和第二开关晶体管M2在同时制作;每组信号端可以在第一开关晶体管M1的制作过程中一并制作,或者与后续的第一电极同步制作。

[0063] S4、如图5b所示,在衬底10上对应于每个子像素P的位置形成第一电极11,同时,在非显示区NA形成第一传输层21。

[0064] 其中,第一电极11为反射电极。可选地,第一电极11和第一传输层21均为ITO/Ag/ITO的叠层。具体地,可以在衬底10上依次形成ITO层、Ag层和ITO层,之后通过光刻构图工艺形成第一电极11和第一传输层21。

[0065] S5、如图5c所示,形成像素界定层14,像素界定层14上形成有对应于每个第一电极

11的开口H。

[0066] S6、如图5d所示,在每个第一电极11背离衬底10的一侧形成有机电致发光层13,有机电致发光层13位于像素界定层的开口中。图5d中省略了像素界定层。

[0067] 具体地,可以根据颜色种类分别在各种颜色的子像素中形成相应颜色的有机电致发光层,例如,先在红色子像素中的每个第一电极11上形成红色有机电致发光层;之后在绿色子像素中的每个第一电极11上形成绿色有机电致发光层;最后在蓝色子像素中的每个第一电极11上形成蓝色有机电致发光层。

[0068] 进一步具体地,在每种颜色的子像素中形成相应颜色的有机电致发光层的步骤包括:

[0069] 向第一开关单元提供控制第一控制信号,向第二开关单元提供第二控制信号,从而使得测试信号端的电压传输至第一电极。

[0070] 利用蒸镀装置向衬底10蒸镀带电的有机电致发光材料,如图5所示。其中,蒸镀装置包括蒸镀源31和设置在蒸发源31与衬底10之间设置栅状电极组32;蒸发源31用于蒸发待蒸镀的材料,栅状电极组32用于向蒸发源31所蒸发的材料施加电压。

[0071] 向与待蒸镀的子像素所对应的测试信号端提供第三电压,向其他子像素对应的测试信号端提供第四电压,第三电压的极性与有机电致发光材料的极性相反,第四电压与有机电致发光材料的极性相同。

[0072] 可选地,当蒸发源31蒸镀有机电致发光材料时,向栅状电极组32施加正电压,以使有机电致发光材料的颗粒穿过栅状电极组32的缝隙后带正电荷;此时,如图5d所示,待蒸镀的子像素中的第一电极接收到的第三电压V3为负电压,其他颜色子像素中的第一电极接收到的第四电压V4为正电压。

[0073] S7、如图5e所示,在每个显示区AA形成第二电极12,同时在第一传输层21背离衬底10的一侧形成第二传输层22,第二传输层22的厚度大于第二电极12的厚度。其中,第二电极12为透光电极,第二电极12和第二传输层22均采用金属材料制成;第二电极12的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,第二传输层22的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

[0074] 同步形成第二电极12和第二传输层22的步骤包括:

[0075] S71、如图3c所示,将衬底10置于真空腔室30中,并利用蒸镀装置向衬底蒸镀带电的金属颗粒。具体地,可以向栅状电极组32施加负电压,以使金属颗粒穿过栅状电极组32的缝隙后带负电荷。

[0076] S72、如图3c所示,向第一电极11提供第一电压V1,向第一传输层21提供第二电压V2,第一电压V1与第二电压V2的极性相同,且均与金属颗粒所带电荷的极性相反;第一电压V1的绝对值小于第二电压V2的绝对值。当金属颗粒带负电荷时,第一电压V1和第二电压V2均为正电压,且第一电压V1小于第二电压V2,从而使得金属颗粒淀积在每个子像素中以及第一传输层21上,且第一传输层21上淀积金属颗粒的速度大于显示区AA中淀积金属颗粒的速度,进而使得第二传输层22的厚度大于第二电极12的厚度。

[0077] 可选地,在步骤S72中,可以通过调节第一电压V1和第二电压V2,以使得第二传输层22的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间,第二电极12的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,从而保证第二电极12的透光性,同时降低传输线20的电阻。

[0078] 其中,当第一电压V1为较小值时,金属颗粒朝向衬底10进行垂直方向上的扩散的

同时,也会发生水平方向上的扩散,从而使第二电极12形成覆盖整个显示区AA的连续膜层。

[0079] 可以理解的是,测试信号端(DR、DB和DG)、第一控制端Switch、第二控制端(SR、SB和SG)的信号均通过信号线传输至第一开关单元15或第二开关单元。当每个基板区BA均设对应一组信号端,每组信号端设置在与相应基板区BA相邻的位置时,可以减小各信号端所连接的信号线上的电压降,从而在蒸镀有机电致发光层13时,使同一颜色的子像素中第一电极11接收到的电压更加一致,进而提高有机电致发光层13的厚度均一性。在蒸镀第二电极12时,各个第一电极11上的电压更加一致,进而提高第二电极12的厚度均一性。

[0080] 以上介绍了本发明提供的阵列基板母板的具体制作过程,可以看出,在制作第二电极和传输线的第二传输层时,只需要通过第一开关单元和第二开关单元向第一电极和第一传输层提供电压即可,不需要使用掩模板,从而不会因掩模板的变形而影响蒸镀精度;并且,第二开关单元还可以用于阵列基板母板的测试中,以使得阵列基板母板利用同一结构实现不同的功能,从而简化阵列基板的结构。另外,传输线的厚度大于阴极的厚度,且二者的厚度差为第二传输层与阴极的厚度差以及第一传输层的厚度之和,从而使得传输线的厚度更大,进而在不影响第二电极透光性的同时,减小传输线的电阻,以减小传输线对信号传输的影响。

[0081] 本发明实施例二提供一种阵列基板母板,该阵列基板母板采用实施例一的制作方法制成。结合图1、图2和图5e所示,该阵列基板母板包括多个基板区BA,每个基板区BA包括显示区AA和环绕显示区的非显示区NA,显示区AA包括多种颜色(如,红色、绿色和蓝色)的子像素。显示区AA设置有多条栅线Gate和多条数据线Data,栅线Gate和数据线Data交叉设置,以限定出多个子像素P。每个子像素P中均设置有第一电极11和有机电致发光层13,第一电极11设置在衬底10上,有机电致发光层13设置在第一电极11背离衬底10的一侧。每个子像素P中设置的有机电致发光层13的颜色与子像素的颜色相同。每个显示区AA还设置有第二电极12,第二电极12位于有机电致发光层13背离第一电极11的一侧。非显示区NA设置有连接第二电极12与参考信号端的传输线20;传输线20包括第一传输层21和第二传输层22,第一传输层21位于第二传输层21与衬底10之间,第二传输层22与第二电极12同层设置,第二传输层22的厚度大于第二电极12的厚度。

[0082] 其中,衬底10上还设置有像素界定层14,像素界定层14上设置有与子像素一一对应的开口,有机电致发光层13设置在像素界定层14的开口中。阵列基板母板在后续可以切割为多个阵列基板,阵列基板与基板区BA对应。每个显示区BA中的子像素可以排成多行多列,同一列中的子像素的颜色相同。第一电极11可以为有机电致发光单元的阳极,第二电极12可以为有机电致发光单元的阴极,此时,参考电压端为低电平信号端。

[0083] 另外,需要说明的是,本发明的“同层设置”是指两个结构是由相同材料层经过同一次工艺形成的,故二者在在层叠关系上是处于同一个层之中的;但这并不表示二者与衬底10间的距离必定相同。

[0084] 在本实施例二中,由于传输线20包括第一传输层21和第二传输层22,且第二传输层22的厚度大于第二电极12的厚度,因此,传输线20的厚度大于第二电极12的厚度,且二者的厚度差为第二传输层22与第二电极12的厚度差再加上第一传输层21的厚度,从而使得传输线20的厚度更大,进而在不影响第二电极12透光性的同时,减小传输线20的电阻,以减小传输线20对信号传输的影响。

[0085] 本实施例二的阵列基板母板尤其适用于顶发光式结构,具体地,第一电极11为反射电极,第二电极12为透光电极。并且,第二电极12和第二传输层22均采用金属材料制成,从而有利于采用蒸镀工艺制作第二电极12和第二传输层22,防止因更换工艺腔室而对有机电致发光层13造成污染。

[0086] 为了保证第二电极12的透光性,同时降低传输线20的电阻,可选地,本发明中的第二传输层22的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间,第二电极12的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间。

[0087] 结合图5e和图6所示,子像素中设置有像素驱动电路16,像素驱动电路16用于在子像素进行显示时,为第一电极11、有机电致发光层13和第二电极12构成的有机电致发光单元OLED提供驱动信号。像素驱动电路16具体可以采用上文所述的6T2C的电路结构。

[0088] 另外,子像素中还设置有第一开关单元15,该第一开关单元15用于根据第一控制信号将相应的数据线Data上的信号传输至第一电极11。衬底10上还设置有至少一组信号端,每组信号端包括多个测试信号端,每个测试信号端均对应一种颜色的子像素。如图1和图2所示,测试信号端DB对应蓝色子像素;测试信号端DR对应红色子像素;测试信号端DG对应绿色子像素。另外,非显示区NA中设置有多个第二开关单元,每个第二开关单元均对应一种颜色的子像素,第二开关单元用于根据第二控制信号将测试信号端的信号传输至相应颜色的子像素对应的数据线。

[0089] 为了便于向同一显示区AA中所有的第一开关单元15同时提供第一控制信号,结合图2和图6所示,每组信号端还包括至少一个第一控制端Switch,第一控制端Switch用于提供所述第一控制信号;第一开关单元15包括第一开关晶体管M1,第一开关晶体管M1的栅极与第一控制端Switch相连,第一开关晶体管M1的第一极与数据线Data相连,第一开关晶体管M1的第二极与第一电极11相连。

[0090] 为了便于向各颜色子像素所对应的数据线提供电压信号,优选地,如图2所示,每组信号端还包括多个第二控制端SB、SG和SR,每个第二控制端均对应一种颜色的子像素。第二开关单元包括多个第二开关晶体管M2,每个第二开关晶体管M2均对应一列子像素,第二开关晶体管M2的栅极与相应的第二控制端相连,第二开关晶体管M2的第一极与相应的测试信号端相连,第二开关晶体管M2的第二极与相应的数据线Data相连。

[0091] 本实施例的阵列基板母板还可以应用于对子像素的检测中,以红色子像素的检测为例,向红色的子像素所对应的测试信号端DR提供测试信号,并将红色子像素所对应的第二控制端SR提供第二控制信号,以使各列红色子像素对应的第二开关晶体管M2开启;同时为各第一开关单元15提供第一控制信号,此时,各红色子像素中的有机电致发光层13被点亮。若每个基板区显示红色的画面,则表明红色子像素正常;否则,表明至少一部分红色子像素发生故障。

[0092] 可选地,每个基板区BA均设对应一组信号端,每组信号端设置在与相应基板区BA相邻的位置,以减小信号线上的电压降,从而在蒸镀有机电致发光层13时,使同一颜色的子像素中第一电极11接收到的电压更加一致,进而提高有机电致发光层13的厚度均一性;在蒸镀第二电极12时,各个第一电极11上的电压更加一致,进而提高第二电极12的厚度均一性。

[0093] 当然,也可以在阵列基板母板的每个角部设置一组信号端。另外,在后续阵列基板母板进行切割,形成多个独立的阵列基板时,可以将每组信号端一并去除。

[0094] 本发明实施例三提供一种阵列基板,该阵列基板为实施例二中的阵列基板母板进行切割后得到的对应于基板区的结构。具体地,如图5e所示,阵列基板包括显示区AA和环绕显示区AA的非显示区NA,显示区AA包括多个子像素P,多个子像素P的颜色分为多种。每个子像素中均设置有第一电极11和有机电致发光层13,第一电极11设置在衬底10上,有机电致发光层13设置在第一电极11背离衬底10的一侧。显示区AA还设置有第二电极12,第二电极12位于有机电致发光层13背离第一电极11的一侧;非显示区NA连接第二电极与参考信号端的传输线20;传输线20包括第一传输层21和第二传输层22,第一传输层21位于第二传输层22与衬底10之间,第二传输层22与第二电极12同层设置,第二传输层22的厚度大于第二电极12的厚度。

[0095] 其中,第一电极11为反射电极,第二电极12为透光电极;第二电极12和第二传输层22均采用金属材料制成;第二电极12的厚度在 $120\text{\AA}\sim 150\text{\AA}$ 之间,第二传输层22的厚度在 $200\text{\AA}\sim 300\text{\AA}$ 之间。

[0096] 另外,每个子像素中还设置有第一开关单元和像素驱动电路,非显示区还设置有第二开关单元。第一开关单元、像素驱动电路和第二开关单元的结构已在上文介绍,这里不再赘述。

[0097] 如上文所述,在对阵列基板母板进行切割时,可以将每组信号端切除,因此,阵列基板中可以不保留上述测试信号端、第一控制信号端和第二控制信号端结构。

[0098] 本发明实施例四提供一种显示装置,包括上述实施例三的阵列基板。所述显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0099] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

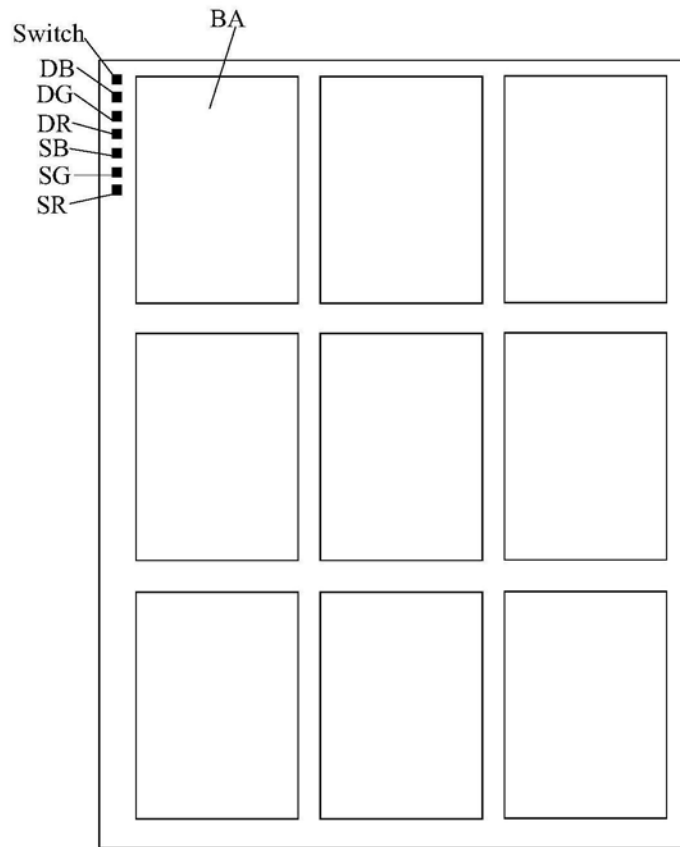


图1

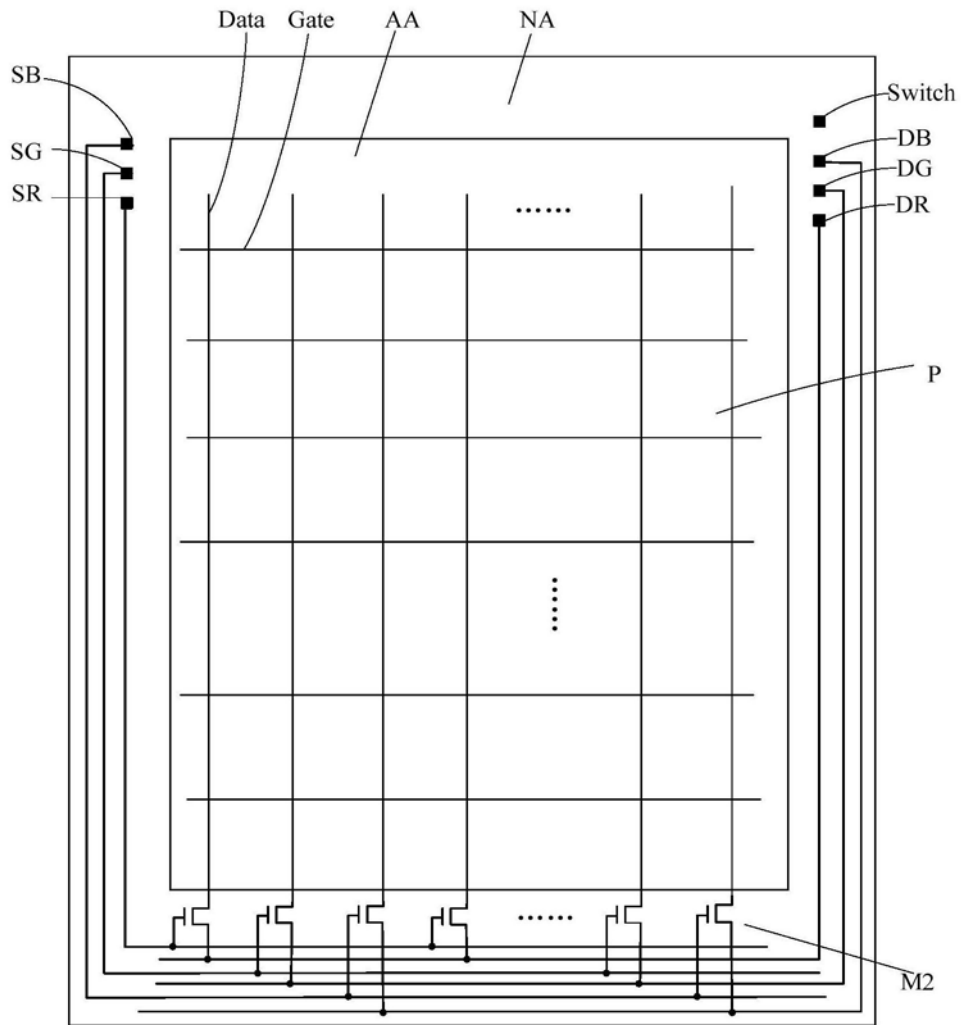


图2

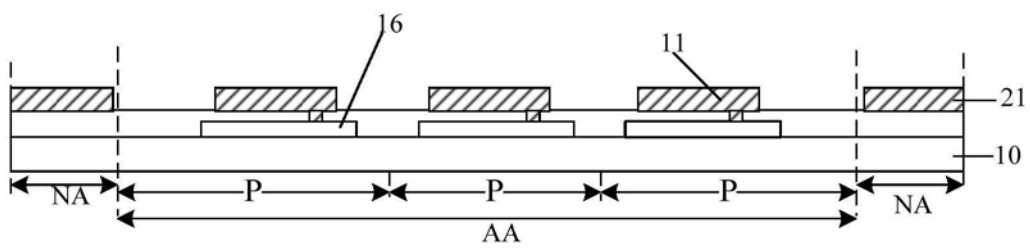


图3a

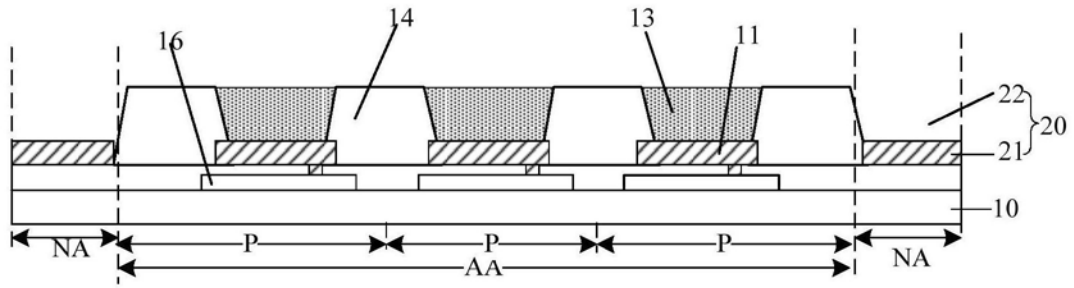


图3b

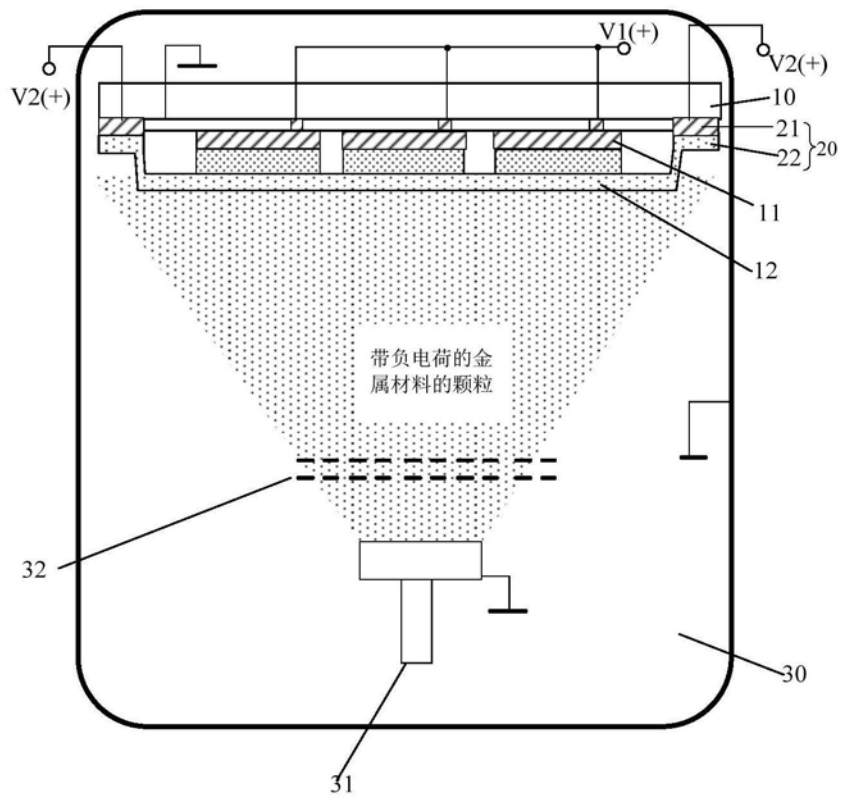


图3c

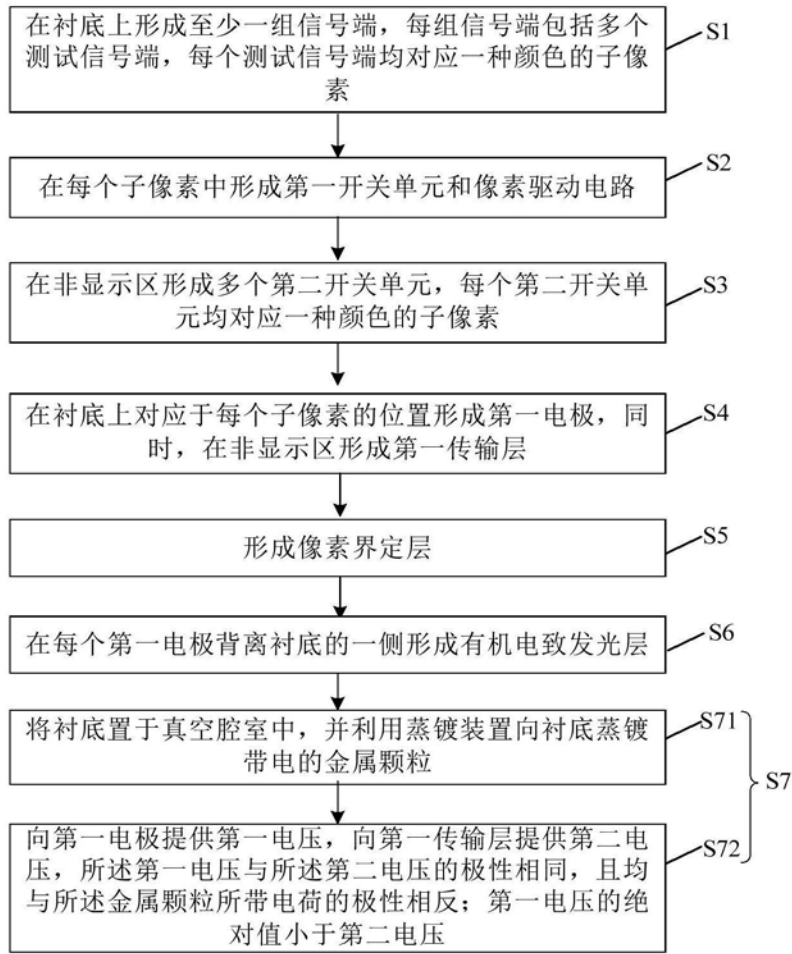


图4

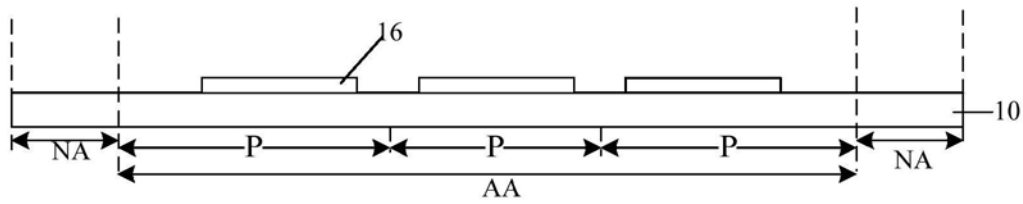


图5a

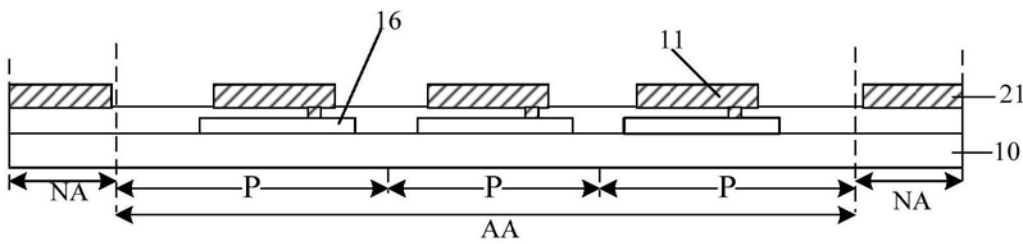


图5b

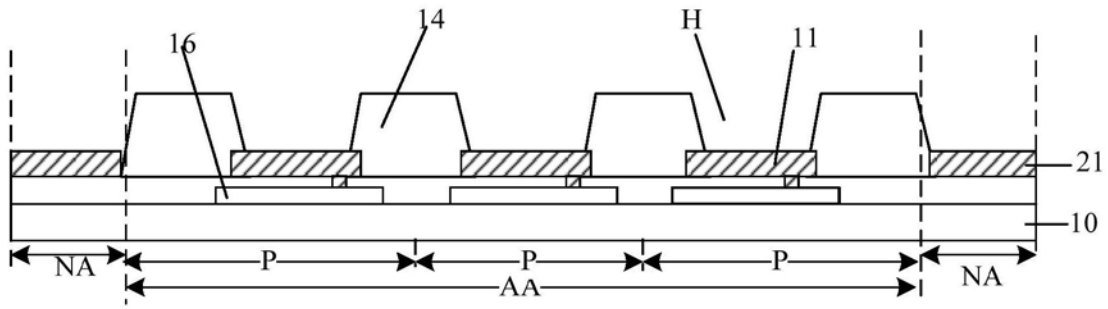


图5c

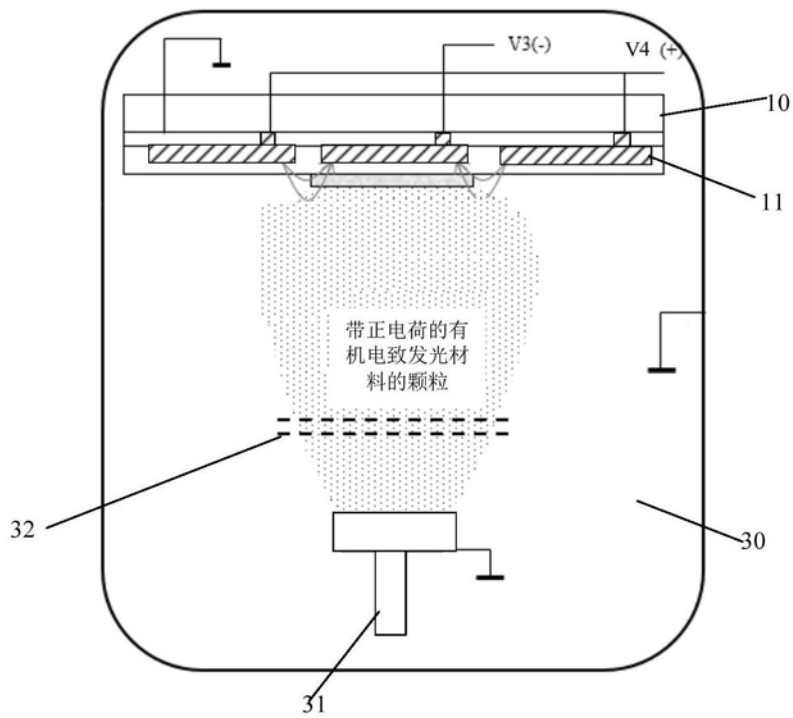


图5d

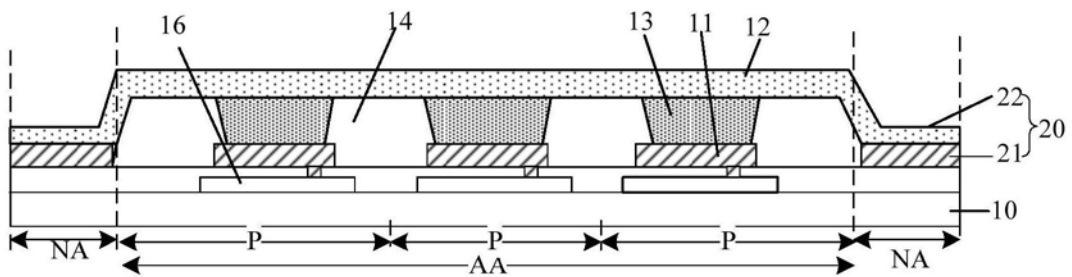


图5e

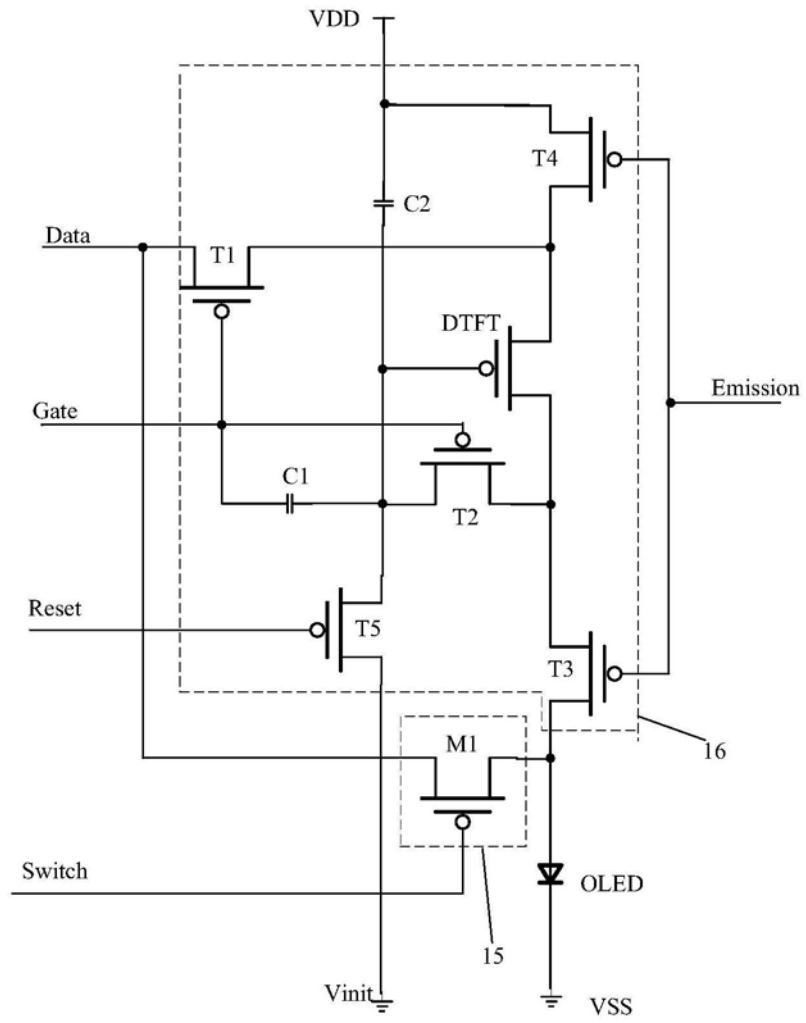


图6

专利名称(译)	阵列基板母板及其制作方法、阵列基板、显示装置		
公开(公告)号	<a href="#">CN109830610A</a>	公开(公告)日	2019-05-31
申请号	CN201910074956.9	申请日	2019-01-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王丹		
发明人	王丹		
IPC分类号	H01L51/50 H01L51/52 H01L51/56 H01L27/32		
代理人(译)	陈源		
外部链接	<a href="#">Espacenet</a>	<a href="#">SIPO</a>	

摘要(译)

本发明提供一种阵列基板母板的制作方法，包括：在衬底上对应于每个子像素的位置形成第一电极；形成有机电致发光层；在每个显示区形成第二电极，在非显示区形成传输线；传输线包括第一传输层和第二传输层，第二传输层与第二电极同步形成，第二传输层的厚度大于第二电极的厚度；同步形成第二传输层和第二电极包括：蒸镀带电的金属颗粒；向第一电极提供第一电压，向第一传输层提供第二电压，第一电压与第二电压的极性相同，且均与金属颗粒所带电荷的极性相反；第一电压的绝对值小于第二电压的绝对值。本发明还提供一种阵列基板母板、阵列基板和显示装置，本发明能在不影响第二电极透光性的同时，减小传输线对信号传输的影响；并减少掩膜板的使用。

