



(12)发明专利申请

(10)申请公布号 CN 109389949 A

(43)申请公布日 2019.02.26

(21)申请号 201711262465.4

(22)申请日 2017.12.04

(30)优先权数据

10-2017-0102006 2017.08.11 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 卞普彦

(74)专利代理机构 北京集佳知识产权代理有限公司

11227

代理人 王萍 王鹏

(51)Int.Cl.

G09G 3/3275(2016.01)

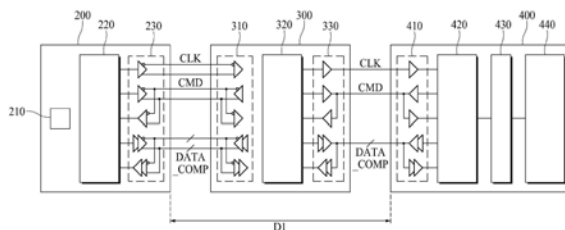
权利要求书2页 说明书13页 附图6页

(54)发明名称

有机发光显示装置

(57)摘要

公开了一种减轻时序控制器与存储器之间的连接限制的有机发光显示装置。有机发光显示装置包括：显示面板，在其上布置有有机发光二极管和驱动有机发光二极管的驱动晶体管；数据驱动器，基于驱动晶体管各自的阈值电压和有机发光二极管各自的劣化电平来生成感测数据；时序控制器，基于感测数据生成可以用于执行外部补偿和模糊补偿的补偿数据并输出补偿数据；桥接电路，接收来自时序控制器的补偿数据；以及接收来自桥接电路的补偿数据的存储器。桥接电路和存储器封装在源印刷电路板中。桥接电路在差分信号模式下接收在时序控制器内生成的时钟、从外部主机系统输入的命令和补偿数据。



1. 一种有机发光显示装置,包括:

显示面板,在所述显示面板上布置有有机发光二极管和驱动所述有机发光二极管的驱动晶体管;

数据驱动器,基于所述驱动晶体管各自的阈值电压和所述有机发光二极管各自的劣化电平来生成感测数据;

时序控制器,基于所述感测数据来生成用于执行外部补偿和模糊补偿的补偿数据并输出所述补偿数据;

桥接电路,接收来自所述时序控制器的所述补偿数据;以及

存储器,接收来自所述桥接电路的所述补偿数据,

其中,所述桥接电路和所述存储器封装在源印刷电路板中,并且所述桥接电路在差分信号模式下接收在所述时序控制器内生成的时钟、从外部主机系统输入的命令和所述补偿数据。

2. 根据权利要求1所述的有机发光显示装置,其中,所述时序控制器被配置成通过基于所述补偿数据执行所述外部补偿和所述模糊补偿来生成补偿数字视频数据,并且将所述补偿数字视频数据输出到所述数据驱动器。

3. 根据权利要求1所述的有机发光显示装置,其中,所述桥接电路在单端信号模式下将所述时钟、所述命令和所述补偿数据提供至所述存储器。

4. 根据权利要求1所述的有机发光显示装置,其中,所述时序控制器与所述存储器之间的信号传输距离在1m至10m的范围内。

5. 根据权利要求1所述的有机发光显示装置,其中,所述时序控制器包括第一输入输出单元,所述第一输入输出单元在所述差分信号模式的低压差分信号模式下输出所述时钟、所述命令和所述补偿数据。

6. 根据权利要求5所述的有机发光显示装置,其中,所述桥接电路包括:第二输入输出单元,在所述低压差分信号模式下接收所述时钟、所述命令和所述补偿数据;以及第三输入输出单元,在所述单端信号模式的联合电子设备工程委员会标准协议模式下将所述时钟、所述命令和所述补偿数据输出至所述存储器。

7. 根据权利要求6所述的有机发光显示装置,其中,所述存储器是非易失性嵌入式多媒体卡,并且包括第四输入输出单元,所述第四输入输出单元在所述联合电子设备工程委员会标准协议模式下接收所述时钟、所述命令和所述补偿数据。

8. 根据权利要求1所述的有机发光显示装置,其中,所述存储器在单端信号模式下输出对所述命令的响应信号,并且所述桥接电路在所述差分信号模式下将所述响应信号输出至所述时序控制器。

9. 根据权利要求8所述的有机发光显示装置,其中,所述存储器响应于所述命令在所述单端信号模式下将存储在所述存储器中的所述补偿数据提供至所述桥接电路,并且所述桥接电路在所述差分信号模式下将所述补偿数据提供至所述时序控制器。

10. 根据权利要求8所述的有机发光显示装置,其中,所述时序控制器响应于所述响应信号在所述差分信号模式下向所述桥接电路提供新的补偿数据,并且所述桥接电路在所述单端信号模式下将所述新的补偿数据提供至所述存储器。

11. 一种有机发光显示装置,包括:

显示面板,在所述显示面板上布置有有机发光二极管和被配置成驱动所述有机发光二极管的驱动晶体管;

数据驱动器,被配置成基于所述驱动晶体管各自的阈值电压和所述有机发光二极管各自的劣化电平来生成感测数据;

时序控制器,被配置成基于所述感测数据生成用于执行外部补偿和模糊补偿的补偿数据并输出所述补偿数据;以及

存储器,被配置成接收来自所述时序控制器的所述补偿数据,

其中,所述存储器被封装在源印刷电路板中,并且所述时序控制器和所述存储器通过多条线彼此连接,用于根据差分信号模式的低压差分信号模式双向传送在所述时序控制器内生成的时钟、从外部主机系统输入的命令以及所述补偿数据,并且所述时序控制器和所述存储器包括用于在所述低压差分信号模式下输入及输出所述时钟、所述命令和所述补偿数据的输入输出单元。

## 有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求于2017年8月11日提交的韩国专利申请第10-2017-0102006的权益,其全部内容如同在此完全阐述一样通过引用并入本文以用于所有目的。

### 技术领域

[0003] 本公开涉及有机发光显示装置。

### 背景技术

[0004] 在信息时代已经开发了用于显示作为视频或图片图像的视觉信息的显示装置领域中的许多技术。在显示装置中,有机发光显示装置通过使用借助于电子和空穴的复合生成光的有机发光二极管来显示图片图像。有机发光显示装置具有快速的响应速度,并且同时可以根据自发光来使低对比度最大化,由此有机发光显示装置作为下一代显示器已经受到关注。

[0005] 有机发光显示装置包括:显示面板、栅极驱动器、数据驱动器和时序控制器。显示面板包括:数据线;栅极线;和形成在数据线与栅极线之间的交叉部分处的多个像素,并且当栅极信号被提供至栅极线时多个像素被提供数据线的的数据电压。像素根据数据电压以预定亮度发光。

[0006] 栅极驱动器向栅极线提供栅极信号。数据驱动器包括用于向数据线提供数据电压的源极驱动集成电路(以下称为“IC”)。此外,数据驱动器通过感测线来感测每个像素内的驱动晶体管与有机发光二极管之间的电压或在有机发光二极管中流动的电流。有机发光显示装置通过使用感测到的信息生成补偿数据来执行用于补偿驱动晶体管的阈值电压的外部补偿和用于补偿有机发光二极管的劣化的模糊补偿。

[0007] 时序控制器控制栅极驱动器和数据驱动器的操作定时。此外,时序控制器被提供使用由数据驱动器感测的有机发光二极管的电压或电流值生成的感测数据。

[0008] 另外,有机发光显示装置具有存储器。存储器是非易失性的,并存储补偿数据。时序控制器读取和使用存储在存储器中的补偿数据以驱动显示面板。

[0009] 在单端信号模式下,在时序控制器与存储器之间提供信号。单端信号模式是信号的传输模式,可以应用于40mm至60mm的距离。根据单端信号模式,时序控制器与存储器之间的距离为40mm至60mm。在这种情况下,存储器仅可以布置在其中布置有时序控制器的控制印刷电路板上。

[0010] 如果存储器布置在控制印刷电路板上,则在更换控制印刷电路板期间应执行用于从服务器或先前的控制印刷电路板读取用于驱动显示面板的补偿数据的读取工作,以及用于将所读取的补偿数据写入新的控制印刷电路板中的写入工作。此外,在更换显示面板期间,应从控制印刷电路板中删除先前显示面板的补偿数据,并应写入新的显示面板的补偿数据。以这种方式,如果存储器布置在控制印刷电路板上,则不容易单独地更换显示面板或控制印刷电路板。

## 发明内容

[0011] 因此,本公开涉及一种有机发光显示装置,其基本上消除了由于相关技术的限制和缺点而引起的一个或更多个问题。

[0012] 本公开的优点是提供一种有机发光显示装置,其减轻时序控制器与存储器之间的连接限制。

[0013] 本公开的另外的优点和特征将被部分阐述于以下的描述中,并且对于本领域普通技术人员而言,本公开的另外的优点和特征通过所述描述将在某种程度上是显见的,或者可以从本公开的实践中获知本公开的另外的优点和特征。通过在书面的说明书及其权利要求书以及附图中特别指出的结构可以实现和获得本实施方案的这些目的和其他优点。

[0014] 为了实现这些目的和其他优点,并且根据本公开的目的,如本文所实施和广泛描述的,根据本公开的一个实施方式的有机发光显示装置包括:显示面板,在其上布置有有机发光二极管和用于驱动有机发光二极管的驱动晶体管;数据驱动器,用于通过使用驱动晶体管的阈值电压和有机发光二极管的劣化电平来生成感测数据;时序控制器,用于通过使用感测数据生成可以执行外部补偿和模糊补偿的补偿数据并输出补偿数据;桥接电路,用于接收来自时序控制器的补偿数据;以及用于接收来自桥接电路的补偿数据的存储器。桥接电路和存储器封装在源印刷电路板中。桥接电路在差分信号模式下接收在时序控制器内生成的时钟、从外部主机系统输入的命令和补偿数据。

[0015] 在本公开的另一方面,有机发光显示装置包括:显示面板,在其上布置有有机发光二极管和用于驱动有机发光二极管的驱动晶体管;数据驱动器,用于通过使用驱动晶体管的阈值电压和有机发光二极管的劣化电平来生成感测数据;时序控制器,用于通过使用感测数据生成可以执行外部补偿和模糊补偿的补偿数据并输出补偿数据;以及用于接收来自时序控制器的补偿数据的存储器。存储器封装在源印刷电路板中。时序控制器和存储器通过多条线路彼此连接,用于根据差分信号模式的LVDS模式双向传送在时序控制器内生成的时钟、从外部主机系统输入的命令和补偿数据。时序控制器和存储器包括用于在LVDS模式下输入及输出时钟、命令和补偿数据的输入输出单元。

[0016] 应当理解,本公开的前述一般性描述和以下详细描述二者都是示例性和说明性的,并且旨在提供对所要求保护的本公开的进一步说明。

## 附图说明

[0017] 所包括的附图用于提供对本公开的进一步理解并且附图被并入且构成本申请的一部分,附图示出了本公开的实施方式,并且与说明书一起用于解释本公开的原理。在附图中:

[0018] 图1是示出根据本公开的有机发光显示装置的透视图;

[0019] 图2是示出根据本公开的有机发光显示装置的框图;

[0020] 图3是示出图2的像素的电路图;

[0021] 图4是示出根据本公开的用于发送有机发光显示装置的补偿数据的方法的框图;

[0022] 图5是示出根据本公开的差分信号模式的波形图;

[0023] 图6是示出根据本公开的单端信号模式的波形图;

- [0024] 图7是示出根据本公开的第一实施方式的有机发光显示装置的时序控制器、桥接电路和存储器的框图；
- [0025] 图8是示出根据本公开的有机发光显示装置的广播命令的框图；
- [0026] 图9是示出根据本公开的有机发光显示装置的广播响应命令的框图；
- [0027] 图10是示出根据本公开的有机发光显示装置的读取命令的框图；
- [0028] 图11是示出根据本公开的有机发光显示装置的写入命令的框图；
- [0029] 图12是示出根据本公开的有机发光显示装置的读取命令的定时流图；
- [0030] 图13是示出根据本公开的有机发光显示装置的写入命令的定时流图；以及
- [0031] 图14是示出根据本公开的第二实施方式的有机发光显示装置的时序控制器和存储器的框图。

### 具体实施方式

[0032] 本公开实施方式的优点和特征及其实现方法将通过下面参照附图描述的实施方式显见。然而，本公开可以以各种不同方式来实施，并且不被解释为限于本文中公开的实施方式。相反，这些实施方式被提供用于使本公开内容详尽和完整，并且用于向本领域技术人员全面传达本公开的范围。应注意，本公开内容的范围仅由权利要求限定。

[0033] 在附图中公开的用于描述本公开的实施方式的形状、尺寸、比例、角度和数量仅仅是示例，因此，本公开不限于所示的细节。相同的附图标记通篇表示相同的元件。在下面的描述中，当确定相关已知功能或配置的详细描述不必要地模糊本公开的重点时，将省略详细描述。

[0034] 在使用本说明书中描述的“包含”、“具有”和“包括”的情况下，除非使用“仅”，否则可以添加另一部分。除非另有相反说明，否则单数形式的术语可以包括复数形式。

[0035] 在解释元件时，尽管没有明确的描述，但是元件仍被解释为包括误差范围。

[0036] 在描述位置关系时，例如，当位置关系被描述为“在…上”、“在…上方”、“在…下方”和“在…旁边”时，除非使用“紧接”或“直接”，否则可以在两个其他部分之间布置一个或更多个部分。

[0037] 在描述时间关系时，例如，当时间顺序被描述为“在…后”，“随后”，“接着”和“在…之前”时，除非使用“紧接”或“直接”，否则可以包括不连续的情况。

[0038] 应当理解，尽管这里可以使用术语“第一”、“第二”等来描述各种元件，但这些元件不应受这些术语的限制。这些术语仅用于使一个元件区别于另一元件。因此，在不脱离本公开的范围的情况下，第一元件可以被称为第二元件，并且类似地，第二元件可以被称为第一元件。

[0039] “X轴方向”、“Y轴方向”和“Z轴方向”不应仅由相互垂直关系的几何关系来解释，而是在本公开可以在功能上起作用的范围内可以具有更宽的方向性。

[0040] 术语“至少一个”应理解为包括相关所列项中的一个或更多个的任意和所有组合。例如，“第一项、第二项和第三项中的至少一个”的含义表示从第一项、第二项和第三项中的两个或更多个提出的所有项的组合，以及第一项、第二项或第三项。

[0041] 本公开的各种实施方式的特征可以部分地或全部地彼此耦合或组合，并且可以如本领域技术人员可以充分理解的那样以各种方式彼此相互操作并且在技术上被驱动。本公

开的实施方式可以彼此独立地执行,或者可以以共同依赖关系一起执行。

[0042] 在下文中,将参照附图详细描述本公开的优选实施方式。

[0043] 图1是示出根据本公开的有机发光显示装置的透视图。图2是示出根据本公开的有机发光显示装置的框图。图3是示出图2的像素的电路图。

[0044] 根据本公开的有机发光显示装置包括显示面板110、栅极驱动器120、数据驱动器130、柔性膜140、源印刷电路板(S-PCB) 150、连接器160、控制印刷电路板(C-PCB) 170、时序控制器(T-con) 200、桥接电路300和存储器400。

[0045] 显示面板110包括下基板111和上基板112。下基板111可以是由塑料或玻璃制成的薄膜晶体管基板。上基板112可以是第二基板112。第二基板112可以是由塑料膜、玻璃基板或保护膜制成的封装基板。

[0046] 下基板111包括显示区域和设置在显示区域附近的非显示区域。显示区域设置有用于显示图像的像素P。在下基板111上,布置有栅极线GL1至GL<sub>p</sub>( $p$ 为2或更大的正整数)、数据线DL1至DL<sub>q</sub>( $q$ 为2或更大的正整数)和感测线SL1至SL<sub>q</sub>。数据线DL1至DL<sub>q</sub>可以与感测线SL1至SL<sub>q</sub>并联布置。数据线DL1至DL<sub>q</sub>和感测线SL1至SL<sub>q</sub>可以布置成与栅极线GL1至GL<sub>p</sub>交叉。

[0047] 像素P中的每一个包括有机发光二极管(OLED)和像素驱动单元PD。在图3中,为了便于说明,仅示出了连接至第 $j$ 数据线DL <sub>$j$</sub> ( $j$ 为满足 $1 \leq j \leq q$ 的正整数)、第 $j$ 感测线SL <sub>$j$</sub> 、第 $k$ 扫描线Sk( $k$ 为满足 $1 \leq k \leq p$ 的正整数)以及第 $k$ 感测信号线SS <sub>$k$</sub> 的像素P。第 $k$ 扫描线Sk和第 $k$ 感测信号线SS <sub>$k$</sub> 包括在第 $k$ 栅极线GL <sub>$k$</sub> 中。就是说,每条栅极线GL1至GL<sub>p</sub>可以包括作为分离的线的扫描线和感测信号线。

[0048] 有机发光二极管OLED根据通过驱动晶体管DT提供的电流发光。有机发光二极管OLED的阳极电极可以连接至驱动晶体管DT的源极电极,并且其阴极电极可以连接至被提供低于高电位电压ELVDD的电位电压ELVSS的低电位电压线ELVSSL。

[0049] 有机发光二极管OLED可以包括阳极电极、空穴传输层、有机发光层、电子传输层和阴极电极。在这种情况下,如果电压被施加至阳极电极和阴极电极,则空穴和电子分别通过空穴传输层和电子传输层移动至有机发光层,并且在有机发光层中彼此复合以发光。

[0050] 像素驱动单元PD向有机发光二极管OLED和第 $j$ 感测线SL <sub>$j$</sub> 提供电流。像素驱动单元PD可以包括:驱动晶体管DT;由扫描线Sk的扫描信号控制的第一晶体管ST1;由感测信号线SS <sub>$k$</sub> 的感测信号控制的第二晶体管ST2;以及电容器C。

[0051] 在显示模式下,当从连接至像素的扫描线Sk提供扫描信号时,像素驱动单元PD被提供连接至像素P的数据线DL <sub>$j$</sub> 的数据电压V<sub>DATA</sub>,并且像素驱动单元PD将驱动晶体管DT的根据数据电压V<sub>DATA</sub>的电流提供至有机发光二极管OLED。当从连接至像素P的感测信号线SS <sub>$k$</sub> 提供感测信号时,像素驱动单元PD使驱动晶体管DT的电流流向连接至像素的感测线SL <sub>$j$</sub> 。

[0052] 驱动晶体管DT设置在高电位电压线ELVDDL与有机发光二极管OLED之间。驱动晶体管DT根据栅电极与源电极之间的电压差来控制从高电位电压线ELVDDL流向有机发光二极管OLED的电流。驱动晶体管DT的栅电极可以连接至第一晶体管ST1的第一电极,源电极可以连接至有机发光二极管OLED的阳极电极,并且漏电极可以连接至提供高电位电压ELVDD的高电位电压线ELVDDL。

[0053] 第一晶体管ST1通过第k扫描线Sk的第k扫描信号导通,并将第j数据线DLj的电压提供至驱动晶体管DT的栅电极。第一晶体管ST1的栅电极可以连接至第k扫描线Sk,其第一电极可以连接至驱动晶体管DT的栅电极,并且其第二电极可以连接至第j数据线DLj。第一晶体管ST1可以被称为扫描晶体管。

[0054] 第二晶体管ST2通过第k感测信号线SSk的第k感测信号导通,并将第j感测线SLj连接至驱动晶体管DT的源电极。第二晶体管ST2的栅电极可以连接至第k感测信号线SSk,其第一电极可以连接至第j感测线SLj,并且其第二电极可以连接至驱动晶体管DT的源电极。第二晶体管ST2可以被称为感测晶体管。

[0055] 电容器C设置在驱动晶体管DT的栅电极与源电极之间。电容器C存储驱动晶体管DT的栅极电压与源极电压之间的差分电压。

[0056] 已经在图2中描述了驱动晶体管DT以及第一晶体管ST1和第二晶体管ST2被形成为但不限于N型MOSFET(金属氧化物半导体场效应晶体管)。驱动晶体管DT以及第一晶体管ST1和第二晶体管ST2可以形成P型MOSFET。此外,第一电极可以是但不限于源电极,并且第二电极可以是但不限于漏电极。也就是说,第一电极可以是漏电极,并且第二电极可以是源电极。

[0057] 在显示模式下,当向第k扫描线Sk提供扫描信号时,第j数据线DLj的数据电压VDATA被提供至驱动晶体管DT的栅电极,并且当向第k感测信号线SSk提供感测信号时,第j感测线SLj的初始化电压被提供至驱动晶体管DT的源电极。因此,在显示模式下,根据驱动晶体管DT的栅电极的电压与源电极的电压之间的电压差流动的驱动晶体管DT的电流被提供至有机发光二极管OLED,并且有机发光二极管OLED根据驱动晶体管DT的电流发光。此时,由于数据电压VDATA是通过对驱动晶体管DT的电子迁移率和阈值电压进行补偿而获得的电压,所以驱动晶体管DT的电流不依赖于驱动晶体管DT的电子迁移率和阈值电压。

[0058] 在感测模式下,当向第k扫描线Sk提供扫描信号时,第j数据线的感测电压被提供至驱动晶体管DT的栅电极,并且当向第k感测信号线SSk提供感测信号时,第j感测线SLj的初始化电压被提供至驱动晶体管DT的源电极。此外,当向第k感测信号线SSk提供感测信号时,第二晶体管ST2导通,由此根据驱动晶体管DT的栅电极的电压与源电极的电压之间的电压差流动的驱动晶体管DT的电流流向第j感测线SLj。

[0059] 栅极驱动器120接收来自时序控制器200的栅极驱动器控制信号GCS。栅极驱动器120根据栅极驱动器控制信号GCS向栅极线GL1至GLp提供栅极信号。栅极信号包括扫描信号和感测信号。栅极驱动器120可以以板内栅极驱动器(GIP)模式形成在显示面板110的显示区域的一侧或两侧外部的非显示区域上。

[0060] 数据驱动器130接收来自时序控制器200的补偿数字视频数据CDATA和数据驱动器控制信号DCS。补偿数字视频数据CDATA是通过对数字视频数据DATA执行补偿驱动晶体管DT的阈值电压的外部补偿和补偿有机发光二极管OLED的劣化电平的模糊补偿而被校正的数字视频数据。数据驱动器130根据数据驱动器控制信号DCS将补偿数字视频数据CDATA转换成模拟数据电压,并将模拟数据电压提供至数据线DL1至DLq。通过从栅极驱动器120提供的扫描信号来选择将被提供数据电压的像素P。所选择的像素P被提供数据电压并以预定亮度发光。

[0061] 数据驱动器130被提供来自感测线SL1至SLq的感测电压或感测电流。数据驱动器

130通过使用感测电压或感测电流来生成感测数据SEN,其包括关于每个像素P的有机发光二极管OLED的劣化电平和驱动晶体管DT的阈值电压的信息。数据驱动器130将感测数据SEN提供至时序控制器200。

[0062] 数据驱动器130包括多个源极驱动器集成电路(SDIC)131。源驱动器IC 131中的每一个被封装在柔性膜140的每一个中。柔性膜140中的每一个可以通过使用各向异性导电膜(ACF)以带式自动接合(TAB)方式附接至设置在下基板111上的焊盘上。由于焊盘与数据线DL1至DLq连接,因此源极驱动器IC 131可以连接至数据线DL1至DLq。

[0063] 柔性膜140中的每一个可以设置成膜上芯片(COF)模式或塑料上芯片(COP)模式。膜上芯片可以包括基底膜(例如聚酰亚胺),和设置在基底膜上的多个导电引线。柔性膜140中的每一个可以弯折或弯曲。柔性膜140中的每一个可以附接到显示面板110的下基板111和源印刷电路板150上。

[0064] 源印刷电路板150可以附接至柔性膜140。可以在源印刷电路板150中封装桥接电路300和存储器400。源印刷电路板150可以是柔性印刷电路板。源印刷电路板150通过连接器160与控制印刷电路板170连接。

[0065] 连接器160将源印刷电路板150连接至控制印刷电路板170。连接器160可以被实现为线缆或具有多个引脚的连接器。

[0066] 可以在控制印刷电路板170中封装多个驱动芯片。时序控制器200可以封装在控制印刷电路板170中。控制印刷电路板170通过连接器160与源印刷电路板150连接。

[0067] 时序控制器200接收来自外部主机系统的数字视频数据DATA和时序信号TS。外部主机系统可以被实现为导航系统、机顶盒、DVD播放器、蓝光播放器、个人计算机(PC)、家庭影院系统、广播接收器、电话系统等。主机系统包括其中内置有缩放器的片上系统(SOC),并将输入图像的数字视频数据DATA转换成适合于在显示面板110上显示的格式。

[0068] 时序信号TS可以包括垂直同步信号、水平同步信号、数据使能信号、点时钟等。垂直同步信号是限定一个帧周期的信号。水平同步信号是限定向一条水平线的像素提供数据电压所需的一个水平周期的信号。数据使能信号是限定有效数据的输入周期的信号。点时钟是以预定的短周期重复的信号。

[0069] 为了控制栅极驱动器120和数据驱动器130的操作定时,时序控制器200基于时序信号TS生成用于控制栅极驱动器120的操作定时的栅极驱动器控制信号GCS和用于控制数据驱动器130的操作定时的数据驱动器控制信号DCS。时序控制器200将栅极驱动器控制信号GCS输出至栅极驱动器120,并将数据驱动器控制信号DCS输出至数据驱动器130。

[0070] 时序控制器200接收来自数据驱动器130的感测数据SEN。时序控制器200通过使用感测数据SEN来生成可由时序控制器200使用以执行外部补偿和模糊补偿的补偿数据。时序控制器200通过使用补偿数据进行外部补偿和模糊补偿来生成补偿数字视频数据CDATA。时序控制器200将执行了外部补偿和模糊补偿的补偿数字视频数据CDATA提供至数据驱动器130。时序控制器200输出补偿数据。输出的补偿数据被存储在存储器400中。

[0071] 桥接电路300接收来自时序控制器200的补偿数据。存储器400接收来自桥接电路300的补偿数据。桥接电路300和存储器400可以封装在源印刷电路板150中。

[0072] 图4是示出根据本公开的用于发送有机发光显示装置的补偿数据的方法的框图。

图5是示出根据本公开的差分信号模式(LVDS)的波形图。图6是示出根据本公开的单端信号

模式 (JEDEC1) 的波形图。

[0073] 根据本公开的有机发光显示装置在差分信号模式下将由时序控制器200生成的补偿数据提供至桥接电路300。差分信号模式的一个示例是低压差分信号 (LVDS) 模式。

[0074] 在差分信号模式 (LVDS) 下,同时输入两个输入电压。差分信号模式是根据两个输入电压之间的电压差发送信息的接口。在差分信号模式 (LVDS) 下,任何一个输入电压在随机时间具有第一逻辑电平L1,并且另一输入电压具有第二逻辑电平L2。如果使用差分信号模式 (LVDS),则用于输出信号的发射器和用于接收信号的接收器通过至少两条线彼此连接。

[0075] 时序控制器200在差分信号模式下将其中生成的时钟和由外部主机系统输入的命令提供至桥接电路300。时钟可以是外部主机系统提供的点时钟,或者可以是在时序控制器内与点时钟分开生成的压控振荡器 (VCO) 时钟。命令包括用于借助于时钟每一特定时间更新存储器400中的补偿数据的命令和用于借助于外部主机系统的需要将补偿数据存储在存储器40中的命令。

[0076] 桥接电路300可以将响应信号和存储在存储器400中的补偿数据提供至时序控制器200。如果使用差分信号模式 (LVDS),则发射器和接收器具有相同的输入输出结构。因此,如果使用差分信号模式 (LVDS),则可以执行时序控制器200与桥接电路300之间的双向通信。

[0077] 如果使用差分信号模式 (LVDS) 来发送和接收信号,则其比基于第一单端信号模式 JEDEC1 和第二单端信号模式 JEDEC2 的信号传输更少地受外部噪声的影响。差分信号模式 (LVDS) 有助于长距离的信号传输。如果使用差分信号模式 (LVDS),则从发射器到接收器的连接线或线缆的长度可能会增加到1m至10m.,该长度比对应于使用第一单端信号模式 JEDEC1 和第二单端信号模式 JEDEC2 的情况的40mm至60mm更显著地增加。

[0078] 如果在时序控制器200与桥接电路300之间应用差分信号模式 (LVDS),则可以避免由时序控制器200与桥接电路300之间的噪声引起的问题。此外,如果在时序控制器200与桥接电路300之间应用差分信号模式 (LVDS),则可以增加时序控制器200与桥接电路300之间的信号传输距离。因此,时序控制器200和桥接电路300可以更自由地布置。

[0079] 桥接电路300在第一单端信号模式 JEDEC1 下将时钟、命令和补偿数据提供至存储器400。存储器400在第二单端信号模式 JEDEC2 下将响应信号和在其中存储的补偿数据提供至桥接电路300。

[0080] 第一单端信号模式 JEDEC1 和第二单端信号模式 JEDEC2 是可以仅在一个方向上发送信号的单向通信方法。第一单端信号模式 JEDEC1 和第二单端信号模式 JEDEC2 中的每一个可以以一条线实现。第一单端信号模式 JEDEC1 和第二单端信号模式 JEDEC2 之一是由美国的联合电子设备工程委员会定义的 JEDEC 模式。

[0081] 大部分存储器400根据 JEDEC 模式设计和批量生产。因此,如果用于在桥接电路300与存储器400之间提供和接收信号的接口依赖于单端信号模式,则接口可以容易地应用于多个存储器400。

[0082] 图7是示出根据本公开的第一实施方式的有机发光显示装置的时序控制器200、桥接电路300和存储器400的框图。

[0083] 时序控制器200包括计数器210、主机控制器220和第一输入输出单元230。

[0084] 计数器210生成在时序控制器200内生成的时钟CLK。为了生成时钟CLK,计数器210可以在其中构建由液晶或晶体制成的振荡器。时钟CLK的示例包括VCO时钟。VCO时钟是借助于时序控制器200确定输出定时而不管外部主机系统的驱动或命令如何的参考信号。例如,如果VCO时钟超过预定的计数次数,则计数器210输出补偿数据,以更新存储在存储器400中的补偿数据。

[0085] 主机控制器220对将要在差分信号模式(LVDS)下输出的时钟CLK、从外部主机系统输入的命令CMD和补偿数据DATA\_COMP进行调整。主机控制器220使用LVDS模式作为差分信号模式。

[0086] 命令CMD包括四种类型的命令:广播(BC)、广播响应(BCR),读取(RD)和写入(WR)。广播BC是从时序控制器200传送至存储器400而不请求存储器400的响应的命令。广播响应是时序控制器200向存储器400传送命令然后接收对来自存储器400的命令的响应的命令。读取是时序控制器200向存储器400传送命令,然后接收来自存储器400的响应并且接收存储在存储器400中的补偿数据DATA\_COMP的命令。写入是时序控制器200向存储器400传送命令,然后接收来自存储器400的响应,并更新存储器400中的新的补偿数据DATA\_COMP的命令。

[0087] 此外,根据本公开的命令CMD可以包括复位信号RESET,其是对存储器400发指令以使存储在存储器400中的补偿数据DATA\_COMP复位的信号。

[0088] 第一输入输出单元230在LVDS模式下输出时钟CLK、命令CMD和补偿数据DATA\_COMP。

[0089] 用于从第一输入输出单元230输出时钟CLK的逻辑电路被实现为仅输出信号。因此,时钟CLK仅从第一输入输出单元230输出,并且不输入至第一输入输出单元230。

[0090] 用于从第一输入输出单元230输出命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第一输入输出单元230输出,或者可以输入至第一输入输出单元230。

[0091] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第一输入输出单元230的输入以及补偿数据DATA\_COMP从第一输入输出单元230的输出。如果补偿数据DATA\_COMP的容量大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0092] 选择性地,如果需要,第一输入输出单元230可以输出包括复位信号RESET的命令CMD。

[0093] 桥接电路300包括第二输入输出电路310、桥接控制器320和第三输入输出单元330。

[0094] 第二输入输出单元310在LVDS模式下接收时钟CLK、命令CMD和补偿数据COMP。

[0095] 用于从第二输入输出单元310输出时钟CLK的逻辑电路被实现为仅接收信号。因此,时钟CLK仅被输入至第二输入输出单元310,并且不从第二输入输出单元230输出。

[0096] 用于从第二输入输出单元310接收命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第二输入输出单元310输出,或者可以输入至第二输入输出单元310。

[0097] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第二输入输出单元310的输入以及补偿数据DATA\_COMP从第二输入输出单元310的输出。如果补偿数据DATA\_COMP的容量

大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0098] 选择性地,如果需要,第二输入输出单元310可以输出包括复位信号RESET的命令CMD。

[0099] 桥接控制器320被调整以在单端信号模式JEDEC1和JEDEC2下输出在LVDS模式下从第二输入输出单元310接收的时钟CLK、命令CMD和补偿数据DATA\_COMP。桥接控制器320使用JEDEC标准协议模式作为单端信号模式JEDEC1和JEDEC2。

[0100] 第三输入输出单元330在JEDEC标准协议模式下将时钟CLK、命令CMD和补偿数据DATA\_COMP输出至存储器400。

[0101] 用于从第三输入输出单元330输出时钟CLK的逻辑电路被实现为仅输出信号。因此,时钟CLK仅从第三输入输出单元330输出,并且不输入至第三输入输出单元330。

[0102] 用于从第三输入输出单元330接收命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第三输入输出单元330输出,或者可以输入至第三输入输出单元330。

[0103] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第三输入输出单元330的输入以及补偿数据DATA\_COMP从第三输入输出单元330的输出。如果补偿数据DATA\_COMP的容量大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0104] 选择性地,如果需要,第三输入输出单元330可以输出包括复位信号RESET的命令CMD。

[0105] 存储器400包括第四输入输出单元410、分类单元420、短期存储单元430和长期存储单元440。存储器400是非易失性的。存储器400可以被实现为嵌入式多媒体卡(eMMC)。

[0106] 第四输入输出单元410在JEDEC标准协议模式下接收时钟CLK、命令CMD和补偿数据DATA\_COMP。

[0107] 用于从第四输入输出单元410输出时钟CLK的逻辑电路被实现为仅接收信号。因此,时钟CLK仅被输入至第四输入输出单元410,并且不从第四输入输出单元410输出。

[0108] 用于从第四输入输出单元410接收命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第四输入输出单元410输出,或者可以输入至第四输入输出单元410。

[0109] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第四输入输出单元410的输入以及补偿数据DATA\_COMP从第四输入输出单元410的输出。如果补偿数据DATA\_COMP的容量大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0110] 选择性地,如果需要,第四输入输出单元410可以输出包括复位信号RESET的命令CMD。如果接收到包括复位信号RESET的命令CMD,则存储器400使存储在其中的补偿数据DATA\_COMP复位。

[0111] 分类单元420根据类型对从第四输入输出单元410接收的时钟CLK、命令CMD和补偿数据DATA\_COMP进行分类。

[0112] 分类单元420对命令CMD中需要响应于时序控制器的命令CMD进行分类。分类单元420生成用于响应于需要响应的命令CMD的响应信号RSP。分类单元420将生成的响应信号传送至第四输入输出单元410。

[0113] 分类单元420可以将接收到的补偿数据DATA\_COMP传送至短期存储单元430。分类

单元430可以将存储在短期存储单元430中的补偿数据DATA\_COMP传送至第四输入输出单元410。

[0114] 短期存储单元430接收从分类单元420传送的补偿数据DATA\_COMP。短期存储单元430可以将补偿数据DATA\_COMP传送至长期存储单元440。短期存储单元430可以将存储在其中的补偿数据DATA\_COMP传送至分类单元420。如果需要,短期存储单元430可以通过加载存储在长期存储单元440中的补偿数据DATA\_COMP来将补偿数据DATA\_COMP传送至分类单元420。

[0115] 长期存储单元440接收从短期存储单元430传送的补偿数据DATA\_COMP。长期存储单元440可以将存储在其中的补偿数据DATA\_COMP传送至短期存储单元430。长期存储单元440可以被实现为非易失性存储器。

[0116] 根据本公开的第一实施方式,时序控制器200与存储器400之间的连接线或线缆的长度可以被设置为第一距离D1。第一距离D1可以为1m至10m。该长度比40mm至60mm显著地增大。根据本公开的第一实施方式,可以在时序控制器200与存储器400之间添加用于在LVDS模式下传送信号的桥接电路300,从而可以显著增加第一长度D1的长度。

[0117] 图8是示出根据本公开的有机发光显示装置的广播命令CMD\_BC的框图。

[0118] 时序控制器200向桥接电路300输出广播命令CMD\_BC。桥接电路300将广播命令CMD\_BC输出至存储器400。

[0119] 图9是示出本公开的有机发光显示装置的广播响应命令CMD\_BCR的框图。

[0120] 时序控制器200向桥接电路300输出广播响应命令CMD\_BCR。桥接电路300将广播响应命令CMD\_BCR输出至存储器400。

[0121] 存储器400生成用于允许时序控制器200确认已经接收到广播响应命令CMD\_BCR的确认响应信号RSP\_AC。存储器400将确认响应信号RSP\_AC输出至桥接电路300。桥接电路300将确认响应信号RSP\_AC输出至时序控制器200。

[0122] 图10是示出根据本公开的有机发光显示装置的读取命令CMD\_RD的框图。

[0123] 时序控制器200将读取命令CMD\_RD输出至桥接电路300。桥接电路300将读取命令CMD\_RD输出至存储器400。

[0124] 存储器400生成用于通知时序控制器200已经接收到读取命令CMD\_RD的读取响应信号RSP\_RD。存储器400将读取响应信号RSP\_RD输出至桥接电路300。桥接电路300将读取响应信号RSP\_RD输出至时序控制器200。

[0125] 存储器400允许时序控制器200读取先前存储在其中的补偿数据DATA\_COMP。存储器400将作为先前存储的补偿数据的读取数据DATA\_RD输出至桥接电路300。桥接电路300将读取数据DATA\_RD输出至时序控制器200。桥接电路300将读取数据DATA\_RD输出至时序控制器200。

[0126] 图11是示出根据本公开的有机发光显示装置的写入命令CMD\_WR的框图。

[0127] 时序控制器200将写入命令CMD\_WR输出至桥接电路300。桥接电路300将写入命令CMD\_WR输出至存储器400。

[0128] 存储器400生成用于通知时序控制器200已经接收到写入命令CMD\_WR的写入响应信号RSP\_WR。存储器400将写入响应信号RSP\_WR输出至桥接电路300。桥接电路300将写入响应信号RSP\_WR输出至时序控制器200。

[0129] 时序控制器200接收写入响应信号RSP\_WR,并将作为新的补偿数据的写入数据DATA\_WR输出至桥接电路300。桥接电路300将写入数据DATA\_WR输出至存储器400。

[0130] 选择性地,存储器400可以再次将写入数据DATA\_WR输出至桥接电路300,以确认由时序控制器200写入的补偿数据是否正常。桥接电路300可以将写入数据DATA\_WR输出至时序控制器200。

[0131] 图12是示出根据本公开的有机发光显示装置的读取命令CMD\_RD的时序流程图。

[0132] 首先,命令CMD从时序控制器200传送至桥接电路300。命令CMD包括用于加载存储在存储器400中的补偿数据DATA\_COMP中的用于读取的读取数据DATA\_RD的内容。

[0133] 其次,命令CMD从桥接电路300传送至存储器400。

[0134] 第三,响应信号RSP从存储器400传送至桥接电路300。响应信号RSP包括用于确认已经接收到时序控制器200的命令CMD并输出所存储的补偿数据DATA\_COMP的读取数据DATA\_RD的通知。

[0135] 第四,响应信号RSP从桥接电路300传送至时序控制器200。

[0136] 第五,读取数据DATA\_RD从存储器400传送至桥接电路300。

[0137] 第六,读取数据DATA\_RD从桥接电路300传送至时序控制器200。

[0138] 图13是示出根据本公开的有机发光显示装置的写入命令CMD\_WR的时序流程图。

[0139] 首先,命令CMD从时序控制器200传送至桥接电路300。命令CMD包括用于将作为新的补偿数据DATA\_COMP的写入数据DATA\_WR写入存储器400的内容。

[0140] 其次,命令CMD从桥接电路300传送至存储器400。

[0141] 第三,响应信号RSP从存储器400传送至桥接电路300。响应信号RSP包括用于确认已经接收到时序控制器200的命令CMD并且指示写入数据DATA\_WR准备好被写入的通知。

[0142] 第四,响应信号RSP从桥接电路300传送至时序控制器200。

[0143] 第五,写入数据DATA\_WR从时序控制器200传送至桥接电路300。

[0144] 第六,写入数据DATA\_WR从桥接电路300传送至存储器400。

[0145] 选择性地,写入数据DATA\_WR可以从存储器400传送至桥接电路300,以确认已经执行了写入的补偿数据是否正常。写入数据DATA\_WR可以从桥接电路300传送至时序控制器200。

[0146] 图14是示出根据本公开的第二实施方式的有机发光显示装置的时序控制器200和存储器400的框图。

[0147] 根据本公开第二实施方式的时序控制器200通过使用感测数据SEN生成可执行外部补偿和模糊补偿的补偿数据DATA\_COMP。时序控制器200输出所生成的补偿数据DATA\_COMP。

[0148] 存储器400从时序控制器200接收补偿数据DATA\_COMP。存储器400被封装在源印刷电路板150中。

[0149] 时序控制器200和存储器400通过多条线彼此连接,用于根据差分信号模式的LVDS模式双向传送在时序控制器200内生成的时钟CLK、从外部主机系统输入的命令CMD和补偿数据DATA\_COMP。

[0150] 时序控制器200和存储器400包括用于在LVDS模式下输入及输出时钟CLK、命令CMD和补偿数据DATA\_COMP的输入输出单元。

[0151] 时序控制器200包括计数器210、主机控制器220和第一输入输出单元230。

[0152] 计数器210生成在时序控制器200内生成的时钟CLK。为了生成时钟CLK,计数器210可以在其中构建由液晶或晶体制成的振荡器。时钟CLK的示例包括VCO时钟。VCO时钟是借助于时序控制器200确定输出定时而不管外部主机系统的驱动或命令如何的参考信号。例如,如果VCO时钟超过预定的计数次数,则计数器210输出补偿数据,以更新存储在存储器400中的补偿数据。

[0153] 主机控制器220对将要在差分信号模式(LVDS)下输出的时钟CLK、从外部主机系统输入的命令CMD和补偿数据DATA\_COMP进行调整。主机控制器220使用LVDS模式作为差分信号模式。

[0154] 命令CMD包括四种类型的命令:广播(BC)、广播响应(BCR)、读取(RD)和写入(WR)。广播BC是从时序控制器200传送至存储器400而不请求存储器400的响应的命令。广播响应是时序控制器200向存储器400传送命令然后接收对来自存储器400的响应的命令。读取是时序控制器200向存储器400传送命令,然后接收来自存储器400的响应并接收存储在存储器400中的补偿数据DATA\_COMP的命令。写入是时序控制器200向存储器400传送命令,然后接收来自存储器400的响应,并在存储器400中更新新的补偿数据DATA\_COMP的命令。

[0155] 此外,根据本公开的命令CMD可以包括复位信号RESET,其是对存储器400发指令以使存储在存储器400中的补偿数据DATA\_COMP复位的信号。

[0156] 第一输入输出单元230在LVDS模式下输出时钟CLK、命令CMD和补偿数据DATA\_COMP。

[0157] 用于从第一输入输出单元230输出时钟CLK的逻辑电路被实现为仅输出信号。因此,时钟CLK仅从第一输入输出单元230输出,并且不输入至第一输入输出单元230。

[0158] 用于从第一输入输出单元230输出命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第一输入输出单元230输出,或者可以被输入至第一输入输出单元230。

[0159] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第一输入输出单元230的输入以及补偿数据DATA\_COMP从第一输入输出单元230的输出。如果补偿数据DATA\_COMP的容量大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0160] 选择性地,如果需要,第一输入输出单元230可以输出包括复位信号RESET的命令CMD。

[0161] 存储器400包括第四输入输出单元410、分类单元420、短期存储单元430和长期存储单元440。

[0162] 第四输入输出单元410在LVDS模式下接收时钟CLK、命令CMD和补偿数据COMP。

[0163] 用于从第四输入输出单元410输出时钟CLK的逻辑电路被实现为仅接收信号。因此,时钟CLK仅被输入至第四输入输出单元410,并且不从第四输入输出单元410输出。

[0164] 用于从第四输入输出单元410接收命令CMD和补偿数据DATA\_COMP的逻辑电路被实现为使得能够输入及输出信号。因此,命令CMD和补偿数据DATA\_COMP可以从第四输入输出单元410输出,或者可以输入至第四输入输出单元410。

[0165] 使用多个逻辑电路对来执行补偿数据DATA\_COMP至第四输入输出单元410的输入

以及补偿数据DATA\_COMP从第四输入输出单元410的输出。如果补偿数据DATA\_COMP的容量大,则可以使用多个逻辑电路对同时输入及输出补偿数据DATA\_COMP。

[0166] 选择性地,如果需要,第四输入输出单元410可以接收包括复位信号RESET的命令CMD。如果接收到包括复位信号RESET的命令CMD,则存储器400使存储在其中的补偿数据DATA\_COMP复位。

[0167] 分类单元420根据类型对从第四输入输出单元410接收的时钟CLK、命令CMD和补偿数据DATA\_COMP进行分类。

[0168] 分类单元420对命令CMD中需要响应于时序控制器的命令CMD进行分类。分类单元420生成用于响应于需要响应的命令CMD的响应信号RSP。分类单元420将所生成的响应信号传送至第四输入输出单元410。

[0169] 分类单元420可以将接收到的补偿数据DATA\_COMP传送至短期存储单元430。分类单元430可以将存储在短期存储单元430中的补偿数据DATA\_COMP传送至第四输入输出单元410。

[0170] 短期存储单元430接收从分类单元420传送的补偿数据DATA\_COMP。短期存储单元430可以将补偿数据DATA\_COMP传送至长期存储单元440。短期存储单元430可以将存储在其中的补偿数据DATA\_COMP传送至分类单元420。如果需要,短期存储单元430可以通过加载存储在长期存储单元440中的补偿数据DATA\_COMP来将补偿数据DATA\_COMP传送至分类单元420。

[0171] 长期存储单元440接收从短期存储单元430传送的补偿数据DATA\_COMP。长期存储单元440可以将存储在其中的补偿数据DATA\_COMP传送至短期存储单元430。长期存储单元440可以被实现为非易失性存储器。

[0172] 根据本公开的第二实施方式,时序控制器200与存储器400之间的连接线或线缆的长度可以被设置为第二距离D2。第二距离D2可以为1m至10m。该长度比40mm至60mm更显著地增大。根据本公开的第二实施方式,时序控制器200与存储器400之间的信号传送模式被设置为LVDS模式。因此,与现有的单端信号模式的情况中使用的距离相比,第二距离D2的长度可以更显著地增大。

[0173] 根据本公开的有机发光显示装置通过使用桥接电路来减轻时序控制器与存储器之间的连接限制。如果时序控制器与存储器之间的连接限制得到减轻,则不需要设计成使时序控制器和存储器彼此靠近。如果时序控制器与存储器之间的距离增加,则存储器可以被布置在源印刷电路板上。如果存储器布置在源印刷电路板上,则显示面板或印刷电路板可以单独地交换或处理。因此,根据本公开的有机发光显示装置可以在不写入补偿数据的情况下应用于多个显示面板,从而提供一般使用优异的控制印刷电路板。

[0174] 对于本领域技术人员明显的是,在不脱离本公开的精神或范围的情况下,可以对本公开进行各种修改和变化。因此,本公开旨在涵盖本公开的修改和变化,只要它们在所附权利要求及其等同内容的范围内即可。

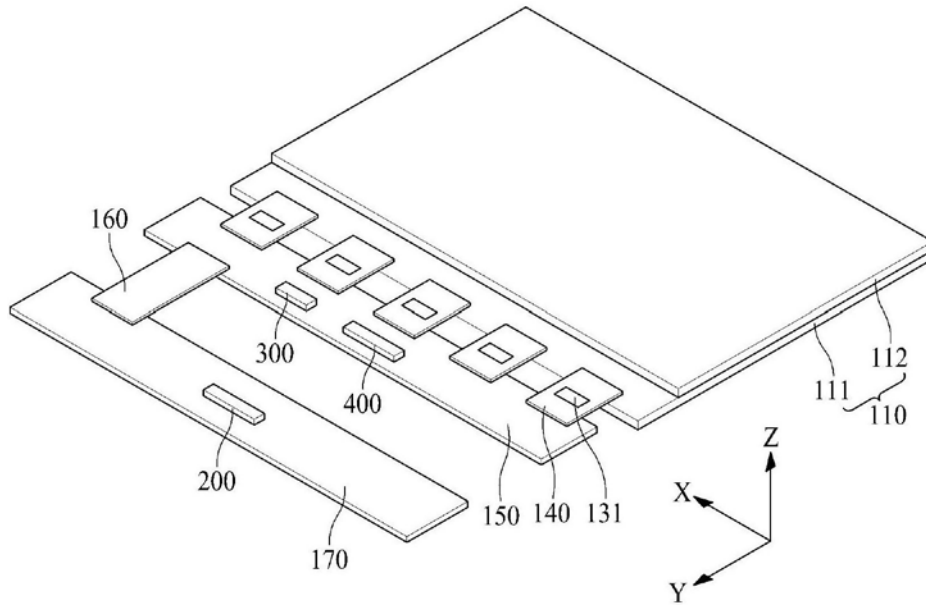


图1

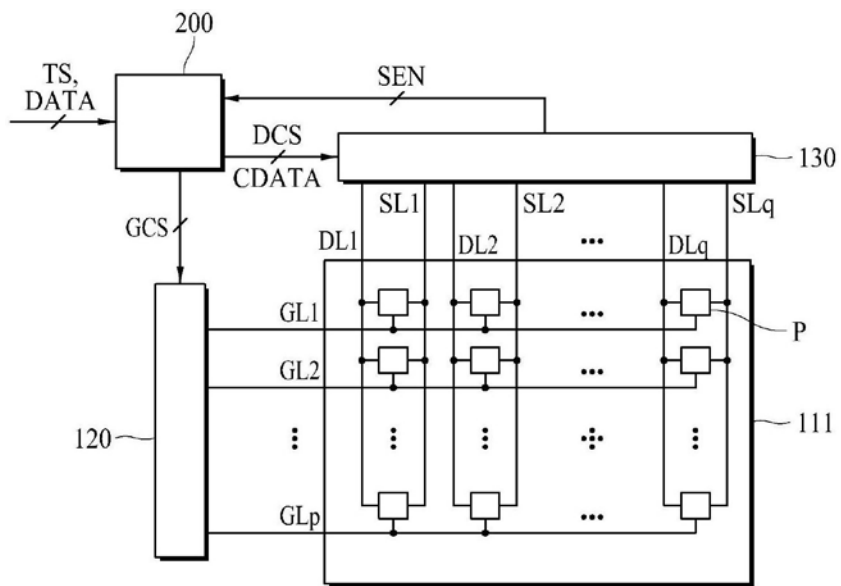


图2

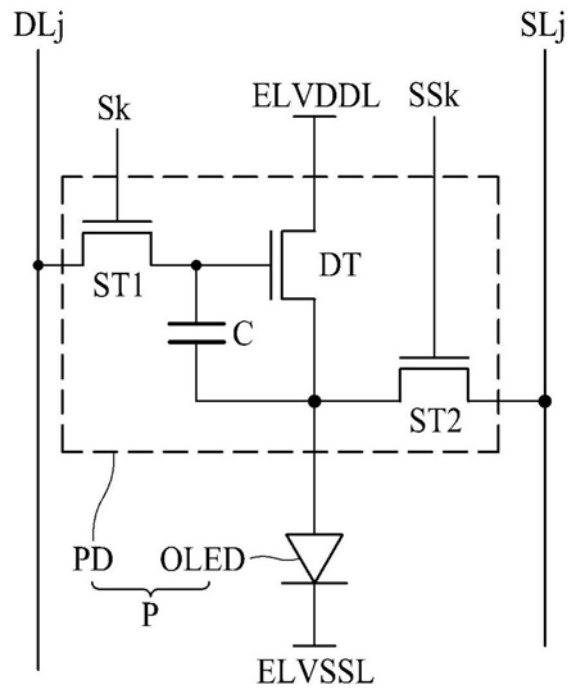


图3

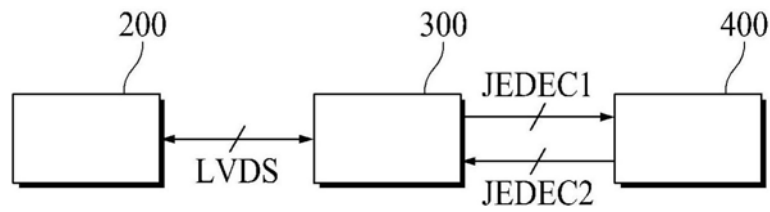


图4

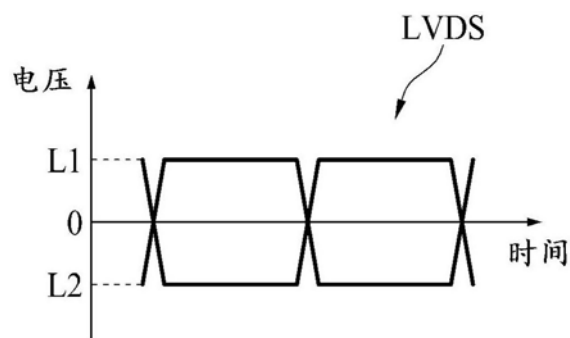


图5

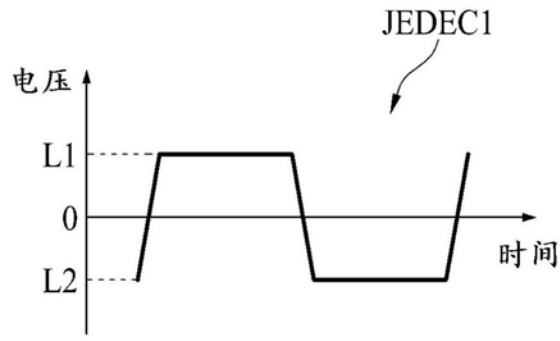


图6

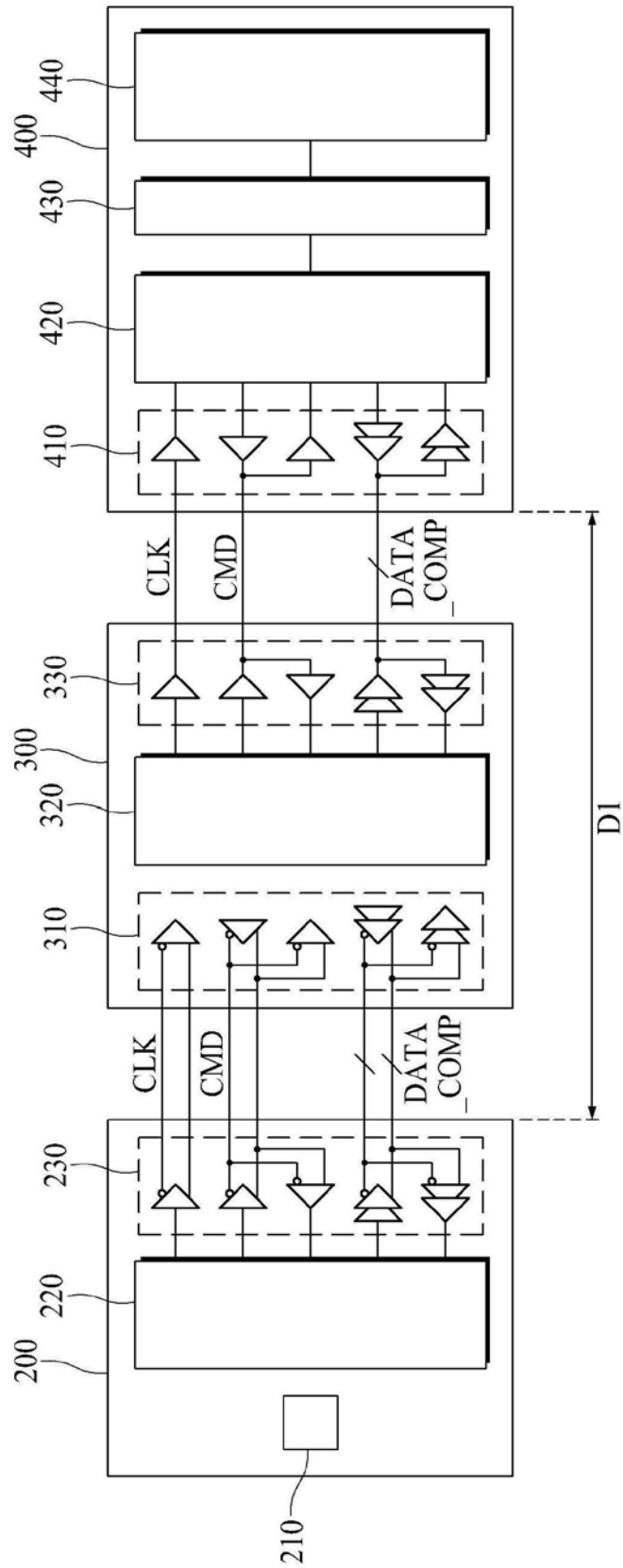


图7

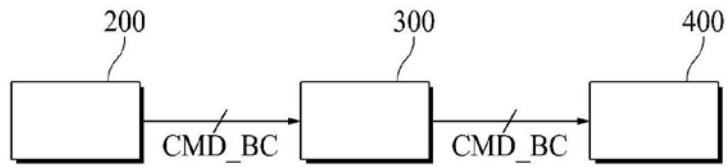


图8

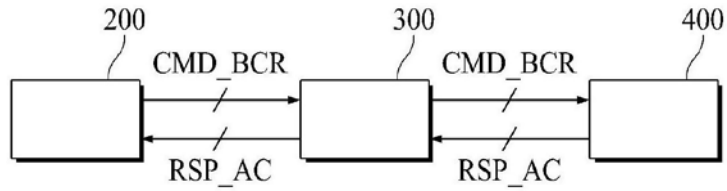


图9

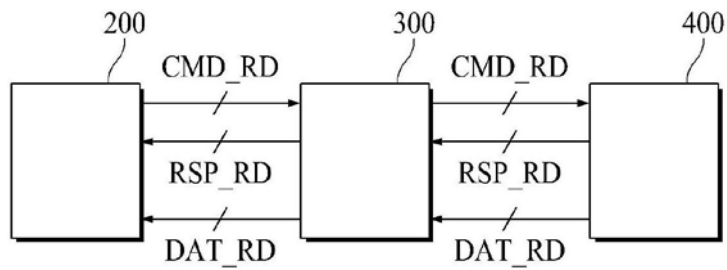


图10

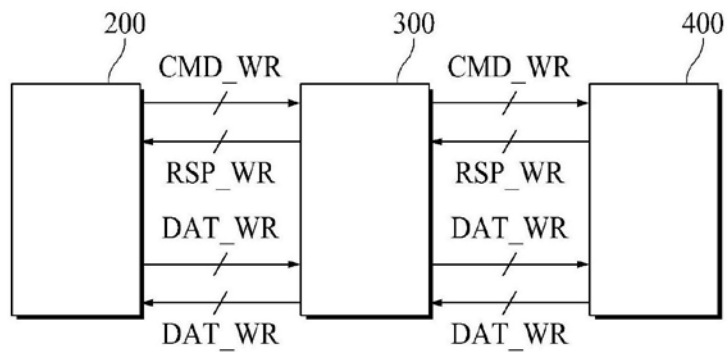


图11

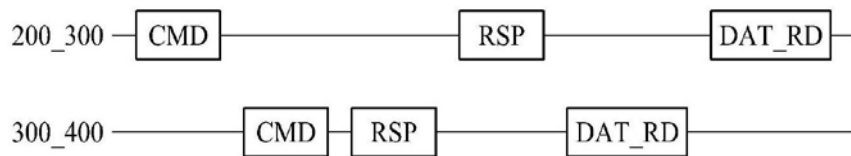


图12

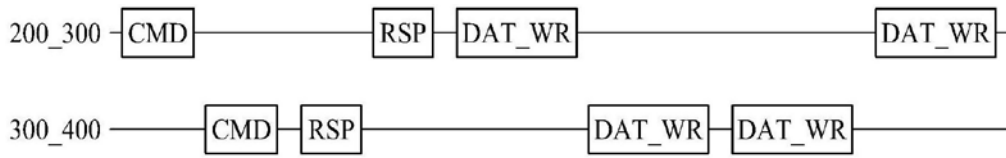


图13

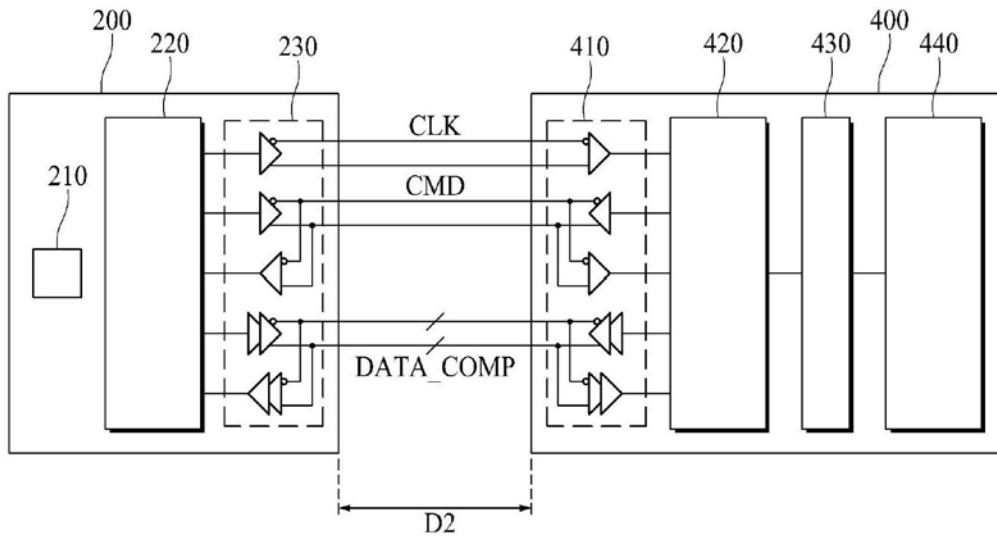


图14

专利名称(译)	有机发光显示装置		
公开(公告)号	<a href="#">CN109389949A</a>	公开(公告)日	2019-02-26
申请号	CN201711262465.4	申请日	2017-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	卞普彦		
发明人	卞普彦		
IPC分类号	G09G3/3275		
CPC分类号	G09G3/3225 G09G3/3233 G09G3/3266 G09G3/3275 G09G2300/0426 G09G2310/08 G09G2320/0257 G09G2320/0295 G09G2320/043 G09G2320/045 G09G2370/14		
代理人(译)	王萍 王鹏		
优先权	1020170102006 2017-08-11 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

公开了一种减轻时序控制器与存储器之间的连接限制的有机发光显示装置。有机发光显示装置包括：显示面板，在其上布置有有机发光二极管和驱动有机发光二极管的驱动晶体管；数据驱动器，基于驱动晶体管各自的阈值电压和有机发光二极管各自的劣化电平来生成感测数据；时序控制器，基于感测数据生成可以用于执行外部补偿和模糊补偿的补偿数据并输出补偿数据；桥接电路，接收来自时序控制器的补偿数据；以及接收来自桥接电路的补偿数据的存储器。桥接电路和存储器封装在源印刷电路板中。桥接电路在差分信号模式下接收在时序控制器内生成的时钟、从外部主机系统输入的命令和补偿数据。

