



## (12)发明专利申请

(10)申请公布号 CN 109308878 A

(43)申请公布日 2019.02.05

(21)申请号 201811158627.4

(22)申请日 2018.09.30

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 成都京东方光电科技有限公司

(72)发明人 于子阳

(74)专利代理机构 北京律智知识产权代理有限公司

公司 11438

代理人 王辉 阚梓瑄

(51)Int.Cl.

G09G 3/3266(2016.01)

G09G 3/3233(2016.01)

G09G 3/3208(2016.01)

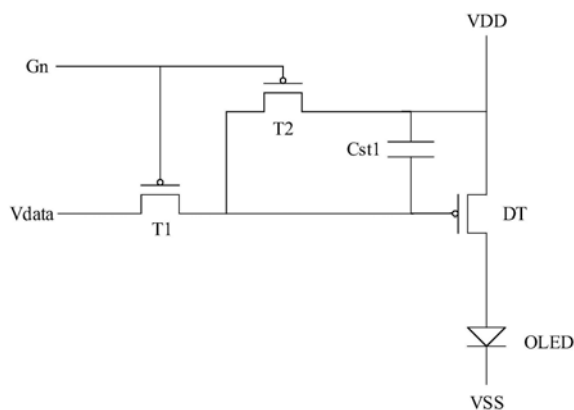
权利要求书2页 说明书8页 附图7页

### (54)发明名称

像素电路及其驱动方法、显示装置

### (57)摘要

本公开是关于一种像素电路及其驱动方法、显示装置,包括所述像素电路包括发光单元、驱动晶体管、第一开关单元、第一储能单元和分压单元;驱动晶体管第一端连接第一电源信号,第二端连接于所述发光单元的第一端,所述发光单元的第二端连接第二电源信号;所述第一开关单元响应扫描信号而导通,以将数据信号传输至所述驱动晶体管的控制端;第一储能单元第一端连接于所述驱动晶体管的控制端,第二端连接第一电源信号;所述分压单元响应所述扫描信号而导通,以通过所述第一电源信号改变所述驱动晶体管驱动端的电压。增大像素电路的驱动动态范围,提高控制芯片对OLED屏幕亮度的控制精度。



1. 一种像素电路,其特征在于,所述像素电路包括:

发光单元;

驱动晶体管,其第一端连接第一电源信号,其第二端连接于所述发光单元的第一端,所述发光单元的第二端连接第二电源信号;

第一开关单元,所述第一开关单元响应扫描信号而导通,以将数据信号传输至所述驱动晶体管的控制端;

第一储能单元,其第一端连接于所述驱动晶体管的控制端,其第二端连接第一电源信号;

分压单元,所述分压单元响应所述扫描信号而导通,以通过所述第一电源信号改变所述驱动晶体管驱动端的电压。

2. 如权利要求1所述的像素电路,其特征在于,所述第一开关单元包括:

第一晶体管,其第一端连接数据信号,第二端连接于所述驱动晶体管的控制端,其控制端接收所述扫描信号;

所述分压单元包括:

第二晶体管,其第一端连接于所述第一晶体的第二端,其第二端连接所述第一电源信号,其控制端接收所述扫描信号。

3. 如权利要求2所述的像素电路,其特征在于,所述像素电路还包括:

第三晶体管,连接于驱动晶体管和第一电源信号之间,所述第三晶体管的第一端连接所述第一电源信号,所述第三晶体的第二端连接所述驱动晶体的第一端,所述第三晶体的控制端用于接收发光控制信号。

4. 如权利要求1所述的像素电路,其特征在于,所述第一开关单元包括:

第一晶体管,其第一端连接数据信号,第二端连接于所述驱动晶体管的控制端,其控制端接收所述扫描信号;

所述分压单元包括:

第四晶体管,其第一端连接于所述驱动晶体管的控制端,其控制端用于接收第一扫描信号;

第五晶体管,其第一端连接于所述第四晶体的第二端,其第二端连接第一电源信号,其控制端用于接收第二扫描信号;

第二储能单元,其第一端连接于所述第一储能单元的第一端,其第二端连接于所述第四晶体的第二端。

5. 如权利要求4所述的像素电路,其特征在于,所述像素电路还包括:

第六晶体管,连接于驱动晶体管和第一电源信号之间,所述第六晶体管的第一端连接所述第一电源信号,所述第六晶体的第二端连接所述驱动晶体的第一端,所述第六晶体的控制端用于接收发光控制信号。

6. 如权利要求1至5任一所述的像素电路,其特征在于,所有所述晶体管均为N型薄膜晶体管或者所有所述晶体管均为P型薄膜晶体管;

当所有所述晶体管均为N型薄膜晶体管时,所述第一电源信号为高电平信号,所述第二电源信号为低电平信号,所述发光单元的第一端为有机发光二极管的阳极,所述发光单元的第二端为所述有机发光二极管的阴极;

当所有所述晶体管均为P型薄膜晶体管时,所述第一电源信号为低电平信号,所述第二电源信号为高电平信号,所述发光单元的第一端为有机发光二极管的阴极,所述发光单元的第二端为所述有机发光二极管的阳极。

7.一种像素驱动方法,用于驱动权利要求1-6任一项所述的像素电路;其特征在于,所述像素驱动方法包括:

利用扫描信号导通第一开关单元和分压单元,以控制驱动晶体管控制端的电压,将所述驱动晶体管控制端的电压写入第一储能单元的第一端,将第一电源信号写入所述第一储能单元的第二端;

利用所述扫描信号关断所述第一开关单元和所述分压单元,通过所述储能单元中的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

8.如权利要求7所述的像素驱动方法,其特征在于,所述第一开关单元包括第一晶体管,所述分压单元包括第二晶体管,所述像素驱动方法包括:

利用扫描信号导通第一晶体管和第二晶体管,以控制驱动晶体管控制端的电压,将所述驱动晶体管控制端的电压写入第一储能单元的第一端,将第一电源信号写入所述第一储能单元的第二端;

利用所述扫描信号关断所述第一晶体管和所述第二晶体管,通过所述储能单元中的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

9.如权利要求7所述的像素驱动方法,其特征在于,所述第一开关单元包括第一晶体管,所述分压单元包括第四晶体管、第五晶体管和第二储能单元,所述像素驱动方法包括:

利用第一扫描信号和第二扫描信号导通所述第一晶体管和所述第四晶体管并关断所述第五晶体管,以将所述数据信号电压写入第一储能单元的第一端,将所述第一电源信号写入第一储能单元的第二端;

利用所述第一扫描信号和所述第二扫描信号导通第五晶体管并关断所述第一晶体管和所述第四晶体管,以将所述第一电源信号写入所述第二储能单元的第二端;

利用所述第一扫描信号和所述第二扫描信号关断所述第一晶体管、所述第四晶体管和所述第五晶体管,通过所述第一储能单元格第二储能单元中的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

10.一种显示装置,其特征在于,包括权利要求1-6任一所述的像素电路。

## 像素电路及其驱动方法、显示装置

### 技术领域

[0001] 本公开涉及显示技术领域,具体而言,涉及一种像素电路及其驱动方法、显示装置。

### 背景技术

[0002] 在OLED(Organic Light Emitting Diode,有机发光二极管)像素电路中,通常通过电流驱动晶体管来控制发光单元发光,发光单元的发光亮度由驱动电流决定。扫描晶体管以预设时序对驱动晶体管的控制端进行数据电压Vdata充电,通过控制Vdata的大小,即可控制驱动电流。驱动动态范围可以定义为Vdata最大电压值和Vdata最小电压值的差值。

[0003] 驱动动态范围决定OLED屏幕的最大灰阶可调整范围和最小灰阶可调整精度,驱动动态范围越小越不利于控制芯片对OLED亮度的精确控制。目前OLED屏幕的像素密度不断增大,像素密度的增大会导致晶体管控制端能够加载的电压范围减小,为了保证驱动晶体管的正常工作,需要调节驱动动态范围减小。

[0004] 需要说明的是,在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解,因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

### 发明内容

[0005] 本公开的目的在于提供一种像素电路及其驱动方法、显示装置,解决相关技术中像素电路由于驱动晶体管所能加载的电压的范围的限制,导致的驱动动态范围较小的问题。

[0006] 根据本公开的第一方面,提供一种像素电路,所述像素电路包括:

[0007] 发光单元;

[0008] 驱动晶体管,其第一端连接第一电源信号,其第二端连接于所述发光单元的第一端,所述发光单元的第二端连接第二电源信号;

[0009] 第一开关单元,所述第一开关单元响应扫描信号而导通,以将数据信号传输至所述驱动晶体管的控制端;

[0010] 第一储能单元,其第一端连接于所述驱动晶体管的控制端,其第二端连接第一电源信号;

[0011] 分压单元,所述分压单元响应所述扫描信号而导通,以通过所述第一电源信号改变所述驱动晶体管驱动端的电压。

[0012] 根据本公开的一实施方式,所述第一开关单元包括:

[0013] 第一晶体管,其第一端连接数据信号,第二端连接于所述驱动晶体管的控制端,其控制端接收所述扫描信号;

[0014] 所述分压单元包括:

[0015] 第二晶体管,其第一端连接于所述第一晶体管的第二端,其第二端连接所述第一电源信号,其控制端接收所述扫描信号。

[0016] 根据本公开的一实施方式,所述像素电路还包括:

[0017] 第三晶体管,连接于驱动晶体管和第一电源信号之间,所述第三晶体管的第一端连接所述第一电源信号,所述第三晶体管的第二端连接所述驱动晶体管的第一端,所述第三晶体管的控制端用于接收发光控制信号。

[0018] 根据本公开的一实施方式,所述第一开关单元包括:

[0019] 第一晶体管,其第一端连接数据信号,第二端连接于所述驱动晶体管的控制端,其控制端接收所述扫描信号;

[0020] 所述分压单元包括:

[0021] 第四晶体管,其第一端连接于所述驱动晶体管的控制端,其控制端用于接收第一扫描信号;

[0022] 第五晶体管,其第一端连接于所述第四晶体管的第二端,其第二端连接第一电源信号,其控制端用于接收第二扫描信号;

[0023] 第二储能单元,其第一端连接于所述第一储能单元的第一端,其第二端连接于所述第四晶体管的第二端。

[0024] 根据本公开的一实施方式,所述像素电路还包括:

[0025] 第六晶体管,连接于驱动晶体管和第一电源信号之间,所述第六晶体管的第一端连接所述第一电源信号,所述第六晶体管的第二端连接所述驱动晶体管的第一端,所述第六晶体管的控制端用于接收发光控制信号。

[0026] 根据本公开的一实施方式,所有所述晶体管均为N型薄膜晶体管或者所有所述晶体管均为P型薄膜晶体管;

[0027] 当所有所述晶体管均为N型薄膜晶体管时,所述第一电源信号为高电平信号,所述第二电源信号为低电平信号,所述发光单元的第一端为有机发光二极管的阳极,所述发光单元的第二端为所述有机发光二极管的阴极。

[0028] 当所有所述晶体管均为P型薄膜晶体管时,所述第一电源信号为低电平信号,所述第二电源信号为高电平信号,所述发光单元的第一端为有机发光二极管的阴极,所述发光单元的第二端为所述有机发光二极管的阳极。

[0029] 根据本公开的第二方面,提供一种像素驱动方法,用于驱动上述的像素电路;所述像素驱动方法包括:

[0030] 利用扫描信号导通第一开关单元和分压单元,以控制驱动晶体管控制端的电压,将所述驱动晶体管控制端的电压写入第一储能单元的第一端,将第一电源信号写入所述第一储能单元的第二端;

[0031] 利用所述扫描信号关断所述第一开关单元和所述分压单元,通过所述储能单元中的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

[0032] 根据本公开的一实施方式,所述第一开关单元包括第一晶体管,所述分压单元包括第二晶体管,所述像素驱动方法包括:

[0033] 利用扫描信号导通第一晶体管和第二晶体管,以控制驱动晶体管控制端的电压,将所述驱动晶体管控制端的电压写入第一储能单元的第一端,将第一电源信号写入所述第一储能单元的第二端;

[0034] 利用所述扫描信号关断所述第一晶体管和所述第二晶体管,通过所述储能单元中

的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

[0035] 根据本公开的一实施方式,所述第一开关单元包括第一晶体管,所述分压单元包括第四晶体管、第五晶体管和第二储能单元,所述像素驱动方法包括:

[0036] 利用第一扫描信号和第二扫描信号导通所述第一晶体管和所述第四晶体管并关断所述第五晶体管,以将所述数据信号电压写入第一储能单元的第一端,将所述第一电源信号写入第一储能单元的第二端;

[0037] 利用所述第一扫描信号和所述第二扫描信号导通第五晶体管并关断所述第一晶体管和所述第四晶体管,以将所述第一电源信号写入所述第二储能单元的第二端;

[0038] 利用所述第一扫描信号和所述第二扫描信号关断所述第一晶体管、所述第四晶体管和所述第五晶体管,通过所述第一储能单元格第二储能单元中的电压信号导通所述驱动晶体管,使第一电源信号驱动所述发光单元发光。

[0039] 根据本公开的第三方面,提供一种显示装置,包括上述的像素电路。

[0040] 本公开示例性实施方式所提供的像素电路及其驱动方法、显示装置,可用于增加驱动动态范围。该像素电路包括发光单元、驱动晶体管、第一开关单元、分压单元和储能单元;在该像素电路工作工程中,通过分压单元,将第一电源信号传输至驱动晶体管的控制端,以改变驱动晶体管控制端的电压,通过调节分压单元的参数能够调节减小驱动晶体管控制端的电压范围,进而可以在增大驱动动态范围的情况下保证驱动晶体管的控制端的电压范围符合工作要求,增大了像素电路的驱动动态范围,提高控制芯片对OLED屏幕亮度的控制精度。

[0041] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性和解释性的,并不能限制本公开。

## 附图说明

[0042] 通过参照附图来详细描述其示例实施例,本公开的上述和其它特征及优点将变得更加明显。

[0043] 图1为相关技术提供的一种像素电路的电路图;

[0044] 图2为本公开示例性实施方式提供的第一种像素电路的电路图;

[0045] 图3为本公开示例性实施方式提供的第二种像素电路的电路图;

[0046] 图4为图1所示像素电路和图2所示像素电路充电模拟对比图;

[0047] 图5为本公开示例性实施方式提供的第三种像素电路的电路图;

[0048] 图6为本公开示例性实施方式提供的第四种像素电路的电路图;

[0049] 图7为图5所示像素电路的驱动时序图;

[0050] 图8为图1所示像素电路和图5所示像素电路充电模拟对比图;

[0051] 图9为本公开示例性实施方式提供的一种像素电路驱动方法的流程图。

[0052] 图中:

[0053] T1、第一晶体管;T2、第二晶体管;T3、第三晶体管;T4、第四晶体管;T5、第五晶体管;T6、第六晶体管;DT、驱动晶体管;OLED、有机发光二极管;VDD、第一电源信号;VSS、第二电源信号;Gn、扫描信号;EM、发光控制信号;Vdata、数据信号。

## 具体实施方式

[0054] 现在将参考附图更全面地描述示例实施方式。然而,示例实施方式能够以多种形式实施,且不应被理解为限于在此阐述的范例;相反,提供这些实施方式使得本公开将更加全面和完整,并将示例实施方式的构思全面地传达给本领域的技术人员。所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中,提供许多具体细节从而给出对本公开的实施方式的充分理解。然而,本领域技术人员将意识到,可以实践本公开的技术方案而省略所述特定细节中的一个或更多,或者可以采用其它的方法、组元、装置、步骤等。在其它情况下,不详细示出或描述公知技术方案以避免喧宾夺主而使得本公开的各方面变得模糊。

[0055] 此外,附图仅为本公开的示意性图解,并非一定是按比例绘制。图中相同的附图标记表示相同或类似的部分,因而将省略对它们的重复描述。附图中所示的一些方框图是功能实体,不一定必须与物理或逻辑上独立的实体相对应。可以采用软件形式来实现这些功能实体,或在一个或多个硬件模块或集成电路中实现这些功能实体,或在不同网络和/或处理器装置和/或微控制器装置中实现这些功能实体。

[0056] 相关技术中的2T1C像素电路如图1所示,驱动晶体管DT控制端的电压范围由驱动动态范围所决定,由于驱动晶体管DT驱动端能够承载的电压范围有限,因此限制了实际应用中的驱动动态范围的大小。而在VR/MR等高像素密度的OLED显示器中,需要增大驱动动态范围,以提高OLED亮度的控制精度。

[0057] 本示例实施方式中提供一种像素电路,如图2所示,所述像素电路包括:发光单元、驱动晶体管DT、第一开关单元、第一储能单元和分压单元;

[0058] 驱动晶体管DT第一端连接第一电源信号VDD,第二端连接于所述发光单元的第一端,所述发光单元的第二端连接第二电源信号VSS;

[0059] 第一开关单元响应扫描信号而导通,以将数据信号Vdata传输至所述驱动晶体管DT的控制端;

[0060] 第一储能单元第一端连接于所述驱动晶体管DT的控制端,第二端连接第一电源信号VDD;

[0061] 分压单元响应所述扫描信号而导通,以通过所述第一电源信号VDD 改变所述驱动晶体管DT驱动端的电压。

[0062] 本公开示例性实施方式所提供的像素电路,可用于增加驱动动态范围。该像素电路包括发光单元、驱动晶体管DT、第一开关单元、分压单元和储能单元;在该像素电路工作工程中,通过分压单元,将第一电源信号VDD传输至驱动晶体管DT的控制端,以改变驱动晶体管DT控制端的电压,通过调节分压单元的参数能够调节减小驱动晶体管DT控制端的电压范围,进而可以在增大的驱动动态范围的情况下保证驱动晶体管DT的控制端的电压范围符合工作要求,增大了像素电路的驱动动态范围,提高控制芯片对OLED屏幕亮度的控制精度。

[0063] 在本公开一中可行的实施方式中,如图2所示所述第一开关单元包括:第一晶体管T1,其第一端连接数据信号Vdata,第二端连接于所述驱动晶体管DT的控制端,其控制端接收所述扫描信号;

[0064] 分压单元包括:第二晶体管T2,其第一端连接于所述第一晶体管 T1的第二端,其第二端连接所述第一电源信号VDD,其控制端接收所述扫描信号。

[0065] 在此基础上,如图3所示,本公开实施例提供的像素电路还包括:第三晶体管T3,连接于驱动晶体管DT和第一电源信号VDD之间,所述第三晶体管T3的第一端连接所述第一电源信号VDD,所述第三晶体管T3的第二端连接所述驱动晶体管DT的第一端,所述第三晶体管T3的控制端用于接收发光控制信号EM。

[0066] 下面对图2所示的像素电路的工作过程进行详细说明。以所有晶体管可以均为P型薄膜晶体管为例进行说明,各个晶体管的驱动电压为低电平电压;在此情况下,所述第一电源信号VDD可以为低电平信号,所述第二电源信号VSS可以为高电平信号,所述发光单元的第一端为OLED的阴极,所述发光单元的第二端为OLED的阳极。

[0067] 当扫描信号Gn为低电平时,第一晶体管T1和第二晶体管T2导通,第一晶体管T1的开启电阻为RT1,第二晶体管T2的开启电阻为RT2,RT1和RT2串联在Vdata和VDD之间,控制晶体管的控制端的电压Vg通过公式(1)计算:

$$[0068] \quad V_g = \frac{V_{data} \times RT_2 + VDD \times RT_1}{RT_2 + RT_1} \quad (1)$$

[0069] 如公式(1)所示,可以通过调节第一晶体管T1和第二晶体管T2的W/L和数量控制RT1和RT2,从而控制驱动晶体管DT驱动端的电压,以增大驱动晶体管DT控制端的驱动动态范围。

[0070] 比如,可以假设第一晶体管T1和第二晶体管T2的W/L相等,且沟道分布均匀,RT1和RT2相同,此时公式(1)变形为公式(2):

$$[0071] \quad V_g = \frac{V_{data} + VDD}{2} \quad (2)$$

[0072] 以VDD=5V,Vdata=3V~5V为例,此时驱动动态范围为2V,Vg=4V~5V,驱动晶体管DT控制端的电压范围为1V。由此可得,在驱动晶体管DT驱动端电压范围为Vg=4V~5V不变的情况下,相关技术中对应的Vdata为4V~5V,驱动动态范围为1V,本公开实施例中对应的Vdata为3V~5V,因此通过本公开实施例提供的像素电路,能够提升驱动动态范围。在实际应用中,可以通过调节第一晶体管T1和第二晶体管T2的W/L和数量等控制放缩比例。

[0073] 图4示出的是相关技术提供的一种像素电路和本公开实施方式提供的一种像素电路模拟充电对比图,其中Vdata=3V~4V,VDD=5V,相关技术中Vg'=3.1V~4.1V,本公开提供的像素电路中Vg=4.2V~4.6V。

[0074] 当像素电路还包括第三晶体管T3时,在驱动晶体管DT导通时,通过发光控制信号EM控制第三晶体管T3导通,电流流过发光单元,驱动发光单元发光。

[0075] 在本公开另一种可行的实施方式中,如图5所示,所述第一开关单元包括:第一晶体管T1,其第一端连接数据信号Vdata,第二端连接于所述驱动晶体管DT的控制端,其控制端接收所述扫描信号;

[0076] 所述分压单元包括:第四晶体管T4,其第一端连接于所述驱动晶体管DT的控制端,其控制端用于接收第一扫描信号;第五晶体管T5,其第一端连接于所述第四晶体管T4的第二端,其第二端连接第一电源信号VDD,其控制端用于接收第二扫描信号;第二储能单元,其第一端连接于所述第一储能单元的第一端,其第二端连接于所述第四晶体管T4的第二端。

[0077] 在此基础上,如图6所示,本公开实施例提供的像素电路还包括:第六晶体管T6,连接于驱动晶体管DT和第一电源信号VDD之间,所述第六晶体管T6的第一端连接所述第一电



源信号VDD,所述第六晶体管T6的第二端连接所述驱动晶体管DT的第一端,所述第六晶体管T6 的控制端用于接收发光控制信号EM。

[0078] 下面根据图7所示的时序图对图5所示的像素电路的工作过程进行详细说明。该时序图示出了第一扫描信号Gn和第二扫描信号Gn+1在三个时间段的电平状态。以所有晶体管可以均为P型薄膜晶体管为例,各个晶体管的驱动电压为低电平电压;在此情况下,所述第一电源信号 VDD可以为低电平信号,所述第二电源信号VSS可以为高电平信号,所述发光元件的第一端为OLED的阴极,所述发光元件的第二端为OLED的阳极。

[0079] 第一时段t1:第一扫描信号Gn为低电平,第二扫描信号Gn+1为高电平,第一晶体管T1和第四晶体管T4导通并且第五晶体管T5关断,将Vdata充至驱动晶体管DT的控制端G和第二储能元件的第二端Q。

[0080] 第二时段t2:第一扫描信号Gn为高电平,第二扫描信号Gn+1为低电平,第一晶体管T1和第四晶体管T4关断并且第五晶体管T5导通,将第二储能元件第二端的电压拉至VDD,在此过程中,经第一储能元件和第二储能元件对驱动晶体管DT驱动端进行耦合,导致驱动晶体管DT 驱动端G电位发生变化。其中,第一储能元件和第二储能元件可以为电容,并且第一储能元件的电容为Cst1,第二储能元件的电容为Cst2。在第二储能元件第二端电压变化过程中,驱动晶体管DT控制端电压变化量如公式(3)所示:

$$[0081] \quad \Delta V_g = \frac{(VDD - Vdata)Cst2}{Cst1 + Cst2} \quad (3)$$

[0082] 最终,驱动晶体管DT控制端的电压如公式(4)所示:

$$[0083] \quad V_g = \frac{Vdata \times Cst1 + VDD \times Cst2}{Cst1 + Cst2} \quad (4)$$

[0084] 比如,当Cst1=Cst2时,公式(4)变形为公式(5):

$$[0085] \quad V_g = \frac{Vdata + VDD}{2} \quad (5)$$

[0086] 以VDD=5V,Vdata=3V~5V为例,此时驱动动态范围为2V, Vg=4V~5V,驱动晶体管DT控制端的电压范围为1V。由此可得,在驱动晶体管DT驱动端电压范围为Vg=4V~5V不变的情况下,相关技术中对应的Vdata为4V~5V,驱动动态范围为1V,本公开实施例中对应的 Vdata为3V~5V,因此通过本公开实施例提供的像素电路,能够提升驱动动态范围。在实际用中,可以通过调节第一储能元件和第二储能元件的电容和数量等控制放缩比例。

[0087] 第三时段t3:利用所述第一扫描信号Gn和所述第二扫描信号Gn+1 关断所述第一晶体管T1、所述第四晶体管T4和所述第五晶体管T5,通过所述第一储能单元格第二储能单元中的电压信号导通所述驱动晶体管 DT,使第一电源信号VDD驱动所述发光单元发光。

[0088] 图8示出的是相关技术提供的一种像素电路和本公开实施方式提供的一种像素电路模拟充电对比图,其中Vdata=3V~4V,VDD=5V,相关技术中Vg'=3.1V~4.1V,本公开提供的像素电路中Vg=4.2V~4.6V。

[0089] 当像素电路还包括第六晶体管T6时,在上述第三时段,发光控制信号EM为低电平,第六晶体管T6导通,电流流过发光单元,驱动发光单元发光。

[0090] 在本示例实施方式中,每个晶体管均具有一控制端、第一端和第二端。具体的,各

个晶体管的控制端可以为栅极、第一端可以为源极、第二端可以为漏极；或者，各个晶体管的控制端可以为栅极、第一端可以为漏极、第二端可以为源极。此外，各个晶体管还可以为增强型晶体管或者耗尽型晶体管，本示例实施方式对此不作具体限定。

[0091] 在此基础上，所有晶体管可以均为N型薄膜晶体管，各个晶体管的驱动电压为高电平电压；在此情况下，所述第一电源信号VDD可以为高电平信号，所述第二电源信号VSS可以为低电平信号，所述发光元件的第一端为OLED的阳极，所述发光元件的第二端为OLED的阴极。

[0092] 或者，所有晶体管可以均为P型薄膜晶体管，各个晶体管的驱动电压为低电平电压；在此情况下，所述第一电源信号VDD可以为低电平信号，所述第二电源信号VSS可以为高电平信号，所述发光元件的第一端为OLED的阴极，所述发光元件的第二端为OLED的阳极。

[0093] 需要说明的是，在上述具体的实施例中，所有晶体管均为P型晶体管，此时第一电源信号VDD为低电平信号，OLED的阴极与驱动晶体管DT连接，OLED的阳极与高电平信号连接。采用全P型薄膜晶体管具有以下优点：例如对噪声抑制力强；例如由于是低电平导通，而充电管理中低电平容易实现；例如P型薄膜晶体管制程简单，相对价格较低；例如P型薄膜晶体管的稳定性更好等等。但本领域技术人员容易根据本公开所提供的像素电路得到所有晶体管均为N型晶体管的像素驱动电路。当然，本公开所提供的像素驱动电路也可以改为CMOS (Complementary Metal Oxide Semiconductor, 互补金属氧化物半导体) 电路等，并不局限于本实施例中所提供的像素电路，这里不再赘述。

[0094] 本示例实施方式还提供一种像素驱动方法，用于驱动上述的像素电路；如图9所示，该像素驱动方法包括：

[0095] 步骤S100，利用扫描信号导通第一开关单元和分压单元，以控制驱动晶体管控制端的电压，将所述驱动晶体管控制端的电压写入第一储能单元的第一端，将第一电源信号写入所述第一储能单元的第二端；

[0096] 步骤S200，利用所述扫描信号关断所述第一开关单元和所述分压单元，通过所述储能单元中的电压信号导通所述驱动晶体管，使第一电源信号驱动所述发光单元发光。

[0097] 可选的，当所述第一开关单元包括第一晶体管T1，所述分压单元包括第二晶体管T2时，所述像素驱动方法包括：

[0098] 步骤S110，利用扫描信号导通第一晶体管T1和第二晶体管T2，以控制驱动晶体管DT控制端的电压，将所述驱动晶体管DT控制端的电压写入第一储能单元的第一端，将第一电源信号VDD写入所述第一储能单元的第二端；

[0099] 步骤S210，利用所述扫描信号关断所述第一晶体管T1和所述第二晶体管T2，通过所述储能单元中的电压信号导通所述驱动晶体管DT，使第一电源信号VDD驱动所述发光单元发光。

[0100] 可选的，当所述第一开关单元包括第一晶体管T1，所述分压单元包括第四晶体管T4、第五晶体管T5和第二储能单元，所述像素驱动方法包括：

[0101] 步骤S120，利用第一扫描信号和第二扫描信号导通所述第一晶体管T1和所述第四晶体管T4并关断所述第五晶体管T5，以将所述数据信号Vdata电压写入第一储能单元的第一端，将所述第一电源信号VDD写入第一储能单元的第二端；

[0102] 步骤S130，利用所述第一扫描信号和所述第二扫描信号导通第五晶体管T5并关断

所述第一晶体管T1和所述第四晶体管T4,以将所述第一电源信号VDD写入所述第二储能单元的第二端;

[0103] 步骤S220,利用所述第一扫描信号和所述第二扫描信号关断所述第一晶体管T1、所述第四晶体管T4和所述第五晶体管T5,通过所述第一储能单元格第二储能单元中的电压信号导通所述驱动晶体管DT,使第一电源信号VDD驱动所述发光单元发光。

[0104] 需要说明的是,尽管在附图中以特定顺序描述了本公开中方法的各个步骤,但是,这并非要求或者暗示必须按照该特定顺序来执行这些步骤,或是必须执行全部所示的步骤才能实现期望的结果。附加的或备选的,可以省略某些步骤,将多个步骤合并为一个步骤执行,以及/或者将一个步骤分解为多个步骤执行等。

[0105] 本示例实施方式还一种显示装置,包括上述的像素电路。该显示装置包括:多条扫描线,用于提供扫描信号;多条数据线,用于提供数据信号Vdata;多个像素电路,电连接于上述的扫描线和数据线;其中至少之一的像素电路包括为本示例实施方式中的上述任一像素驱动电路。其中,所述显示装置例如可以包括手机、平板电脑、电视机、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0106] 需要说明的是:所述显示装置中各模块单元的具体细节已经在对应的像素驱动电路中进行了详细的描述,因此这里不再赘述。

[0107] 应当注意,尽管在上文详细描述中提及了用于动作执行的设备的若干模块或者单元,但是这种划分并非强制性的。实际上,根据本公开的实施方式,上文描述的两个或更多模块或者单元的特征和功能可以在一个模块或者单元中具体化。反之,上文描述的一个模块或者单元的特征和功能可以进一步划分为由多个模块或者单元来具体化。

[0108] 此外,尽管在附图中以特定顺序描述了本公开中方法的各个步骤,但是,这并非要求或者暗示必须按照该特定顺序来执行这些步骤,或是必须执行全部所示的步骤才能实现期望的结果。附加的或备选的,可以省略某些步骤,将多个步骤合并为一个步骤执行,以及/或者将一个步骤分解为多个步骤执行等。

[0109] 通过以上的实施方式的描述,本领域的技术人员易于理解,这里描述的示例实施方式可以通过软件实现,也可以通过软件结合必要的硬件的方式来实现。因此,根据本公开实施方式的技术方案可以以软件产品的形式体现出来,该软件产品可以存储在一个非易失性存储介质(可以是CD-ROM,U盘,移动硬盘等)中或网络上,包括若干指令以使得一台计算设备(可以是个人计算机、服务器、移动终端、或者网络设备等)执行根据本公开实施方式的方法。

[0110] 本领域技术人员在考虑说明书及实践这里公开的发明后,将容易想到本公开的其他实施方案。本申请旨在涵盖本公开的任何变型、用途或者适应性变化,这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的,本公开的真正范围和精神由所附的权利要求指出。

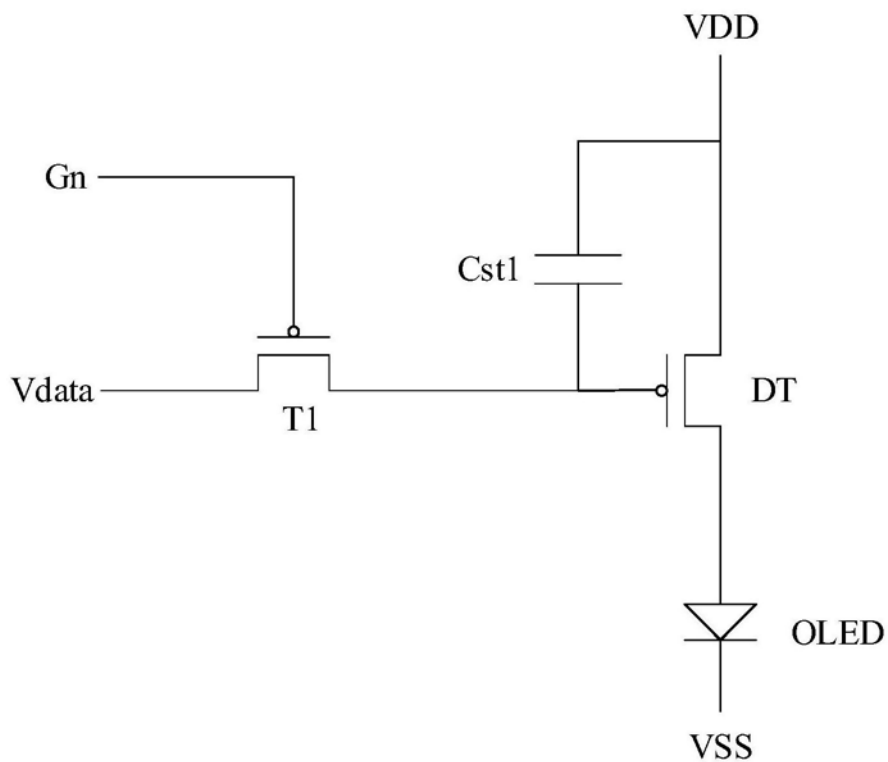


图1

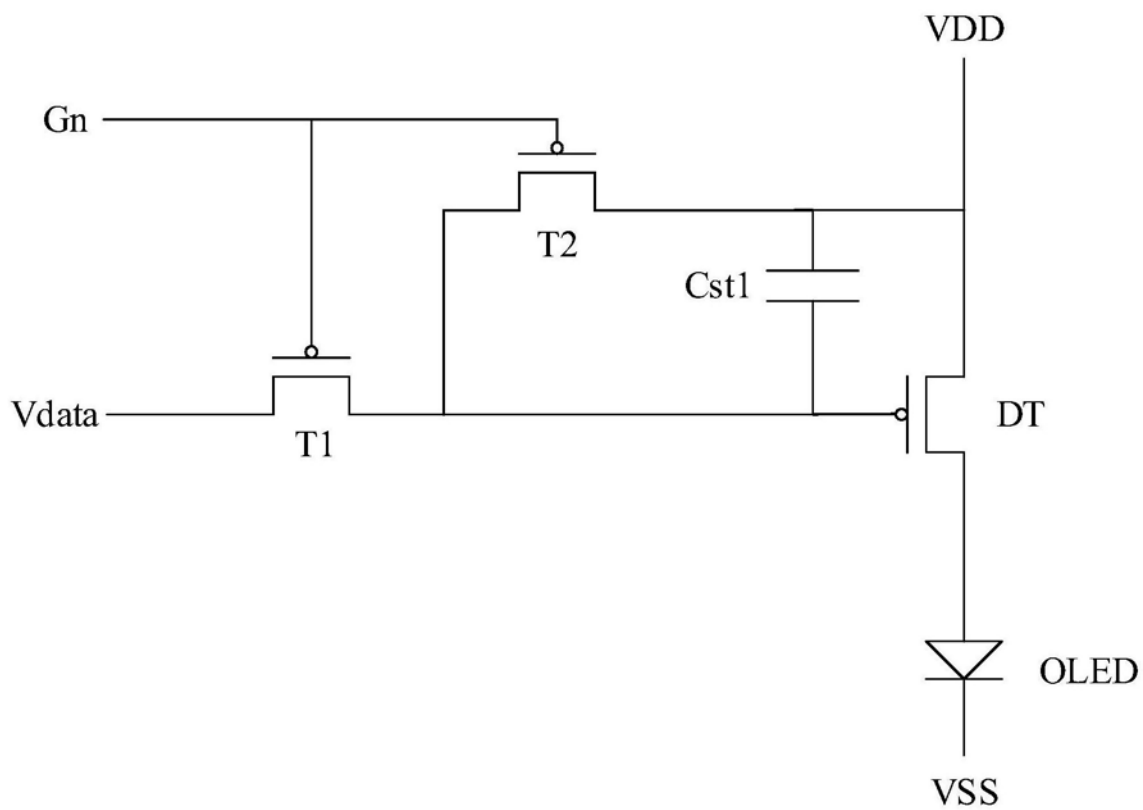


图2

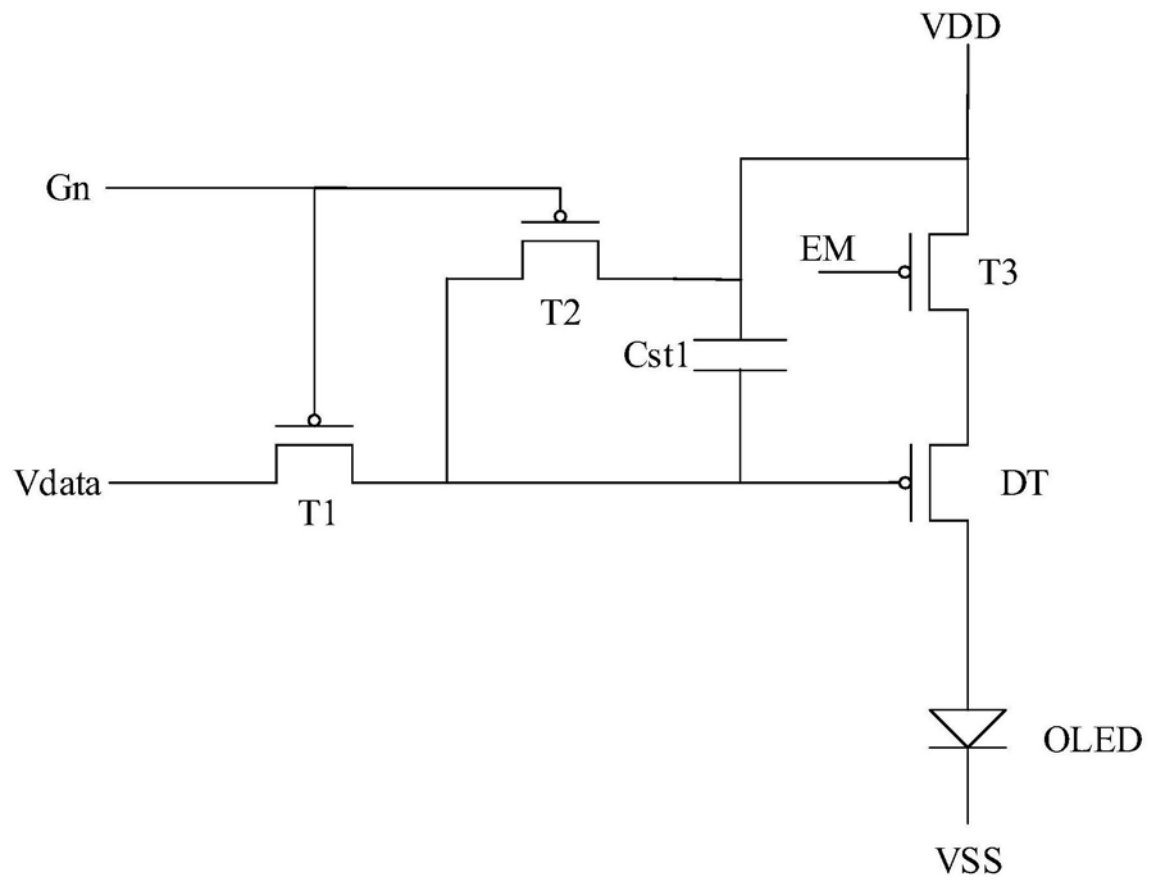


图3

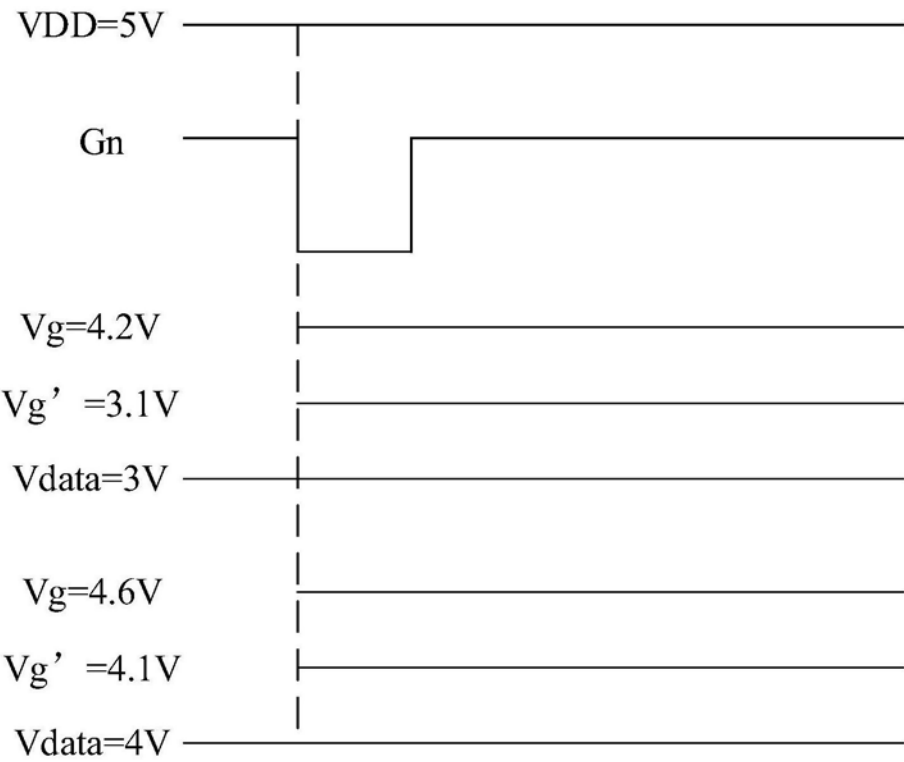


图4

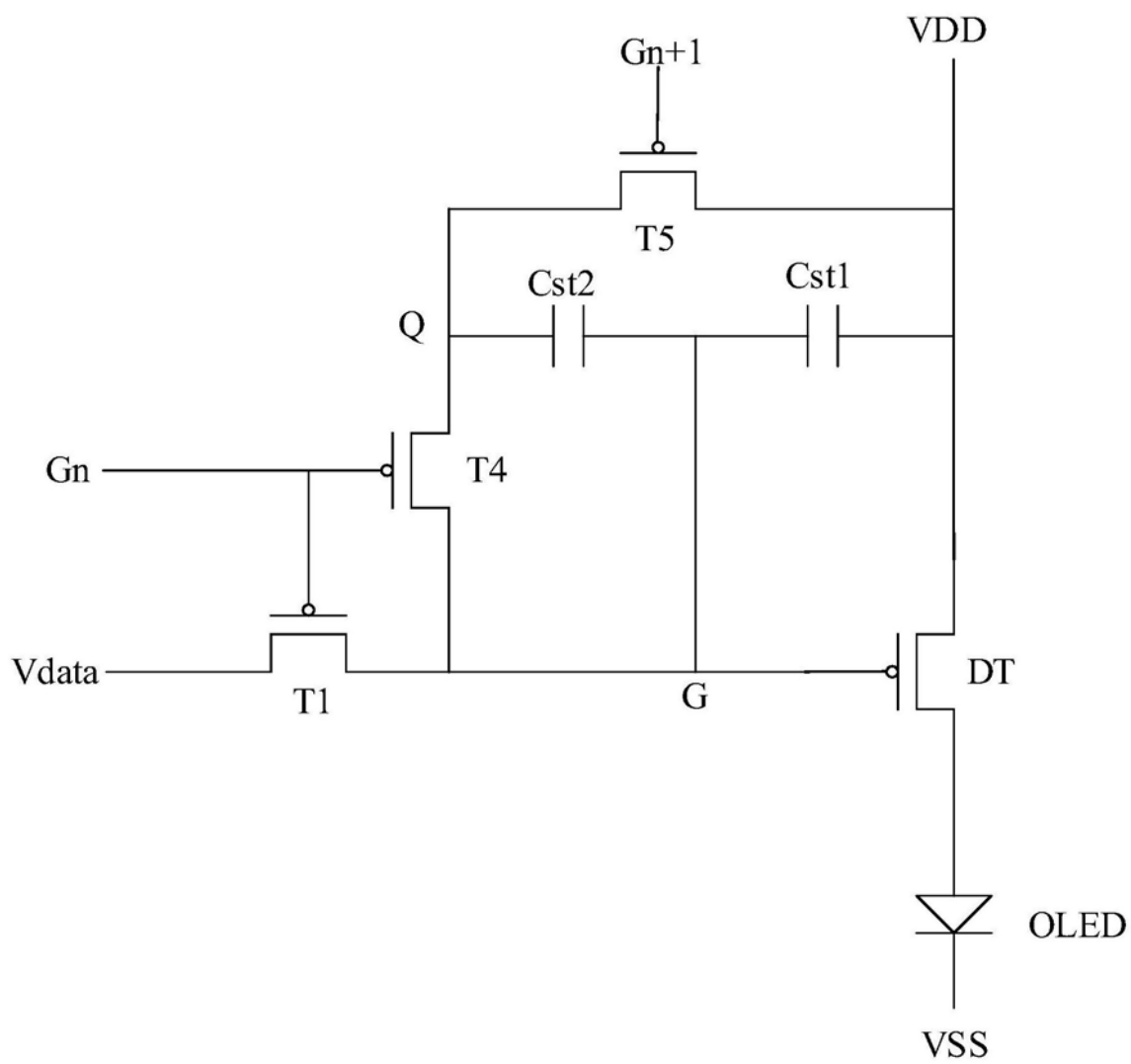


图5

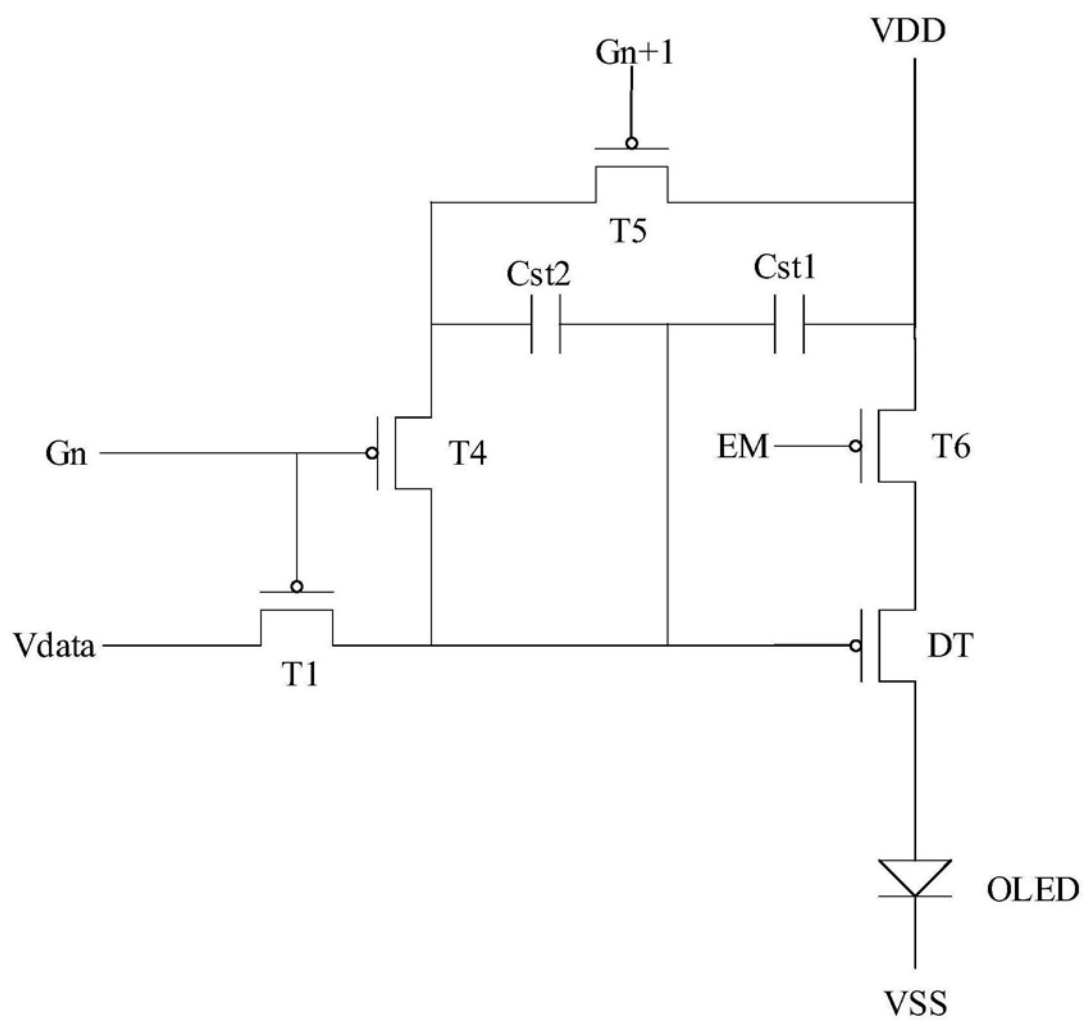


图6



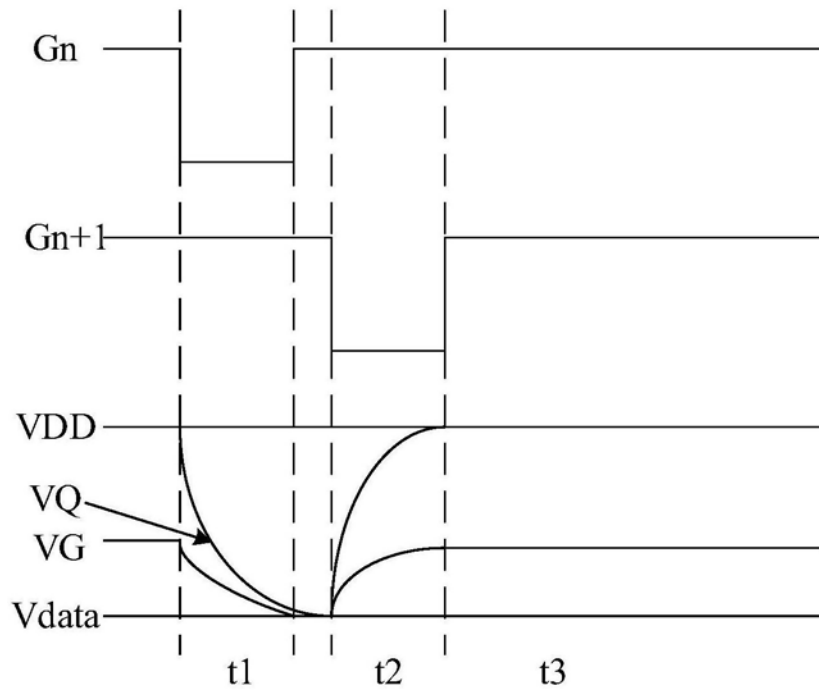


图7

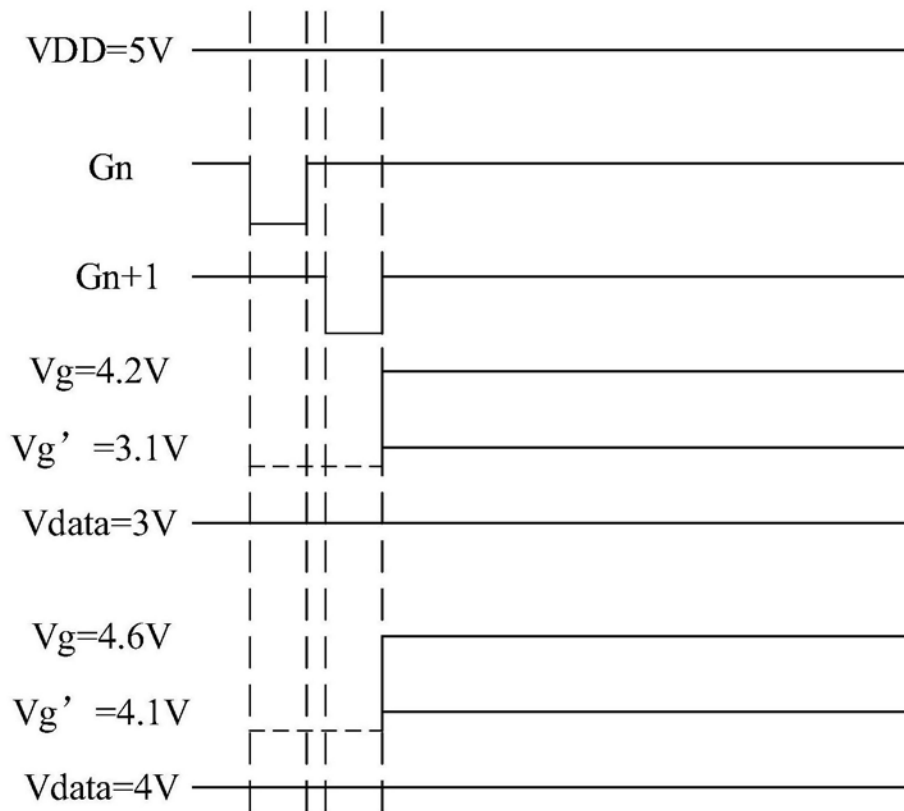


图8

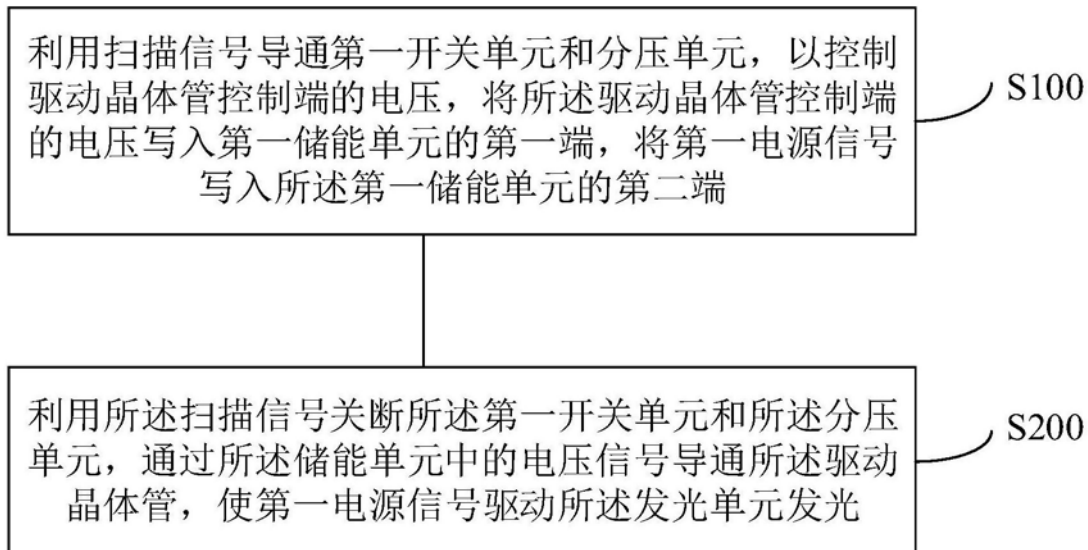


图9

专利名称(译)	像素电路及其驱动方法、显示装置		
公开(公告)号	<a href="#">CN109308878A</a>	公开(公告)日	2019-02-05
申请号	CN201811158627.4	申请日	2018-09-30
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	于子阳		
发明人	于子阳		
IPC分类号	G09G3/3266 G09G3/3233 G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G3/3266		
代理人(译)	王辉		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本公开是关于一种像素电路及其驱动方法、显示装置，包括所述像素电路包括发光单元、驱动晶体管、第一开关单元、第一储能单元和分压单元；驱动晶体管第一端连接第一电源信号，第二端连接于所述发光单元的第一端，所述发光单元的第二端连接第二电源信号；所述第一开关单元响应扫描信号而导通，以将数据信号传输至所述驱动晶体管的控制端；第一储能单元第一端连接于所述驱动晶体管的控制端，第二端连接第一电源信号；所述分压单元响应所述扫描信号而导通，以通过所述第一电源信号改变所述驱动晶体管驱动端的电压。增大像素电路的驱动动态范围，提高控制芯片对OLED屏幕亮度的控制精度。

