



## (12)发明专利申请

(10)申请公布号 CN 111293126 A

(43)申请公布日 2020.06.16

(21)申请号 202010095983.7

(22)申请日 2020.02.17

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 殷新社 董甜 刘利宾

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 姚楠

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 27/02(2006.01)

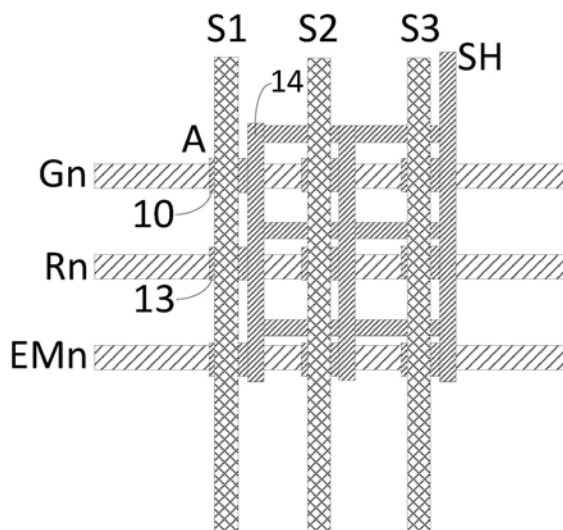
权利要求书1页 说明书7页 附图6页

### (54)发明名称

一种阵列基板、有机发光显示面板及显示装置

### (57)摘要

本发明公开了一种阵列基板、有机发光显示面板及显示装置,通过在第一栅极金属层和源漏金属层之间设置相互绝缘的屏蔽层,且屏蔽层在衬底基板上的正投影至少覆盖扫描信号线和检测信号线的交叠区域在衬底基板上的正投影,且屏蔽层耦接固定电压,这样屏蔽层能够降低扫描信号线和检测信号线之间的耦合电容,扫描信号线上的噪声就可以被屏蔽层吸收掉而不会耦合至检测信号线上,因此可以大大降低检测信号线上的噪声,提高外部补偿技术对整个显示屏的画质补偿的效果。



1. 一种阵列基板, 其特征在于, 包括: 衬底基板, 位于所述衬底基板上依次层叠设置的第一栅极金属层和源漏金属层, 所述第一栅极金属层包括扫描信号线, 所述源漏金属层包括检测信号线, 所述扫描信号线和所述检测信号线绝缘交叉设置;

还包括: 位于所述第一栅极金属层和所述源漏金属层之间的屏蔽层, 所述屏蔽层与所述第一栅极金属层、所述源漏金属层相互绝缘, 所述屏蔽层在所述衬底基板上的正投影至少覆盖所述扫描信号线和所述检测信号线的交叠区域在所述衬底基板上的正投影, 所述屏蔽层耦接固定电压。

2. 如权利要求1所述的阵列基板, 其特征在于, 所述屏蔽层在所述衬底基板上的正投影面积大于所述扫描信号线和所述检测信号线的交叠区域在所述衬底基板上的正投影面积。

3. 如权利要求1所述的阵列基板, 其特征在于, 还包括: 与所述检测信号线和所述扫描信号线电连接的像素电路, 以及与所述像素电路电连接的发光器件; 所述发光器件为顶发射型器件, 所述屏蔽层整面设置。

4. 如权利要求1所述的阵列基板, 其特征在于, 还包括: 与所述检测信号线和所述扫描信号线电连接的像素电路, 以及与所述像素电路电连接的发光器件; 所述发光器件为底发射型器件, 所述屏蔽层在所述衬底基板上的正投影与所述发光器件在所述衬底基板上的正投影不交叠。

5. 如权利要求4所述的阵列基板, 其特征在于, 所述屏蔽层为包括多个网孔的网格状结构, 或所述屏蔽层具有多个独立的屏蔽部。

6. 如权利要求5所述的阵列基板, 其特征在于, 当所述屏蔽层具有多个独立的屏蔽部时, 所述阵列基板还包括导电连接线, 各所述屏蔽部通过所述导电连接线连接同一所述固定电压。

7. 如权利要求6所述的阵列基板, 其特征在于, 各所述屏蔽部通过所述导电连接线接地。

8. 如权利要求6所述的阵列基板, 其特征在于, 所述源漏金属层还包括多条电源信号线, 各所述屏蔽部通过所述导电连接线与相邻的所述电源信号线电连接, 或各所述屏蔽部通过所述导电连接线连接后通过过孔与一条所述电源信号线电连接。

9. 如权利要求1所述的阵列基板, 其特征在于, 还包括位于所述第一栅极金属层和所述源漏金属层之间的第二栅极金属层; 所述屏蔽层位于所述第二栅极金属层, 或所述屏蔽层位于所述第二栅极金属层和所述源漏金属层之间。

10. 如权利要求1所述的阵列基板, 其特征在于, 所述屏蔽层的材料为金属材料。

11. 一种有机发光显示面板, 其特征在于, 包括如权利要求1-10任一项所述的阵列基板。

12. 一种显示装置, 其特征在于, 包括如权利要求11所述的有机发光显示面板。

## 一种阵列基板、有机发光显示面板及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种阵列基板、有机发光显示面板及显示装置。

### 背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,与液晶显示器(Liquid Crystal Display,LCD)相比,OLED显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。目前,在手机、平板电脑、数码相机等显示领域,OLED显示器已经开始取代传统的LCD显示器。

[0003] 与LCD利用稳定的电压控制亮度不同,OLED属于电流驱动,需要稳定的电流来控制其发光。例如现有的2T1C的像素电路中,如图1所示,该电路由1个驱动晶体管T0,一个开关晶体管T1和一个存储电容Cs组成,当扫描线Gate(n)选择某一行时,扫描线Gate(n)输入低电平信号,P型的开关晶体管T1导通,数据线Data的电压写入存储电容Cs;当该行扫描结束后,扫描线Gate(n)输入的信号变为高电平,P型的开关晶体管T1关断,存储电容Cs存储的栅极电压使驱动晶体管T0产生电流来驱动OLED,保证OLED在一帧内持续发光。根据驱动晶体管T0的转移特性,通过驱动晶体管T0的电流

$$I_D = \frac{1}{2} \mu_{Cox} \frac{W}{L} (V_{GS} - V_{TH})^2 = \frac{1}{2} \mu_{Cox} \frac{W}{L} (V_{GS} + |V_{TH}|)^2$$
,此处 $V_{TH}$ 包含了负号。其中 $V_{GS}$ 为驱动晶体管T0的栅源电压, $V_{TH}$ 为驱动晶体管T0的阈值电压, $C_{ox}$ 为驱动晶体管T0的氧化层电容, $W/L$ 为驱动晶体管T0的宽长比, $V_{GS} = V_{Data} - V_{DD}$ ,因此

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{data} - ELV_{DD} - V_{TH})^2。$$

[0004] 从上面驱动晶体管T0的电流 $I_D$ 公式中可以看出,OLED的驱动电路中,驱动晶体管T0的电流和驱动晶体管T0的阈值电压 $V_{TH}$ 以及电源电压 $V_{DD}$ 有二次方的关系,只要像素与像素之间驱动晶体管T0的阈值电压 $V_{TH}$ 超过0.1V以上的差异,就会引起驱动晶体管T0电流出现偏差,因此OLED的亮度相应会产生差异,显示的画面就会出现亮度不均匀性的问题。

[0005] 为了解决像素电路中由于各驱动晶体管的阈值电压差异导致显示画面出现亮度不均匀性的问题,现在一般采用像素内部补偿的方法,在数据Data写入像素之前,通过控制信号向存储电容Cs先写入带有驱动晶体管T0的阈值电压 $V_{TH}$ 的信息,当数据Data写入后,存储电容Cs中就保存了数据Data和 $V_{TH}$ ,在像素驱动时,驱动晶体管T0的阈值电压 $V_{TH}$ 就和存储电容Cs中的 $V_{TH}$ 相抵消,解决了驱动晶体管T0的阈值电压 $V_{TH}$ 对驱动晶体管T0的驱动电流的影响。当然,内部补偿需要将 $V_{TH}$ 先写入存储电容Cs中,必然需要更多的晶体管(如T1~T8,或更多)和控制信号线(如Reset扫描线、Gate扫描线、EM扫描线)等,生产工艺存在最小线宽和最小线间距等工艺要求,高分辨率时像素尺寸很小,就很难布线。

[0006] 因此,为了提升高分辨率以及像素的开口率,提出了PMOS外部补偿的像素方案以及驱动方法,也就是说通过芯片(IC)内部的模数转换器件(ADC器件检测)测像素电路内器件的电学参数,然后在IC内部将补偿数据添加到像素数据,这样使得像素的亮度不均匀性得

到补偿。通过ADC器件对显示屏进行 $V_{TH}$ 检测时,ADC器件读出的数值就作为像素电路中驱动晶体管的 $V_{TH}$ 值用于算法运算。ADC器件一般检测信号线Sensing读取驱动晶体管的 $V_{TH}$ 值,然而ADC器件读取 $V_{TH}$ 值的精度和准确度会影响整个显示屏的画质补偿效果,影响 $V_{TH}$ 值的精度和准确度的因素主要来源于检测信号线Sensing上的噪声,因此检测信号线Sensing上的检测噪声在外部补偿技术中严重影响外部补偿技术的补偿效果。

[0007] 在外部补偿技术中,对ADC器件的检测信号线Sensing噪声进行了分析,发现检测信号线Sensing上的噪声主要来源于VGH、VGL以及GOA的CLK的噪声。下面通过实验说明VGH、VGL以及CLK的噪声对检测信号线Sensing噪声的影响,表1和表2分别为像素电路中各信号线(Signal)上的电压(Value)以及噪声(P-P noise)值,其中,表1和表2的区别在于VGH和VGL的电压及噪声不同,如图2A和图2B所示,图2A为对应表1中VGH和VGL上的噪声(noise)在70~80mV时检测信号线Sensing上的噪声分布图,图2B为对应表2中VGH和VGL上的噪声(noise)在20~40mV时检测信号线Sensing上的噪声分布图。

[0008] 表1

[0009]	Signal	Value	P-P noise
	VDD	5.511V	7.019mV
	Vini	-0.972V	11.9mV
	VGH	6.987V	73.85mV
	VGL	-6.834V	87.59mV
	VDD	7.981V	11.9mV
	VSS	-7.908V	12.82mV

[0010] 表2

[0011]	Signal	Value	P-P noise
	VDD	5.511V	7.019mV
	Vini	-0.972V	11.9mV
	VGH	7.0261V	24.11mV
	VGL	-6.9V	38.15mV
	VDD	7.981V	11.9mV
	VSS	-7.908V	12.82mV

[0012] 对比图2A和图2B可以看出,同一个显示屏所有条件一样,在改变VGH和VGL的noise时,即当VGH和VGL的noise从70~80mV下降到20~40mV时ADC器件的检测信号线Sensing上的noise从9~24mV下降到3~9mV。因此,可以证明VGH和VGL的noise对检测信号线Sensing的noise影响很大。

[0013] 接着对GOA的CLK进行了开和关状态时Sensing上的噪声进行分析,如图3A和图3B所示,图3A为CLK开的状态(60Hz)时检测信号线Sensing上的噪声分布图,图3B为CLK关的状态时检测信号线Sensing上的噪声分布图,虽然STV信号为VGH高电平,扫描GOA的Gate(n)/Reset(n)/EM(n)输出都是高电平,但ADC器件的检测信号线Sensing的noise范围也在6~24mV之间(图3A),当把GOA的CLK都关闭(图3B),用稳定电平VGL时,ADC器件的检测信号线Sensing的noise下降为3~6mV。因此,可以证明CLK的noise对检测信号线Sensing的noise影响很大。

[0014] 综上,在外部补偿技术中,VGH/VGL信号的noise以及CLK信号的开、关直接和像素电路的扫描信号(Gn/EMn/Rn等)相关联,通过扫描信号耦合到检测信号线。如何降低扫描线和检测信号线之间的耦合对降低检测信号线Sensing的noise尤为重要。

## 发明内容

[0015] 本发明实施例提供一种阵列基板、有机发光显示面板及显示装置,用以解决检测信号线Sensing的noise的问题。

[0016] 本发明实施例提供了一种阵列基板,包括:衬底基板,位于所述衬底基板上依次层叠设置的第一栅极金属层和源漏金属层,所述第一栅极金属层包括扫描信号线,所述源漏金属层包括检测信号线,所述扫描信号线和所述检测信号线绝缘交叉设置;

[0017] 还包括:位于所述第一栅极金属层和所述源漏金属层之间的屏蔽层,所述屏蔽层与所述第一栅极金属层、所述源漏金属层相互绝缘,所述屏蔽层在所述衬底基板上的正投影至少覆盖所述扫描信号线和所述检测信号线的交叠区域在所述衬底基板上的正投影,所述屏蔽层耦接固定电压。

[0018] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,所述屏蔽层在所述衬底基板上的正投影面积大于所述扫描信号线和所述检测信号线的交叠区域在所述衬底基板上的正投影面积。

[0019] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,还包括:与所述检测信号线和所述扫描信号线电连接的像素电路,以及与所述像素电路电连接的发光器件;所述发光器件为顶发射型器件,所述屏蔽层整面设置。

[0020] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,还包括:与所述检测信号线和所述扫描信号线电连接的像素电路,以及与所述像素电路电连接的发光器件;所述发光器件为底发射型器件,所述屏蔽层在所述衬底基板上的正投影与所述发光器件在所述衬底基板上的正投影不交叠。

[0021] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,所述屏蔽层为包括多个网孔的网格状结构,或所述屏蔽层具有多个独立的屏蔽部。

[0022] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,当所述屏蔽层具有多个独立的屏蔽部时,所述阵列基板还包括导电连接线,各所述屏蔽部通过所述导电连接线连接同一所述固定电压。

[0023] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,各所述屏蔽部通过所述导电连接线接地。

[0024] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,所述源漏金属层还包括多条电源信号线,各所述屏蔽部通过所述导电连接线与相邻的所述电源信号线电连接,或各所述屏蔽部通过所述导电连接线连接后通过过孔与一条所述电源信号线电连接。

[0025] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,还包括位于所述第一栅极金属层和所述源漏金属层之间的第二栅极金属层;所述屏蔽层位于所述第二栅极金属层,或所述屏蔽层位于所述第二栅极金属层和所述源漏金属层之间。

[0026] 可选地,在具体实施时,在本发明实施例提供的上述阵列基板中,所述屏蔽层的材料为金属材料。

[0027] 相应地,本发明实施例还提供了一种有机发光显示面板,包括本发明实施例提供的上述任一项所述的阵列基板。

[0028] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述有机发光显示面板。

[0029] 本发明的有益效果如下:

[0030] 本发明实施例提供的阵列基板、有机发光显示面板及显示装置,通过在第一栅极金属层和源漏金属层之间设置相互绝缘的屏蔽层,且屏蔽层在衬底基板上的正投影至少覆盖扫描信号线和检测信号线的交叠区域在衬底基板上的正投影,且屏蔽层耦接固定电压,这样屏蔽层能够降低扫描信号线和检测信号线之间的耦合电容,扫描信号线上的噪声就可以被屏蔽层吸收掉而不会耦合至检测信号线上,因此可以大大降低检测信号线上的噪声,提高外部补偿技术对整个显示屏的画质补偿的效果。

## 附图说明

[0031] 图1为相关技术中像素电路的结构示意图;

[0032] 图2A和图2B分别为VGH和VGL的噪声对检测信号线的噪声影响分布图;

[0033] 图3A和图3B分别为CLK开启与关闭时检测信号线的噪声分布图;

[0034] 图4为相关技术中阵列基板的俯视结构示意图;

[0035] 图5为图4对应的剖面结构示意图;

[0036] 图6为本发明实施例提供的阵列基板的俯视结构示意图之一;

[0037] 图7为本发明实施例提供的阵列基板的俯视结构示意图之二;

[0038] 图8为本发明实施例提供的阵列基板的俯视结构示意图之三;

[0039] 图9为图6、图7和图8对应的剖面结构示意图。

## 具体实施方式

[0040] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的阵列基板、有机发光显示面板及显示装置的具体实施方式进行详细地说明。

[0041] 附图中各层薄膜厚度和形状不反映阵列基板的真实比例,且仅为阵列基板的局部结构,目的只是示意说明本发明内容。

[0042] 相关技术中,根据显示屏的结构,VGH、VGL以及GOA的CLK信号都是给显示屏内的扫描电路(GOA电路)提供的电源电压和移位时钟信号,扫描电路的输出连接到像素电路的扫描信号线。栅极扫描电路输出扫描信号G1~Gn、复位扫描电路输出复位扫描信号R1~Rn和发光扫描电路输出发光扫描信号EM1~EMn。具体地,如图4和图5所示,图4为阵列基板的部分膜层俯视结构示意图,图5为图4对应膜层的剖面结构示意图,该阵列基板包括绝缘交叉设置的扫描信号线(Gn、Rn和EMn)和检测信号线(S1、S2、S3……),一般扫描信号线(Gn、Rn和EMn)为横向,而检测信号线(S1、S2、S3……)为竖向,因此检测信号线(S1、S2、S3……)和扫描信号线(Gn、Rn和EMn)存在交叠区域A,检测信号线(S1、S2、S3……)和扫描信号线(Gn、Rn和EMn)之间设置绝缘层01,绝缘层01的材料一般是二氧化硅,将检测信号线(S1、S2、S3……)和扫描信号线(Gn、Rn和EMn)隔离;由于检测信号线(S1、S2、S3……)和扫描信号线(Gn、Rn和EMn)都是金属线,在这个交叠区域A就是一个耦合电容,因此扫描信号线(Gn、Rn和

EMn) 上的噪声 (来源于VGH/VGL以及GOA的CLK开关引起的电平波动) 就通过这个耦合电容耦合到检测信号线 (S1、S2、S3……) 上, 影响检测信号线 (S1、S2、S3……) 读取的驱动晶体管的阈值电压 $V_{Th}$ 的精度和准确度, 从而影响外部补偿技术对整个显示屏的画质补偿的效果。

[0043] 有鉴于此, 本发明实施例提供了一种阵列基板, 如图6、图7、图8和图9所示, 图6、图7和图8为阵列基板的三种部分膜层俯视结构示意图, 图9为图6、图7和图8对应膜层的剖面结构示意图, 该阵列基板包括: 衬底基板 (未示出), 位于衬底基板上依次层叠设置的第一栅极金属层和源漏金属层, 第一栅极金属层包括扫描信号线 (Gn、Rn和EMn), 源漏金属层包括检测信号线 (S1、S2、S3……), 扫描信号线 (Gn、Rn和EMn) 和检测信号线 (S1、S2、S3……) 绝缘交叉设置;

[0044] 还包括: 位于第一栅极金属层和源漏金属层之间的屏蔽层10, 屏蔽层10与第一栅极金属层、源漏金属层相互绝缘, 即屏蔽层10与扫描信号线 (Gn、Rn和EMn) 相互绝缘, 屏蔽层10与检测信号线 (S1、S2、S3……) 相互绝缘, 屏蔽层10与扫描信号线 (Gn、Rn和EMn) 设置第一绝缘层11, 屏蔽层10与检测信号线 (S1、S2、S3……) 设置第二绝缘层12, 屏蔽层10在衬底基板上的正投影至少覆盖扫描信号线 (Gn、Rn和EMn) 和检测信号线 (S1、S2、S3……) 的交叠区域A在衬底基板上的正投影, 屏蔽层10耦接固定电压。

[0045] 本发明实施例提供的上述阵列基板, 通过在第一栅极金属层和源漏金属层之间设置相互绝缘的屏蔽层, 且屏蔽层在衬底基板上的正投影至少覆盖扫描信号线和检测信号线的交叠区域在衬底基板上的正投影, 由于屏蔽层耦接固定电压, 屏蔽层的电位不会发生变化, 这样屏蔽层能够降低扫描信号线和检测信号线之间的耦合电容, 扫描信号线上的噪声就可以被屏蔽层吸收掉而不会耦合至检测信号线上, 因此可以大大降低检测信号线上的噪声, 提高外部补偿技术对整个显示屏的画质补偿的效果。

[0046] 举例来说 (但不限于此), 在一些实施例中, 屏蔽层耦接固定电压是指屏蔽层可以被固定连接至接地电压 (后续介绍); 在另一些实施例中, 屏蔽层可以被连接至具有固定电位的任何参考电压 (如ELVDD等)。

[0047] 在具体实施时, 为了能够有效降低扫描信号线和检测信号线之间的耦合电容, 在本发明实施例提供的上述阵列基板中, 如图6、图7和图8所示, 屏蔽层10在衬底基板上的正投影面积大于扫描信号线 (Gn、Rn和EMn) 和检测信号线 (S1、S2、S3……) 的交叠区域A在衬底基板上的正投影面积。这样屏蔽层10可以将整个交叠区域A屏蔽, 扫描信号线 (Gn、Rn和EMn) 上的噪声完全不会影响检测信号线 (S1、S2、S3……), 进一步提高外部补偿技术对整个显示屏的画质补偿的效果。当然, 在具体实施时, 屏蔽层的面积不宜过大, 根据实际需要进行设置。

[0048] 在具体实施时, 在本发明实施例提供的上述阵列基板中, 还包括: 与检测信号线和扫描信号线电连接的像素电路, 以及与像素电路电连接的发光器件; 在发光器件为顶发射型器件时, 屏蔽层可以整面设置, 整面设置是指在制作屏蔽层时, 屏蔽层在衬底基板上的正投影覆盖整个衬底基板。具体地, 顶发射型器件出光方向为远离衬底基板的方向, 由于发光器件制作在像素电路远离衬底基板一侧, 而屏蔽层制作在像素电路的膜层内, 因此整面设置的屏蔽层不会影响发光器件发光, 整面设置的屏蔽层膜层制作简单, 可以降低制作工艺, 方便制作。

[0049] 在具体实施时, 在本发明实施例提供的上述阵列基板中, 还包括: 与检测信号线和

扫描信号线电连接的像素电路,以及与像素电路电连接的发光器件;在发光器件为底发射型器件时,屏蔽层在衬底基板上的正投影与发光器件在衬底基板上的正投影不交叠。这样屏蔽层不会遮挡发光器件,从而不会影响底发射型器件的发光效果。

[0050] 在具体实施时,在本发明实施例提供的上述阵列基板中,如图6所示,屏蔽层10可以为包括多个网孔001的网格状结构;或如图7和图8所示,屏蔽层10可以具有多个独立的屏蔽部13。屏蔽层10采用图6和图7的结构可以减少制作屏蔽层10的材料,且完全不会影响发光器件的发光效率。

[0051] 当然,在具体实施时,顶发射型器件所采用的屏蔽层也可以为图6-图8所示的底发射型器件所采用的屏蔽层的结构,在此不做一一列举。

[0052] 在具体实施时,在本发明实施例提供的上述阵列基板中,如图7所示,当屏蔽层10具有多个独立的屏蔽部13时,阵列基板还包括导电连接线14,各屏蔽部13可以通过导电连接线14连接同一固定电压SH。

[0053] 在具体实施时,为了保证屏蔽层能够更加有效的吸收掉扫描信号线上的噪声,在本发明实施例提供的上述阵列基板中,如图6所示,网格状的屏蔽层10接地,如图7和图8所示,各屏蔽部13通过导电连接线14接地。

[0054] 需要说明的是,上述描述的屏蔽部通过导电连接线接地是指本发明实施例提供的阵列基板中具有接地信号端,屏蔽部通过导电连接线与接地信号端电连接。具体地,接地信号端的信号为0V,因此扫描信号线上的噪声会被接地信号端的信号屏蔽。

[0055] 在具体实施时,在本发明实施例提供的上述阵列基板中,源漏金属层还包括多条电源信号线(如ELVDD),各屏蔽部可以通过导电连接线与相邻的电源信号线电连接,此方案中,对屏蔽部和相邻的电源信号线之间的绝缘层挖过孔,过孔内填充导电连接线,即屏蔽部通过过孔内的导电连接线与相邻的电源信号线电连接。这样屏蔽层连接到电源线,可以减少阵列基板内信号线的数量,而且在像素内就可以就近布线。

[0056] 在具体实施时,在本发明实施例提供的上述阵列基板中,如图8所示,各屏蔽部13通过导电连接线14连接后通过过孔与一条电源信号线电连接,这样仅需在屏蔽部13和电源信号线之间挖一个过孔,从而可以降低制作工艺。这样屏蔽层连接到电源线,可以减少阵列基板内信号线的数量,而且在像素内就可以就近布线。

[0057] 在具体实施时,在本发明实施例提供的上述阵列基板中,还包括位于第一栅极金属层和源漏金属层之间的第二栅极金属层;第二栅极金属层一般用于形成像素电路中的存储电容,屏蔽层位于第二栅极金属层,这样,只需要在形成第二栅极金属层时改变原有的构图图形,即可通过一次构图工艺形成屏蔽层与第二栅极金属层的图形,不用增加单独制备屏蔽层的工艺,可以简化制备工艺流程,节省生产成本,提高生产效率,因此本发明可以在不增加阵列基板厚度的基础上实现屏蔽扫描信号线和检测信号线之间的耦合电容;或屏蔽层也可以位于第二栅极金属层和源漏金属层之间,均属于本发明的保护范围。

[0058] 在具体实施时,在本发明实施例提供的上述阵列基板中,屏蔽层的材料可以为金属材料。具体地,尽量选用低电阻率的金属材料制作屏蔽层,这样扫描信号线上的噪声会尽快被屏蔽层吸收掉。

[0059] 基于同一发明构思,本发明实施例还提供了一种有机发光显示面板,包括本发明实施例提供的上述阵列基板。该有机发光显示面板解决问题的原理与前述阵列基板相似,



因此该有机发光显示面板的实施可以参见前述阵列基板的实施,重复之处在此不再赘述。

[0060] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述有机发光显示面板。该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。该显示装置解决问题的原理与前述阵列基板相似,因此该显示装置的实施可以参见前述阵列基板的实施,重复之处在此不再赘述。

[0061] 本发明实施例提供的阵列基板、有机发光显示面板及显示装置,通过在第一栅极金属层和源漏金属层之间设置相互绝缘的屏蔽层,且屏蔽层在衬底基板上的正投影至少覆盖扫描信号线和检测信号线的交叠区域在衬底基板上的正投影,且屏蔽层耦接固定电压,这样屏蔽层能够降低扫描信号线和检测信号线之间的耦合电容,扫描信号线上的噪声就可以被屏蔽层吸收掉而不会耦合至检测信号线上,因此可以大大降低检测信号线上的噪声,提高外部补偿技术对整个显示屏的画质补偿的效果。

[0062] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

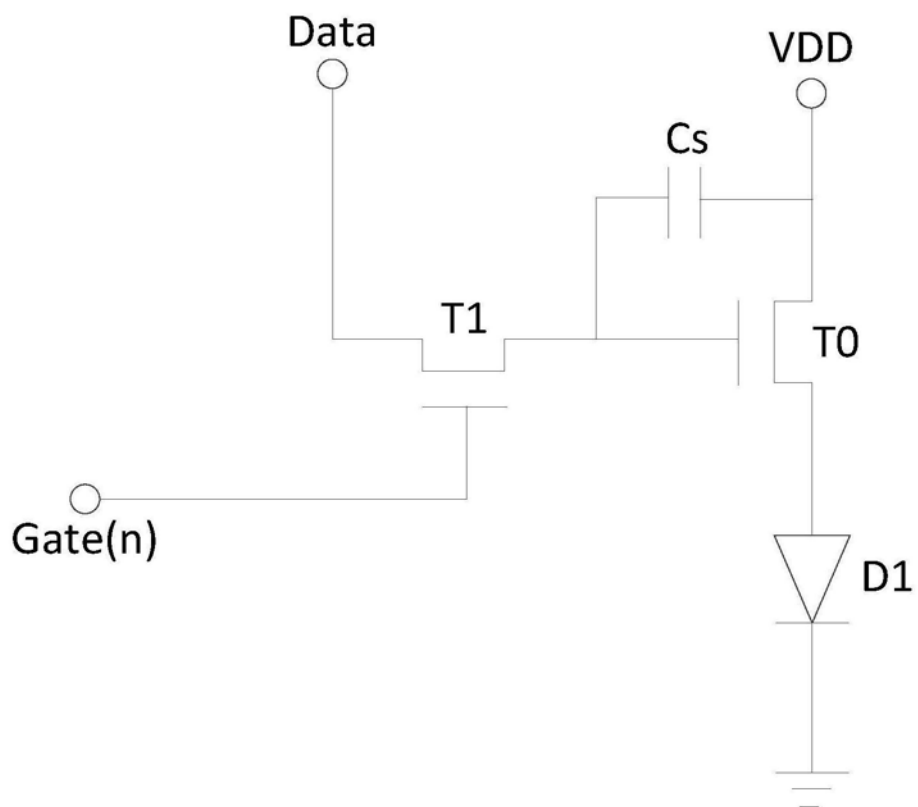


图1

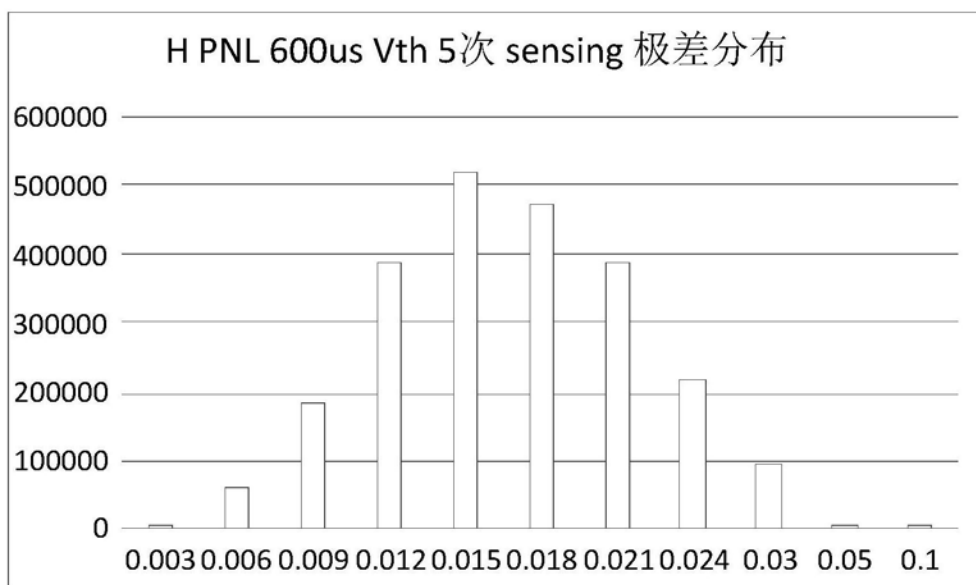


图2A

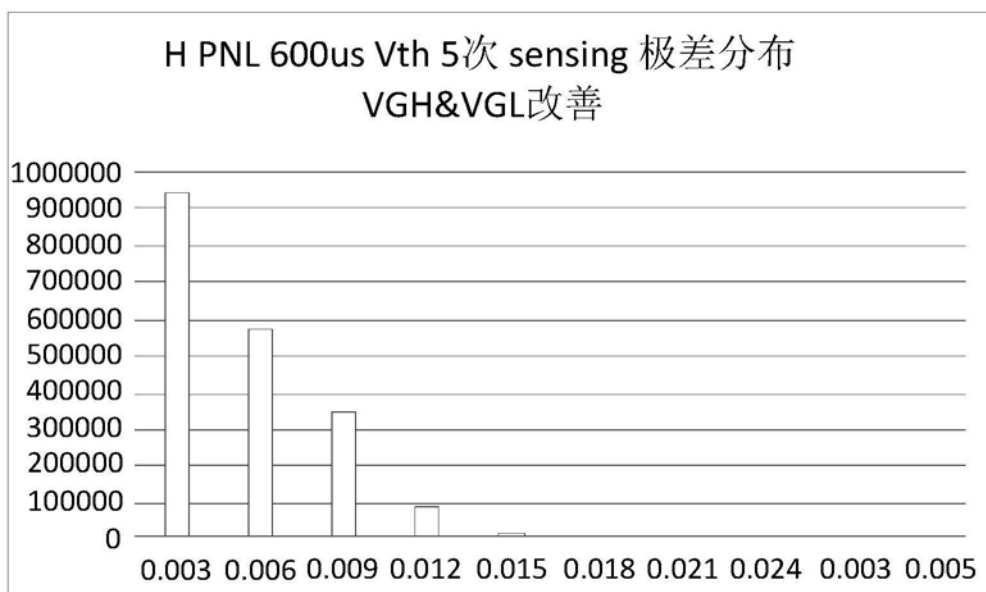


图2B

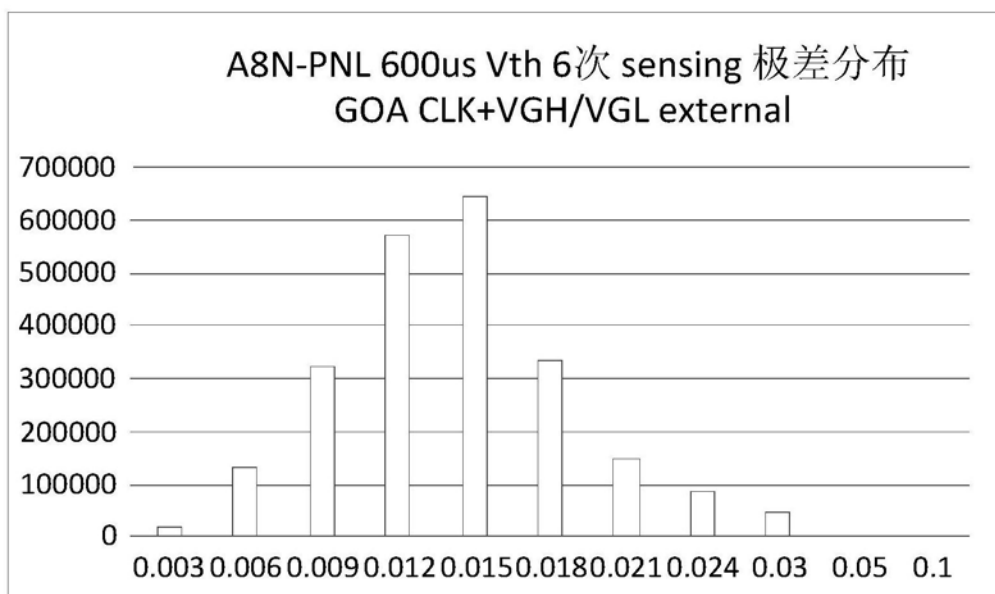


图3A

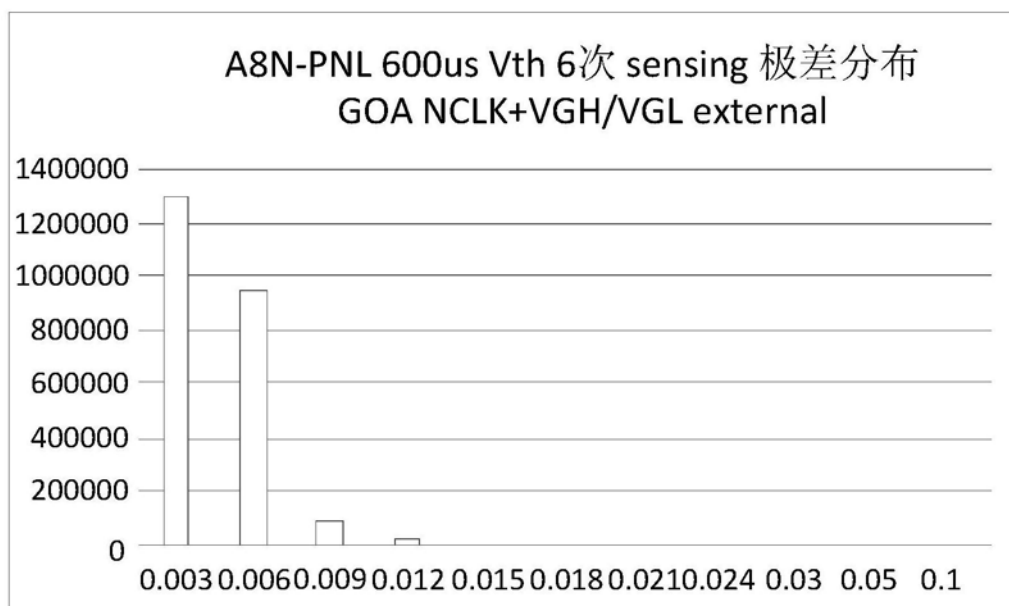


图3B

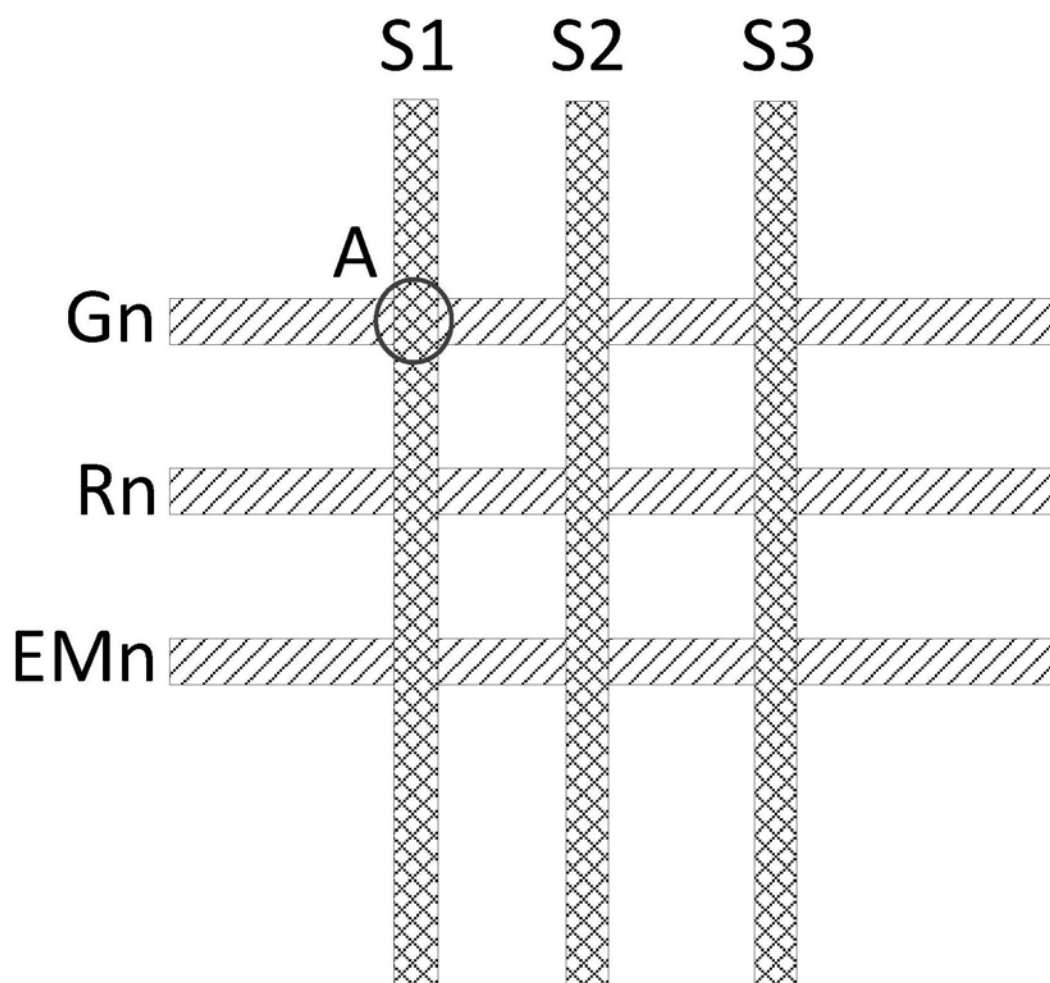


图4

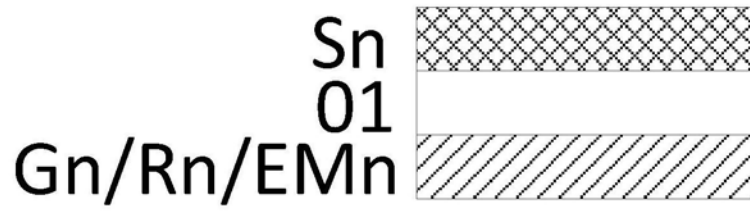


图5

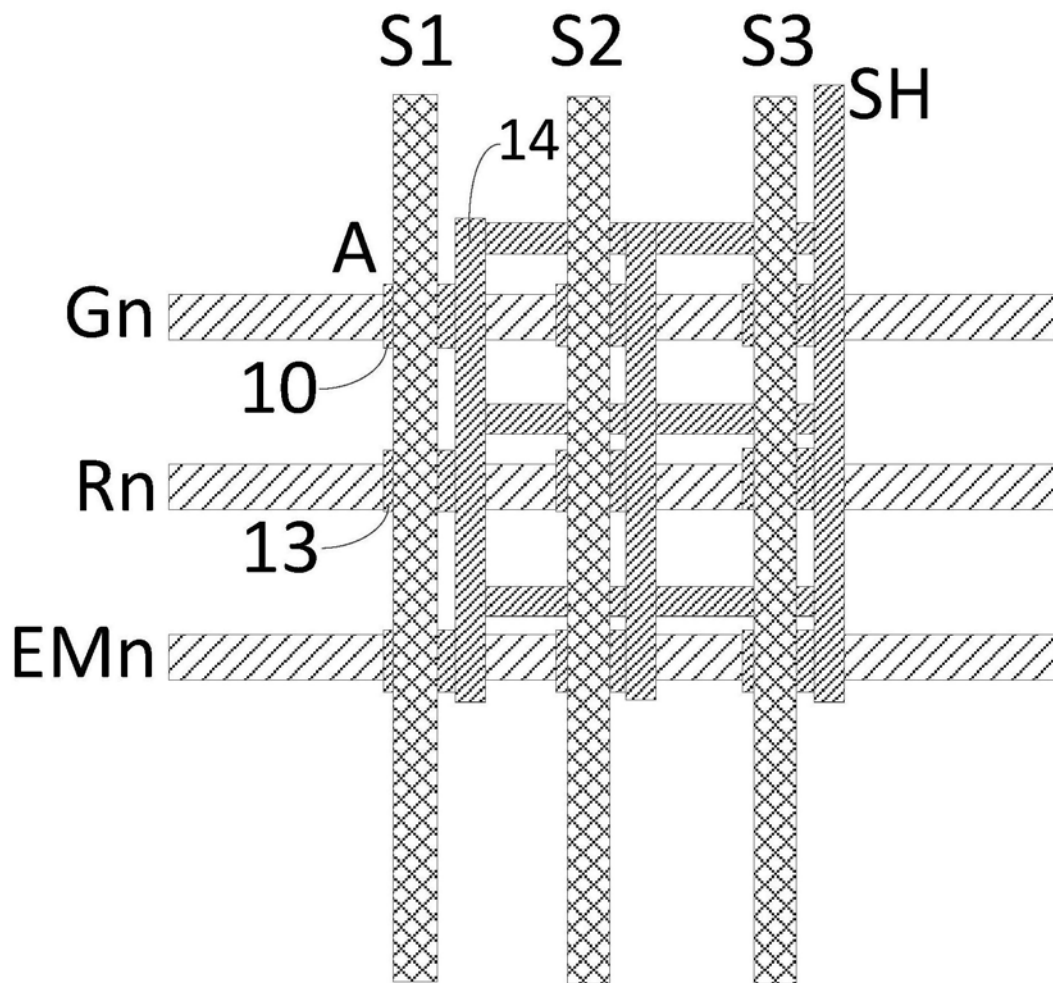


图6

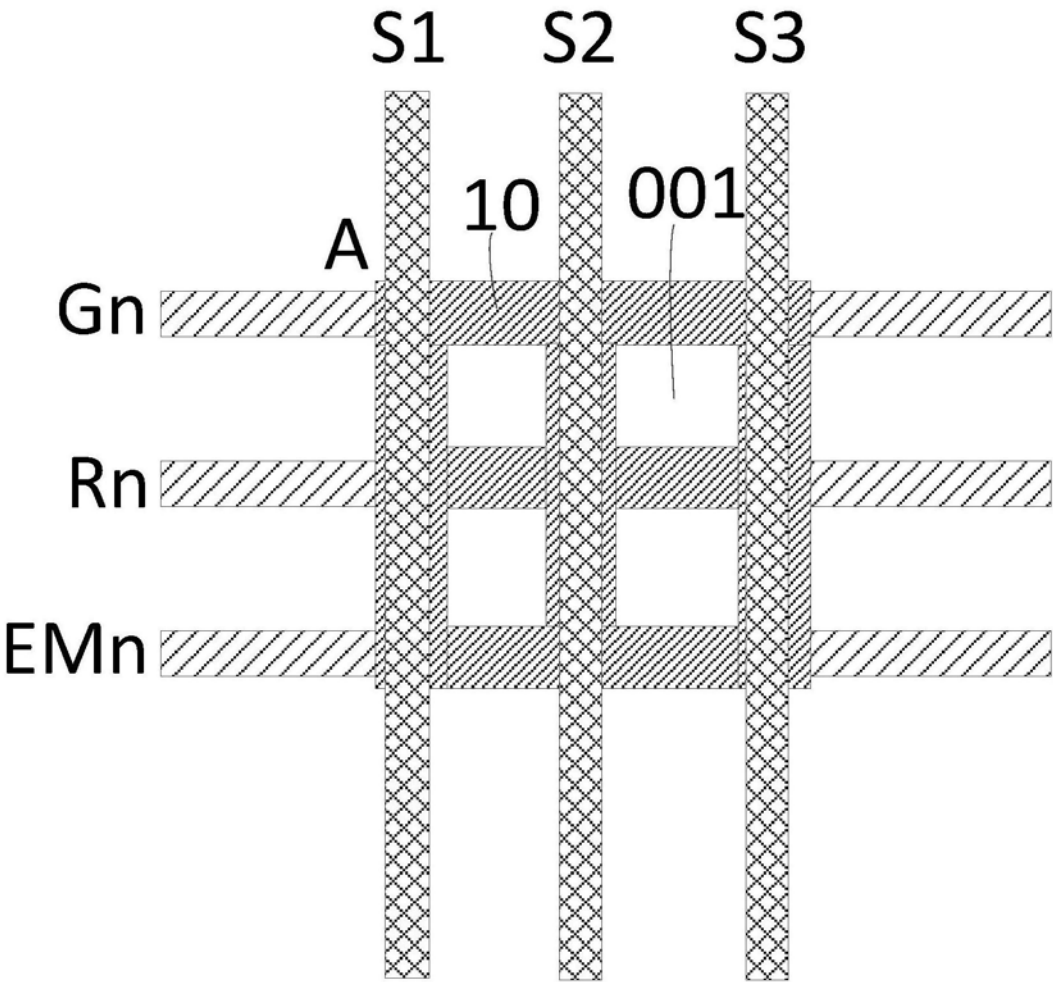


图7

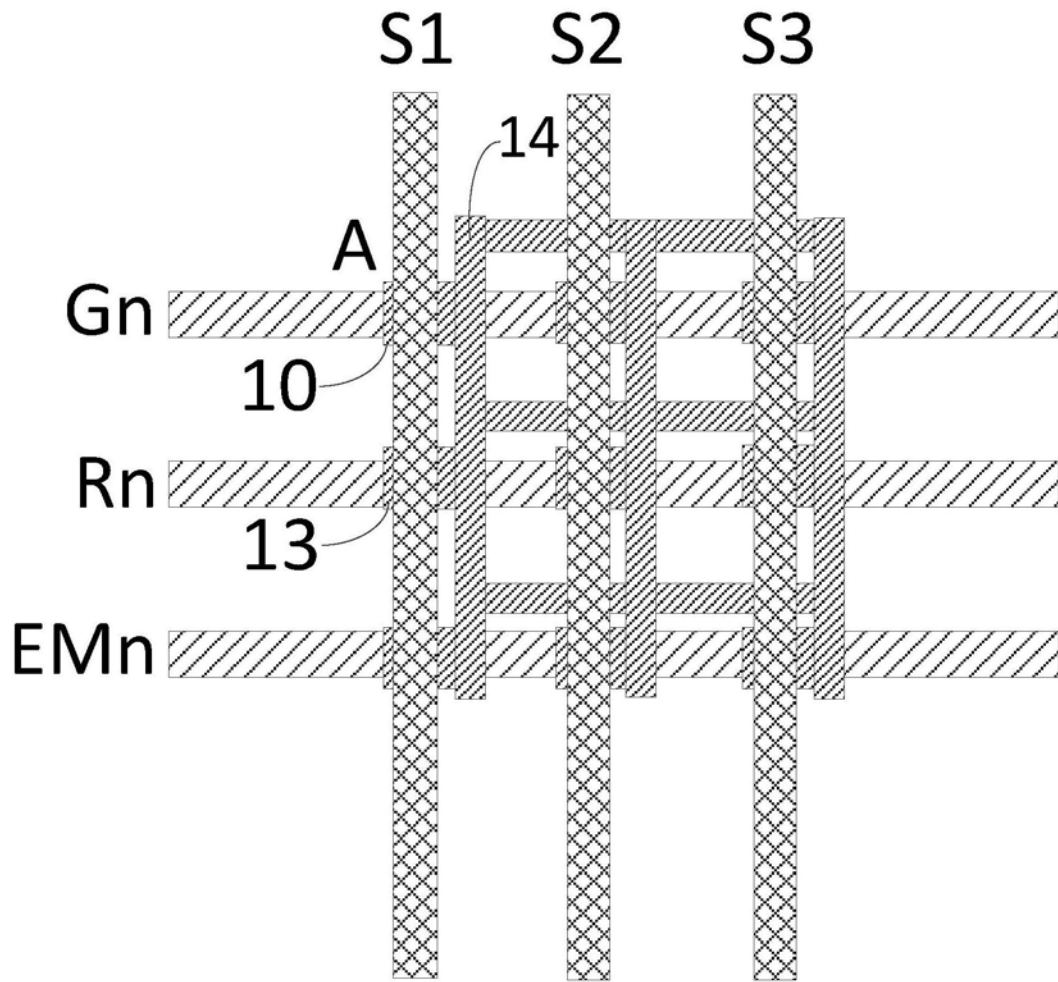


图8



图9

专利名称(译)	一种阵列基板、有机发光显示面板及显示装置		
公开(公告)号	<a href="#">CN111293126A</a>	公开(公告)日	2020-06-16
申请号	CN202010095983.7	申请日	2020-02-17
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	殷新社 董甜 刘利宾		
发明人	殷新社 董甜 刘利宾		
IPC分类号	H01L27/12 H01L27/02		
代理人(译)	姚楠		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开了一种阵列基板、有机发光显示面板及显示装置，通过在第一栅极金属层和源漏金属层之间设置相互绝缘的屏蔽层，且屏蔽层在衬底基板上的正投影至少覆盖扫描信号线和检测信号线的交叠区域在衬底基板上的正投影，且屏蔽层耦接固定电压，这样屏蔽层能够降低扫描信号线和检测信号线之间的耦合电容，扫描信号线上的噪声就可以被屏蔽层吸收掉而不会耦合至检测信号线上，因此可以大大降低检测信号线上的噪声，提高外部补偿技术对整个显示屏的画质补偿的效果。

