



(12)发明专利申请

(10)申请公布号 CN 109712563 A

(43)申请公布日 2019.05.03

(21)申请号 201810705594.4

(22)申请日 2018.07.02

(30)优先权数据

10-2017-0140208 2017.10.26 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金旻旻 韩仁孝

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 刘久亮

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3266(2016.01)

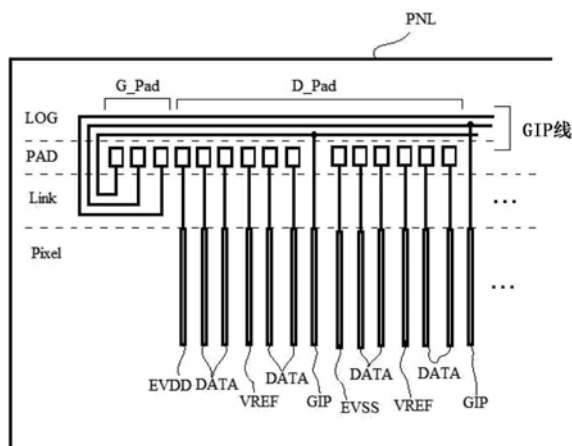
权利要求书1页 说明书10页 附图7页

(54)发明名称

OLED显示面板和OLED显示装置

(57)摘要

OLED显示面板和OLED显示装置。本发明涉及OLED显示面板和OLED显示装置,该OLED显示面板包括:显示区,其包括数据线、与数据线交叉的扫描线和布置在每个交叉处的子像素;GIP驱动电路的级,其分布并布置在显示区中的与扫描线对应的多个单元像素区中,以向扫描线供应扫描脉冲;以及非显示区,其包括焊盘部分、链路部分和LOG部分,其中,焊盘部分包括选通焊盘部分和数据焊盘部分,选通焊盘部分用于向GIP驱动电路的所述级供应各种控制信号,数据焊盘部分用于向每条数据线供应数据电压,其中,非显示区包括多条信号线,所述多条信号线从选通焊盘部分经由链路部分延伸到LOG部分,以便向所述级供应各种控制信号。



1. 一种有机发光二极管OLED显示面板,该OLED显示面板包括:

显示区,该显示区包括数据线、与所述数据线交叉的扫描线和布置在每个交叉处的子像素;

板内选通GIP驱动电路的多个级,该GIP驱动电路的所述多个级分布并布置在所述显示区中的与所述扫描线对应的多个单元像素区中,以向所述扫描线供应扫描脉冲;以及

非显示区,该非显示区包括焊盘部分、链路部分和玻璃上线LOG部分,

其中,所述焊盘部分包括选通焊盘部分和数据焊盘部分,所述选通焊盘部分用于向所述GIP驱动电路的所述多个级供应各种控制信号,所述数据焊盘部分用于向每条数据线供应数据电压,并且

其中,所述非显示区包括多条信号线,所述多条信号线从所述选通焊盘部分经由所述链路部分延伸到所述LOG部分,以便向所述多个级供应各种控制信号。

2. 根据权利要求1所述的OLED显示面板,其中,所述单元像素区中的每一个包括至少三个子像素、GIP部分和GIP内部互连线部分,在所述GIP部分中布置有构成所述GIP驱动电路的每个级的元件,在所述GIP内部互连线部分中布置有用于连接所述级的元件的连接线。

3. 根据权利要求1所述的OLED显示面板,其中,所述显示区还包括用于向每个子像素供应基准电压的基准电压供应线以及用于向每个子像素供应第一恒定电压和第二恒定电压的第一恒定电压供应线和第二恒定电压供应线,并且

其中,所述数据焊盘部分包括与所述基准电压供应线连接的焊盘以及与所述第一恒定电压供应线和所述第二恒定电压供应线连接的焊盘。

4. 根据权利要求1所述的OLED显示面板,其中,所述信号线在所述焊盘部分外部绕过。

5. 根据权利要求1所述的OLED显示面板,其中,所述链路部分包括穿过所述焊盘部分以将所述信号线中的一条连接到GIP部分的链路线。

6. 根据权利要求1所述的OLED显示面板,其中,所述GIP驱动电路的每个级包括:

输出缓冲器,该输出缓冲器包括上拉晶体管、下拉晶体管和自举电容器,

其中,当用于扫描脉冲输出的时钟信号在高电平被施加时,所述自举电容器自举所述GIP驱动电路的所述每个级中的第一节点,使得所述第一节点具有高电位。

7. 根据权利要求6所述的OLED显示面板,其中,所述自举电容器连接在所述上拉晶体管的栅极和源极之间。

8. 一种OLED显示装置,该OLED显示装置包括:

根据所述权利要求1至7中的任一项所述的OLED显示面板,多个膜上芯片COF,所述多个COF具有源驱动IC,所述源驱动IC安装在所述多个COF上并且连接到所述焊盘部分。

9. 根据权利要求8所述的OLED显示装置,其中,所述COF的与链路线对应的输出引脚被浮置。

10. 根据权利要求8所述的OLED显示装置,其中,所述非显示区中的信号线形成在所述COF的左侧和右侧处,第一恒定电压供应线和第二恒定电压供应线布置在所述COF的中心处。

OLED显示面板和OLED显示装置

技术领域

[0001] 本发明涉及有机发光二极管 (OLED) 显示面板和OLED显示装置,该OLED显示面板和OLED显示装置具有用于驱动OLED显示面板中的GIP驱动电路的驱动信号施加线,在该OLED显示面板中GIP驱动电路的各级以像素阵列排列。

背景技术

[0002] 随着信息社会的发展以及诸如移动通信终端和笔记本电脑这样的各种便携式电子装置的发展,对适用于电子装置的平板显示装置的需求有所增加。

[0003] 液晶显示器 (LCD) 和使用OLED的OLED显示装置被用作这种平板显示装置。

[0004] 这种平板显示装置由显示面板和用于驱动显示面板的驱动电路构成,显示面板包括多条选通线和多条数据线,以便显示图像。

[0005] 在以上提到的显示装置当中,LCD的显示面板包括:薄膜晶体管阵列基板,该薄膜晶体管阵列基板具有形成在玻璃基板上的薄膜晶体管阵列;滤色器阵列基板,该滤色器阵列基板具有形成在玻璃基板上的滤色器阵列;以及液晶层,该液晶层插入在薄膜晶体管阵列基板和滤色器阵列基板之间。

[0006] 薄膜晶体管阵列基板包括在第一方向上延伸的多条选通线GL和在与第一方向垂直的第二方向上延伸的多条数据线DL,并且由各条选通线和各条数据线来限定子像素区(像素:P)。另外,在子像素区P中形成薄膜晶体管和像素电极。

[0007] LCD的显示面板通过以下步骤来显示图像:通过向电场产生电极(像素电极和公共电极)施加电压,以在液晶层中产生电场,并且通过该电场来调节液晶层的液晶分子的排列状态,以控制入射光的偏振。

[0008] 另外,在以上提到的显示装置当中,OLED显示装置的显示面板包括根据多条选通线和多条数据线的交叉而限定的子像素,并且每个子像素包括由阳极、阴极以及插入在阳极和阴极之间的有机发光层构成的OLED和用于独立驱动OLED的像素电路。

[0009] 像素电路以各种方式进行配置,并且包括至少一个开关TFT、电容器和驱动TFT。

[0010] 响应于扫描脉冲,至少一个开关TFT在电容器中充入数据电压。响应于充入电容器中的数据电压,驱动TFT控制供应到OLED的电流的量,以调节OLED所发射的光的量。

[0011] 显示装置的此显示面板由通过其向用户显示图像的显示区(AA)和作为显示区AA的外围区的非显示区(NA)限定。

[0012] 另外,用于驱动显示面板的驱动电路包括:选通驱动电路,该选通驱动电路用于向多条选通线顺序供应选通脉冲(或扫描脉冲);数据驱动电路,该数据驱动电路用于向多条数据线供应数据电压;以及定时控制器,该定时控制器用于向选通驱动电路和数据驱动电路供应图像数据和各种控制信号。

[0013] 虽然选通驱动电路可由至少一个选通驱动IC构成,但是在形成显示面板的多条信号线(选通线和数据线)和子像素的工序中,可在显示面板的非显示区上同时形成选通驱动电路。

[0014] 也就是说,应用将选通驱动电路集成到显示面板中的板内选通(GIP)方法。

[0015] 以上提到的选通驱动电路包括数目比选通线的数目大的级,以便向选通线顺序供应扫描脉冲。为了改进驱动特性,每个级由氧化物半导体TFT构成。

[0016] 也就是说,选通驱动电路包括多个级联的级。另外,每个级包括与每条选通线连接的输出单元。每个级从定时控制器接收时钟信号、选通起始信号、选通高电压和选通低电压,并且产生进位脉冲和扫描脉冲。

[0017] 图1是示出常规OLED显示装置的驱动电路和驱动电路之间的关系的框图。

[0018] 参照图1,OLED显示装置100包括OLED显示面板PNL和用于将输入图像数据施加到OLED显示面板PNL的像素阵列110的驱动电路。

[0019] OLED显示面板PNL包括以交叉方式布置的多条选通线149和多条数据线139以及其中由多条选通线149和多条数据线139限定的子像素布置成矩阵的像素阵列110。

[0020] 每个子像素包括由阳极、阴极以及插入阳极和阴极之间的有机发光层构成的OLED以及用于独立驱动OLED的像素电路。

[0021] 像素电路可以以各种方式进行配置,并且包括至少一个开关TFT、电容器和驱动TFT。

[0022] 用于驱动OLED显示面板PNL的驱动电路包括:数据驱动电路130,该数据驱动电路130形成在非显示区中并且向多条数据线139供应数据电压;GIP驱动电路140,该GIP驱动电路140形成在非显示区中并且向多条选通线149顺序供应与数据电压同步的选通(扫描)信号;以及定时控制器(TCON)120。

[0023] 定时控制器120设置在印刷电路板(PCB)上,对从外部主机系统接收的输入图像数据进行排列,并且将排列后的输入图像数据供应到数据驱动电路130。另外,定时控制器120从外部主机系统接收与输入图像同步的诸如垂直同步信号、水平同步信号、数据使能信号和点时钟信号这样的定时信号,并且生成用于控制数据驱动电路130和GIP驱动电路140的操作定时的控制信号(数据驱动器控制信号DDC和选通驱动器控制信号GDC)。

[0024] 数据驱动电路130从定时控制器120接收输入图像数据和数据驱动器控制信号DDC,将输入图像数据转换成伽马补偿电压以产生数据电压,并且将数据电压输出到多条数据线139。

[0025] 数据驱动电路130包括多个源驱动集成电路(IC),所述多个源驱动IC中的每一个以膜上芯片(COF)的形式进行配置,并且所述多个源驱动IC中的每一个连接在印刷电路板的上面安装有定时控制器120的焊盘部分和显示面板PNL的焊盘部分之间。

[0026] 根据驱动方法,GIP驱动电路140可设置在显示面板PNL的一个边缘或两个边缘处。图1中示出的选通驱动电路140是隔行扫描GIP驱动电路,并且包括设置在显示面板PNL左侧上的第一GIP驱动电路140L和设置在显示面板PNL右侧上的第二GIP驱动电路140R。

[0027] 第一GIP驱动电路140L和第二GIP驱动电路140R可同时形成在显示面板PNL的基板上。也就是说,选通驱动电路中的第一GIP驱动电路140L和第二GIP驱动电路140R可同时形成在布置在显示面板PNL两侧处的边框区域中。

[0028] 根据从定时控制器120发送的控制信号GDC,GIP驱动电路140将选通(扫描)信号顺序供应到选通线149。

[0029] 这里,GIP驱动电路140可直接从定时控制器120接收时钟信号、选通起始信号、选

通高电压和选通低电压。

[0030] 也就是说,在显示面板PNL的非显示区中形成信号线(玻璃上线(LOG)),并且诸如时钟信号、选通起始信号、选通高电压和选通低电压这样的信号通过信号线LOG从定时控制器120供应到GIP驱动电路140。

[0031] 图2是示意性地示出常规OLED显示面板的显示区和非显示区的部分的平面图,

[0032] 图3是示意性地示出常规OLED显示装置的框图。

[0033] 显示面板PNL被分成包括多个像素P的显示区AA和围绕显示区AA形成的非显示区NA。

[0034] 非显示区NA包括焊盘部分PAD、数据链路部分D_Link、选通链路部分G_Link、连接线CL和GIP驱动电路140。

[0035] 焊盘部分PAD包括用于向GIP驱动电路140供应各种控制信号VSS、VDD、CLK、VST和RESET的选通焊盘部分G_Pad和用于向每条数据线139供应数据电压的数据焊盘部分D_Pad。

[0036] 其上安装有源驱动IC的COF(膜上芯片)连接到选通焊盘部分G_Pad和数据焊盘部分D_Pad。

[0037] 数据链路部分D_Link在布置在显示区AA中的数据线139和数据焊盘部分D_Pad之间延伸,以将数据线139电连接到数据焊盘部分D_Pad,选通链路部分G_Link用于供应用于驱动GIP驱动电路140的外部信号,并且在GIP驱动电路140和选通焊盘部分G_Pad之间延伸,以将GIP驱动电路140电连接到选通焊盘部分G_Pad。因此,从定时控制器120发送的选通起始信号VST、多个时钟信号CLK1、CLK2、CLK3和CLK4、重置信号RESET和多个电压VSS、VDD、VDD1和VDD2通过选通链路部分G_Link被转发到GIP驱动电路140。

[0038] 通过形成构成像素P的薄膜晶体管的工序,在非显示区NA中形成GIP驱动电路140。

[0039] GIP驱动电路140生成选通(扫描)信号,并且将选通(扫描)信号顺序提供到布置在显示区AA中的选通线149。为此目的,GIP驱动电路140包括与选通线149分别连接的多个级ST。

[0040] 每个级ST通过从前一级供应的选通起始信号VST或进位信号启用,并且通过从后一级输出的进位信号停用,以将多个时钟信号CLK1、CLK2、CLK3和CLK4中的一个作为进位信号或选通(扫描)信号输出。

[0041] 此外,如图3中所示,数据驱动电路130可包括一个或多个源驱动IC S-IC。源驱动IC S-IC将输入图像的数字视频数据转换成模拟伽马补偿电压以产生数据电压,并且在定时控制器120的控制下将数据电压输出到数据线139。源驱动IC S-IC安装在柔性电路板(例如,膜上芯片(COF))上。

[0042] 图4例示了图3中示出的COF的配置。

[0043] COF通过各向异性导电膜(ACF)附接于显示面板PNL的焊盘部分PAD和源PCB SPCB。COF的输入引脚电连接到源PCB SPCB的输出端子(焊盘)。COF的输出引脚通过ACF电连接到显示面板PNL的焊盘部分PAD。

[0044] 如图4中所示,在COF的左侧和右侧处,形成用于传递从定时控制器120供应到显示面板PNL的选通焊盘部分G_Pad的选通起始信号VST、多个时钟信号CLK1、CLK2、CLK3和CLK4、重置信号RESET和多个电压VSS、VDD、VDD1和VDD2的信号线GIP,并且在COF的中心处,设置用于将从定时控制器120供应的恒定电压EVDD传递到显示面板的焊盘部分的恒定电压焊盘

(未示出)的恒定电压供应线EVDD。

[0045] 然而,在以上提到的常规显示面板中,因为选通驱动电路被集成到显示面板的非显示区中,所以难以设计显示装置的窄边框。

发明内容

[0046] 被设计以解决以上提到的问题的本发明的目的在于提供OLED显示面板和OLED显示装置,在该OLED显示面板和OLED显示装置中,GIP驱动电路布置在显示区中,以便使边框大小最小化,并且使用单面COF向布置在显示区中的GIP驱动电路施加GIP信号。

[0047] 用于实现该目的根据本发明的一种OLED显示面板包括:显示区,该显示区包括数据线、与所述数据线交叉的扫描线和布置在每个交叉处的子像素;GIP驱动电路的多个级,该GIP驱动电路的所述多个级分布并布置在所述显示区中的与所述扫描线对应的多个单元像素区中,以向所述扫描线供应扫描脉冲;以及非显示区,该非显示区包括焊盘部分、链路部分和LOG部分,其中,所述焊盘部分包括选通焊盘部分和数据焊盘部分,所述选通焊盘部分用于向所述GIP驱动电路的所述多个级供应各种控制信号,所述数据焊盘部分用于向每条数据线供应数据电压,并且所述非显示区包括多条信号线,所述多条信号线从所述选通焊盘部分经由所述链路部分延伸到所述LOG部分,以便向所述级供应各种控制信号。

[0048] 另外,用于实现该目的根据本发明的一种OLED显示装置包括:显示面板,该显示面板包括显示区,所述显示区包括数据线、与所述数据线交叉的扫描线和布置在每个交叉处的子像素;GIP驱动电路的多个级,该GIP驱动电路的所述多个级分布并布置在所述显示区中的与扫描线对应的多个单元像素区中,以向所述扫描线供应扫描脉冲;非显示区,该非显示区包括焊盘部分、链路部分和LOG部分;以及多个COF,所述多个COF具有源驱动IC,所述源驱动IC安装在所述多个COF上并且连接到所述焊盘部分,其中,所述焊盘部分包括选通焊盘部分和数据焊盘部分,所述选通焊盘部分用于向所述GIP驱动电路的所述多个级供应各种控制信号,所述数据焊盘部分用于向每条数据线供应数据电压,并且所述非显示区包括多条信号线,所述多条信号线从所述选通焊盘部分经由所述链路部分延伸到所述LOG部分,以便向所述多个级供应各种控制信号。

[0049] 这里,所述单元像素区中的每一个可以包括至少三个子像素、GIP部分和GIP内部互连线部分,在所述GIP部分中布置有构成所述GIP驱动电路的每个级的元件,在所述GIP内部互连线部分中布置有用于连接所述级的元件的连接线。

[0050] 这里,所述显示区还可包括用于向每个子像素供应基准电压的基准电压供应线以及用于向每个子像素供应第一恒定电压和第二恒定电压的第一恒定电压供应线 and 第二恒定电压供应线,并且所述数据焊盘部分可包括与所述基准电压供应线连接的第一焊盘和与所述第一恒定电压供应线和所述第二恒定电压供应线连接的第二焊盘。

[0051] 所述信号线在所述焊盘部分外部绕过。

[0052] 所述链路部分可包括穿过所述焊盘部分以将所述信号线中的一条连接到所述GIP部分的链路线。

[0053] COF的与所述链路线对应的输出引脚可被浮置。

[0054] 根据本发明的具有以上提到的特性的OLED显示面板和OLED显示装置具有以下优点。

[0055] 第一,由于GIP驱动电路分布并布置在显示区中,因此与其中GIP驱动电路布置在处于显示区左侧和右侧的非显示区中的常规显示面板相比,能使显示面板的左边框和右边框最小化。

[0056] 第二,GIP驱动电路布置在显示区中并且信号线形成在PAD部分外部的LOG部分中,以将GIP信号供应到分布并布置在显示区中的GIP驱动电路的GIP部分,因此可使用单面COF提供GIP信号。

附图说明

[0057] 图1是示出常规OLED显示装置的驱动电路和驱动电路之间的关系的框图。

[0058] 图2是示意性地示出常规OLED显示面板的显示区和非显示区的部分的平面图。

[0059] 图3是示意性地示出常规OLED显示装置的配置的框图。

[0060] 图4是示出图3中示出的COF的具体配置的图。

[0061] 图5是本发明的OLED显示面板中的子像素的电路图。

[0062] 图6是根据本发明的GIP驱动电路的第k级的电路图。

[0063] 图7是示出根据本发明的OLED显示面板的显示区的配置的图。

[0064] 图8是示出布置在图7的OLED显示面板的显示区中的两个邻近单元像素的详细配置的图。

[0065] 图9是示意性地示出根据本发明的OLED显示面板的显示区和非显示区的部分的平面图。

具体实施方式

[0066] 为了使显示面板的边框大小最小化,申请人应用了在显示面板的显示区中分布并布置GIP驱动电路的技术(韩国专利申请No.10-2017-0125355(申请日:2017年10月27日))。

[0067] 将如下简要描述韩国专利申请(10-2017-0125355)的发明。

[0068] 图5是本发明的OLED显示面板中的子像素的电路图,图6是根据本发明的GIP驱动电路的第k级的电路图。

[0069] 也就是说,图5对应于韩国专利申请(10-2017-0125355)的图4,图6对应于韩国专利申请(10-2017-0125355)的图5。

[0070] 如图5中所示,根据本发明的OLED显示面板的每个子像素包括OLED和用于驱动OLED的像素电路。

[0071] 像素电路包括第一开关TFT T1和第二开关TFT T2、存储电容器Cst和驱动TFT DT。

[0072] 第一开关TFT T1响应于扫描脉冲信号Scan将数据电压充入存储电容器Cst中。根据充入存储电容器Cst中的数据电压,驱动TFT DT控制供应到OLED的电流的量,以调节OLED所发射的光的量。第二开关TFT T2响应于感测信号Sense而感测驱动TFT DT的阈值电压和迁移率。

[0073] OLED可由第一电极(例如,阳极或阴极)、有机发光层和第二电极(例如,阴极或阳极)构成。

[0074] 存储电容器Cst电连接在驱动TFT DT的栅极和源极之间,以在一个帧时间段内维持与图像信号电压对应的数据电压或与其对应的电压。

[0075] 虽然图5示出了由三个TFT T1、T2和DT以及一个存储电容器Cst构成的3T1C子像素配置,但是本发明不限于此,根据本发明的OLED显示面板的每个子像素可具有4T1C、4T2C、5T1C或5T2C子像素配置。

[0076] 同时,如图6中所示,根据本发明的GIP驱动电路的第k级的电路包括:消隐时间第一节点控制器21和消隐时间第二节点控制器26,该消隐时间第一节点控制器21和消隐时间第二节点控制器26包括晶体管TA、TB、T3qA、T1B、T1C、T5A和T5B以及电容器C1,根据行选择脉冲(LSP)选择性地存储设置信号CP(k),用第一恒定电压GVDD对对应级的第一节点Q进行充电,并且根据消隐时间内的垂直实时(VRT)信号将第二节点Qb放电至第二恒定电压GVSS2;驱动时间第一节点控制器23和时间第三节点控制器25,该时间第一节点控制器23和时间第三节点控制器25包括晶体管T1、T1A、T3n、T3nA、T3q、T3、T3A和T5,根据进位脉冲CP(k-3)用前第三级(third previous stage)的进位脉冲CP(k-3)的电压对对应级的第一节点Q进行充电,根据后第三级(third next stage)的进位脉冲CP(k+3)将第一节点Q和第三节点Qh放电至第二恒定电压GVSS2,并且在驱动时间内根据第一节点的电压用第一恒定电压GVDD对第三节点Qh进行充电;反相器24,该反相器24包括晶体管T4、T4l、T4q和T5q以及电容器C2,将第一节点Q的电压反相并且将反相后的电压施加到第二节点Qb;输出缓冲器27,该输出缓冲器27包括上拉晶体管T6cr和T6、下拉晶体管T7cr和T7以及自举电容器C3,接收用于进位脉冲输出的多个时钟信号其中的一个时钟信号CRCLK(k)和用于扫描脉冲输出的多个时钟信号其中的一个时钟信号SCCLK(k),并且根据第一节点Q和第二节点Qb的电压来输出进位脉冲CP(k)和扫描脉冲SP(k);以及重置单元22,该重置单元22包括晶体管T3nB和T3nC,并且在消隐时间内根据从定时控制器输出的重置信号RST将第一节点Q放电至第二恒定电压GVSS2。

[0077] 消隐时间第一节点控制器21和消隐时间第二节点控制器26中的晶体管TB、TA和T3q导通,以在LSP处于高电平时将设置信号CP(k)存储在电容器C1中。

[0078] 另外,当在消隐时间内VRT信号处于高电平时,晶体管T1C和T5A导通,以用第一恒定电压GVDD对第一节点Q进行充电并且将第二节点Qb放电至第二恒定电压GVSS2。

[0079] 当在驱动时间内前第三级的进位脉冲CP(k-3)处于高电平时,驱动时间第一节点控制器23和驱动时间第三节点控制器25中的晶体管T1、T1A和T5导通,以用前第三级的进位脉冲CP(k-3)对第一节点Q进行充电并且将第二节点Qb放电至第二恒定电压GVSS2。当以这种方式对第一节点Q进行充电而对第二节点Qb进行放电时,晶体管T3q导通,以用第一恒定电压GVDD对第三节点Qh进行充电。

[0080] 当后第三级的进位脉冲CP(k+3)处于高电平时,晶体管T3n和T3nA导通,以将第一节点Q和第三节点Qh放电至第二恒定电压GVSS2。

[0081] 反相器24将第一节点Q的电压反相,并且将反相后的电压施加到第二节点Qb。

[0082] 在输出缓冲器27中,当第一节点Q处于高电平而第二节点Qb处于低电平时,上拉晶体管T6cr导通而下拉晶体管T7cr截止,以将用于进位脉冲输出的多个时钟信号其中的一个时钟信号CRCLK(k)作为进位脉冲CP(k)输出。另外,当第一节点Q处于高电平而第二节点Qb处于低电平时,上拉晶体管T6导通而下拉晶体管T7截止,以将用于扫描脉冲输出的多个时钟信号其中的一个时钟信号SCCLK(k)作为扫描脉冲SP(k)输出。

[0083] 这里,当用于扫描脉冲输出的时钟信号SCCLK(k)在高电平被施加时,输出缓冲器

27的自举电容器C3自举(联接)第一节点Q,因此第一节点Q具有较高的电位。

[0084] 以这种方式,在第一节点Q被自举的状态下,输出缓冲器27将输入到其的用于进位脉冲输出的时钟信号CRCLK(k)和用于扫描脉冲输出的时钟信号SCCLK(k)作为进位脉冲CL(k)和扫描脉冲SP(k)输出,因此能够防止输出损失。

[0085] 在重置单元22中,当在消隐时间内从定时控制器输出的重置信号RST处于高电平时,晶体管T3nB和T3nC导通,以将第一节点Q放电至第二恒定电压GVSS2。

[0086] 虽然图6示出了用6级驱动力的GIP驱动电路的级,但是本发明不限于此,GIP驱动电路的各级可按各种方式进行配置。

[0087] 如图6中所示,GIP驱动电路的每个级包括25个晶体管和3个电容器。

[0088] 因此,当构成GIP驱动电路的级的单个单元元件(晶体管或电容器)被分布并布置在单个单元像素区中时,可布置用于驱动单条选通线(扫描线)的单个级的电路。

[0089] 图7是示出根据本发明的OLED显示面板的显示区的配置的图,图8是示出布置在图7中示出的OLED显示面板的显示区中的两个邻近单元像素的详细配置的图。

[0090] 也就是说,图7对应于韩国专利申请(10-2017-0125355)的图6,图8对应于韩国专利申请(10-2017-0125355)的图7。

[0091] 如图7和图8中所示,在OLED显示面板的显示区中的GIP驱动电路的布置中,显示区的单元像素区被划分成至少三个子像素R、G、B和W、GIP部分31以及GIP内部互连线部分32。

[0092] 至少三个子像素R、G、B和W按以下这样的方式配置:多条数据线DL1至DL8、多条基准电压供应线Vref以及第一恒定电压供应线EVDD和第二恒定电压供应线EVSS沿着垂直方向布置,并且多条选通线(扫描线)SCAN沿着水平方向布置。

[0093] GIP部分31对应于构成GIP驱动电路的级的元件(晶体管或电容器)。也就是说,构成GIP驱动电路的级的元件(晶体管或电容器)被分布并布置在由红色子像素R、绿色子像素G、蓝色子像素B和白色子像素W构成的单元像素区中。

[0094] 也就是说,用于驱动选通线(扫描线)的GIP驱动电路的至少一个级ST被分布并布置在由选通线(扫描线)驱动的多个单元像素区中。

[0095] GIP内部互连线部分32是其中布置有用于连接GIP驱动电路的级中的元件的连接线(节点Q、节点Qb等)的区域。

[0096] 如上所述,当GIP驱动电路布置在显示区中时,用于驱动子像素R、G、B和W的多条数据线DL1至DL8和基准电压供应线Vref沿着垂直方向布置,如图8中所示。

[0097] 另外,由于GIP部分31对应于构成GIP驱动电路的级的单元元件(晶体管或电容器),因此图6中示出的信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK中的一个被施加到GIP部分31。

[0098] 也就是说,如果图6中示出的晶体管T3qA、T1B、T3q、T4和T41中的一个设置在GIP部分31中,则信号GVDD需要被施加到GIP部分31。

[0099] 如果图6中示出的晶体管T3nC、T3nA、T3A、T5q、T5、T5B和T7cr中的一个设置在GIP部分31中,则信号GVSS2需要被施加到GIP部分31。

[0100] 如果图6中示出的晶体管T6cr设置在GIP部分31中,则信号CRCLK(k)需要被施加到GIP部分31。

[0101] 如果图6中示出的晶体管T6设置在GIP部分31中,则信号SCCLK(k)需要被施加到

GIP部分31。

[0102] 如果图6中示出的晶体管T7设置在GIP部分31中,则信号CVSS0需要被施加到GIP部分31。

[0103] 如果图6中示出的晶体管T4q设置在GIP部分31中,则信号GVSS1需要被施加到GIP部分31。

[0104] 如果图6中示出的晶体管TA和TB中的一个设置在GIP部分31中,则信号LSP需要被施加到GIP部分31。

[0105] 如果图6中示出的晶体管T5A设置在GIP部分31中,则信号VRT需要被施加到GIP部分31。

[0106] 由于如上所述GIP驱动电路布置在显示面板的显示区中,因此常规焊盘部分的配置在将信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK中的一个施加到GIP部分31时存在问题。

[0107] 也就是说,当使用设置在左侧和右侧处的常规GIP信号线向设置在显示区AA中的GIP部分31中的元件施加信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK中的一个时,实现窄边框受到限制,因为GIP信号线设置在左侧和右侧的非显示区中。此外,在显示区AA中与竖直线(数据线、基准电压供应线、恒定电压供应线等)的交叠有所增加。

[0108] 因此,本发明修改了焊盘部分和链路部分的配置,使得能够使用常规单面COF向每个GIP部分31施加信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK中的一个。

[0109] 图9是示意性地示出根据本发明的显示面板的显示区和非显示区的部分的平面图。

[0110] 显示面板PNL被划分成:显示区(Pixel)AA,该显示区AA包括多个像素(图9中未示出,参照图7和图8中的像素R、W、B和G)、用于驱动像素的多条数据线DATA、基准电压供应线VREF和用于驱动像素和选通(扫描)线(图9中未示出,参照图7和图8中的“SCAN”)的电力线EVDD和EVSS;以及非显示区NA,该非显示区NA形成为包围显示区AA。

[0111] 非显示区NA包括焊盘部分PAD、链路部分Link和LOG部分LOG。

[0112] 焊盘部分PAD包括:选通焊盘部分G_Pad,该选通焊盘部分G_Pad用于向分布并布置在显示区AA中的GIP驱动电路140的GIP部分31供应各种控制信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK;以及数据焊盘部分D_Pad,该数据焊盘部分D_Pad用于向每条数据线DATA供应数据电压,向基准电压供应线VREF供应基准电压并且向恒定电压供应线EVDD和EVSS供应恒定电压。

[0113] 其上安装有源驱动IC的膜上芯片(COF)连接到选通焊盘部分G_Pad和数据焊盘部分D_Pad。

[0114] 此外,每个COF独立地配置选通焊盘部分G_Pad和数据焊盘部分D_Pad。也就是说,当附接六个COF时,配置六个选通焊盘部分G_Pad和六个数据焊盘部分D_Pad。

[0115] 链路部分Link具有链路线,该链路线布置在该链路部分Link中,并且在布置在显示区AA中的数据线DATA,基准电压供应线VREF以及恒定电压供应线EVDD和EVSS与数据焊盘部分D_Pad之间延伸,以将这些线电连接到数据焊盘部分D_Pad。

[0116] 另外,在链路部分Link和LOG部分LOG中,布置有用于经由选通焊盘部分G_Pad向分布并布置在显示区中的GIP部分GIP(参照图8的31)供应各种控制信号的信号线(GIP线)。

[0117] 布置在LOG部分中的信号线(GIP线)没有延伸到显示面板的端部,并且针对每个COF进行配置。

[0118] 也就是说,信号线绕过与每个COF对应的选通焊盘部分G_Pad,并且延伸到显示区中的由对应的COF驱动并且布置在焊盘部分PAD外部的LOG部分LOG中的部分。因此,当附接六个COF时,布置六条信号线(GIP线)。

[0119] 信号线(GIP线)经由链路部分Link从选通焊盘部分G_Pad延伸到LOG部分LOG。信号线(GIP线)绕过焊盘部分PAD,并且延伸到焊盘部分PAD外部的LOG部分LOG。另外,当如上所述形成在GIP部分(GIP,31)中的元件需要各种控制信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK中的一个时,经由焊盘部分PAD在链路部分Link中形成用于将信号线(GIP线)中的一条连接到GIP部分(GIP,31)的链路线。

[0120] 虽然图9示出了选通焊盘部分G_Pad中的三个焊盘和三条信号线(GIP线),但是本发明不限于此,并且可设置等于或大于各种控制信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK的数目的多个选通焊盘部分G_Pad和多条信号线(GIP线)。

[0121] 另外,针对每个源驱动IC(参照图3的S-IC)独立地布置选通焊盘部分G_Pad和信号线(GIP线)。

[0122] 另一方面,根据本发明的数据驱动电路包括一个或更多个源驱动IC S-IC,如图3中所示。源驱动IC S-IC将输入图像的数字视频数据转换成模拟伽马补偿电压以产生数据电压,并且在定时控制器120的控制下将数据电压输出到数据线139。源驱动IC S-IC安装在柔性电路板(例如,膜上芯片(COF))上。

[0123] COF通过各向异性导电膜(ACF)附接到显示面板PNL的焊盘部分PAD和源PCB SPCB。COF的输入引脚电连接到源PCB SPCB的输出端子(焊盘)。COF的输出引脚通过ACF电连接到显示面板PNL的焊盘部分PAD。

[0124] 根据本发明的COF如图4中所描述。也就是说,在COF的左侧和右侧,形成有用于将从定时控制器120供应的各种控制信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK传递到显示面板PNL的选通焊盘部分G_Pad的信号线GIP,并且在COF的中心,设置有用于将从定时控制器120供应的恒定电压传递到显示面板的焊盘部分的恒定电压焊盘(未示出)的恒定电压供应线EVDD。

[0125] 由于如上所述信号线GIP形成在COF的左侧和右侧并且恒定电压供应线EVDD布置在COF的中心,因此不能向分布并布置在显示面板中的GIP部分31施加各种控制信号。

[0126] 因此,如图9中所示,修改了用于向显示面板中的GIP部分GIP(参照图8的31)供应各种控制信号的信号线(GIP线)的布置。

[0127] 虽然没有如图9中所示地修改用于向显示面板中的GIP部分GIP(参照图8的31)供应各种控制信号的信号线(GIP线)的布置并且可使用双面COF,但是在这种情况下,用于传递各种控制信号LSP、VRT、GVDD、GVSS0、GVSS1、GVSS2、RST、CRCLK和SCCLK的信号线GIP需要与用于传递恒定电压的恒定电压供应线EVDD交叠。因此,在各种控制信号中会发生干扰,造成错误,并且COF成本增加。

[0128] 这里,使COF的与穿透焊盘部分PAD以将信号线(GIP线)中的一条连接到以上参照图9描述的GIP部分(GIP,31)的链路线对应的输出引脚浮置。

[0129] 如上所述,用于将各种控制信号供应到选通焊盘部分G_Pad和GIP部分GIP(参照图

8的31)的信号线(GIP线)布置在链路部分Link和LOG部分LOG中,并且用于将信号线(GIP线)中的一条连接到GIP部分(GIP,31)的链路线被形成穿过焊盘部分PAD,因此能够使用常规单面COF来驱动分布并布置在显示区中的GIP驱动电路。

[0130] 本领域技术人员将要领会的是,能够在不脱离贯穿以上描述的本发明的精神或范围的情况下在本发明中进行各种修改和变形。因此,本发明的范围应该由随附的权利要求及其法律等同物来确定,而不是通过以上描述来确定。

[0131] 本申请要求于2017年10月27日提交的韩国专利申请No.10-2017-0140208的权益,该韩国专利申请特此以引用方式并入本文中,如同在本文中完全阐明。

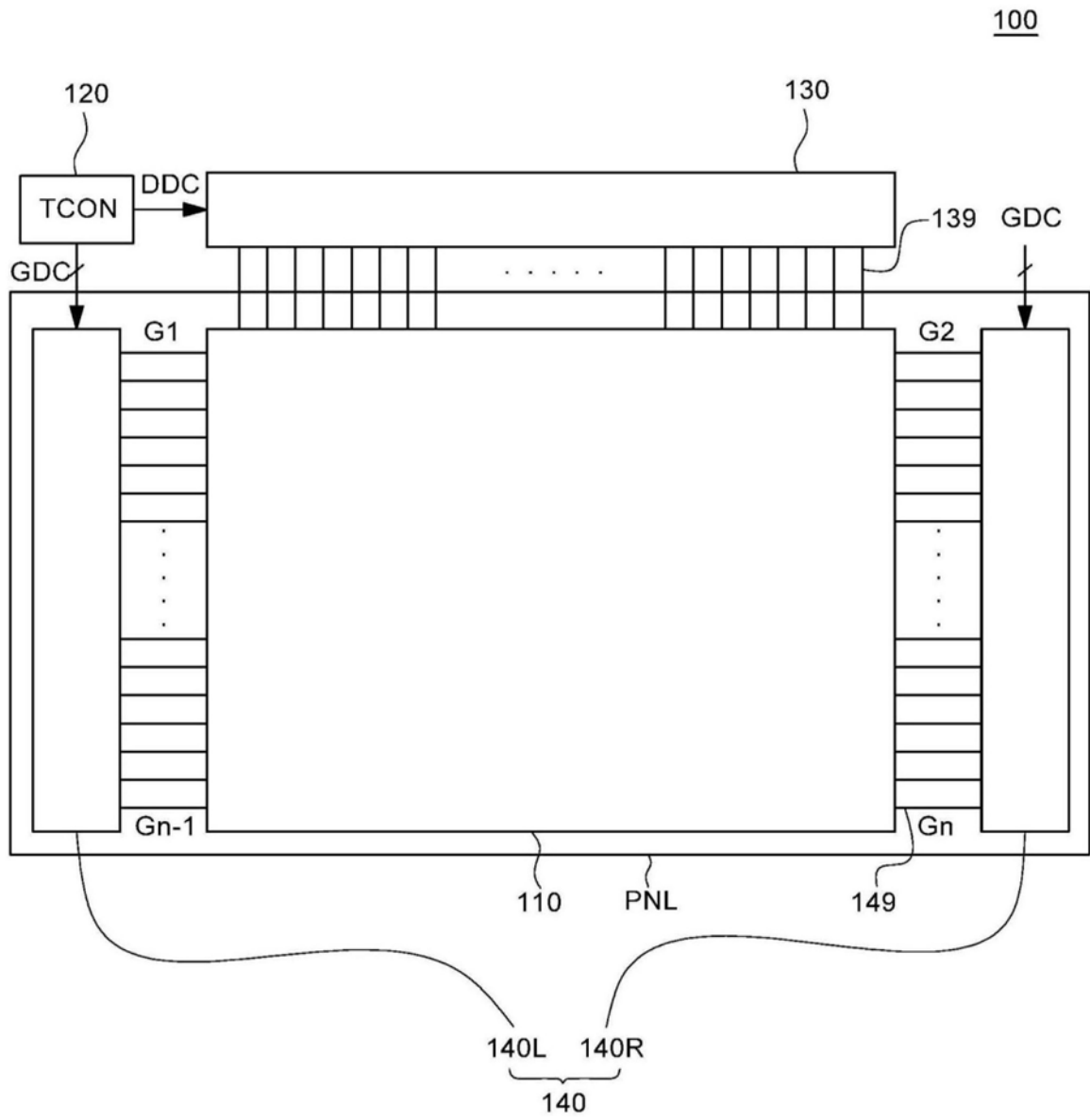


图1

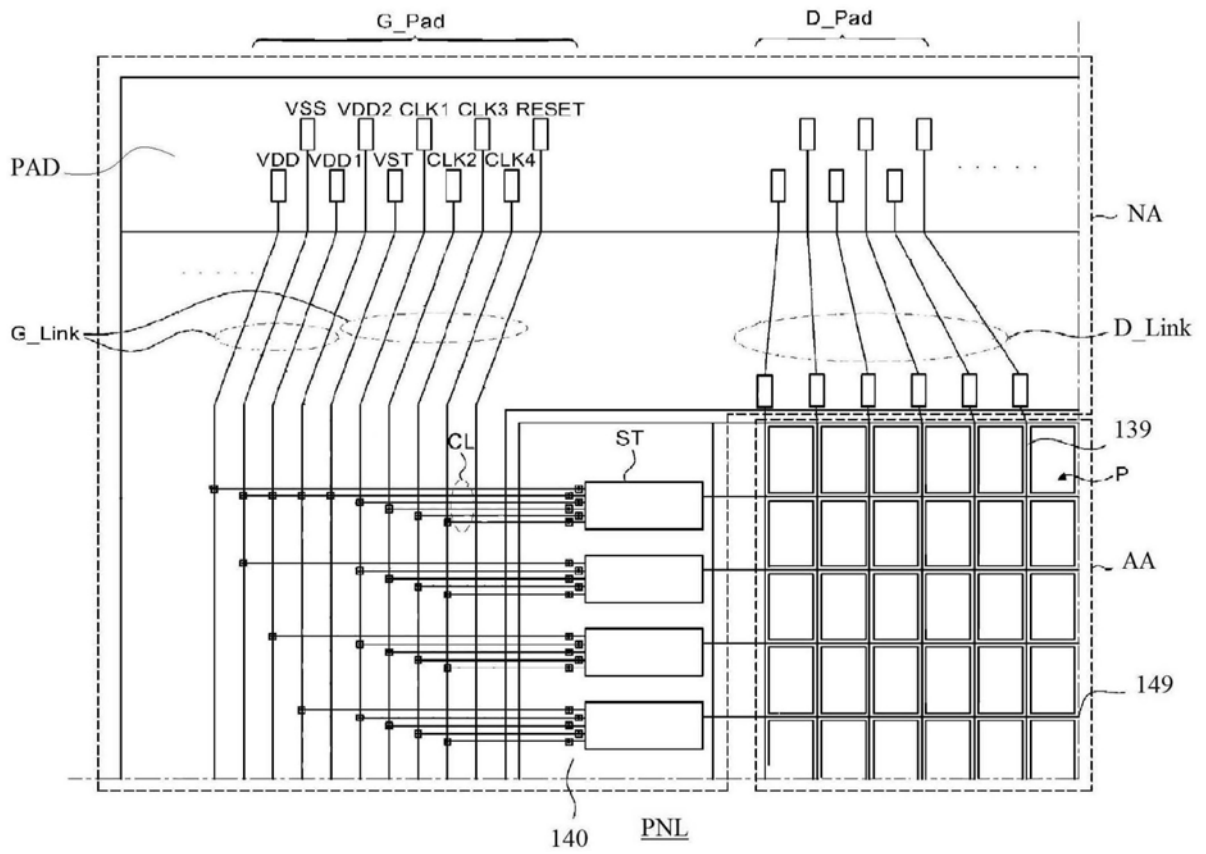


图2

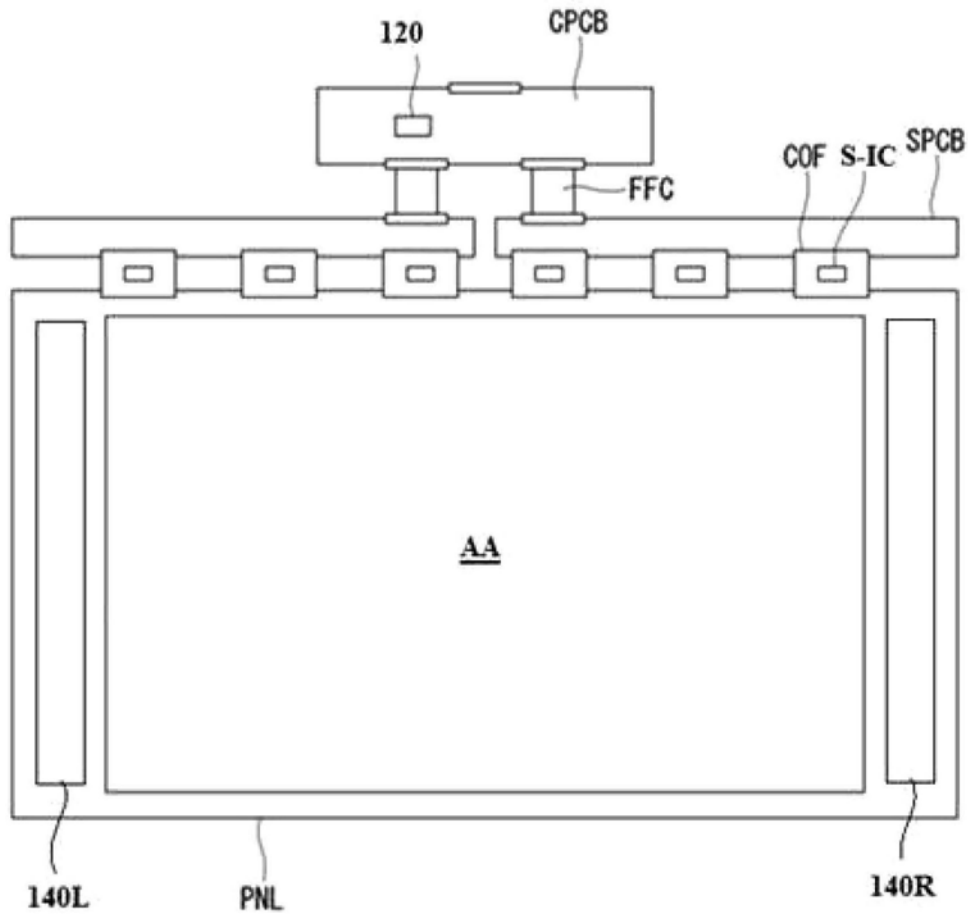


图3

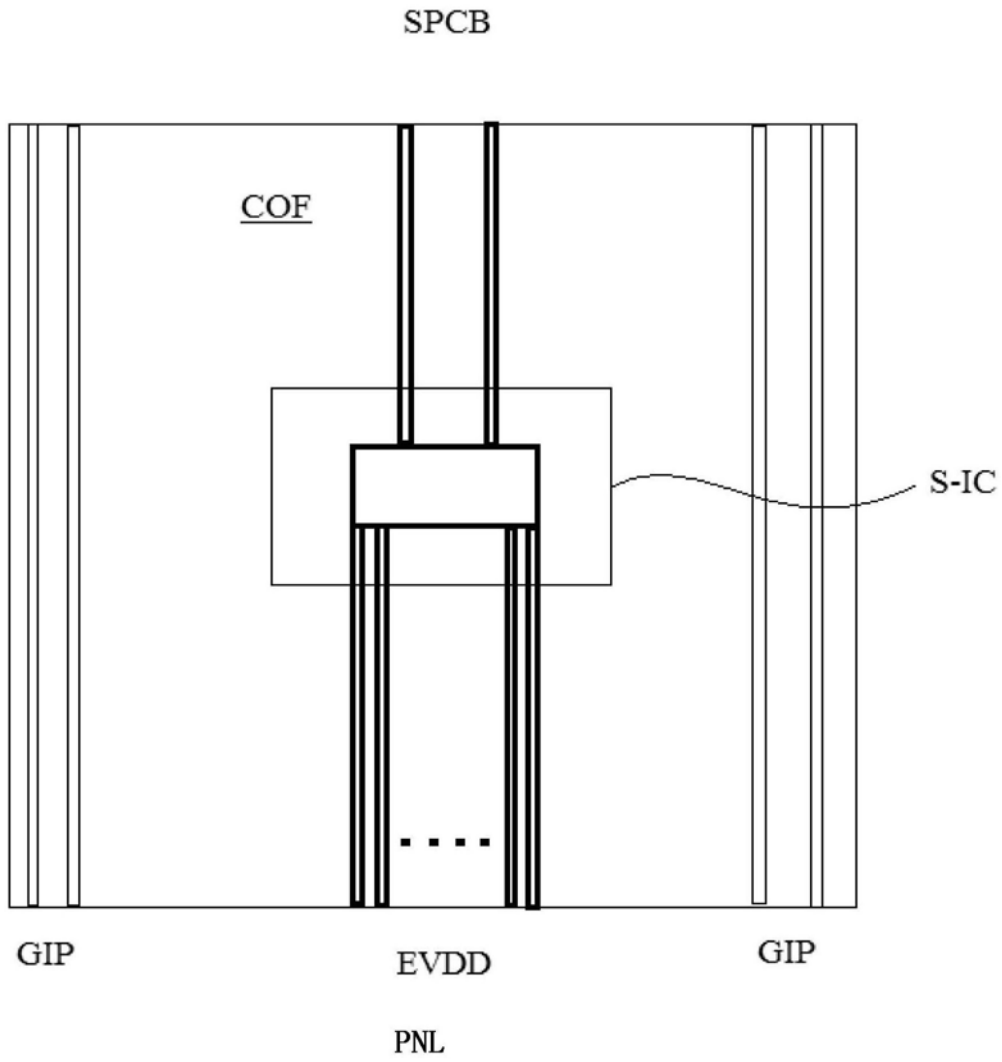


图4

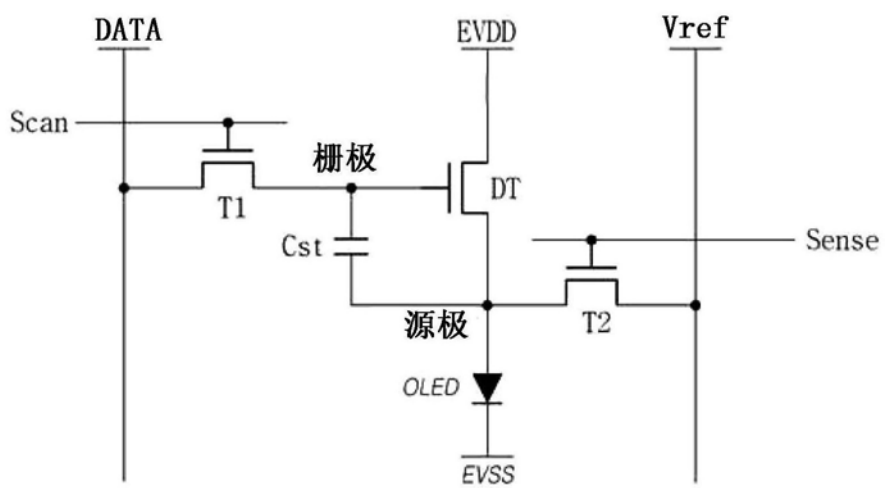


图5

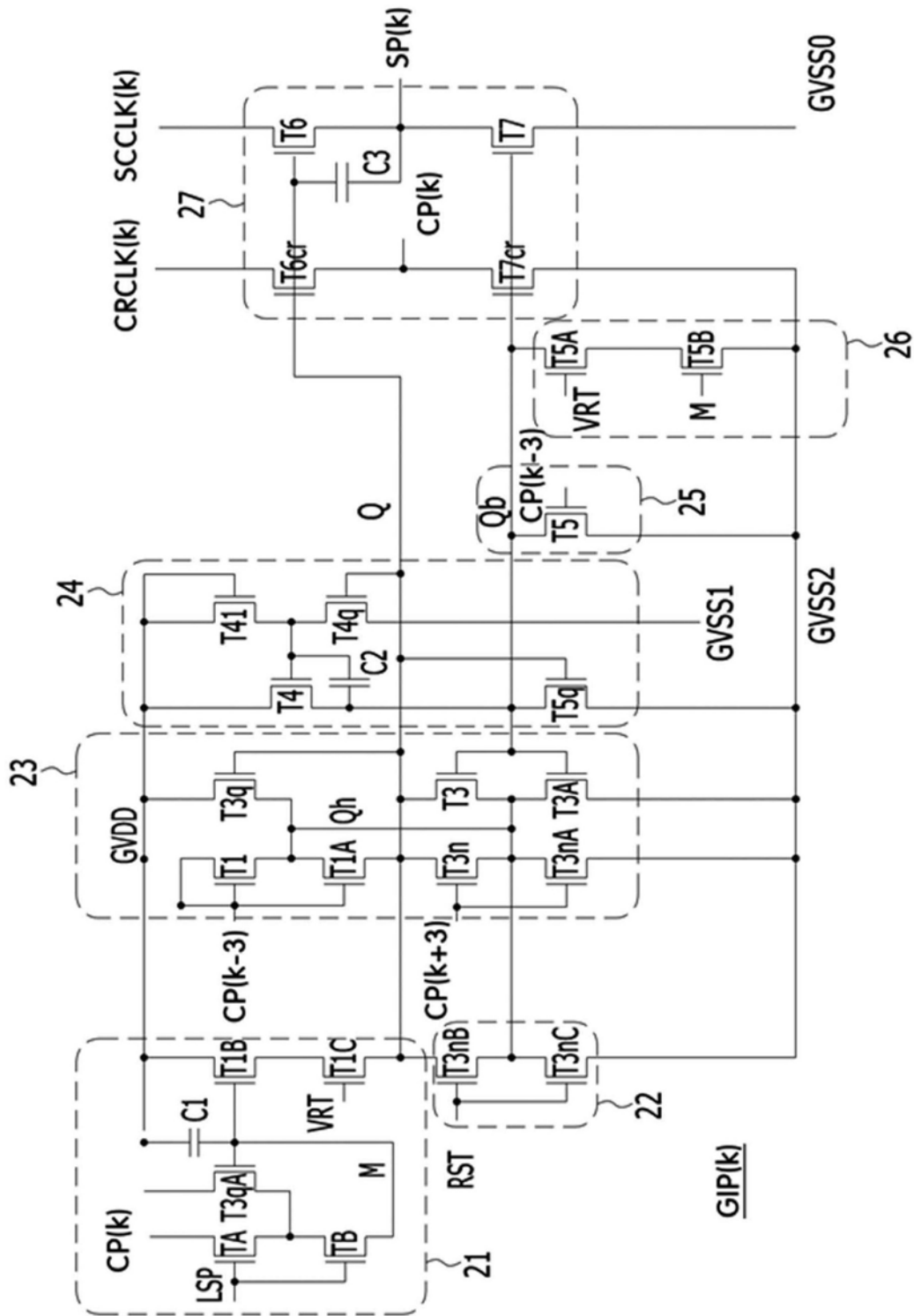


图6

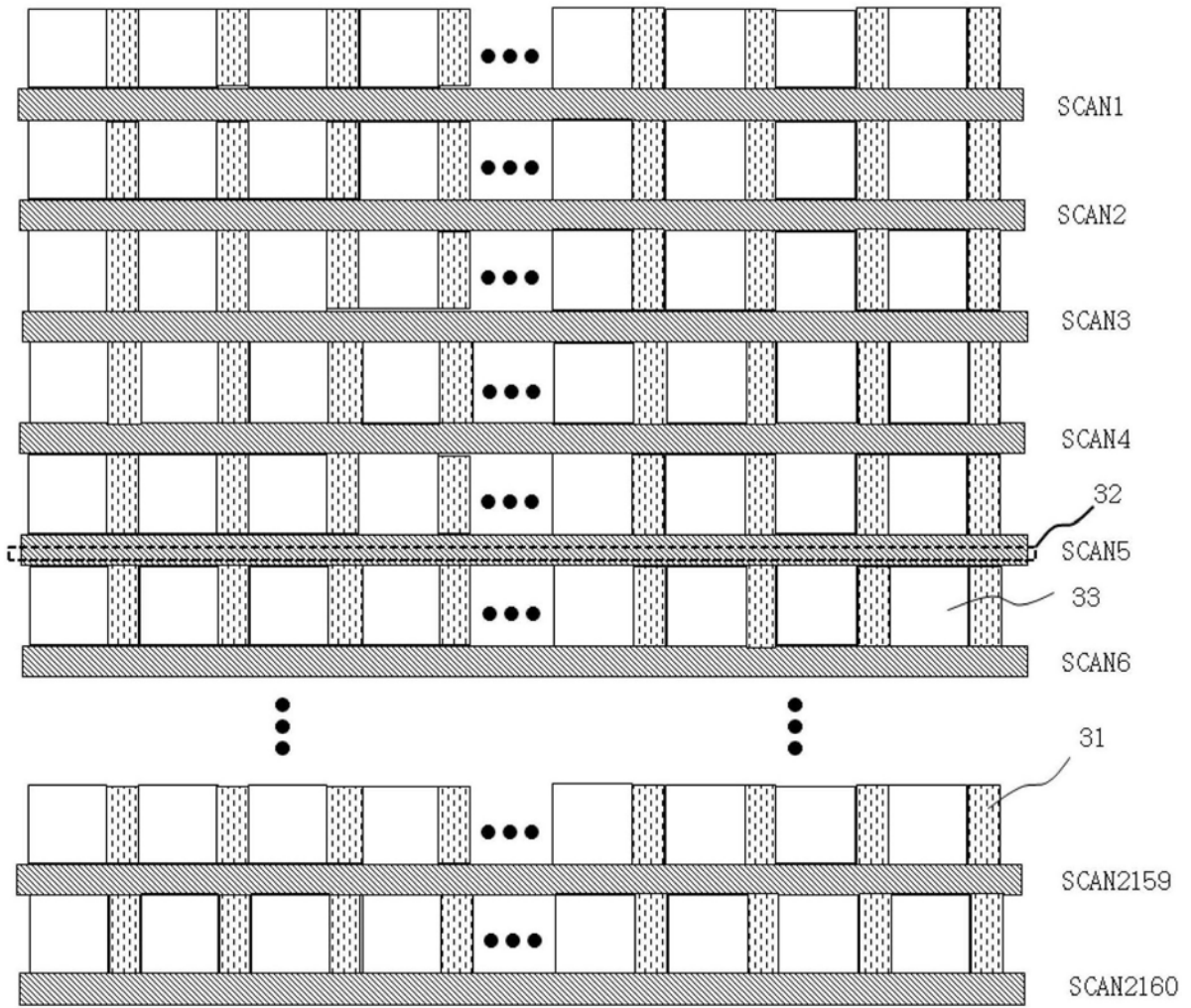


图7

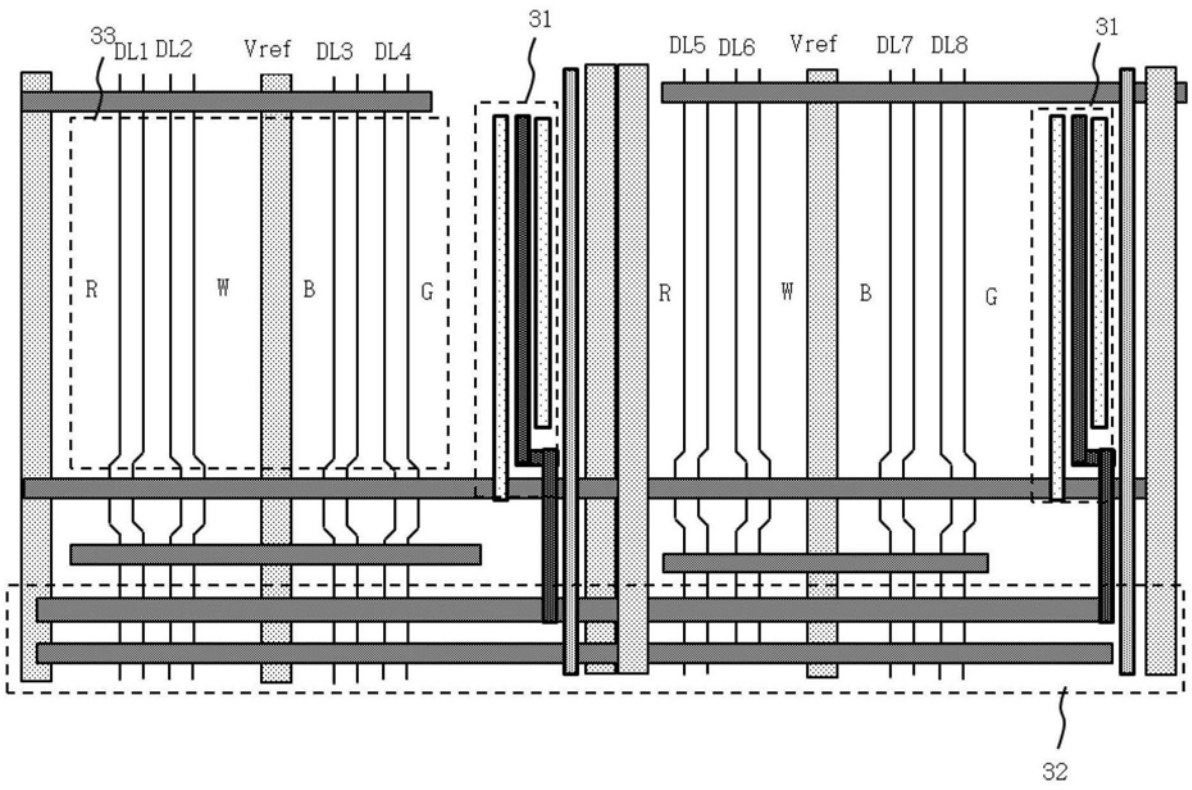


图8

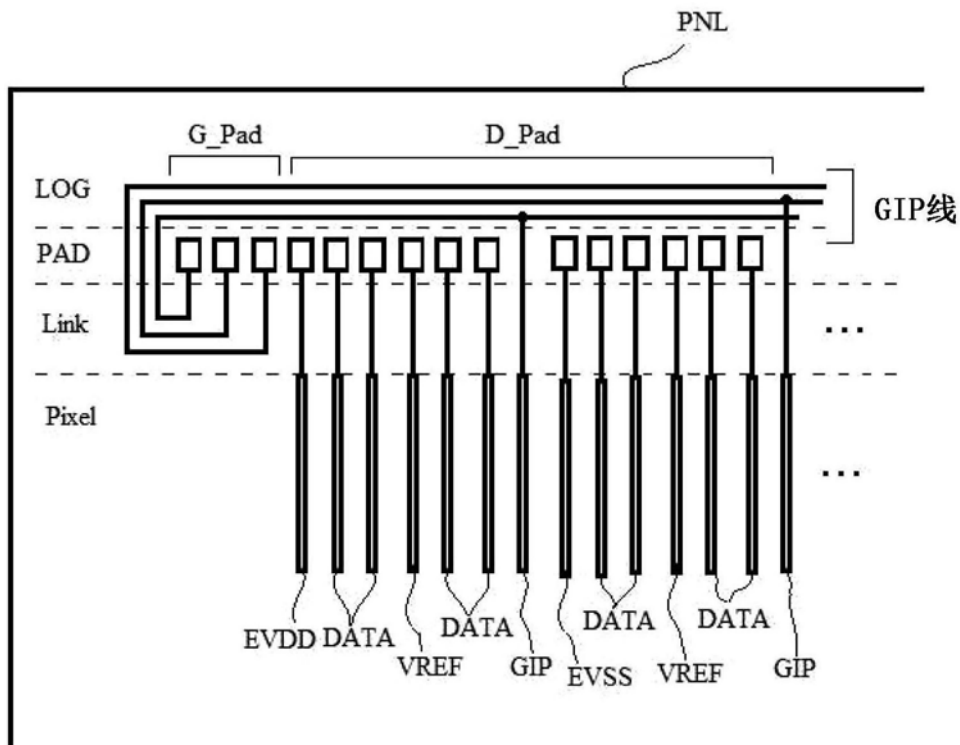


图9

专利名称(译)	OLED显示面板和OLED显示装置		
公开(公告)号	CN109712563A	公开(公告)日	2019-05-03
申请号	CN201810705594.4	申请日	2018-07-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金灵旻 韩仁孝		
发明人	金灵旻 韩仁孝		
IPC分类号	G09G3/3208 G09G3/3266		
CPC分类号	G09G3/3266 G09G2300/0408 G09G2300/0426 G09G2310/0281 G09G2310/0291 H01L27/3276 G09G2300/0439 G09G2310/08		
代理人(译)	刘久亮		
优先权	1020170140208 2017-10-26 KR		
外部链接	Espacenet SIPO		

摘要(译)

OLED显示面板和OLED显示装置。本发明涉及OLED显示面板和OLED显示装置，该OLED显示面板包括：显示区，其包括数据线、与数据线交叉的扫描线和布置在每个交叉处的子像素；GIP驱动电路的级，其分布并布置在显示区中的与扫描线对应的多个单元像素区中，以向扫描线供应扫描脉冲；以及非显示区，其包括焊盘部分、链路部分和LOG部分，其中，焊盘部分包括选通焊盘部分和数据焊盘部分，选通焊盘部分用于向GIP驱动电路的所述级供应各种控制信号，数据焊盘部分用于向每条数据线供应数据电压，其中，非显示区包括多条信号线，所述多条信号线从选通焊盘部分经由链路部分延伸到LOG部分，以便向所述级供应各种控制信号。

