



(12)发明专利

(10)授权公告号 CN 108399880 B

(45)授权公告日 2019.08.02

(21)申请号 201810355230.8

(22)申请日 2018.04.19

(65)同一申请的已公布的文献号  
申请公布号 CN 108399880 A

(43)申请公布日 2018.08.14

(73)专利权人 武汉华星光电半导体显示技术有限公司

地址 430000 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 陈彩琴

(74)专利代理机构 深圳市威世博知识产权代理事务所(普通合伙) 44280

代理人 钟子敏

(51)Int.Cl.

G09G 3/00(2006.01)

(56)对比文件

CN 105989794 A,2016.10.05,  
CN 105243986 A,2016.01.13,  
CN 103489404 A,2014.01.01,  
CN 106707641 A,2017.05.24,  
CN 103400546 A,2013.11.20,  
KR 100796136 B1,2008.01.21,全文.

审查员 李原

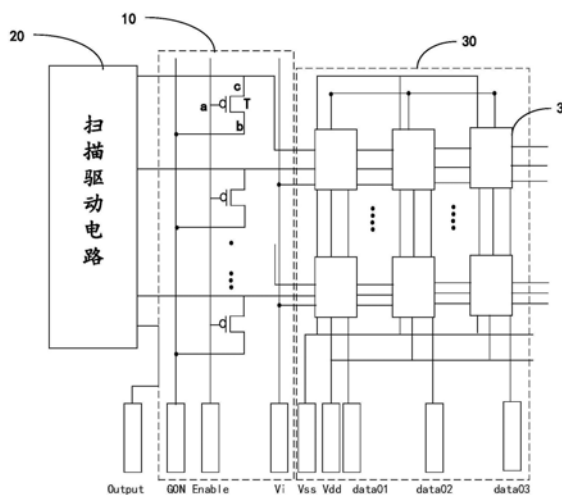
权利要求书1页 说明书5页 附图3页

(54)发明名称

测试电路、阵列基板及发光显示装置

(57)摘要

本申请公开了一种测试电路、阵列基板及发光显示装置,测试电路设置于扫描驱动电路的输出端,用于在扫描驱动电路不对像素单元提供驱动信号时,对像素单元的电流输出特性进行测试;包括使能信号线、扫描信号开启线以及多个开关管,每一开关管包括第一端、第二端以及第三端,每一开关管的第一端连接使能信号线,第二端连接扫描信号开启线,第三端连接所述像素单元。通过上述方式,本申请可以确定影响EL发光器件发光问题出现的位置及节省产品的开发成本。



1. 一种测试电路,其特征在于,所述测试电路设置于扫描驱动电路的输出端,用于在扫描驱动电路不对像素单元提供驱动信号时,对所述像素单元的电流输出特性进行测试;

其中,所述测试电路包括使能信号线、扫描信号开启线、复位信号线以及多个开关管,每一所述开关管包括第一端、第二端以及第三端,每一所述开关管的所述第一端连接所述使能信号线,所述第二端连接所述扫描信号开启线,所述第三端连接所述像素单元;

所述像素单元包括发光控制线,且所述发光控制线在测试阶段无输入信号处于浮空状态;

所述复位信号线连接所述像素单元的发光器件的阳极,在测试阶段所述复位信号线输入高电位,使得所述像素单元中的发光器件的阳极被输入高位;同时,所述发光器件的阴极连接公共电压,所述公共电压在测试阶段为所述发光器件提供低电平信号,从而在测试阶段形成唯一导通回路,以驱动所述发光器件发光。

2. 根据权利要求1所述的测试电路,其特征在于,所述像素单元至少包括复位模块、驱动模块、补偿模块以及发光控制模块;

其中,所述复位模块与所述复位信号线以及驱动模块连接,被配置为根据所述复位信号线输入的复位信号对驱动模块进行复位,所述驱动模块被配置为输出驱动电流来驱动发光器件发光,所述补偿模块与信号控制线以及所述驱动模块连接,被配置以在所述扫描信号控制线输入的控制信号的控制下,对所述驱动模块进行阈值电压补偿和数据写入,所述发光控制模块与发光控制线、驱动模块以及发光器件的阳极连接,被配置以根据所述发光控制线输入的发光控制信号来控制驱动模块以驱动发光器件发光。

3. 根据权利要求1所述的测试电路,其特征在于,所述开关管为场效应薄膜晶体管。

4. 一种阵列基板,其特征在于,所述阵列基板包括权利要求1-3任一项所述的测试电路。

5. 一种发光显示装置,其特征在于,所述发光显示装置包括依次连接的扫描驱动电路、像素单元以及测试电路,所述测试电路用于在扫描驱动电路不对所述像素单元提供驱动信号时,对所述像素单元的电流输出特性进行测试;

所述测试电路包括使能信号线、扫描信号开启线、复位信号线以及多个开关管,每一所述开关管包括第一端、第二端以及第三端,每一所述开关管的所述第一端连接所述使能信号线,所述第二端连接所述扫描信号开启线,所述第三端连接所述像素单元;

所述像素单元包括发光控制线,且所述发光控制线在测试阶段无输入信号处于浮空状态;

所述复位信号线连接所述像素单元的发光器件的阳极,在测试阶段所述复位信号线输入高电位,使得所述像素单元中的发光器件的阳极被输入高位;同时,所述发光器件的阴极连接公共电压,所述公共电压在测试阶段为所述发光器件提供低电平信号,从而在测试阶段形成唯一导通回路,以驱动所述发光器件发光。

6. 根据权利要求5所述的发光显示装置,其特征在于,所述开关管为场效应薄膜晶体管。

## 测试电路、阵列基板及发光显示装置

### 技术领域

[0001] 本申请涉及显示技术领域,特别是涉及一种测试电路、阵列基板及发光显示装置。

### 背景技术

[0002] 有源矩阵有机发光显示装置(Active-matrix organic light emitting diode, AMO)中,一般分阵列(Array)基板和电致发光(EL)基板,其中Array基板提供驱动电路,包括栅极(Gate)驱动电路、扫描驱动电路(Scan GOA)、控制电路(EM GOA)以及像素驱动电路。像素驱动电路用来提供EL像素的阳极(Anode)电压,栅极驱动用于提供像素电压,复位(Vi)驱动线用于提供Anode复位电压,电压(Vdd)驱动线用于像素驱动电压;公共电压(Vss)为EL像素的阴极(Cathode)输入电压等等。在面板解析中,为了区分和EL的器件问题,只能通过inline抽检来监控器件特性。但对于从组件(module)或者客户反馈的面板问题,无法查询到inline器件特性数据时,此时需要进一步分析其问题的发生位置从而可以针对性的进一步分析问题的成因。因此,迫切需要测试单元电路,来区分Array和EL的问题,或者侦测EL输出电流特性,给解析提供便利。

[0003] 同时,EL工艺调试时,需单独制作EL掩膜,即高精度金属掩模板(FMM Mask)和一般的金属掩模板(CMM Mask)来屏蔽阵列基板的影响,再来测量EL电流输出特性,调试EL器件结构,很大程度上增加了开发成本。

### 发明内容

[0004] 本申请提供一种测试电路、阵列基板及发光显示装置,能够确定影响EL发光器件发光问题出现的位置,且在ELrecipe调试时,无需单独制作EL发光器件的掩膜来屏蔽阵列基板中驱动电路的影响,从而节省产品的开发成本。

[0005] 为解决上述技术问题,本申请采用的一个技术方案是:提供一种测试电路,所述测试电路设置于扫描驱动电路的输出端,用于在扫描驱动电路不对像素单元提供驱动信号时,对所述像素单元的电流输出特性进行测试;其中,所述测试电路包括使能信号线、扫描信号开启线以及多个开关管,每一所述开关管包括第一端、第二端以及第三端,每一所述开关管的所述第一端连接所述使能信号线,所述第二端连接所述扫描信号开启线,所述第三端连接所述像素单元。

[0006] 为解决上述技术问题,本申请采用的另一个技术方案是:提供一种阵列基板,所述阵列基板包括上述任一所述的测试电路。

[0007] 为解决上述技术问题,本申请采用的又一个技术方案是:提供一种发光显示装置,所述发光显示装置包括依次连接的扫描驱动电路、像素单元以及测试电路,所述测试电路用于在扫描驱动电路不对像素单元提供驱动信号时,对所述像素单元的电流输出特性进行测试;

[0008] 所述测试电路包括使能信号线、扫描信号开启线以及多个开关管,每一所述开关管包括第一端、第二端以及第三端,每一所述开关管的所述第一端连接所述使能信号线,所

述第二端连接所述扫描信号开启线,所述第三端连接所述像素单元

[0009] 本申请的有益效果是:提供一种测试电路、阵列基板及发光显示装置,通过在扫描驱动电路的输出端设置测试电路,在不驱动扫描驱动电路时,对像素单元电流输出特性进行测试,可以确定影响EL发光器件发光问题出现的位置,且在ELrecipe调试时,无需单独制作EL发光器件的掩膜来屏蔽阵列基板中驱动电路的影响,从而节省产品的开发成本。

## 附图说明

[0010] 图1是本申请测试电路一实施方式的结构示意图;

[0011] 图2是本申请像素子单元第一实施方式的结构示意图;

[0012] 图3是本申请像素单元子第二实施方式的结构示意图;

[0013] 图4是申请阵列基板一实施方式的结构示意图;

[0014] 图5是本申请发光显示装置一实施方式的结构示意图。

## 具体实施方式

[0015] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本申请的一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0016] 请参阅图1,图1为本申请测试电路一实施方式的结构示意图。如图1所示,本申请中测试电路10设置于扫描驱动电路20的输出端,用于在扫描驱动电路20不对像素单元30提供驱动信号时,对像素单元30的电流输出特性进行测试,其中像素单元30包括多个阵列排布的像素子单元31。

[0017] 其中,该测试电路10进一步包括能信号线(Enable)、扫描信号开启线(GON)以及多个开关管T。其中,每一开关管T包括第一端a、第二端b以及第三端c,每一开关管T的所第一端a连接使能信号线Enable,第二端b连接扫描信号开启线GON,第三端c连接像素单元30。本实施例中的开关管T可以为场效应薄膜晶体管,则其对应的第一端a、第二端b以及第三端c分别对应场效应薄膜晶体管的栅极(TFT)、源极以及漏极。且本实施例中的场效应薄膜晶体管可以为选用N型或者P型场效应薄膜晶体管,可以根据实际情况合理选择,此处不做进一步限定。

[0018] 可选地,该测试电路10进一步包括复位信号线Vi,该复位信号线Vi与像素单元30连接,用以提供复位信号对像素单元30进行复位。

[0019] 结合图2,图2为本申请像素单元第一实施方式的结构示意图,再来看像素单元30,该像素单元30中每一像素子单元31至少包括复位模块311、驱动模块312、补偿模块313以及发光控制模块314。

[0020] 其中,复位模块311与复位信号线Vi以及驱动模块312连接,被配置为根据复位信号线Vi输入的复位信号对驱动模块312进行复位,驱动模块312被配置为输出驱动电流来驱动EL发光器件发光,补偿模块313与扫描信号控制线Scan以及驱动模块312连接,被配置为在信号控制线Scan输入控制信号的控制下,对驱动模块312进行阈值电压补偿和数据写入,发光控制模块314与发光控制线EM、驱动模块312以及EL发光器件的阳极连接,被配置以根

据发光控制线EM输入的发光控制信号来控制驱动模块以驱动EL发光器件发光。

[0021] 可选地,复位信号线Vi连接EL发光器件的阳极,用于在测试阶段提供复位信号,将EL发光器件的阳极进行复位。且EL发光器件的阴极连接公共电压VSS,公共电压VSS在测试阶段为EL发光器件提供低电平信号。

[0022] 请结合图3,图3为本申请像素子单元第二实施方式的结构示意图。本实施例中的像素单元为第一实施方式中像素子单元31的具体表现形式,即本实施例中以7T1C像素结构电路为例,来具体说明该测试电路10的工作原理,当然本实施例中只是示意性的给出像素单元的具体结构,在其它实施例中像素电路还可以是其它结构,此处不做进一步限定,本实施例中的像素单元具体可以包括如下部分:

[0023] 分别对应到图2中像素单元的各个功能模块,驱动模块312可以包括电容C以及第一晶体管T1,其中,电容C的第一端d连接第一电压Vdd,第二端e连接第一晶体管T1的第一端。

[0024] 复位模块31可以包括复位信号输入端f,连接复位信号线Vi以及与驱动模块312连接。

[0025] 补偿模块313可以包括第二晶体管T2、第三晶体管T3、第四晶体管T4以及第七晶体管T7。

[0026] 发光控制模块314包括第五晶体管T5及第六晶体管T6。

[0027] 其中,电容C第二端e连接第四晶体管T4的第一端,第一晶体管T1第二端通过第二晶体管T2及第五晶体管T5分别连接数据Vdata和第一电压Vdd,第一晶体管T1第一端还通过第六晶体管T6连接EL发光器件的阳极。且EL发光器件的阳极端通过第七晶体管T7连接复位信号端f,EL发光器件的阴极连接公共电压VSS。且该7T1C像素电路的具体工作过程此处就不再赘述。

[0028] 其中,上述的第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6以及第七晶体管T7均为P型场效应晶体管,当然也可是N型场效应晶体管,且第一晶体管T1为驱动晶体管。

[0029] 当该测试电路10被用于侦测电流和分析问题时,具体的信号输入如下:

[0030] 首先使能信号线Enable输入低电平信号,开启测试电路10中所有的开关管T,本实施例中,选用的开关管T为P型场效应薄膜晶体管,在其它实施例中,当开关管T为N型场效应薄膜晶体管时,该使能信号线Enable则对应输入高电平信号,此处不做进一步限定。

[0031] 进一步,扫描信号开启线GON输入低电位,从而将像素单元30的栅极线输入低电位,即对应的扫描信号控制线Scan和Scan-1同时输入低电位,则对应的第二晶体管T2、第三晶体管T3、第四晶体管T4以及第七晶体管T7开启。同时,复位信号线Vi输入高电位,则对应的第一晶体管T1关闭,使得像素单元30中EL发光器件的阳极被输入高位。同时EL发光器件的阴极由公共电压VSS给输入低电位,从而驱动EL发光器件发光。且在此过程中,发光控制线EM无输入信号处于浮空状态,则第五开关管T5即第六开关管T6关闭,第一电压Vdd以及数据电压Vdata也无输入从而处于浮空状态,故此时的像素单元中只有复位信号线Vi经过开启的第七晶体管T7作用于EL发光器件阳极形成的回路,其它模块均未形成回路,故不影响EL发光器件电流的侦测。在具体测试过程中,可以通过侦测EL发光器件的电流密度以及亮度曲线等参数,即可以通过观察EL发光器件电流和电压之间的关系,来确定问题发生的归

属,即确定影响发光器件电流输出特性参数的原因是来自阵列基板上的驱动电路还是发光器件本身的出现问题。

[0032] 本实施例中,在测试电路10对像素单元30进行测试的过程中,阵列基板提供的驱动电路均可以不驱动或者少驱动,也即是该过程中驱动电路不影响测试电路10侦测出的EL发光器件的参数特性,也就是说采用测试电路10侦测出来的EL发光器件的参数出现问题的话,则表明该EL发光器件的本身出现问题,若采用测试电路10侦测出来的EL发光器件的参数正常,则表明该问题出现在阵列基板的驱动电路上。

[0033] 除此之外,在ELrecipe调试时,本申请无需单独制作EL发光器件的掩膜(高精度金属掩模板和一般金属掩模板)来屏蔽阵列基板中驱动电路的影响,从而节省产品的开发成本。且本申请中的测试电路可以直接在现有产品上,直接给面板输入复位信号、使能信号、扫描信号开启信号以及公共电压,就可以使得EL发光器件发光,直接可以屏蔽阵列基板上驱动电路的影响,达到侦测EL发光器件的电流输出特性,从而确定问题出现的位置。

[0034] 当然上述实施例中,仅仅是给出了一种像素结构电路,在实际的运用中,还可以是6T1C、5T1C以及4T1C等像素结构电路,且只要上述像素结构的电路具备发光控制线(EM),均可以运用上述测试电路对其进行检查,且具体的原理和7T1C像素结构的电路类似,均是在少驱动或者不驱动阵列基板上驱动电路的情况下,借用复位信号将EL发光器件的阳极输入高位,通过公共电压V<sub>SS</sub>将EL发光器件的阴极输入低位,形成回路点亮EL发光器件,从而侦测其电流输出特性进行进一步分析,具体的信号施加过程此处不再赘述。

[0035] 上述实施方式中,通过在扫描驱动电路的输出端设置测试电路,在不驱动扫描驱动电路时,对像素单元电流输出特性进行测试,可以确定影响EL发光器件发光问题出现的位置,且在ELrecipe调试时,无需单独制作EL发光器件的掩膜来屏蔽阵列基板中驱动电路的影响,从而节省产品的开发成本。

[0036] 请参阅图4,图4为本申请阵列基板一实施方式的结构示意图。该阵列基板40包括上述任一实施方式中所述的测试电路A,且该测试电路A的具体结构及原理详见上述实施方式中的具体描述,此处不再赘述。

[0037] 请参阅图5,图5为本申请发光显示装置一实施方式的结构示意图。如图5,该发光显示装置50包括依次连接的扫描驱动电路20、像素单元30以及测试电路10。

[0038] 其中,测试10电路用于在扫描驱动电路不对像素单元30提供驱动信号时,对像素单元30的电流输出特性进行测试。该测试电路10进一步包括能信号线(Enable)、扫描信号开启线(GON)以及多个开关管T。其中,每一开关管T包括第一端a、第二端b以及第三端c,每一开关管T的所第一端a连接使能信号线Enable,第二端b连接扫描信号开启线GON,第三端c连接像素单元30。本实施例中的开关管T可以为场效应薄膜晶体管,则其对应的第一端a、第二端b以及第三端c分别对应场效应薄膜晶体管的栅极(TFT)、源极以及漏极。且本实施例中的场效应薄膜晶体管可以为选用N型或者P型场效应薄膜晶体管,可以根据实际情况合理选择,此处不做进一步限定。

[0039] 可选地,该测试电路10进一步包括复位信号线Vi,该复位信号线Vi与像素单元30连接,用以提供复位信号对像素单元30进行复位。

[0040] 上述的扫描驱动电路20可以包括多个级联的驱动单元201,每一驱动单元201还可以包括第一时钟信号输入端(CK)、第二时钟信号输入端(XCK)、第一电压输入端(VGH)以及

第二电压输入端 (VGL) 等等,且第一及驱动单元201还可以包括初始信号输入端 (STV)。

[0041] 上述的发光显示装置50还可以包括数据驱动电路等,且上述的测试电路的具体结构及原理详见上述实施方式中的具体描述,此处不再赘述。

[0042] 综上所述,本领域技术人员容易理解,本申请提供一种测试电路、阵列基板及发光显示装置,通过在扫描驱动电路的输出端设置测试电路,在不驱动扫描驱动电路时,对像素单元电流输出特性进行测试,可以确定影响EL发光器件发光问题出现的位置,且在ELrecipe调试时,无需单独制作EL发光器件的掩膜来屏蔽阵列基板中驱动电路的影响,从而节省产品的开发成本。

[0043] 以上所述仅为本申请的实施方式,并非因此限制本申请的专利范围,凡是利用本申请说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本申请的专利保护范围内。

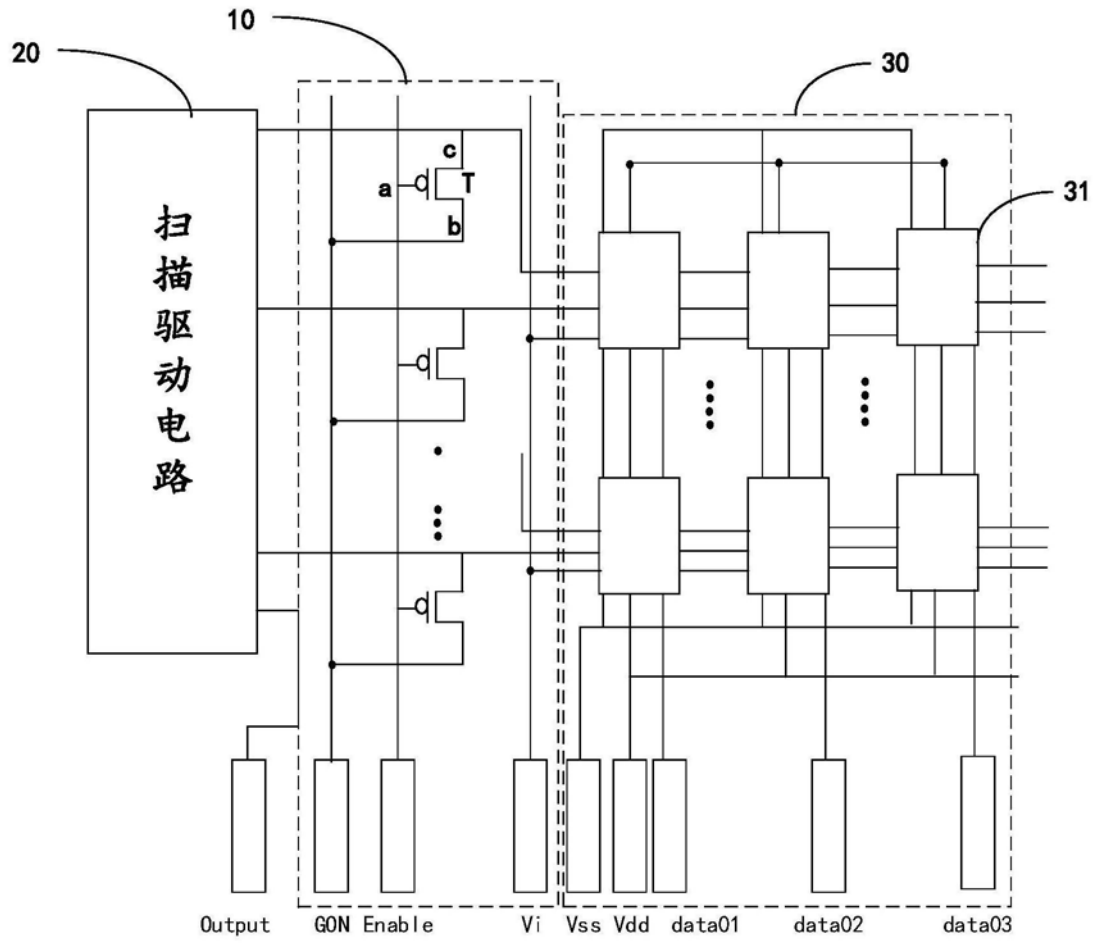


图1

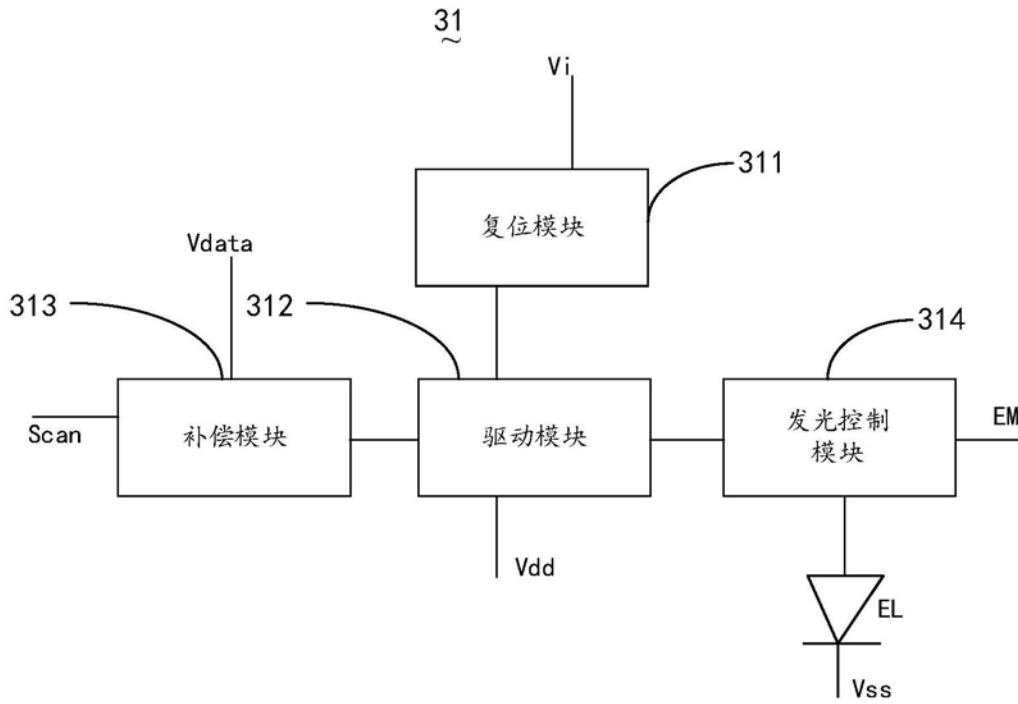


图2

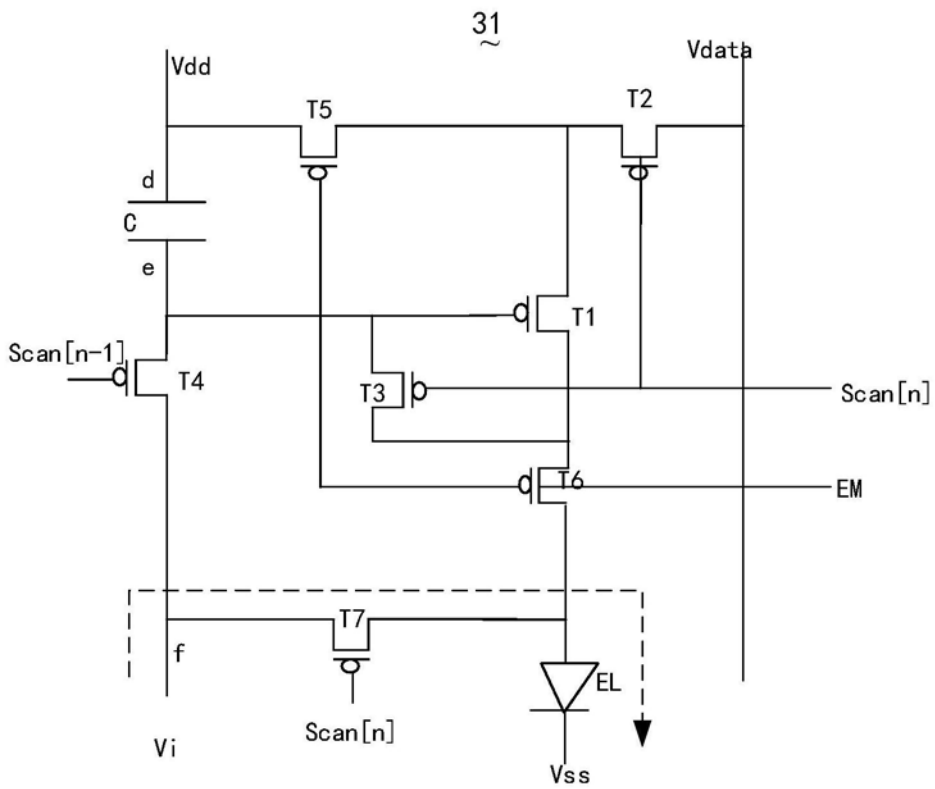


图3

40  
~



图4

50  
~

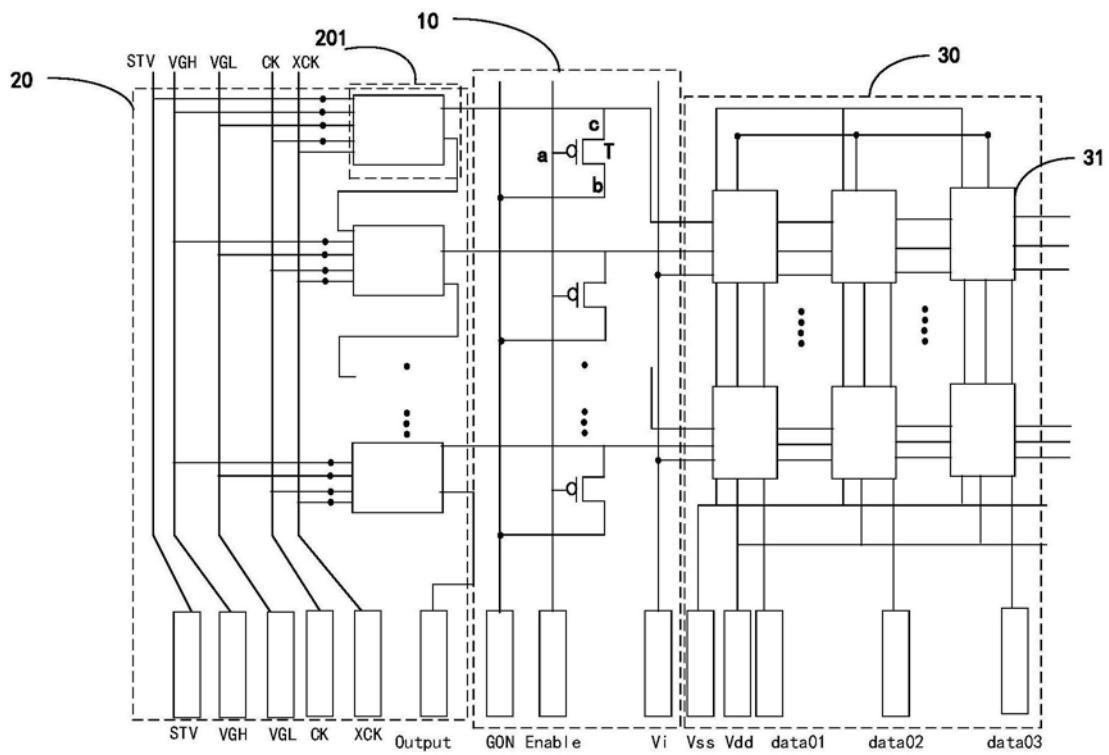


图5

专利名称(译)	测试电路、阵列基板及发光显示装置		
公开(公告)号	<a href="#">CN108399880B</a>	公开(公告)日	2019-08-02
申请号	CN201810355230.8	申请日	2018-04-19
[标]发明人	陈彩琴		
发明人	陈彩琴		
IPC分类号	G09G3/00		
CPC分类号	G09G3/006		
审查员(译)	李原		
其他公开文献	CN108399880A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本申请公开了一种测试电路、阵列基板及发光显示装置，测试电路设置于扫描驱动电路的输出端，用于在扫描驱动电路不对像素单元提供驱动信号时，对像素单元的电流输出特性进行测试；包括使能信号线、扫描信号开启线以及多个开关管，每一开关管包括第一端、第二端以及第三端，每一开关管的第一端连接使能信号线，第二端连接扫描信号开启线，第三端连接所述像素单元。通过上述方式，本申请可以确定影响EL发光器件发光问题出现的位置及节省产品的开发成本。

