



(12) 发明专利

(10) 授权公告号 CN 103094303 B

(45) 授权公告日 2015. 10. 07

(21) 申请号 201210142798. 4

US 2006/0123293 A1, 2006. 06. 08,

(22) 申请日 2012. 05. 04

US 2007/0075943 A1, 2007. 04. 05,

(30) 优先权数据

审查员 吕闾

10-2011-0112538 2011. 10. 31 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 姜秉旭 金承泰 李志恩 金弘锡

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 21/77(2006. 01)

G09F 9/33(2006. 01)

(56) 对比文件

CN 101430861 A, 2009. 05. 13,

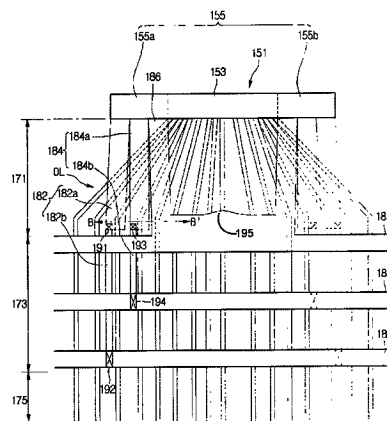
权利要求书2页 说明书10页 附图9页

(54) 发明名称

有机发光显示装置及其制造方法

(57) 摘要

公开了一种有机发光显示 (OLED) 装置及其制造方法。该有机发光显示装置包括:包括驱动器 IC 芯片的数据驱动器;与所述驱动器 IC 芯片连接的多条数据线;与所述数据线交叉的至少一条电源线,其中每条数据线与所述电源线之间形成的电容基本上相等;以及与所述电源线和所述驱动器 IC 芯片连接的链接线。通过使 OLED 装置的数据线之间的电容偏差最小化来提高显示质量的 OLED 装置。可通过利用 OLED 装置的电源线的扩展部使电容偏差最小化。还可通过利用与多条数据线交叠的交叠图案使电容偏差最小化。



1. 一种有机发光显示装置,包括:
包括驱动器 IC 芯片的数据驱动器;
与所述驱动器 IC 芯片连接的多条数据线;
与所述数据线交叉的至少一条电源线,其中每条数据线与所述电源线之间形成的电容基本上相等;以及
与所述电源线和所述驱动器 IC 芯片连接的链接线,
其中多条所述数据线与所述链接线中的至少一条链接线的位置交叠。
2. 根据权利要求 1 所述的有机发光显示装置,其中在所述多条数据线中,对于每条数据线的 RC 延迟基本上相等。
3. 根据权利要求 1 所述的有机发光显示装置,其中所述电源线包括扩展部,该扩展部在朝向所述驱动器 IC 芯片的方向上扩展以与所述多条数据线交叠。
4. 根据权利要求 3 所述的有机发光显示装置,其中所述扩展部与所述有机发光显示装置内的所述电源线形成在同一层上。
5. 根据权利要求 3 所述的有机发光显示装置,其中所述扩展部与关联于从所述驱动器 IC 芯片到所述电源线之间的较短距离的数据线交叠的部分,多于与关联于从所述驱动器 IC 芯片到所述电源线之间的较长距离的数据线交叠的部分。
6. 根据权利要求 5 所述的有机发光显示装置,其中与关联于所述较长距离的数据线相比,关联于所述较短距离的数据线包括不规则的形状,使得关联于所述较短距离的数据线的路径长度与关联于所述较长距离的数据线的路径长度相同。
7. 根据权利要求 6 所述的有机发光显示装置,其中关联于所述较短距离的数据线与关联于所述较长距离的数据线具有基本上相同的电阻。
8. 根据权利要求 1 所述的有机发光显示装置,还包括:
交叠图案,该交叠图案与位于所述电源线和所述驱动器 IC 芯片之间的多条数据线交叠,以使所述多条数据线之间的电容偏差最小化。
9. 根据权利要求 8 所述的有机发光显示装置,其中所述交叠图案与所述电源线平行。
10. 根据权利要求 8 所述的有机发光显示装置,其中所述交叠图案的一部分在朝向所述驱动器 IC 芯片的方向上突起。
11. 根据权利要求 1 所述的有机发光显示装置,其中所述驱动器 IC 芯片包括:
接收图像信号的信号区域;和
向所述有机发光显示装置的显示面板提供电力的电源区域,
其中所述电源区域包括位于所述信号区域的第一端的第一电源区域和位于所述信号区域的第二端的第二电源区域。
12. 一种有机发光显示装置,包括:
基板;
位于所述基板上的数据线;
形成在所述数据线上方的绝缘层;和
形成在所述绝缘层上的多条链接线,
其中多条所述数据线与所述多条链接线中的至少一条链接线的位置交叠。
13. 根据权利要求 12 所述的有机发光显示装置,还包括:

位于所述基板上的缓冲层。

14. 根据权利要求 13 所述的有机发光显示装置,还包括:
位于所述缓冲层上的栅极绝缘膜。

15. 一种有机发光显示装置的制造方法,所述制造方法包括:
定位基板;

在所述基板上形成数据线;

在所述数据线上方形形成绝缘层;和

在所述绝缘层上形成多条链接线,

其中将多条所述数据线形成为与所述多条链接线中的至少一条链接线的位置交叠。

16. 根据权利要求 15 所述的方法,还包括:

形成位于所述基板上的缓冲层。

17. 根据权利要求 16 所述的方法,还包括:

在所述缓冲层上形成栅极绝缘膜。

有机发光显示装置及其制造方法

[0001] 相关申请的交叉参考

[0002] 本申请要求 2011 年 10 月 31 日提交的韩国专利申请 No. 10-2011-0112538 的优先权,在此援引该专利申请的全部内容作为参考。

技术领域

[0003] 本发明涉及一种有机发光显示 (OLED) 装置及其制造方法。

背景技术

[0004] 用于显示信息的装置正得到广泛发展。显示装置可包括液晶显示 (LCD) 装置、有机发光显示 (OLED) 装置、电泳显示装置、场致发射显示 (FED) 装置和等离子体显示装置。

[0005] 在这些显示装置之中,与 LCD 装置相比,OLED 装置提供了低功耗、大视角、轻重量和高亮度的特点。因而,作为下一代显示装置,OLED 装置正受到关注。

[0006] OLED 装置包括以与 LCD 装置相同的形式形成于基板上的栅极线和数据线。此外,与使用单一电源线的 LCD 装置不同,OLED 装置包括用于向每个像素施加电力的多条电源线。栅极线、数据线和电源线形成在彼此不同的层中。因而,栅极线、数据线和电源线通过彼此交叉而产生多个交叉部。

[0007] 此外,轻重量显示装置近来的趋势是增多栅极线、数据线和电源线的交叉部。由于交叉部的增多,可能加重了由寄生电容导致的 RC 延迟。增大的寄生电容通过信号的畸变使显示质量劣化。

发明内容

[0008] 因此,本发明的实施方式旨在提供一种基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题的 OLED 装置及其制造方法。

[0009] 本发明的实施方式提供了一种适于提高显示质量的 OLED 装置。在一个实施方式中,OLED 装置通过使 OLED 装置的数据线之间的电容偏差最小化来提高显示质量。可通过利用 OLED 装置的电源线的扩展部来使电容偏差最小化。还可通过利用与多条数据线交叠的交叠图案来使电容偏差最小化。

[0010] 根据本发明的一个方面,一种有机发光显示装置包括:包括驱动器集成电路 (IC) 芯片的数据驱动器;与所述驱动器 IC 芯片连接的多条数据线;与所述数据线交叉的至少一条电源线,其中每条数据线与所述电源线之间形成的电容基本上相等;以及与所述电源线和所述驱动器 IC 芯片连接的链接线。

[0011] 根据本发明的另一个方面,一种有机发光显示装置包括:基板;位于所述基板上的数据线;形成在所述数据线上方的绝缘层;和形成在所述绝缘层上的多条链接线,其中多条所述数据线与所述多条链接线中的至少一条链接线的位置交叠。

[0012] 根据本发明的又一个方面,一种有机发光显示装置的制造方法包括:定位基板;在所述基板上形成数据线;在所述数据线上方形形成绝缘层;和在所述绝缘层上形成多条链

接线,其中将多条所述数据线形成为与所述多条链接线中的至少一条链接线的位置交叠。

[0013] 根据本发明的一个实施方式,OLED 装置包括:配置有至少一个驱动器 IC 芯片的数据驱动器;与所述驱动器 IC 芯片电连接的多条数据线;在与所述数据线交叉的方向上形成的至少一条电源线;用于将所述电源线与所述驱动器 IC 芯片连接的至少一条链接线;以及交叠图案,该交叠图案形成为与位于所述电源线和所述驱动器 IC 芯片之间的至少部分数据线交叠。

[0014] 在本发明内容部分和随后的详细描述中所述的特点和优点并不意在限制本发明。结合附图、说明书和权利要求书,很多其他的特点和优点对于所属领域普通技术人员来说将是显而易见的。

附图说明

[0015] 图 1 示出了根据一个实施方式的 OLED 装置的框图;

[0016] 图 2 示出了根据一个实施方式的 OLED 装置的数据链接部的平面图;

[0017] 图 3 是显示根据一个实施方式的图 2 中所示的 OLED 装置的数据链接部的剖面图;

[0018] 图 4 示出了根据所述实施方式的图 2 中所示的 OLED 装置的数据线的电容特性的数据图表;

[0019] 图 5 是根据一个实施方式的 OLED 装置的数据链接部的平面图;

[0020] 图 6A 是显示根据一个实施方式的图 5 中所示的 OLED 装置的数据链接部的剖面图;

[0021] 图 6B 示出了根据一个实施方式的 OLED 装置的制造方法;

[0022] 图 7 示出了根据本发明实施方式的图 5 中所示的 OLED 装置的数据线的电容特性的数据图表;

[0023] 图 8 是部分显示根据一个实施方式的 OLED 装置的像素区域和数据驱动器的电路图;以及

[0024] 图 9 示出了根据一个实施方式的 OLED 装置的数据链接部的平面图。

[0025] 附图说明以及详细描述仅仅为了举例说明而描述了各个非限制性的实施方式。所属领域技术人员将很容易从下面的说明中意识到,在不脱离所描述原理的情况下,可采用本文所举例说明的结构和方法的各种替代实施方式。

具体实施方式

[0026] 在本说明书中,应当理解当在本文描述的各个实施方式中提到诸如基板、层、区域、膜或电极这样的元件形成在另一元件“之上或之下”时,此元件可直接形成在另一元件之上或之下,或者可存在中间元件(间接地)。请注意,术语在元件“之上”或“之下”可包含在所述元件中部的“向上方向”或“向下方向”的含义。

[0027] 图 1 示出了根据一个实施方式的 OLED 装置的框图。OLED 装置包括 OLED 面板 10、控制器 30、扫描驱动器 40、数据驱动器 50 和电源单元 60。扫描驱动器 40 可向 OLED 面板 10 施加第一扫描信号 S1 和第二扫描信号 S2。数据驱动器 50 可向 OLED 面板 10 施加数据电压“Vdata”。电源单元 60 可向控制器 30、扫描驱动器 40 和数据驱动器 50 施加多个驱动电压。

[0028] 尽管图 1 中未示出, OLED 面板 10 包括多条扫描线、多条数据线和与数据线交叉的至少一条电源线。通过扫描线和数据线的交叉部可限定多个像素区域。

[0029] 每个像素区域可与扫描线、数据线和电源线电连接。例如, 扫描线可与在水平方向上布置的多个像素区域电连接, 数据线可与在垂直方向上布置的多个像素区域电连接。

[0030] 像素区域可接收第一扫描信号 S1、第二扫描信号 S2、预充电数据电压 V_{pre} 、数据电压 V_{data} 、第一电源电压 VDD 和第二电源电压 VSS。更具体地说, 第一扫描信号 S1 和第二扫描信号 S2 可通过相应的扫描线顺序地施加到像素区域。预充电数据电压 V_{pre} 可通过相应的数据线顺序地施加到像素区域。第一电源电压 VDD 和第二电源电压 VSS 可通过相应的电源线施加到像素区域。像素区域内的节点的感测电压 V_s 可通过相应的数据线从像素区域提供给图 1 的数据驱动器 50。

[0031] 图 2 示出了根据一个实施方式的 OLED 装置的数据链接部的平面图。图 2 中所示的 OLED 装置的数据链接部可包括多个驱动器 IC 芯片。然而, 为了便于解释, 图 2 中的数据链接部显示为仅包括多个驱动器 IC 芯片中的单个驱动器 IC 芯片 51。

[0032] 在一个实施方式中, 驱动器 IC 芯片 51 包括占据驱动器 IC 芯片 51 的中部的信号区域 53。信号区域 53 从图 1 的控制器 30 接收图像信号并将接收的图像信号提供给 OLED 面板 10。

[0033] 驱动器 IC 芯片 51 还包括位于信号区域 53 两侧 (即两端) 的电源区域 55。电源区域 55 从图 1 的电源单元 60 接收电源电压并将接收的电源电压提供给 OLED 面板 10。电源区域 55 可包括位于驱动器 IC 芯片 51 的一侧的第一电源区域 55a 和位于驱动器 IC 芯片 51 的另一侧的第二电源区域 55b。

[0034] 显示区域 75 可用于显示图像并且可位于驱动器 IC 芯片 51 下方。第一链接区域 71 和第二链接区域 73 可位于驱动器 IC 芯片 51 与显示区域 75 之间。第一链接区域 71 是位于驱动器 IC 芯片 51 与第二链接区域 73 之间的区域。第二链接区域 73 是位于第一链接区域 71 与显示区域 75 之间的另一区域。

[0035] 在第二链接区域 73 中可形成第一电源线 81、第二电源线 83 和第三电源线 85。第一到第三电源线 81、83 和 85 可形成为沿与驱动器 IC 芯片 51 的主轴方向相同的第一方向延伸。

[0036] 多条数据线 DL 可形成为沿与第一方向垂直的第二方向延伸并穿过第一链接区域 71 和第二链接区域 73。多条数据线 DL 的一端可与驱动器 IC 芯片 51 的信号区域 53 电连接。多条数据线 DL 的另一端延伸到 OLED 面板 10 的内部。

[0037] 在第一链接区域 71 中可形成第一链接线 82 的一部分、第二链接线 84 的一部分、以及第三链接线 86。第一链接线 82 可包括第一上部链接线 82a 和第一下部链接线 82b。第二链接线 84 可包括第二上部链接线 84a 和第二下部链接线 84b。第一链接区域 71 中设置的第一上部链接线 82a、第二上部链接线 84a 和第三链接线 86 沿第二方向延伸。

[0038] 在一个实施方式中, 第一链接线 82 将驱动器 IC 芯片 51 的电源区域 55 与第一电源线 81 电连接。第二链接线 82 可将驱动器 IC 芯片 51 的电源区域 55 与第二电源线 83 电连接。第三链接线 86 可将驱动器 IC 芯片 51 的电源区域 55 与第三电源线 85 电连接。

[0039] 第一上部链接线 82a 的一端可与驱动器 IC 芯片 51 的电源区域 55 电连接, 且第一上部链接线 82a 的另一端可通过第一接触孔 91 与第一下部链接线 82b 电连接。第一下部

链接线 82b 的一端可与第一上部链接线 82a 电连接,且第一下部链接线 82b 的另一端可通过第二接触孔 92 与第一电源线 81 电连接。

[0040] 第二上部链接线 84a 的一端可与驱动器 IC 芯片 51 的电源区域 55 电连接,且第二上部链接线 84a 的另一端可通过第三接触孔 93 与第二下部链接线 84b 电连接。第二下部链接线 84b 的一端可与第二上部链接线 84a 电连接,且第二下部链接线 84b 的另一端可通过第四接触孔 94 与第二电源线 83 电连接。

[0041] 第一链接线 82、第二链接线 84 和第三链接线 86 可对称地连接到驱动器 IC 芯片 51 的两个电源区域 55。换句话说,第一到第三链接线 82、84 和 86 可对称地连接到位于驱动器 IC 芯片 51 两侧的第一电源区域 55a 和第二电源区域 55b。

[0042] 图 1 的电源单元 60 中产生的电源电压可通过驱动器 IC 芯片 51 的电源区域 55 并通过第一链接线 82、第二链接线 84 和第三链接线 86 施加到第一电源线 81、第二电源线 83 和第三电源线 85。施加到第一到第三电源线 81、83 和 85 中的每一条电源线的电源电压可通过图 2 中未示出的线施加到 OLED 面板 10 上的像素区域。

[0043] 在一个实施方式中,施加到第一电源线 81 的第一电源电压可以是基准电压 V_{ref} 。施加到第二电源线 83 的第二电源电压可以是地电压。施加到第三电源线 85 的第三电源电压可以是电源电压 VDD。

[0044] 第一到第三电源线 81、83 和 85,第一和第二上部链接线 82a 和 84a,以及第三链接线 86 可形成在同一层中。第一到第三电源线 81、83 和 85,第一和第二上部链接线 82a 和 84a,以及第三链接线 86 可由数据金属形成。

[0045] 数据线 DL、第一下部链接线 82b 和第二下部链接线 84b 可形成在同一层中。数据线 DL、第一下部链接线 82b 和第二下部链接线 84b 可形成在与第一到第三电源线 81、83 和 85,第一和第二上部链接线 82a 和 84a,以及第三链接线 86 不同的层中。数据线 DL、第一下部链接线 82b 和第二下部链接线 84b 可由栅极金属形成。栅极金属和数据金属可以是包括钛 Ti、铬 Cr、镍 Ni、铝 Al、铂 Pt、金 Au、钨 W、铜 Cu 和钼 Mo 中至少一种的金属材料。在不同实施方式中可使用其他金属材料。

[0046] 从驱动器 IC 芯片 51 输出的数据电压传输到比驱动器 IC 芯片 51 宽的区域。这样,随着数据线 DL 从第一链接区域 71 的顶边缘朝向第一链接区域 71 的底边缘行进,数据线 DL 水平展开(即散开)。因为数据线 DL 的顶端与驱动器 IC 芯片 51 的信号区域 53 连接,所以数据线 DL 的顶端被限制在比驱动器 IC 芯片 51 的信号区域 53 的宽度窄的尺度范围内。另一方面,由于向更宽的区域施加数据电压,所以数据线 DL 的底端必须形成为具有相同的厚度并以固定间隔彼此宽泛地隔开。

[0047] 数据线 DL 可与第一到第三链接线 82、84 和 86 中的至少一条链接线的位置交叠。更具体地说,数据线 DL 可与第一上部链接线 82a、第二上部链接线 84a 以及第三链接线 86 交叠。数据线 DL 与这些链接线的这种交叠会导致形成寄生电容。

[0048] 图 3 是显示沿图 2 中的线 A-A' 所得到的 OLED 装置的数据链接部的剖面图。根据图 2 中所示实施方式的 OLED 装置的数据链接部可包括基板 1、在基板 1 上的缓冲层 3、和在缓冲层 3 上的栅极绝缘膜 5。

[0049] 在一个实施方式中,栅极绝缘膜 5 用于使数据线与不同的层电绝缘。这样,栅极绝缘膜 5 必须具有优良的介电特性。因此,栅极绝缘膜 5 可形成为包括诸如氮化硅 SiN_x 或

硅氧化物 SiO_x 这样的无机绝缘材料、或者诸如苯并环丁烯 (BCB) 这样的有机绝缘材料。在不同的实施方式中可使用其他材料。

[0050] 在栅极绝缘膜 5 上可形成多条数据线 DL。多条数据线 DL 可包括第一数据线 DL1、第二数据线 DL2、第三数据线 DL3 和第四数据线 DL4。数据线 DL 可由数据金属形成。

[0051] 在设置有数据线 DL 的栅极绝缘膜 5 上可形成绝缘层 7。绝缘层 7 用于使数据线 DL 与不同于数据线 DL 的金属层绝缘。这样, 绝缘层 7 必须具有优良的介电特性。因此, 绝缘层 7 可形成为包括诸如硅氮化物 SiN_x 或硅氧化物 SiO_x 这样的无机绝缘材料、或者诸如苯并环丁烯 (BCB) 这样的有机绝缘材料。在不同的实施方式中可使用其他材料。

[0052] 在绝缘层 7 上可形成第一到第三链接线 82、84 和 86。更具体地说, 在绝缘层 7 上可形成第一上部链接线 82a、第二上部链接线 84a 和第三链接线 86。第一和第二上部链接线 82a 和 84a 以及第三链接线 86 可由数据金属形成。

[0053] 在设置有第一和第二上部链接线 82a 和 84a 以及第三链接线 86 的绝缘层 7 上可形成保护层 9。保护层 9 用于保护第一和第二上部链接线 82a 和 84a 以及第三链接线 86 免受外部环境的影响并防止第一和第二上部链接线 82a 和 84a 以及第三链接线 86 接触外部材料或物体。这样, 保护层 9 必须具有优良的介电特性。因此, 保护层 9 可形成为包括诸如硅氮化物 SiN_x 或硅氧化物 SiO_x 这样的无机绝缘材料、或者诸如苯并环丁烯 (BCB) 这样的有机绝缘材料。在不同的实施方式中可使用其他材料。

[0054] 如图 3 中所示, 第一数据线 DL1 可与第一上部链接线 82a 交叠, 第二数据线 DL2 可与第二上部链接线 84a 交叠, 第三数据线 DL3 可与第三链接线 86 交叠。数据线 DL 与这些链接线的交叠会导致产生寄生电容。然而, 因为第四数据线 DL4 不与任何链接线交叠, 所以在第四数据线 DL3 中不存在所述电容。因而, 就当前的结构而言, 在数据线 DL 之间产生电容的不平衡。

[0055] 图 4 示出了根据所述实施方式的图 2 中所示的 OLED 装置的数据线的电容特性的数据图表。如图 4 中所示, OLED 装置中包含的数据线的电容周期性地重复上升和下降。

[0056] 图 4 中的最小电容部分对应于与图 2 中的驱动器 IC 芯片 51 的信号区域 53 相对的第一链接区域 71 的区域。在与驱动器 IC 芯片 51 的信号区域 53 相对的第一链接区域 71 的区域中存在的数据线由于不与链接线交叠而具有较小的电容。

[0057] 图 4 中的上升和下降电容部分对应于与电源区域 55, 更具体地说与图 2 中的驱动器 IC 芯片 51 的边缘部分相对的第一链接区域的其他区域。在与驱动器 IC 芯片 51 的电源区域 55 相对的第一链接区域的区域中, 数据线 DL 由于与链接线交叠而具有增大的电容。这种不规则的电容导致电阻 - 电容 (RC) 延迟的变化, 而由此信号可能产生畸变从而导致显示质量劣化。因此, 本发明提出了使得每条数据线与电源线之间形成的电容基本上相等。

[0058] 图 5 是根据替代实施方式的 OLED 装置的数据链接部的平面图。除了使第三电源线朝向驱动器 IC 芯片 151 延伸之外, 图 5 中所示的实施方式与图 2 中所示的实施方式类似。因此, 为了便于解释将省略对图 5 中与图 2 的实施方式重复的部分的描述。

[0059] 参照图 5, OLED 装置的驱动器 IC 芯片 151 包括占据驱动器 IC 芯片 151 的中部的信号区域 153 和位于信号区域 153 两侧 (即两端) 的电源区域 155。

[0060] 用于显示图像的显示区域 175 可位于驱动器 IC 芯片 151 下方。第一链接区域 171 和第二链接区域 173 可设置在驱动器 IC 芯片 151 与显示区域 175 之间。

[0061] 在第二链接区域 173 中可形成第一电源线 181、第二电源线 183 和第三电源线 185。第一到第三电源线 181、183 和 185 可形成为沿与驱动器 IC 芯片 151 的主轴方向相同的第一方向延伸。

[0062] 多条数据线 DL 可形成为沿与第一方向垂直的第二方向延伸并穿过第一链接区域 171 和第二链接区域 173。多条数据线 DL 的一端与驱动器 IC 芯片 151 的信号区域 153 电连接。多条数据线 DL 的另一端延伸到 OLED 面板 10 的内部。

[0063] 在第一链接区域 171 中可形成第一链接线 182 的一部分、第二链接线 184 的一部分、以及第三链接线 186。第一链接线 182 包括第一上部链接线 182a 和第一下部链接线 182b。第二链接线 184 包括第二上部链接线 184a 和第二下部链接线 184b。第一链接区域 171 中设置的第一上部链接线 182a、第二上部链接线 184a 和第三链接线 186 可形成为沿第二方向延伸。

[0064] 第一链接线 182 可将驱动器 IC 芯片 151 的电源区域 155 与第一电源线 181 电连接。第二链接线 184 可将驱动器 IC 芯片 151 的电源区域 155 与第二电源线 183 电连接。第三链接线 186 可将驱动器 IC 芯片 151 的电源区域 155 与第三电源线 185 电连接。

[0065] 第一上部链接线 182a 的一端可与驱动器 IC 芯片 151 的电源区域 155 电连接，且第一上部链接线 182a 的另一端可通过第一接触孔 191 与第一下部链接线 182b 电连接。第一下部链接线 182b 的一端可与第一上部链接线 182a 电连接，且第一下部链接线 182b 的另一端可通过第二接触孔 192 与第一电源线 181 电连接。

[0066] 第二上部链接线 184a 的一端可与驱动器 IC 芯片 151 的电源区域 155 电连接，且第二上部链接线 184a 的另一端可通过第三接触孔 193 与第二下部链接线 184b 电连接。第二下部链接线 184b 的一端可与第二上部链接线 184a 电连接，且第二下部链接线 184b 的另一端可通过第四接触孔 194 与第二电源线 183 电连接。

[0067] 数据线 DL 可与第一到第三链接线 182、184 和 186 交叠。更具体地说，数据线 DL 可与第一上部链接线 182a、第二上部链接线 184a 以及第三链接线 186 交叠。数据线 DL 与这些链接线的这种交叠会导致形成寄生电容。

[0068] 在一个实施方式中，第三电源线 185 包括扩展部，该扩展部在朝向驱动器 IC 芯片的方向上扩展以与多条数据线交叠，优选地，该扩展部使与驱动器 IC 芯片 151 的信号区域 153 相面对的第三电源线的一个边缘朝向第一链接区域 171 的内部扩展。第三电源线 185 的扩展部可以以如下方式形成，即该扩展部的端部边缘的中间区域突起，如图中 195 所示。请注意，在其他实施方式中，扩展部可扩展不与驱动器 IC 芯片 151 的信号区域 153 面对的第三电源线的一个边缘。扩展到第一链接区域 171 内部的第三电源线 185 的扩展部可与第一链接区域 171 内的数据线 DL 交叠。第三电源线 185 的扩展部可以以下述尺寸形成，即该尺寸适于使与驱动器 IC 芯片 151 的信号区域 153 及其外侧区域连接的数据线 DL 之间的电容偏差最小化从而使在数据线 DL 上形成的电容基本上相等。此外，可考虑到由数据线 DL 之间的差别导致的电阻偏差来形成第三电源线 185 的扩展部，从而使数据线之间的 RC 延迟偏差最小化。请注意，与驱动器 IC 芯片 151 的中部信号区域 153 连接的数据线由于具有较短的长度而具有比与信号区域 153 的外侧连接的其他数据线低的线电阻。因而，第三电源线 185 的扩展部可以以下述方式形成，即扩展部的端部边缘的中间区域突起，如图中的 195 所示。具有突出的端部边缘 195 的第三电源线 185 的扩展部可减小数据线 DL 之间的 RC 延

迟偏差。第三电源线 185 的扩展部可形成在第一链接区域 171 的整个或一部分中。并且优选地,该扩展部可与 OLED 装置内的电源线 185 形成在同一层上。

[0069] 此外,优选地,该扩展部与关联于从驱动器 IC 芯片到相应电源线之间的较短距离的数据线交叠的部分,多于与关联于从驱动器 IC 芯片到相应电源线之间的较长距离的数据线交叠的部分;并且优选地,与关联于上述较长距离的数据线相比,关联于上述较短距离的数据线包括不规则的形状,使得关联于较短距离的数据线的路径长度与关联于较长距离的数据线的路径长度相同;并且优选地,关联于较短距离的数据线与关联于较长距离的数据线具有基本上相同的电阻。具体而言,尽管附图中未示出,为了减小具有相对较长长度的其他数据线之间的电阻差,从信号区域 153 到第三电源线 185 之间具有相对较短距离的数据线(例如与信号区域 153 的中部连接的数据线)可以以不规则(例如 Z 字形)的形状形成,从而该数据线的路径长度与从信号区域 153 到第三电源线 185 之间具有相对较长距离的数据线(例如与信号区域 153 的端部连接的数据线)的路径长度相同。通过使数据线具有相同的路径长度,数据线具有基本上相同的电阻。可通过以不规则形状形成数据线的一部分减小长度偏差,并可减小数据线之间的电阻偏差。

[0070] 图 6A 是显示沿图 5 中的线 B-B' 所得到的 OLED 装置的数据链接部的剖面图。图中所示的 OLED 装置的数据链接部可包括基板 1、在基板 1 上的缓冲层 3、和在缓冲层 3 上的栅极绝缘膜 5。

[0071] 在栅极绝缘膜 5 上可形成多条数据线 DL。多条数据线 DL 可包括第一数据线 DL1、第二数据线 DL2、第三数据线 DL3 和第四数据线 DL4。在栅极绝缘膜 5 上且在多条数据线 DL 上方可形成绝缘层 7。

[0072] 在绝缘层 7 上可形成第一链接线 182、第二链接线 184 和第三链接线 186。更具体地说,在绝缘层 7 上可形成第一上部链接线 182a、第二上部链接线 184a 和第三链接线 186。

[0073] 在设置有第一上部链接线 182a、第二上部链接线 184a 以及第三链接线 186 的绝缘层 7 上可形成保护层 9。

[0074] 第一数据线 DL1 可与第一上部链接线 182a 交叠。第二数据线 DL2 可与第二上部链接线 184a 交叠。第三数据线 DL3 和第四数据线 DL4 均可与第三链接线 186 交叠。更具体地说,第四数据线 DL4 可与扩展部交叠,该扩展部形成为从连接到第三链接线 186 的第三电源线 185 扩展。

[0075] 数据线与这些链接线的交叠会导致产生寄生电容。第四数据线 DL4 与第三电源线 185 的扩展部的交叠可减小电容之间的偏差。这样,数据线 DL 的 RC 延迟量可基本上彼此匹配,从而提高了 OLED 装置的显示质量。

[0076] 图 7 示出了根据本发明实施方式的图 5 中所示的 OLED 装置的数据线 DL 的电容特性的数据图表。如图 7 中所示, OLED 装置中包含的数据线具有固定的线电容。请注意,图 7 中所示的电容值仅仅是为了示例的目的,数据线 DL 可具有除图 7 中所示电容值之外的其他电容值。与图 2 中所示的实施方式不同,不管数据线 DL 的位置如何,图 5 中所示的 OLED 装置都保持数据线 DL 的电容不变。这是因为通过使连接到驱动器 IC 芯片 151 的信号区域的数据线与第三电源线 185 的扩展部交叠,减小了数据线之间的偏差。具有固定电容的数据线可具有固定的 RC 延迟量。因此,可防止信号的畸变并提高 OLED 装置的显示质量。

[0077] 图 6B 示出了图 6A 中所示的 OLED 装置的制造方法。请注意,在其他实施方式中,

可执行其他步骤。

[0078] 在一个实施方式中,该方法包括定位(即放置)基板(步骤601)并在该基板上形成缓冲层(步骤603)。该方法进一步包括在缓冲层上形成栅极绝缘膜(步骤605)并在栅极绝缘膜上形成多条数据线(步骤607)。如图6A中所示,多条数据线可包括第一数据线DL1、第二数据线DL2、第三数据线DL3和第四数据线DL4。该方法还包括在栅极绝缘膜上形成绝缘层(步骤609)。该绝缘层可形成在多条数据线上方。该方法进一步包括在绝缘层上形成多条链接线(步骤611)。具体地说,如图6A中所示,可在绝缘层上形成第一链接线182、第二链接线184和第三链接线186。

[0079] 请注意,第一数据线DL1形成为与第一上部链接线182a交叠。类似地,第二数据线DL2形成为与第二上部链接线184a交叠。第三数据线DL3和第四数据线DL4均形成为与第三链接线186交叠。更具体地说,第四数据线DL4形成为与扩展部交叠,该扩展部形成为从连接到第三链接线186的第三电源线185扩展。图6B中所示的方法进一步包括在绝缘层上形成保护层(步骤613)。在一个实施方式中,保护层可形成在多条链接线上方。

[0080] 图8是部分显示根据一个实施方式的OLED装置的像素区域和数据驱动器的电路图。在一个实施方式中,OLED装置包括可形成在每个像素区域P内的第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容器Cst、负载电容器Cload和有机发光元件“OLED”。请注意,OLED装置的其他实施方式可包括除图8中所示元件之外的其他不同元件。换句话说,像素区域P上形成的晶体管的数量和连接构造可以以各种方式修改。因此,设计者可将本实施方式应用于像素区域的每个修改的电路构造。

[0081] 第一晶体管T1和第二晶体管T2的每个都可用于作用于传输信号的开关晶体管。第三晶体管T3可用作产生用于驱动有机发光元件“OLED”的驱动电流的驱动晶体管。

[0082] 存储电容器Cst在单个帧周期期间保持数据电压。负载电容器Cload充入从外部提供的预充电数据电压Vpre并将所充入的预充电数据电压Vpre施加到有机发光元件“OLED”。有机发光元件“OLED”用于产生光。有机发光元件“OLED”中产生的光可具有根据驱动电流的强度而变化的亮度。有机发光元件“OLED”可用作红色、绿色和蓝色有机发光元件之一。

[0083] 第一到第三晶体管T1到T3可为PMOS型薄膜晶体管,但在其他实施方式中也可以是其他类型的晶体管,如NMOS型薄膜晶体管。第一到第三晶体管T1到T3可由具有低电平的信号导通并由另一高电平信号截止。所述高电平可为地电压或接近地电压的其他电压。所述低电平可为低于地电压的电压。

[0084] 第一电源电压VDD可为高电平信号。第二电源电压VSS可为低电平信号。第一电源电压VDD和第二电源电压VSS可为稳定保持在固定电平的直流(DC)电压。

[0085] 负载电容器Cload可与数据线DL连接。这样,可在负载电容器Cload中充入预充电电压Vpre或数据电压Vdata。

[0086] 第一晶体管T1包括与第一扫描线S1连接的栅极、与数据线连接的源极和与第一节点52连接的漏极。第一扫描线S1用于传输第一扫描信号。第一节点52用于形成第三晶体管T3的源极。

[0087] 第一晶体管T1可由从第一扫描线S1施加的具有低电平的第一扫描信号导通。这样,可在第一节点52处充入数据线上的预充电电压Vpre或数据电压Vdata。该数据电压可

用于图像的显示。

[0088] 第一节点 52 可共同连接至第一晶体管 T1 的漏极、存储电容器 Cst、第三晶体管 T3 的源极和第一电源线 VDD。

[0089] 第二晶体管 T2 可包括与第二扫描线 S2 连接的栅极、与基准电压线连接的源极和与第二节点 53 连接的漏极。第二扫描线 S2 可用于传输第二扫描信号。基准电压线传输基准电压 Vref。

[0090] 第二晶体管 T2 可由从第二扫描线 S2 施加的具有低电平的第二扫描信号导通。同时,可通过基准电压 Vref 对第二节点 53 放电。第二节点 53 可共同连接至第二晶体管 T2 的漏极和第三晶体管 T3 的栅极。

[0091] 存储电容器 Cst 可连接在第一节点 52 与第二节点 53 之间。存储电容器 Cst 可用于根据第一节点 52 处充入的电压 V_s 的变化来改变第二节点 53 处的电压。

[0092] 第三晶体管 T3 可包括与第二节点 53 连接的栅极、与第一节点 52 和第一电源线 VDD 连接的源极。第三晶体管 T3 产生随第二节点 53 的电压而变化的驱动电流。由第三晶体管 T3 产生的驱动电流施加到有机发光元件“OLED”。有机发光元件“OLED”可使用所述驱动电流发光。

[0093] 尽管图 8 中未示出,但可在第一电源线与第三晶体管 T3 的源极之间或者可在第三晶体管 T3 的漏极与 OLED 的电极之间进一步设置额外的开关晶体管。可通过发光控制信号对该额外的晶体管开关进行开关控制。

[0094] 数据线 DL 与数据驱动器 50 连接。数据驱动器 50 可包括数字 - 模拟转换器 DAC、模拟 - 数字转换器 ADC 和选择元件 51。

[0095] DAC 可产生预充电数据电压 V_{pre} 和数据电压 V_{data} 。DAC 可将作为数字信号的预充电数据信号 D_{pre} 和数据信号 D_{data} 转换为作为模拟信号的预充电数据电压 V_{pre} 和数据电压 V_{data} 。ADC 可将在像素区域中感测到的模拟感测信号转换为数字感测信号。选择元件 51 使数据线 DL 选择性地与 DAC 或 ADC 连接。

[0096] 可通过选择信号 Sel 对选择元件 51 进行开关控制。例如,选择元件 51 可响应于具有低电平的选择信号并控制数据线 DL 电连接到 DAC。相反,选择元件 51 可响应于具有高电平的选择信号并控制数据线 DL 电连接到 ADC。

[0097] 在一个实施方式中,部分地使用像素区域和数据驱动器 50 的构造,来施加预充电电压 V_{pre} 并获得感测电压 V_s 。这是因为由于数据线之间的均匀电容或电容的匹配,可施加具有小误差的预充电电压并且可检测具有小误差的感测电压 V_s 。这样,可精确地测量并补偿诸如阈值电压 V_{th} 这样的元件特性。因此,提高了 OLED 装置的显示质量。

[0098] 图 9 示出了根据另一个实施方式的 OLED 装置的数据链接部的平面图。除了在位于信号区域 253 两侧的第三链接线之间形成交叠图案 287 之外,图 9 中所示的实施方式与图 5 中所示的实施方式类似。因此,为了便于解释,将省略对图 9 中所示的与图 5 类似的元件的描述。

[0099] 在一个实施方式中, OLED 装置的驱动器 IC 芯片 251 包括占据驱动器 IC 芯片 251 的中部的信号区域 253 和位于信号区域 253 两侧的电源区域 255。

[0100] 用于显示图像的显示区域 275 可设置于驱动器 IC 芯片 251 的下方。第一链接区域 271 和第二链接区域 273 可设置在驱动器 IC 芯片 251 与显示区域 275 之间。

[0101] 在第一链接区域 271 和第二链接区域 273 中可形成第一链接线 282、第二链接线 284 和第三链接线 286。第一到第三链接线 282、284 和 286 可与驱动器 IC 芯片 251 的电源区域 255 连接。第一到第三链接线 282、284 和 286 可形成在与驱动器 IC 芯片 251 的两个电源区域相对的第一和第二链接区域 271 和 273 的区域中。

[0102] 在一个实施方式中,在第一链接区域 271 内的第三链接线 286 之间形成交叠图案 287。优选地,交叠图案 287 与位于相应电源线和驱动器 IC 芯片之间的多条数据线交叠,以使多条数据线之间的电容偏差最小化。在一个实施方式中,交叠图案 287 是形成在第一链接区域 271 内的第三链接线 286 之间并与多条数据线 DL 交叠的区域或面积。在第一链接区域 271 内的第三链接线 286 之间可存在多个交叠区域,由此形成交叠的图案。

[0103] 交叠图案 287 可以以与第三链接线 286 相距固定间隔的方式形成。交叠图案 287 可沿与第三电源线 285 平行的方向形成。交叠图案 287 可形成为从第三链接线 286 延伸。交叠图案可形成为具有突起的中间部分。优选地,交叠图案 287 的一部分在朝向驱动器 IC 芯片的方向上突起。交叠图案 287 可与位于第一链接区域 271 的一部分(该部分与驱动器 IC 芯片 251 的信号区域 253 相对)上的数据线 DL 交叠。交叠图案 287 可以以下述尺寸形成,即该尺寸适于使与驱动器 IC 芯片 251 的信号区域 253 和电源区域 255(即 255a 和 255b)连接的数据线之间的电容偏差最小化。此外,可考虑到由数据线 DL 的长度之间的差别导致的电阻偏差来形成交叠图案 287,从而使数据线之间的 RC 延迟偏差最小化。在一个实施方式中,与驱动器 IC 芯片 251 的信号区域 253 的中部连接的数据线由于其较短的长度而具有比与信号区域 253 的外侧连接的其他数据线小的线电阻。为此,交叠图案 287 可以以下述方式形成,即其中间部分突起。交叠图案的突起的中间部分可减小数据线 DL 之间的 RC 延迟偏差。使用交叠图案 287,数据线 DL 可被设计为具有较小的电容偏差和 RC 延迟量。这样,可防止信号畸变,提高了 OLED 装置的显示质量。

[0104] 以这种方式,图 9 中所示的实施方式可使数据线 DL 与交叠图案交叠,可在数据线之间均匀地保持电容和 RC 延迟量。因此,可提高 OLED 装置的显示质量。

[0105] 尽管仅针对上述实施方式有限地解释了本发明,但所属领域普通技术人员应当理解,本发明并不限于这些实施方式,而是在不脱离本发明的精神的情况下,可对本发明进行各种变化或修改。因此,本发明的范围应当仅由所附的权利要求及其等效物确定。

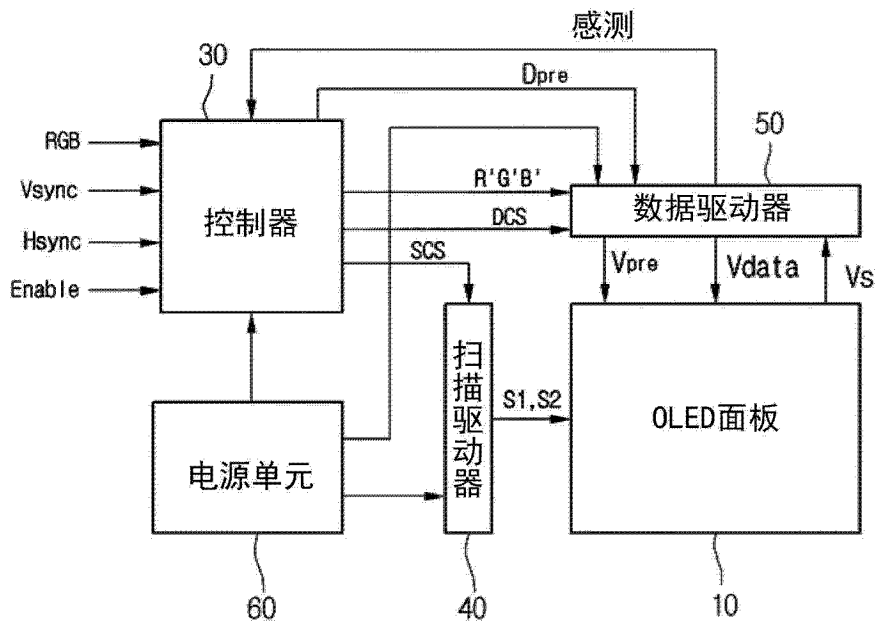


图 1

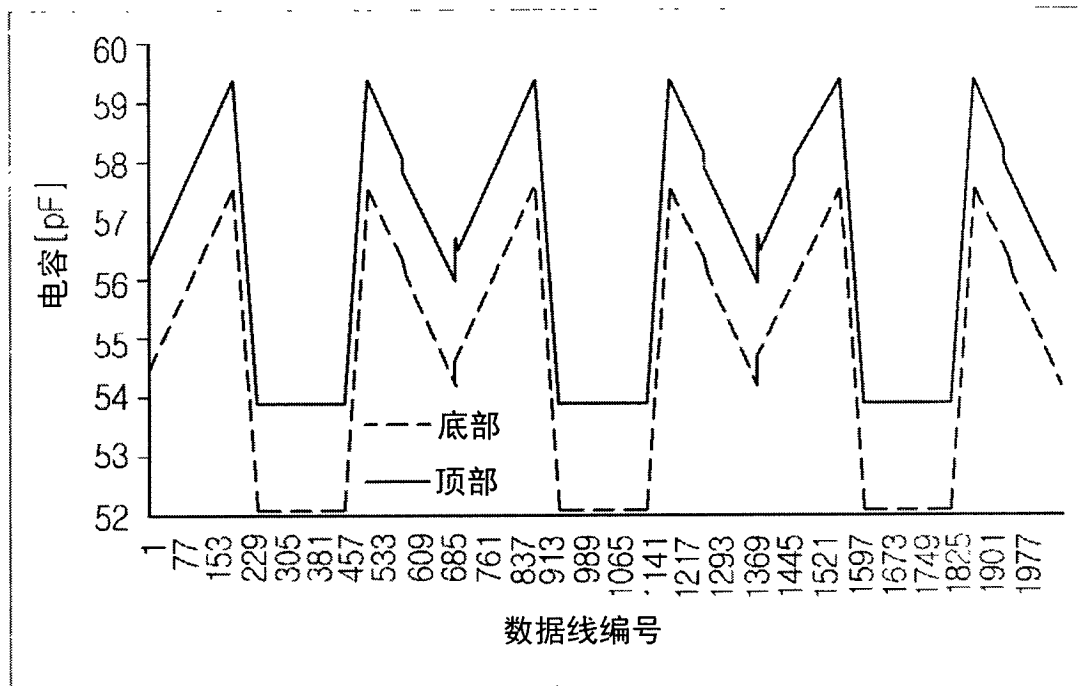


图 4

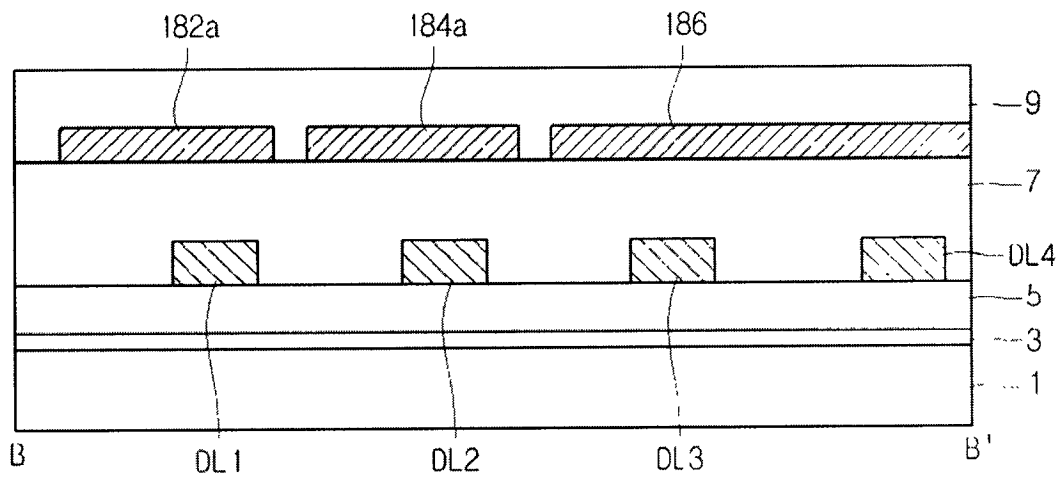


图 6A

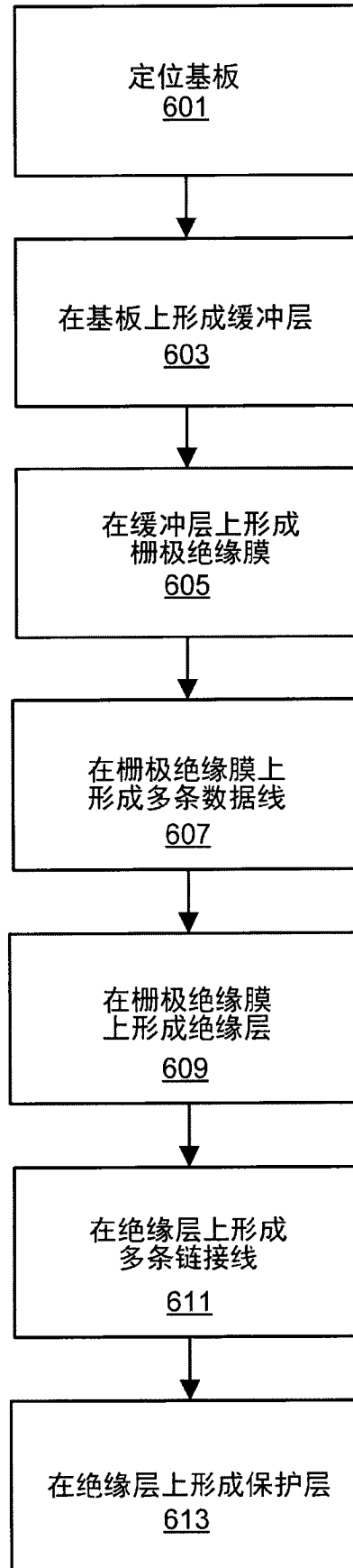


图 6B

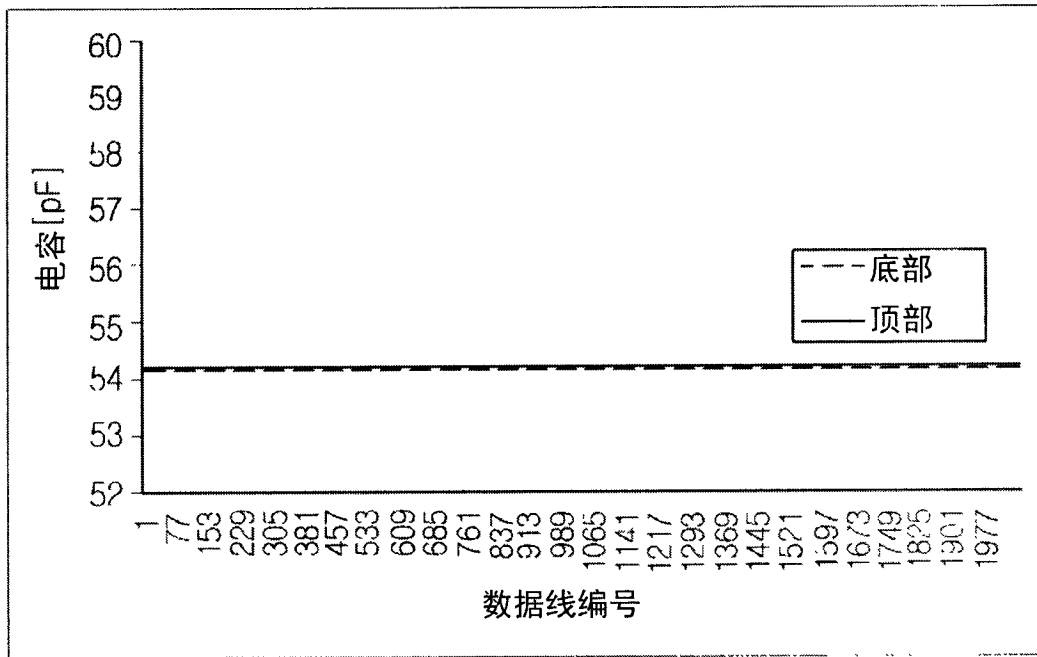


图 7

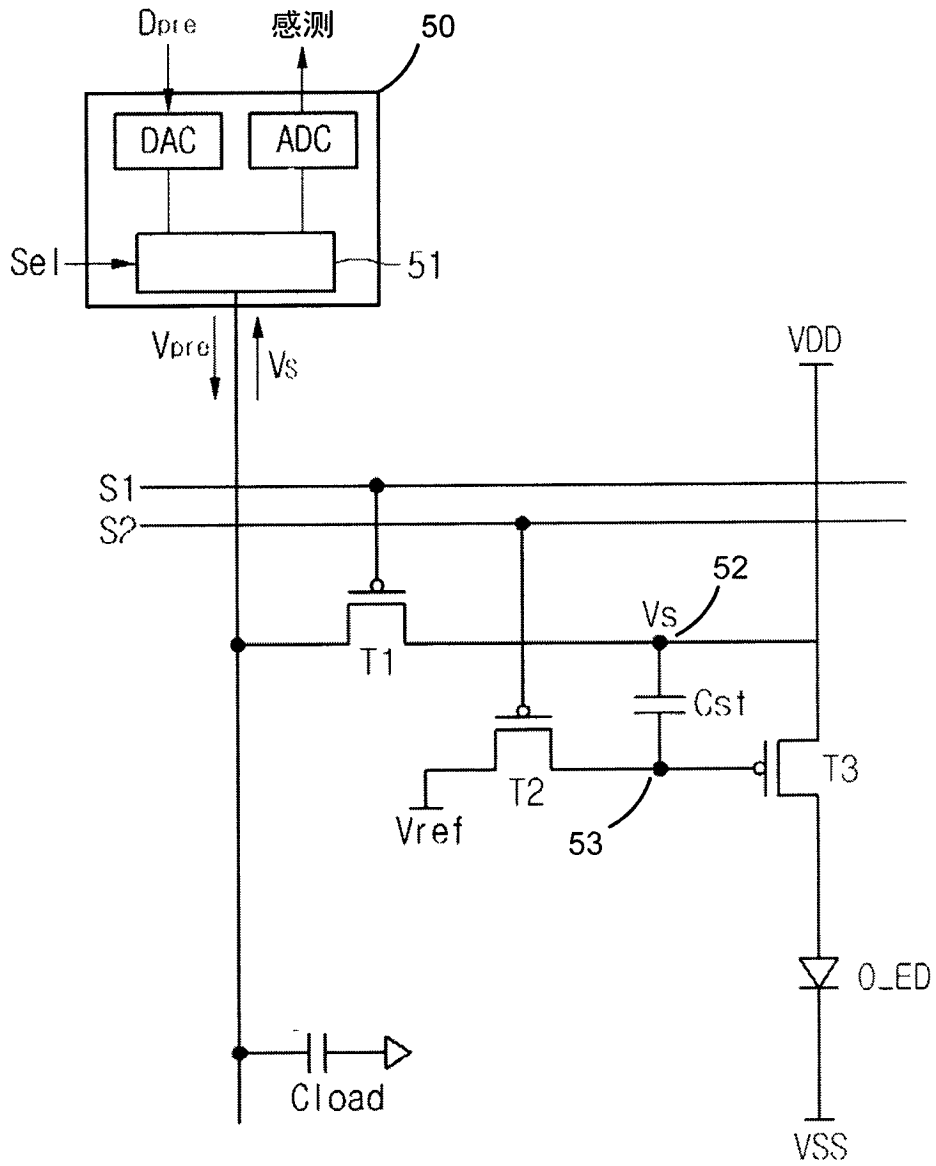


图 8

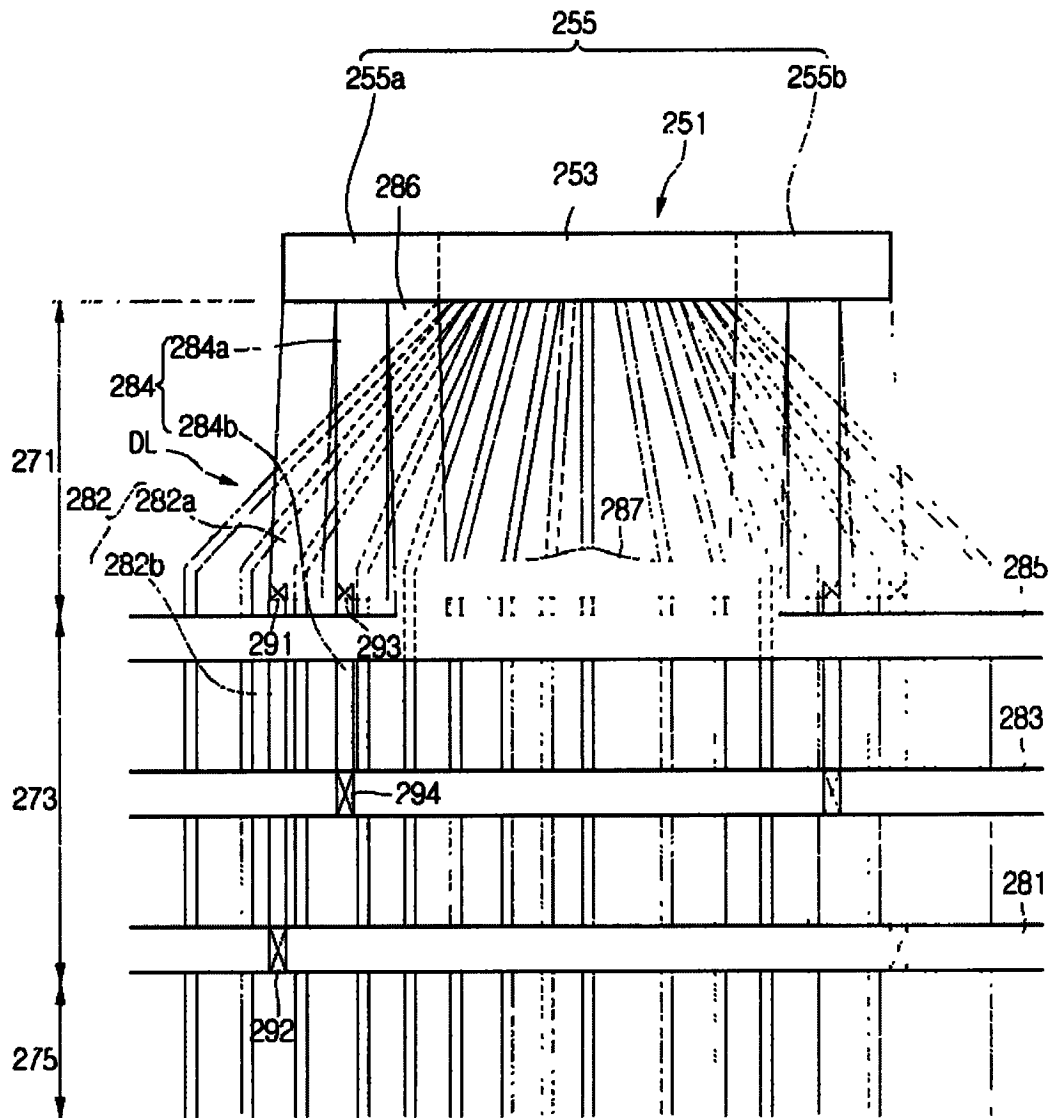


图 9

专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	CN103094303B	公开(公告)日	2015-10-07
申请号	CN201210142798.4	申请日	2012-05-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	姜秉旭 金承泰 李志恩 金弘锡		
发明人	姜秉旭 金承泰 李志恩 金弘锡		
IPC分类号	H01L27/32 H01L21/77 G09F9/33		
CPC分类号	G02F1/061 G09G3/32 H01L27/3276		
代理人(译)	徐金国		
优先权	1020110112538 2011-10-31 KR		
其他公开文献	CN103094303A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光显示(OLED)装置及其制造方法。该有机发光显示装置包括：包括驱动器IC芯片的数据驱动器；与所述驱动器IC芯片连接的多条数据线；与所述数据线交叉的至少一条电源线，其中每条数据线与所述电源线之间形成的电容基本上相等；以及与所述电源线和所述驱动器IC芯片连接的链接线。通过使OLED装置的数据线之间的电容偏差最小化来提高显示质量的OLED装置。可通过利用OLED装置的电源线的扩展部使电容偏差最小化。还可通过利用与多条数据线交叠的交叠图案使电容偏差最小化。

