



(12)发明专利申请

(10)申请公布号 CN 111384104 A
(43)申请公布日 2020.07.07

(21)申请号 201911195237.9

(22)申请日 2019.11.28

(30)优先权数据

10-2018-0173299 2018.12.31 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 许海利

(74)专利代理机构 北京鸿元知识产权代理有限公司 11327

代理人 李琳 陈英俊

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/50(2006.01)

H01L 51/52(2006.01)

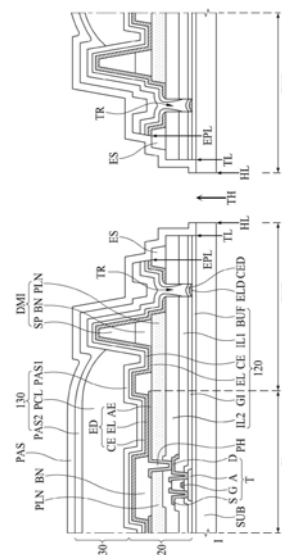
权利要求书1页 说明书16页 附图7页

(54)发明名称

在显示区域中具有通孔的电致发光显示装置

(57)摘要

公开了一种在显示区域中包括通孔的电致发光显示装置。根据本公开的一个实施例的电致发光显示装置包括基板,基板具有显示区域和布置在显示区域附近的非显示区域;发光二极管,发光二极管在显示区域中;封装层,封装层在发光二极管上;通孔,通孔布置在显示区域内以贯穿基板;内坝部,内坝部围绕通孔;沟槽,沟槽布置在内坝部与通孔之间;以及蚀刻阻挡部,蚀刻阻挡部在绝缘层上布置在沟槽和通孔之间。



1. 一种电致发光显示装置,包括:
基板,所述基板具有显示区域和布置在所述显示区域附近的非显示区域;
发光二极管,所述发光二极管在所述显示区域中;
封装层,所述封装层在所述发光二极管上;
通孔,所述通孔布置在所述显示区域内以贯穿所述基板;
内坝部,所述内坝部围绕所述通孔;
沟槽,所述沟槽布置在所述内坝部与所述通孔之间;以及
蚀刻阻挡部,所述蚀刻阻挡部在绝缘层上并布置在所述沟槽和所述通孔之间。
2. 根据权利要求1所述的电致发光显示装置,还包括所述绝缘层,所述绝缘层设置在所述显示区域上并且在除所述通孔之外的所述内坝部和所述沟槽下方穿过。
3. 根据权利要求1所述的电致发光显示装置,还包括上钝化膜,所述上钝化膜设置在所述显示区域上并且覆盖所述内坝部、所述沟槽以及所述蚀刻阻挡部的上表面。
4. 根据权利要求1所述的电致发光显示装置,其中,所述显示区域包括像素,所述像素具有用于表现图像信息的所述发光二极管以及用于驱动所述发光二极管的驱动元件,所述像素以矩阵排列方式进行布置,并且,
其中,所述通孔是没有设置所述基板、所述发光二极管和所述驱动元件的区域。
5. 根据权利要求1所述的电致发光显示装置,其中,所述沟槽包括凹部,所述凹部凹陷以到达所述基板的位于所述通孔和所述内坝部之间的上表面。
6. 根据权利要求5所述的电致发光显示装置,其中,所述沟槽包括:
下表面,所述下表面由所述基板的被所述凹部暴露的所述上表面限定;
上表面,所述上表面限定在所述凹部附近的最上表面上;以及
侧壁,所述侧壁将所述下表面和所述上表面连接,并且
其中,所述发光二极管的虚设发光层设置在所述下表面上。
7. 根据权利要求6所述的电致发光显示装置,其中,发光层设置在所述上表面上。
8. 根据权利要求6所述的电致发光显示装置,其中,虚设公共电极设置在所述虚设发光层上并与所述侧壁接触。
9. 根据权利要求6所述的电致发光显示装置,其中,所述沟槽的所述侧壁具有由暴露于所述侧壁的薄膜层的蚀刻速率不同引起的锯齿形形状。
10. 根据权利要求6所述的电致发光显示装置,其中,所述绝缘层包括第一绝缘膜和第二绝缘膜,由所述第一绝缘膜限定的所述侧壁之间的间隔大于由所述第二绝缘膜限定的所述侧壁之间的间隔。

在显示区域中具有通孔的电致发光显示装置

技术领域

[0001] 本公开涉及一种在显示区域中具有通孔的电致发光显示装置,更具体地,涉及一种电致发光显示装置,该电致发光显示装置设置有在显示区域中设置的用于通过穿过基板来接收光的诸如摄像头孔的装置或者能够供穿过基板的附加装置插入的通孔。

背景技术

[0002] 在显示装置中,电致发光显示装置是一种自发光装置,并且具有视角和对比度比其他显示装置更优异的优点。此外,由于电致发光显示装置不需要单独的背光,所以有利于电致发光显示装置能够变薄变轻并且具有低功耗。此外,电致发光显示装置的有机发光显示装置具有可以在低直流电压下驱动、响应速度快、制造成本低的优点。

[0003] 电致发光显示装置包括多个电致发光二极管。电致发光二极管包括阳极电极、形成在阳极电极上的发光层和形成在发光层上的阴极电极。如果对阳极电极施加高电位电压,并且对阴极电极施加低电位电压,则阳极电极中的空穴和阴极电极中的电子分别移动到发光层。当空穴和电子在发光层中彼此结合时,在激发工艺期间形成激子,并且由于来自激子的能量而产生光。电致发光显示装置通过电控制由堤部单独地分隔开的多个电致发光二极管的发光层产生的光的量来显示图像。

[0004] 电致发光显示装置由于其超薄的外形和优异的柔性而被应用于各个领域中的各种产品。然而,电致发光显示装置的缺点在于易受水和氧气的影响。由于这个原因,为了使电致发光显示装置应用于各个领域并且开发为各种类型的显示装置,用于防止水和氧气从外部渗透到电致发光显示装置中的方法是非常重要的。具体地,如果通孔位于显示区域内,那么开发一种能够防止水和氧气渗透到通孔周边的结构是非常重要的。

发明内容

[0005] 本公开的一个目的是提供一种使显示区域的面积最大化的电致发光显示装置,其中,用于通过穿过基板来接收光的诸如摄像头孔的附加装置或者用于通过穿过基板来设置组件的通孔设置在用于显示图像的显示区域中。本公开的另一个目的是提供一种电致发光显示装置,该电致发光显示装置具有即使将通孔设置在显示区域中,也能够防止水渗透到布置在通孔附近的显示元件的发光二极管中的结构。

[0006] 为了实现上述目的,根据本公开的一个实施例的电致发光显示装置包括基板,基板具有显示区域和布置在显示区域附近的非显示区域;发光二极管,发光二极管在显示区域中;封装层,封装层在发光二极管上;通孔,通孔布置在显示区域内以贯穿基板;内坝部,内坝部围绕通孔;沟槽,沟槽布置在内坝部与通孔之间;以及蚀刻阻挡部,蚀刻阻挡部在绝缘层上并布置在沟槽和通孔之间。

[0007] 例如,电致发光显示装置还包括绝缘层,绝缘层设置在显示区域上并且在除通孔之外的内坝部和沟槽下方穿过。

[0008] 例如,电致发光显示装置还包括上钝化膜,上钝化膜设置在显示区域上并且覆盖

内坝部、沟槽以及蚀刻阻挡部的上表面。

[0009] 例如,显示区域包括像素,像素具有用于表现图像信息的发光二极管以及用于驱动发光二极管的驱动元件,像素以矩阵排列方式布置。通孔是没有设置基板、发光二极管和驱动元件的区域。

[0010] 例如,沟槽包括凹部,凹部凹陷以到达基板的位于通孔和内坝部之间的上表面。

[0011] 例如,沟槽包括下表面、上表面和侧壁。下表面由基板的被凹部暴露的上表面限定。上表面限定在凹部附近的最上层上。侧壁将下表面与上表面连接。发光二极管的虚设发光层设置在下表面上。

[0012] 例如,发光层设置在上表面上。

[0013] 例如,虚设公共电极设置在虚设发光层上并与侧壁接触。

[0014] 例如,沟槽的侧壁具有由暴露于侧壁的薄膜层的蚀刻速率不同引起的锯齿形形状。

[0015] 例如,绝缘层包括第一绝缘膜和第二绝缘膜,由第一绝缘膜限定的侧壁之间的间隔大于由第二绝缘膜限定的侧壁之间的间隔。

[0016] 例如,电致发光显示装置还包括覆盖显示区域中的内坝部和沟槽的薄膜层。

[0017] 例如,封装层包括第一无机封装层、第二无机封装层以及设置在第一无机封装层和第二无机封装层之间的有机封装层。

[0018] 例如,薄膜层包括第一无机封装层和第二无机封装层。

[0019] 例如,薄膜层还包括发光二极管的发光层。

[0020] 例如,绝缘层的端部布置在薄膜层的端部和通孔的端部之间。

[0021] 例如,绝缘层的端部设置成比蚀刻阻挡部的端部更靠近通孔,蚀刻阻挡部的端部设置成比第一无机封装层的端部更靠近通孔。

[0022] 例如,上钝化膜覆盖蚀刻阻挡部的与通孔相邻的侧表面以及蚀刻阻挡部的上表面的一部分。

[0023] 例如,上钝化膜覆盖由薄膜层、蚀刻阻挡部和绝缘层形成的台阶部。

[0024] 例如,上钝化膜到达通孔的端部。

[0025] 例如,发光层覆盖显示区域中的蚀刻阻挡部的一部分,并且在沟槽处断开。第一无机封装层和第二无机封装层覆盖显示区域中的蚀刻阻挡部的一部分。上钝化膜覆盖第二无机封装层、第一无机封装层、公共电极、发光层和蚀刻阻挡部。

[0026] 例如,薄膜层覆盖蚀刻阻挡部的上表面的一部分。

[0027] 例如,触摸电极设置在上钝化膜上。包括在触摸传感器中的触摸电极和触摸缓冲膜可以设置在封装层上。触摸电极可以设置在与封装层接触的触摸缓冲膜上。或者,触摸电极可以设置在没有触摸缓冲膜的封装层上。触摸电极可以设置在没有触摸缓冲膜的封装层上。在这种情况下,触摸缓冲膜和触摸电极依次形成在封装层上。然后有机覆盖层可以设置在触摸电极上。

[0028] 例如,蚀刻阻挡部由有机材料构成。另外,包括在具有第一触摸电极和第二触摸电极的互电容触摸传感器中的触摸电介质膜和触摸缓冲膜中的至少一者可以形成为延伸到至少一个内坝部。

[0029] 在根据本公开的电致发光显示装置中,由于通孔设置在显示区域中,所以非显示

区域所占的面积比最小化,并且显示区域的面积比最大化。在根据本公开的电致发光显示装置中,由于沟槽设置在通孔附近,所以发光层的连续性被部分断开,从而防止水从外部渗透到发光二极管中。此外,还设置了上钝化膜,上钝化膜覆盖在通孔的一部分中蚀刻的薄膜的截面,从而防止水或氧气从外部渗透到像素区域中。此外,沉积在通孔的该一部分中的薄膜的暴露的截面未布置在同一垂直面上,而是布置在彼此间隔开一定距离的多个垂直面上,从而提供了用于增强上钝化膜的封装能力和粘合力的结构。在根据本公开的电致发光显示装置中,由于穿过显示面板的孔设置在显示区域中,所以显示装置的适用性高,并且显示装置可以应用于各种产品。在根据本公开的电致发光显示装置中,即使穿过显示面板的孔形成在显示区域中,仍防止外部的水和粒子渗透和扩散到显示元件中,从而可以确保产品的稳定性和寿命。

[0030] 除本公开的上述效果之外,本领域技术人员还将从本公开的以下描述中清楚地了解本公开的其他目的和特征。

附图说明

[0031] 所包括的附图用以提供对本公开的进一步理解,并且包含在本申请中并构成本申请的一部分,附图示出了本公开的实施例,并且与描述一起用于解释本公开的原理。在附图中:

[0032] 图1是示出了根据本公开的在显示区域中具有通孔的电致发光显示装置的平面图;

[0033] 图2是示出了设置在根据本公开的电致发光显示装置的显示区域中的通孔的结构平面图;

[0034] 图3是示出了根据本公开的第一实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图;

[0035] 图4是示出了根据本公开的第一实施例的电致发光显示装置中的显示区域和非显示区域的边界部分的结构沿图1的线II-II'截取的横截面图;

[0036] 图5是具体示出了本公开的第一实施例中的沟槽部分的放大横截面图;

[0037] 图6是示出了根据本公开的第二实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图;并且

[0038] 图7是示出了根据本公开的第三实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图。

具体实施方式

[0039] 通过以下参考附图描述的实施例,将明确本公开的优点和特征及其实现方法。然而,本公开可以以不同形式呈现,并且不应当被解释为局限于本文阐述的实施例。相反,这些实施例被提供以便本公开将是全面和完整的,并且将本公开的范围充分地传达给本领域技术人员。此外,本公开仅由权利要求的范围限定。

[0040] 在描述本公开的实施例的附图中公开的形状、尺寸、比率、角度和数量仅仅是示例,因此,本公开不限于图示细节。在整个说明书中,相似的附图标记指示相似的元件。在下面的描述中,当确定相关已知功能或配置的详细描述会不必要地模糊本公开的要点时,将

省略该详细描述。

[0041] 在使用本公开中描述的“包括”、“具有”和“包含”的情况下,可以添加另一部件,除非使用“仅~”。单数形式的术语可以包括复数形式,除非提及相反的意思。

[0042] 在解释元件时,即使没有明确描述,该元件也被解释为包含误差范围。

[0043] 例如,在描述位置关系时,当位置关系被描述为“在~上”、“在~上方”、“在~下方”和“在~旁边”时,一个或多个部分可以设置在两个其他部分之间,除非使用“仅”或“直接”。

[0044] 例如,在描述时间关系时,当时间顺序被描述为“在~之后”、“随后~”、“接着~”和“在~之前”时,可以包括不连续的情况,除非使用“立即”或“直接”。

[0045] 可以理解,虽然术语“第一”、“第二”等可以在本文中用于描述各种元件,但这些元件不应受这些术语的限制。这些术语只用于区分一个元件和另一个元件。例如,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件,而不偏离本公开的范围。

[0046] 术语“至少一个”应当被理解为包括一个或多个相关的所列出的项的任意或所有组合。例如,“第一项、第二项和第三项中的至少一个”的意思是指从第一项、第二项和第三项中的两个或更多个提出的所有项的组合以及第一项、第二项或第三项。

[0047] 本公开的各种实施例的特征可以部分地或整体地彼此耦接或彼此结合,并且可以如本领域技术人员能够充分理解的那样进行各种彼此交互操作和在技术上驱动。本公开的实施例可以彼此独立地执行,或者可以在相互依赖关系下一起执行。

[0048] 在下文中,将参考附图详细描述根据本公开的电致发光显示装置的示例。根据具体情况,在所有附图中,相同的附图标记将用于指示相同的或相似的部件。

[0049] 在下文中,将参考附图详细描述根据本公开的电致发光显示装置。图1是示出了根据本公开的在显示区域中具有通孔的电致发光显示装置的平面图。参考图1,根据本公开的电致发光显示装置包括基板SUB、像素P、公共电力线CPL、外坝部DMO、驱动部PP、200和300以及通孔TH。

[0050] 基板SUB是基础基板(或基础层),并且包含塑料材料或玻璃材料。鉴于显示装置的特性,优选地,基板SUB是透明的。然而,根据具体情况,例如,在顶部发光型显示装置的情况下,不透明材料可以用作基板SUB。

[0051] 根据一个示例的基板SUB可以具有平面上的矩形形状、每个角部以一定曲率半径进行倒圆的圆角矩形形状或者具有至少六个边的非矩形形状。在这种情况下,具有非矩形形状的基板SUB可以包括至少一个突起或至少一个凹口部。

[0052] 根据一个示例的基板SUB可以划分为显示区域AA和非显示区域。显示区域AA设置在基板SUB的大部分中心部分处,并且可以定义为用于显示图像的区域。根据一个示例的显示区域AA可以具有平面上的矩形形状、每个角部以一定曲率半径进行倒圆的圆角矩形形状或者具有至少六个边的非矩形形状。在这种情况下,具有非矩形形状的显示区域AA可以包括至少一个突起或至少一个凹口部。

[0053] 非显示区域设置在基板SUB的边缘区域上以围绕显示区域AA,并且可以定义为不显示图像的区域或周边区域。根据一个示例的非显示区域IA可以包括设置在基板SUB的第一边缘上的第一非显示区域IA1、设置在基板SUB的与第一非显示区域IA1平行的第二边缘上的第二非显示区域IA2、设置在基板SUB的第三边缘上的第三非显示区域IA3、以及设置在

基板SUB的与第三非显示区域IA3平行的第四边缘上的第四非显示区域IA4。例如,第一非显示区域IA1可以是但不限于基板SUB的下(或上)边缘区域,第二非显示区域IA2可以是但不限于基板SUB的上(或下)边缘区域,第三非显示区域IA3可以是但不限于基板SUB的左(或右)边缘区域,并且第四非显示区域IA4可以是但不限于基板SUB的右(或左)边缘区域。为了便于描述,第一至第四非显示区域可以被称为“非显示区域”,而不被称为特定区域的非显示区域。在这种情况下,非显示区域可以用附图标记“IA”标记。

[0054] 像素P布置在基板SUB的显示区域AA上。根据一个示例的像素P可以由以矩阵排列布置的多个像素构成,并且可以布置在基板SUB的显示区域AA中。像素P可以布置在由扫描线SL、数据线DL和像素驱动电力线PL限定的每个区域中。

[0055] 扫描线SL沿第一方向X纵向延伸,并且沿与第一方向X交叉的第二方向Y以一定间隔布置。基板SUB的显示区域AA包括平行于第一方向X的沿第二方向Y彼此间隔开的多个扫描线SL。在这种情况下,第一方向X可以定义为基板SUB的水平方向,第二方向Y可以定义为基板SUB的垂直方向,反之亦然,而限于这种情况。

[0056] 数据线DL沿第二方向Y纵向延伸,并且沿第一方向X以一定间隔布置。基板SUB的显示区域AA包括平行于第二方向Y的沿第一方向X彼此间隔开的多个数据线DL。

[0057] 像素驱动电力线PL可以布置在基板SUB上,以与数据线DL平行。基板SUB的显示区域AA包括与数据线DL平行的多个像素驱动电力线PL。可选地,像素驱动电力线PL可以布置为与扫描线SL平行。

[0058] 一个单位像素可以包括红色子像素、绿色子像素和蓝色子像素。此外,一个单位像素还可以包括白色子像素。根据一个示例的像素P可以布置在显示区域AA上,以具有条纹结构。条纹结构是指同一颜色的子像素连续布置在一行或一列上,而不同颜色的子像素交替布置。例如,红色子像素可以布置为构成第一列,绿色子像素可以布置为构成第二列,蓝色子像素可以布置为构成第三列,红色列、绿色列和蓝色列可以重复设置。

[0059] 根据另一个示例的像素P可以设置在显示区域AA上,以具有Pentile结构。在这种情况下,一个单位像素可以包括至少一个红色子像素、至少两个绿色子像素和至少一个蓝色子像素,这些子像素在二维上以多边形形状布置。例如,具有Pentile结构的一个单位像素可以布置为使得一个红色子像素、两个绿色子像素和一个蓝色子像素在二维上具有多边形形状。在这种情况下,蓝色子像素可以具有相对最大的开口区域(或发光区域),绿色子像素可以具有相对最小的开口区域。在下面的描述中,“像素”可以不被认为是单位像素或子像素。为了方便起见,一个子像素可以被描述为“像素”。

[0060] 像素P可以包括:像素电路PC,像素电路PC与其相邻的扫描线SL、数据线DL和像素驱动电力线PL电连接;以及发光二极管ED,发光二极管ED与像素电路PC电连接。

[0061] 像素电路PC响应于从与其相邻的至少一个扫描线SL供应的扫描信号基于从其相邻数据线DL供应的数据电压来控制从像素驱动电力线PL流向发光二极管ED的数据电流 I_{ed} 。

[0062] 根据一个示例的像素电路PC可以包括至少两个薄膜晶体管和一个电容器。例如,根据一个示例的像素电路PC可以包括:驱动薄膜晶体管,驱动薄膜晶体管基于数据电压向发光二极管ED供应数据电流 I_{ed} ;开关薄膜晶体管,开关薄膜晶体管将从数据线DL供应的数据电压供应到驱动薄膜晶体管;以及电容器,电容器存储驱动薄膜晶体管的栅极-源极电

压。

[0063] 根据另一个示例的像素电路PC可以包括至少三个薄膜晶体管 and 至少一个电容器。例如,根据至少三个薄膜晶体管中的每一个的操作(或功能),根据另一个示例的像素电路PC可以包括电流供应电路、数据供应电路和补偿电路。在这种情况下,电流供应电路可以包括驱动薄膜晶体管,驱动薄膜晶体管基于数据电压向发光二极管ED供应数据电流I_{ed}。数据供应电路可以包括响应于至少一个扫描信号将从数据线DL供应的数据电压供应到电流供应电路的至少一个开关薄膜晶体管。补偿电路可以包括响应于至少一个扫描信号补偿驱动薄膜晶体管的特征值(阈值电压和/或迁移率)变化的至少一个补偿薄膜晶体管。

[0064] 发光二极管ED通过从像素电路PC供应的数据电流I_{ed}发射光,以发射与数据电流I_{ed}相对应的亮度的光。在这种情况下,数据电流I_{ed}可以经由驱动薄膜晶体管和发光二极管ED从像素驱动电力线PL流到公共电力线CPL。

[0065] 根据一个示例的发光二极管ED可以包括无机发光二极管或有机发光二极管。例如,发光二极管ED可以包括:与像素电路PC电连接的像素驱动电极AE(或者第一电极或阳极),形成在像素驱动电极上的发光层EL,以及与发光层电连接的公共电极CE(或者第二电极或阴极)。

[0066] 公共电力线CPL布置在基板SUB的非显示区域IA上,并且与布置在显示区域AA上的公共电极CE电连接。根据一个示例的公共电力线CPL沿与基板SUB的显示区域AA相邻的第二至第四非显示区域IA2、IA3和IA4布置,同时具有一定线宽,并且围绕显示区域AA的除与基板SUB的第一非显示区域IA1相邻的部分之外的其他部分。公共电力线CPL的一端可以布置在第一非显示区域IA1的一侧,公共电力线CPL的另一端可以布置在第一非显示区域IA1的另一侧。公共电力线CPL的一端和另一端可以布置为围绕第二至第四非显示区域IA2、IA3和IA4。因此,根据一个示例的公共电力线CPL可以在二维上具有“ \cap ”形状,该“ \cap ”形状的与基板SUB的第一非显示区域IA1对应的一侧是开放的。

[0067] 虽然在图1中没有示出,但根据本公开的电致发光显示装置还可以包括用于保护发光二极管ED的封装层。封装层可以形成在基板SUB上以围绕显示区域AA的上表面和侧部以及公共电力线CPL。同时,封装层可以暴露公共电力线CPL的在第一非显示区域IA1中的一端和另一端。封装层可以防止氧气或水渗透到设置在显示区域AA中的发光二极管ED。根据一个示例的封装层可以包括至少一个无机膜。根据另一个示例的封装层可以包括多个无机膜和插设在多个无机膜之间的有机膜。

[0068] 根据本公开的一个实施例的驱动部可以包括焊盘部PP、栅极驱动电路200和驱动集成电路300。

[0069] 焊盘部PP可以包括设置在基板SUB的非显示区域IA中的多个焊盘。根据一个示例的焊盘部可以包括设置在基板SUB的第一非显示区域IA1中的多个公共电力供应焊盘、多个数据输入焊盘、多个电力供应焊盘和多个控制信号输出焊盘。

[0070] 栅极驱动电路200设置在基板SUB的第三非显示区域IA3和/或第四非显示区域IA4中,并且以一对一关系与设置在显示区域AA中的扫描线SL连接。栅极驱动电路200可以与像素P的制造工艺(即,薄膜晶体管的制造工艺)一起形成为基板SUB的第三非显示区域IA3和/或第四非显示区域IA4中的集成电路。栅极驱动电路200基于从驱动集成电路300供应的栅极控制信号生成扫描信号,并且按照给定顺序输出扫描信号,从而按照给定顺序驱动多个

扫描线SL中的每一个。根据一个示例的栅极驱动电路200可以包括移位寄存器。

[0071] 外坝部DMO可以具有闭合曲线结构,其中,其设置在基板SUB的第一非显示区域IA1、第二非显示区域IA2、第三非显示区域IA3和第四非显示区域IA4中,以围绕显示区域AA的周边。例如,外坝部DMO可以设置在公共电力线CPL的外侧,并且因此位于基板SUB上方的最外侧。优选地,焊盘部PP和驱动集成电路300设置在外坝部DMO的外侧区域中。

[0072] 虽然图1示出了外坝部DMO布置在最外侧,但外坝部DMO不限于图1的示例。作为另一个示例,外坝部DMO可以布置在公共电力线CPL和栅极驱动电路200之间。作为另一个示例,外坝部DMO可以布置在显示区域AA和栅极驱动电路200之间。

[0073] 驱动集成电路300通过芯片封装(接合)工艺封装于限定在基板SUB的第一非显示区域IA1中的芯片封装区域中。驱动集成电路300的输入端子与焊盘部PP直接连接,并且因此与设置在显示区域AA中的多个数据线DL和多个像素驱动电力线PL电连接。驱动集成电路300接收通过焊盘部PP从显示驱动电路部(或主电路)输入的各种电源、时序同步信号和数字图像数据,通过按照时序同步信号生成栅极控制信号来控制栅极驱动电路200的驱动,并且同时将数字图像数据转换为模拟型像素数据电压,以将转换后的数据电压供应到相应的数据线DL。

[0074] 通孔TH物理上穿过显示装置。例如,通孔TH可以形成为仅穿过构成显示装置的显示面板。在这种情况下,与显示面板的上表面结合的偏光器或盖玻璃可以具有覆盖通孔TH而不被通孔TH穿过的结构。如果通孔TH是用于透射光的孔(例如,摄像头孔或光传感器孔),则通孔TH可以仅穿过显示面板而不穿过偏光器或盖玻璃。关于另一个示例,如果要设置用于完全穿过显示装置的附加装置,则可以设置用于使所有显示面板、与显示面板上部结合的光学膜以及盖玻璃开放的通孔TH。

[0075] 由于通孔TH具有使显示面板的未设置显示元件的部分区域开放的结构,所以通孔TH可以不布置在显示区域AA中,而是设置在非显示区域IA中。在这种情况下,显示区域AA的与通孔TH的宽度或宽度区域相对应的宽度或宽度区域以及通孔TH的面积减小,从而减小了显示区域AA在显示面板中所占的面积比。本公开的特征在于,通孔TH布置在显示区域AA中。因此,显示元件不布置在显示区域AA内的与通孔TH相关的区域中,而是布置在通孔TH附近,从而可以使显示区域AA在显示面板中所占的面积比最大化。

[0076] 在下文中,将参考图2更详细地描述作为本公开主要特征的通孔的结构特征。图2是示出了布置在根据本公开的电致发光显示装置的显示区域中的通孔的结构的平面放大图。

[0077] 参考图2,通孔TH布置在显示区域AA内。像素P布置在通孔TH附近。在像素P中,设置为靠近通孔TH的像素P可以定义为邻近像素P'。孔边界部分THB可以限定在邻近像素P'和通孔TH之间。邻近像素P'是以与其他像素P相同的方式正常显示图像信息的像素。然而,由于邻近像素P'设置为靠近通孔TH,所以它们被称为邻近像素P'。

[0078] 内坝部DMI、沟槽TR和蚀刻阻挡部ES布置在孔边界部分THB中。具体地,内坝部DMI布置在通孔TH和邻近像素P'之间。内坝部DMI具有围绕通孔TH同时与通孔TH的形状相对应的闭合曲线形状。虽然内坝部DMI可以具有与通孔TH的闭合曲线形状不同的闭合曲线形状,但内坝部DMI可以具有与通孔TH的形状相同的形状,并且可以具有在尺寸上与通孔的闭合曲线形状不同的闭合曲线形状。例如,内坝部DMI和通孔TH可以具有同心圆形状,并且可以

布置为以一定间隔彼此间隔开。

[0079] 沟槽TR可以布置在通孔TH和内坝部DMI之间。沟槽TR还具有围绕通孔TH同时与通孔TH的形状相对应的闭合曲线形状。虽然沟槽TR可以具有与通孔TH的闭合曲线形状不同的闭合曲线形状,但沟槽TR可以具有与通孔TH的形状相同的形状,并且可以具有在尺寸上与通孔的闭合曲线形状不同的闭合曲线形状。例如,如图2所示,沟槽TR和通孔TH可以具有同心圆形状,并且可以布置为以一定间隔彼此间隔开。

[0080] 蚀刻阻挡部ES布置在通孔TH和沟槽TR之间。蚀刻阻挡部ES旨在允许用于防止水渗透发生的上钝化膜具有一定厚度,并且将参考各个实施例以及以下横截面图详细描述其结构和功能。

[0081] <第一实施例>

[0082] 在下文中,将参考图3至图5描述根据本公开的第一实施例的包括在显示区域中的通孔的电致发光显示装置的横截面结构。图3是示出了根据本公开的第一实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图。图4是示出了根据本公开的第一实施例的电致发光显示装置中的显示区域和非显示区域的边界部分的结构沿图1的线II-II'截取的横截面图。

[0083] 参考图3和图4,根据本公开的第一实施例的电致发光显示装置可以包括基板SUB、缓冲膜BUF、像素阵列层120、间隔体SP、内坝部DMI、外坝部DMO、封装层130、上钝化膜PAS、蚀刻阻挡部ES和通孔TH。

[0084] 基板SUB可以包括显示区域AA和围绕显示区域AA的非显示区域IA。基板SUB为基础层,并且包含塑料材料或玻璃材料。根据一个示例的基板SUB可以具有不透明或有色聚酰亚胺材料。基板SUB可以是柔性基板或刚性基板。例如,玻璃材料的柔性基板SUB可以是厚度为100微米以下的薄型玻璃基板,或者是通过基板蚀刻工艺蚀刻成具有100微米以下的厚度的玻璃基板。

[0085] 缓冲膜BUF沉积在基板SUB的上表面上以覆盖基板SUB的整个表面。缓冲膜BUF形成在基板SUB的上表面上以防止水通过易受水渗透影响的基板SUB渗透到像素阵列层中。根据一个示例的缓冲膜BUF可以由交替沉积的多个无机膜制成。例如,缓冲膜BUF可以由交替沉积的氧化硅(SiO_x)膜、氮化硅(SiN_x)膜和氮氧化硅(SiON)膜中的一个或多个无机膜的多层膜形成。缓冲膜BUF可以具有至少两个或更多个有机缓冲膜和无机缓冲膜的沉积结构。此外,如果有必要,可以省略缓冲膜BUF。

[0086] 像素阵列层120、内坝部DMI、外坝部DMO、封装层130、蚀刻阻挡部ES和上钝化膜PAS依次形成在缓冲膜BUF的上表面上。通孔TH布置在基板SUB的显示区域AA内。通孔TH由内坝部DMI围绕,并且是基板SUB、像素阵列层120、间隔体SP、封装层130、蚀刻阻挡部ES和上钝化膜PAS均被去除或未形成的开口区域。虽然图3中未示出,但偏光器和/或盖玻璃可以进一步设置在或结合到上钝化膜PAS上。在这种情况下,在一个示例中,通孔TH可以形成为贯穿偏光器和盖玻璃。或者,通孔TH可以具有上部作为偏光器被阻挡的结构,并且盖玻璃覆盖通孔TH。

[0087] 像素阵列层120沉积在缓冲膜BUF或基板SUB上。像素阵列层120可以包括薄膜晶体管层、平坦化层PLN、堤部BN、间隔体SP和发光二极管ED。

[0088] 薄膜晶体管层分别设置在基板SUB的显示区域AA中所限定的多个像素P以及基板

SUB的第四非显示区域IA4中所限定的栅极驱动电路200中。

[0089] 根据一个示例的薄膜晶体管层包括薄膜晶体管T、栅极绝缘膜GI、第一绝缘膜IL1和第二绝缘膜IL2。在这种情况下,图3所示的薄膜晶体管T可以是与发光二极管ED电连接的驱动薄膜晶体管。

[0090] 薄膜晶体管T包括形成在基板SUB或缓冲膜BUF上的半导体层A、栅极电极G、源极电极S和漏极电极D。图3和4示出了薄膜晶体管T的顶栅结构(但不限于此),其中栅极电极G布置在半导体层A上方。例如,薄膜晶体管T可以具有栅极电极G布置在半导体层A下方的底栅结构,或者栅极电极G布置在半导体层A上方和下方的双栅结构。

[0091] 半导体层A可以形成在基板SUB或缓冲膜BUF上。半导体层A可以包括硅基半导体材料、氧化物基半导体材料或有机基半导体材料,并且可以具有单层的结构或多层的结构。

[0092] 栅极绝缘膜GI可以形成在整个基板SUB上以覆盖半导体层A。栅极绝缘膜GI可以由无机膜(例如,氧化硅(SiO_x)膜、氮化硅(SiN_x)膜或 SiO_x 和 SiN_x 的多层膜)形成。

[0093] 栅极电极G可以形成在栅极绝缘膜GI上以与半导体层A重叠。栅极电极G可以与扫描线SL一起形成。根据一个示例的栅极电极G可以由Mo、Al、Cr、Au、Ti、Ni、Nd、Cu和它们的合金中的任意一种的单层或多层形成。

[0094] 第一绝缘膜IL1和第二绝缘膜IL2可以依次沉积在整个基板SUB上,以覆盖栅极电极G和栅极绝缘膜GI。以与栅极绝缘膜GI相同的方式,第一绝缘膜IL1和第二绝缘膜IL2可以由无机膜(例如,氧化硅(SiO_x)膜、氮化硅(SiN_x)膜或 SiO_x 和 SiN_x 的多层膜)形成。第一绝缘膜IL1和第二绝缘膜IL2可以由单个绝缘膜形成。

[0095] 源极电极S和漏极电极D可以通过使栅极电极G插设在它们之间而形成在第二绝缘膜IL2上以与半导体层A重叠。源极电极S和漏极电极D可以与数据线DL、像素驱动电力线PL和公共电力线CPL一起形成。也就是说,通过同时对源极-漏极电极材料进行图案化工艺来分别形成源极电极S、漏极电极D、数据线DL、像素驱动电力线PL和公共电力线CPL。

[0096] 源极电极S和漏极电极D中的每一个可以通过穿过第一绝缘膜IL1、第二绝缘膜IL2和栅极绝缘膜GI的电极接触孔连接到半导体层A。源极电极S和漏极电极D可以由Mo、Al、Cr、Au、Ti、Ni、Nd、Cu和它们的合金中的任意一种的单层或多层形成。在这种情况下,图3所示的薄膜晶体管T的源极电极S可以与像素驱动电力线PL电连接。

[0097] 如上所述,设置在基板SUB的像素P中的薄膜晶体管T构成像素电路PC。此外,布置在基板SUB的第四非显示区域IA4中的栅极驱动电路200可以包括与设置在像素P中的薄膜晶体管T相同或相似的薄膜晶体管。

[0098] 平坦化层PLN形成在整个基板SUB上以覆盖薄膜晶体管层。平坦化层PLN在薄膜晶体管层上提供平坦表面。根据一个示例的平坦化层PLN可以由诸如丙烯酸树脂、环氧树脂、酚醛树脂、聚酰胺树脂或聚酰亚胺树脂的有机膜形成。

[0099] 根据另一个示例的平坦化层PLN可以包括像素接触孔PH,该像素接触孔PH用于暴露设置在像素P中的驱动薄膜晶体管的漏极电极D。

[0100] 堤部BN(或堤部图案)布置在平坦化层PLN上,并且限定显示区域AA的像素P内的开口区域(或发光区域)。堤部BN可以表述为像素限定膜。

[0101] 发光二极管ED包括像素驱动电极AE、发光层EL和公共电极CE。像素驱动电极AE形成在平坦化层PLN上,并且通过设置在平坦化层PLN中的像素接触孔PH与驱动薄膜晶体管的

漏极电极D电连接。在这种情况下,像素驱动电极AE的除与像素P的开口区域重叠的中心部分之外的其他边缘部分可以被堤部BN覆盖。堤部BN可以通过覆盖像素驱动电极AE的边缘部分来限定像素P的开口区域。

[0102] 根据一个示例的像素驱动电极AE可以包括高反射率的金属材料。例如,像素驱动电极AE可以由诸如铝(Al)和钛(Ti)的沉积结构(Ti/Al/Ti)、Al和ITO的沉积结构(ITO/Al/ITO)、APC(Ag/Pd/Cu)合金、以及APC合金和ITO的沉积结构(ITO/APC/ITO)的多层结构形成,或者可以包括由从Ag、Al、Mo、Au、Mg、Ca和Ba中选择的任意一种的材料或者两种以上的合金材料制成的单层的结构。

[0103] 发光层EL形成在基板SUB的整个显示区域AA上,以覆盖像素驱动电极AE和堤部BN。根据一个示例的发光层EL可以包括垂直层叠或沉积以发射白光的两个以上发光部分。根据一个示例的发光层EL可以包括用于发射第一光和第二光的第一发光部分和第二发光部分,以便发光层EL可以通过第一光和第二光的结合发射白光。在这种情况下,第一发光部分发射第一光,并且可以包括蓝色发光部分、绿色发光部分、红色发光部分、黄色发光部分和黄绿色发光部分中的任意一个。第二发光部分可以包括蓝色发光部分、绿色发光部分、红色发光部分、黄色发光部分和黄绿色发光部分中的任意一个,其中,第二发光部分发射用于光学补偿第一光的第二光。

[0104] 根据另一个示例的发光层EL可以包括蓝色发光部分、绿色发光部分和红色发光部分中的任意一个,以发射与在像素P中设定的颜色相对应的彩色光。例如,发光层EL可以包括有机发光层、无机发光层和量子点发光层中的任意一种,或者可以包括有机发光层(或无机发光层)和量子点发光层的沉积或结合结构。

[0105] 此外,根据一个示例的发光二极管ED可以还包括用于提高发光层EL的发光效率和/或寿命的功能层。

[0106] 公共电极CE形成为与发光层EL电连接。公共电极CE形成在基板SUB的整个显示区域AA上,并且因此与设置在各像素P中的发光层EL共同连接。

[0107] 根据一个示例的公共电极CE可以包括能够透射光的透明导电材料或半透射导电材料。如果公共电极CE由半透射导电材料形成,则从发光二极管ED发射的光的发光效率可以通过微腔结构提高。根据一个示例的半透射导电材料可以包括Mg、Ag或Mg和Ag的合金。此外,通过控制从发光二极管ED发射的光的折射率来提高光的发光效率的封顶层可以进一步形成在公共电极CE上。

[0108] 间隔体SP可以布置为分布在显示区域AA内的非开口区域(即,没有布置发光二极管ED的区域)中。间隔体SP旨在在沉积发光层EL的工艺期间使丝网蒙片(screen mask)和基板彼此不接触。间隔体SP布置在堤部BN上,并且可以沉积为使发光层EL和公共电极CE跨过(或按照轮廓覆盖)布置在显示区域AA内的间隔体SP。

[0109] 根据具体情况,发光层EL和/或公共电极CE可以不越过间隔体SP。由于间隔体SP仅布置在显示区域AA内的堤部BN的一部分中,所以即使公共电极CE不越过间隔体SP,公共电极CE也具有与显示区域AA连接同时覆盖显示区域AA的结构。

[0110] 封装层130形成为围绕像素阵列层120的上表面和侧部。封装层130用于防止氧气或水渗透到发光二极管ED中。

[0111] 根据一个示例的封装层130可以包括第一无机封装层PAS1、在第一无机封装层

PAS1上的有机封装层PCL和在有机封装层PCL上的第二无机封装层PAS2。第一无机封装层PAS1和第二无机封装层PAS2用于防止水或氧气渗透到发光二极管ED中。第一无机封装层PAS1和第二无机封装层PAS2中的每一个可以由诸如氮化硅、氮化铝、氮化锆、氮化钛、氮化铪、氮化钽、氧化硅、氧化铝或氧化钛的无机材料形成。第一无机封装层PAS1和第二无机封装层PAS2可以通过化学气相沉积(CVD)工艺或原子层沉积(ALD)工艺形成。

[0112] 有机封装层PCL通过第一无机封装层PAS1和第二无机封装层PAS2而具有密封结构。有机封装层PCL可以形成为比第一无机封装层PAS1和/或第二无机封装层PAS2相对更厚,以吸收和/或阻挡在制造工艺期间可能产生的粒子。有机封装层PCL通过第一无机封装层PAS1和第二无机封装层PAS2而具有密封结构。有机封装层PCL可以由诸如SiO₂丙烯酸或环氧树脂的有机材料制成。有机封装层PCL可以通过涂布工艺(例如,喷墨涂布工艺或狭缝涂布工艺)形成。

[0113] 根据本公开第一实施例的电致发光显示装置可以还包括坝部结构。坝部结构包括布置在显示区域AA外部的的外坝部DMO和布置在显示区域AA内部的内坝部DMI。外坝部DMO布置在基板SUB的非显示区域IA中,以防止有机封装层PCL溢出到显示区域AA的外侧。内坝部DMI布置为围绕显示区域AA内的通孔TH。外坝部DMO仅在图4中示出,内坝部DMI仅在图3中示出。

[0114] 根据一个示例的外坝部DMO可以布置在显示区域AA的外部。更详细地,外坝部DMO可以布置在显示区域外部布置的栅极驱动电路200和栅极驱动电路200外部布置的公共电力线CPL的外部。根据具体情况,外坝部DMO可以布置为与公共电力线CPL的外侧重叠。在这种情况下,可以减小设置有栅极驱动电路200和公共电力线CPL的非显示区域IA的宽度,以减小边框宽度。

[0115] 根据本公开第一实施例的包括内坝部DMI和外坝部DMO的坝部结构可以具有三层的结构,其中,相应的层形成为垂直于基板SUB。例如,坝部结构可以包括由平坦化层PLN形成的第一层,由堤部BN形成的第二层,以及由间隔体SP形成的第三层。

[0116] 第一层可以具有平坦化层PLN的图案梯形截面结构。第二层可以具有沉积在第一层上的梯形截面结构。第三层可以具有沉积在第二层上的梯形截面结构。如果有机封装层PCL薄至易于控制有机封装层PCL的扩散,则坝部结构可以不需要高。在这种情况下,可以省略第三层。

[0117] 坝部结构完全被第一无机封装层PAS1和/或第二无机封装层PAS2覆盖。坝部结构旨在将有机封装层PCL密封在内部空间中,并且不被有机封装层PCL覆盖。有机封装层PCL可以与坝部结构的内壁的一部分接触。例如,从有机封装层PCL的边缘区域到上表面的高度可以高于坝部结构的第一层,并且低于坝部结构的第二层。或者,从有机封装层PCL边缘区域到上表面的高度可以高于坝部结构的第二层,并且低于坝部结构的第三层。

[0118] 优选地,从有机封装层PCL的边缘区域到上表面的高度可以低于坝部结构的整体高度。因此,第一无机封装层PAS1和第二无机封装层PAS2在坝部结构的上表面和外侧壁上彼此表面接触。

[0119] 将更详细地描述根据本公开的一个实施例的内坝部DMI的结构。根据本公开的一个实施例的内坝部DMI布置在显示区域AA内的通孔TH和围绕通孔TH的邻近像素P'之间。因此,与外坝部DMO不同,发光二极管ED的一些元件可以沉积在内坝部DMI上。例如,发光层EL

和公共电极CE可以沉积为跨过内坝部DMI。

[0120] 内坝部DMI可以具有正锥形形状(forward tapered shape)。如果内坝部DMI具有正锥形形状,虽然可以防止有机封装层PCL在通孔TH附近损失,但发光层EL可能从通孔TH的侧壁暴露,并且因此可能易受水渗透的影响。为了避免这种情况,内坝部DMI可以具有倒锥形形状。如果内坝部DMI具有倒锥形形状,则发光层EL可以在内坝部DMI的下端具有断开结构。在这种情况下,可以防止通过发光层EL的被通孔TH暴露的部分渗透的水扩散到设置在通孔TH附近的邻近像素P'。

[0121] 为了确保显示区域AA的显示面积比达到最大范围,优选地,内坝部DMI布置为非常靠近通孔TH。因此,倒锥形形状的内坝部DMI不能完全防止水渗透。在本公开的第一实施例中,进一步设置沟槽TR,以完全防止通过在通孔TH的侧部暴露的发光层EL渗透的水扩散到邻近像素P',而不管内坝部DMI是正锥形形状还是倒锥形形状。

[0122] 在下文中,将参考图5更详细地描述根据本公开的第一实施例的沟槽。图5是具体示出了本公开的第一实施例中的沟槽部分的放大横截面图。

[0123] 沟槽TR具有与通孔TH的形状相对应的闭合曲线形状。例如,如果通孔TH具有圆形形状,则沟槽TR可以具有圆形形状。或者,不管通孔TH的形状如何,沟槽TR都可以具有围绕通孔TH的椭圆形形状。再例如,如果通孔TH具有矩形形状、六边形形状或八边形形状,则沟槽TR可以具有围绕通孔TH的多边形形状、圆形形状和椭圆形形状中的任意一种。在下文中,为了方便,将基于通孔TH具有圆形形状,并且沟槽TR具有围绕通孔TH同时与通孔TH为同心圆的圆形形状,给出描述。

[0124] 优选地,沟槽TR布置在内坝部DMI和通孔TH之间。关于横截面结构,沟槽TR可以具有将沉积在缓冲膜BUF上的像素阵列层120中包括的绝缘膜去除一定宽度的井形状或凹陷形状。更详细地,在像素阵列层120形成在基板SUB上,沉积像素驱动电极AE,并且将用于限定发光区域的堤部BN图案化之后,可以通过对包括在像素阵列层120中的无机绝缘膜进行蚀刻来形成沟槽TR。

[0125] 例如,在形成像素阵列层120的工艺期间形成薄膜晶体管T并且沉积平坦化层PLN之后,可以将平坦化层PLN图案化,使得可以从通孔TH附近的某个区域去除平坦化层PLN。此时,去除了平坦化层PLN的区域可以具有围绕通孔TH的闭合曲线形状。

[0126] 优选地,在将发光二极管ED沉积在去除了平坦化层PLN的区域上之前形成沟槽TR。例如,通过去除薄膜晶体管层中包括的第一绝缘膜IL1、第二绝缘膜IL2和栅极绝缘膜GI来形成用于暴露第二绝缘膜IL2的上表面的沟槽TR。

[0127] 沟槽TR包括下表面BS、上表面US和侧壁SW,侧壁SW将下表面BS和上表面US连接。下表面BS可以定义为基板SUB或缓冲膜BUF的通过穿过第一绝缘膜IL1、第二绝缘膜IL2和栅极绝缘膜GI而暴露的表面。上表面US可以定义为第二绝缘膜IL2的在沟槽TR附近的表面。侧壁SW可以定义为沟槽TR的将下表面BS和上表面US连接的内侧壁。

[0128] 沟槽TR的侧壁SW具有锯齿形表面,该锯齿形表面由于在将具有不同特性的薄膜晶体管进行蚀刻的工艺期间的蚀刻速率(尤其是相对于特定蚀刻溶液而相应地彼此不同的蚀刻速率)的差异而不平坦。例如,如图5所示,如果栅极绝缘膜GI和第二绝缘膜IL2由相同的无机材料制成,并且第一绝缘膜IL1由另一种无机材料(尤其是相对于特定蚀刻溶液而具有高蚀刻速率的材料)制成,则第一绝缘膜IL1的侧壁可能在沟槽TR内被过度蚀刻。

[0129] 在形成具有锯齿形形状的沟槽TR之后,沉积发光层EL。发光层EL沉积在沟槽TR的下表面BS和沟槽TR的上表面US上。由于沟槽TR的侧壁SW具有锯齿形表面,所以发光层EL没有连续地沉积在沟槽TR的侧壁SW上,而是具有如图5所示的断开结构。例如,通过从发光层EL分离发光层的残留物而获得的虚设发光层ELD沉积在沟槽TR的下表面BS上。因此,即使水渗透到暴露于通孔TH的侧部的发光层EL中,也可以通过沟槽TR完全防止水扩散到布置在通孔TH附近的邻近像素P'。

[0130] 公共电极CE沉积在发光层EL上。公共电极CE沉积在沟槽TR的上表面US和下表面BS上。根据具体情况,公共电极CE部分沉积在沟槽TR的侧壁SW上。然而,由于沟槽TR的侧壁SW具有锯齿形表面,所以公共电极CE未能完全覆盖侧壁SW,并且具有虚设公共电极CED的形状,该虚设公共电极CED覆盖虚设发光层ELD(该虚设发光层ELD是沟槽TR的内部空间中的发光层的残留物)。

[0131] 封装层130沉积在公共电极CE上。具体地,首先沉积封装层130的第一无机封装层PAS1。第一无机封装层PAS1沉积在沟槽TR的上表面US和下表面BS上。此外,第一无机封装层PAS1也可以沉积在沟槽TR的侧壁SW上。由于虚设发光层ELD和虚设公共电极CED沉积在沟槽TR的下表面BS上以填充下表面BS,所以第一无机封装层PAS1可以具有几乎填充沟槽TR的内部形状。

[0132] 有机封装层PCL沉积在第一无机封装层PAS1上。由于有机封装层PCL沉积在内坝部DMI和外坝部DMO之间的空间上,所以有机封装层PCL未沉积在沟槽TR上。

[0133] 第二无机封装层PAS2沉积在有机封装层PCL上。由于有机封装层PCL未沉积在沟槽TR上,所以第一无机封装层PAS1上的第二无机封装层PAS2与沟槽TR直接接触地沉积在沟槽TR上。第二无机封装层PAS2可以沉积为完全覆盖沟槽TR。

[0134] 根据本公开的沟槽TR可以具有正锥形形状或倒锥形形状的横截面形状。由于沟槽TR的侧壁具有锯齿形形状,所以发光层EL没有连续地沉积在侧壁SW上。因此,沟槽TR不需要具有倒锥形横截面形状来断开发光层EL的连续性。侧壁SW的锯齿形表面可以通过选择相对于各绝缘层而具有相应蚀刻速率的材料作为蚀刻溶液而设置有沉积在其上的不同绝缘层。

[0135] 再次参考图3,将描述通孔TH的端部HL的结构。通孔TH的端部HL是指确定通孔TH形状的边缘。蚀刻阻挡部ES、第一薄膜层的端部TL以及第二薄膜层的端部EPL布置在通孔TH的端部HL和沟槽TR之间。

[0136] 第一薄膜层由包括在薄膜晶体管层中的无机薄膜层构成。例如,第一薄膜层可以包括缓冲膜BUF、栅极绝缘膜GI、第一绝缘膜IL1和第二绝缘膜IL2。因此,第一薄膜层的端部TL是限定为从通孔TH或在通孔TH中去除或不形成缓冲膜BUF、栅极绝缘膜GI、第一绝缘膜IL1和第二绝缘膜IL2的边界线。优选地,第一薄膜层的端部TL限定在通孔TH的端部HL和沟槽TR之间。

[0137] 蚀刻阻挡部ES形成在第一薄膜层的端部TL和沟槽TR之间。蚀刻阻挡部ES形成在薄膜晶体管层上,尤其是形成在第二绝缘膜IL2的上表面上,并且优选地具有环形形状,该环形形状是围绕通孔TH的闭合曲线形状。蚀刻阻挡部ES在第一薄膜层的端部TL和沟槽TR之间形成有一定宽度。当形成平坦化层PLN、堤部BN和间隔体SP中的任意一个时,蚀刻阻挡部ES可以与平坦化层PLN、堤部BN和间隔体SP中的任意一个一起形成。

[0138] 第二薄膜层的端部EPL布置在蚀刻阻挡部ES的上表面上。第二薄膜层由沉积在平

坦化层PLN上的薄膜层构成。例如,第二薄膜层可以包括发光层EL、公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2。第一薄膜层包括由无机材料制成的薄膜,而第二薄膜层包括有机材料的发光层EL。当发光层EL、公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2沉积在蚀刻阻挡部ES上,然后通过蚀刻工艺图案化时,使用蚀刻阻挡部ES设置蚀刻端。因此,可以通过蚀刻阻挡部ES来防止布置在蚀刻阻挡部ES下方的第一薄膜层被过度蚀刻或损坏。

[0139] 此外,由于基于蚀刻阻挡部ES的边界分别将第一薄膜层和第二薄膜层图案化,所以第一薄膜层的端部TL和第二薄膜层的端部EPL布置在彼此不同的相应位置处。因此,在第二薄膜层、蚀刻阻挡部ES和第一薄膜层的沉积结构中设置有三个阶差部(step difference portion)。在此结构中,如果沉积上钝化膜PAS,则沉积在三个阶差部上的上钝化膜PAS可以在整个沉积区域上保持均匀的厚度而无偏差。上钝化膜PAS在没有厚度变化或损失的情况下沉积在发光层EL的单层截面部分上,从而可以有效防止水或氧气的渗透。

[0140] 优选地,上钝化膜PAS的端部形成为与通孔TH的端部相匹配,以完全覆盖薄膜层的形成在通孔TH和沟槽TR之间的所有端部,尤其是发光层EL的暴露端。详细地,上钝化膜PAS覆盖第二无机封装层PAS2、第一无机封装层PAS1、公共电极CE和发光层EL(发光层EL覆盖蚀刻阻挡部ES的上表面的一些部分)的所有端部、以及蚀刻阻挡部ES的其他部分,并且到达通孔TH的端部HL。

[0141] <第二实施例>

[0142] 在下文中,将参考图6描述根据本公开的第二实施例的电致发光显示装置。图6是示出了根据本公开的第二实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图。

[0143] 参考图6,除蚀刻阻挡部ES和通孔TH之间的结构之外,根据本公开的第二实施例的电致发光显示装置的结构与第一实施例的结构几乎相同。因此,将省略对相同元件的描述,或者将基于主要部件给出描述。此外,由于形成有外坝部DMO的部分的结构与第一实施例的结构相同,所以即使没有单独的描述,也可以基于图4参考第一实施例而容易地理解。

[0144] 参考图6,根据本公开的第二实施例的电致发光显示装置可以包括基板SUB、缓冲膜BUF、像素阵列层120、间隔体SP、内坝部DMI、外坝部DMO、封装层130、上钝化膜PAS、蚀刻阻挡部ES和通孔TH。

[0145] 在下文中,将在第二实施例的描述中省略与根据本公开的第一实施例的电致发光显示装置相同或相似的元件的重复描述。第二实施例的描述将基于通孔TH的端部结构给出,该通孔TH的端部结构是不同于第一实施例的特征部分。

[0146] 通孔TH的端部HL是指确定通孔TH形状的边缘。蚀刻阻挡部ES、构成第一薄膜层的下薄膜层的端部TL1和上薄膜层的端部TL2、以及第二薄膜层的端部EPL布置在通孔TH的端部HL和沟槽TR之间。

[0147] 第一薄膜层由包括在薄膜晶体管层中的无机薄膜层构成。例如,第一薄膜层可以包括缓冲膜BUF、栅极绝缘膜GI、第一绝缘膜IL1和第二绝缘膜IL2。具体地,第一薄膜层可以包括下薄膜层和上薄膜层。例如,下薄膜层可以由缓冲膜BUF和栅极绝缘膜GI构成,上薄膜层可以由第一绝缘膜IL1和第二绝缘膜IL2构成。因此,下薄膜层的端部TL1是限定为从通孔TH或在通孔TH中去除或不形成缓冲膜BUF和栅极绝缘膜GI的边界线。同样,上薄膜层的端部

TL2是限定为从通孔TH或在通孔TH中去除或不形成第一绝缘膜IL1和第二绝缘膜IL2的边界线。

[0148] 下薄膜层的端部TL1可以限定在通孔TH的端部HL和沟槽TR之间的最靠近通孔TH的位置处。同时,上薄膜层的端部TL2可以限定在下薄膜层的端部TL1和沟槽TR之间。也就是说,上薄膜层和下薄膜层可以在通孔TH部分处具有台阶形状。

[0149] 蚀刻阻挡部ES形成在第一薄膜层的端部TL和沟槽TR之间。蚀刻阻挡部ES形成在上薄膜层上,尤其是形成在第二绝缘膜IL2的上表面上,并且优选地具有环形形状,该环形形状是围绕通孔TH的闭合曲线形状。蚀刻阻挡部ES在上薄膜层的端部TL2和沟槽TR之间形成有一定宽度。当形成平坦化层PLN、堤部BN和间隔体SP中的任意一个时,蚀刻阻挡部ES可以与平坦化层PLN、堤部BN和间隔体SP中的任意一个一起形成。

[0150] 第二薄膜层的端部EPL布置在蚀刻阻挡部ES的上表面上。第二薄膜层由沉积在平坦化层PLN上的薄膜层构成。例如,第二薄膜层可以包括发光层EL、公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2。上薄膜层和下薄膜层包括由无机材料制成的薄膜,而第二薄膜层包括有机材料的发光层EL。当发光层EL、公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2沉积在蚀刻阻挡部ES上,然后通过蚀刻工艺图案化时,使用蚀刻阻挡部ES设置蚀刻端。因此,可以通过蚀刻阻挡部ES防止布置在蚀刻阻挡部ES下方的上薄膜层和/或下薄膜层被过度蚀刻或损坏。

[0151] 此外,由于基于蚀刻阻挡部ES的边界分别将上薄膜层和第二薄膜层图案化,所以上薄膜层的端部TL2和第二薄膜层的端部EPL布置在彼此不同的相应位置处。因此,在第二薄膜层、蚀刻阻挡部ES、上薄膜层和下薄膜层的沉积结构中设置有四个阶差部。在此结构中,如果沉积上钝化膜PAS,则沉积在四个阶差部上的上钝化膜PAS可以在整个沉积区域上保持均匀的厚度而无偏差。上钝化膜PAS在没有厚度变化或损失的情况下沉积在发光层EL的单层截面部分上,从而可以有效防止水或氧气的渗透。

[0152] 上钝化膜PAS沉积在封装层130上,并且优选地到达通孔TH的端部以完全覆盖薄膜层的截面。详细地,下薄膜层的端部TL1布置在第二薄膜层的端部EPL和通孔TH的端部HL之间。上薄膜层的端部TL2布置在第二薄膜层的端部EPL和下薄膜层的端部TL1之间。因此,上钝化膜PAS覆盖上薄膜层的端部TL2。

[0153] 此外,在图6中,下薄膜层的端部TL1被布置为比通孔TH的端部HL更向内。在这种情况下,上钝化膜PAS覆盖下薄膜层的端部TL1,并且形成为与通孔TH的端部HL相匹配。然而,不局限于本示例,下薄膜层的端部TL1可以形成为与通孔TH的端部HL相匹配。在这种情况下,上钝化膜PAS可以形成为使得下薄膜层的端部TL1可以与通孔TH的端部HL相匹配。

[0154] 如上所述,如果通孔TH的边界部分处的薄膜具有多个层的台阶形状,则薄膜的结合力会增加,从而不会产生分层。因此,在根据本公开的第一和第二实施例的电致发光显示装置中,通孔TH具有防止损坏发生并防止水和氧气渗透的结构。

[0155] <第三实施例>

[0156] 在下文中,将参考图7描述根据本公开的第三实施例的电致发光显示装置。图7是示出了根据本公开的第三实施例的电致发光显示装置中的布置有通孔的部分的结构的沿图1的线I-I'截取的横截面图。在根据本公开第三实施例的电致发光显示装置的结构中,除沟槽TR和通孔TH之间的结构之外,大部分元件与第一和第二实施例的元件相同。因此,将基

于不同的部分给出描述。

[0157] 参考图7,通孔TH的端部HL是指确定通孔TH形状的边缘。薄膜层的端部TL布置在通孔TH的端部HL和沟槽TR之间。在这种情况下,薄膜层由沉积在薄膜晶体管层和堤部BN上的薄膜构成。例如,薄膜层包括缓冲膜BUF、栅极绝缘膜GI和层间介电(ILD)膜,并且包括沉积在平坦化层PLN上的发光层EL、公共电极CE、第一无机封装层PAS1和第二无机封装层PAS2。

[0158] 薄膜层的端部TL是限定为从通孔TH或在通孔TH中去除或不形成缓冲膜BUF和栅极绝缘膜GI的边界线。薄膜层的端部TL可以限定在通孔TH的端部HL和沟槽TR之间。

[0159] 薄膜层的单层截面暴露于薄膜层的端部TL。具体地,发光层EL的截面被暴露。沉积上钝化膜PAS以防止水和/或氧气通过发光层EL的截面渗透。优选地,上钝化膜PAS是沉积在封装层130上的无机材料膜。例如,薄膜层(其包括栅极绝缘膜GI、层间介电ILD膜、发光层EL、第一无机封装层PAS1和第二无机封装层PAS2)的端部TL可以形成为以一定距离远离通孔TH的端部HL。优选地,上钝化膜PAS形成在封装层130上,以覆盖构成薄膜层的端部TL的单层表面。优选地,上钝化膜PAS的端部与通孔TH的端部相匹配。

[0160] 在根据本公开的第三实施例的电致发光显示装置中,通孔TH设置在显示区域AA内。具体地,内坝部DMI设置在通孔TH附近,使得无机发光层和发光层的端部暴露于通孔TH的端部。为了防止渗透到发光层端部的水扩散到像素P,用于断开发光层EL的沟槽TR设置在通孔TH和内坝部DMI之间。此外,暴露于薄膜层(其包括发光层EL)的定义为比通孔TH的端部HL更向内的端部TL的发光层EL的截面被上钝化膜PAS覆盖以防止和阻挡水渗透的发生。

[0161] 然而,形成在薄膜层的端部TL处的单层截面是连续沉积多个薄膜层的截面,并且具有非常陡的梯度。在这种状态下,如果沉积上钝化膜PAS,则上钝化膜PAS可能非常薄地沉积在倾斜表面上,或者可能出现部分缺陷。由于水或氧气可能渗透到缺陷部分,所以优选地,上钝化膜PAS可以沉积得较厚或者可以具有双层或三层的沉积结构。

[0162] 在根据本公开的第三实施例的电致发光显示装置中,由于薄膜层的端部TL设置在一个位置处,所以没有蚀刻阻挡部ES。因此,比第一和第二实施例更有利的是,可以最小化通孔TH的边界部分。同时,在根据本公开的第一和第二实施例的电致发光显示装置中,薄膜层的端部由于蚀刻阻挡部ES而被布置为在彼此不重叠的情况下彼此间隔开一定距离,由此可以均匀地保持上钝化膜PAS的厚度。

[0163] 根据本公开的优选实施例的电致发光显示装置可以应用于诸如电视、笔记本电脑、监控器、冰箱、微波炉、洗衣机和照相机的各种产品,以及诸如电子记事本、电子书、PMP(便携式多媒体播放器)、导航器、UMPC(超级移动PC)、智能电话、移动通信终端、移动电话、平板PC(个人电脑)、智能手表、手表电话和可穿戴装置的便携式电子装置。

[0164] 显然,对于本领域技术人员而言,上文描述的本公开不受上述实施例和附图的限制,并且能够在不偏离本公开的精神或范围的情况下对本公开进行各种替换、修改和变更。因此,本公开的范围由所附权利要求限定,并且其目的在于,从权利要求的含义、范围和等同概念导出的所有变更或修改均落入本公开的范围。

[0165] 能够根据上述详细描述对实施例进行这些和其他更改。一般而言,在权利要求中,所用术语不应当被解释为使权利要求局限于说明书中公开的具体实施例以及权利要求,而应当被解释为包括所有可能的实施例以及这些权利要求享有的等同物的全部范围。因此,权利要求不受本公开的限制。

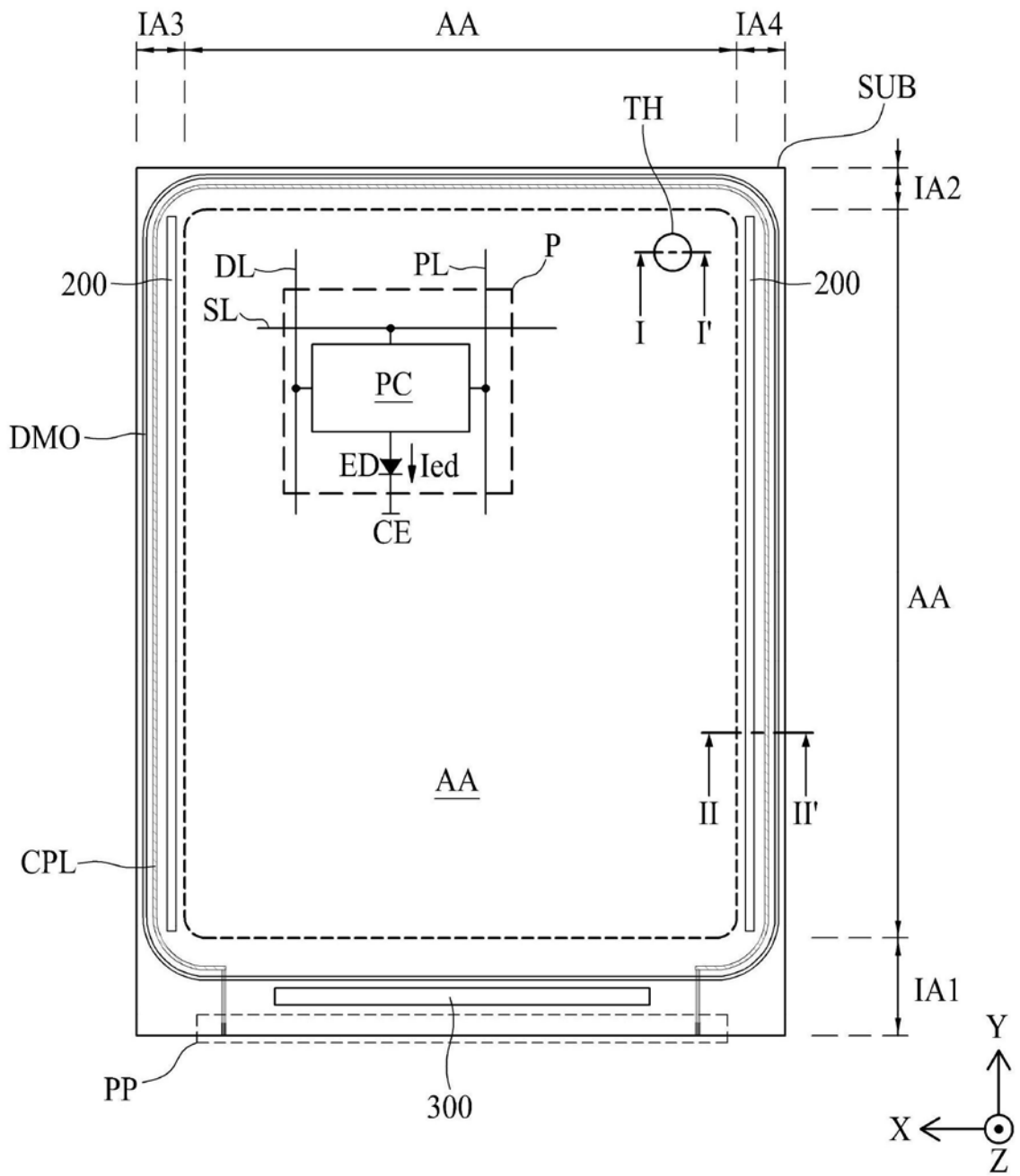


图1

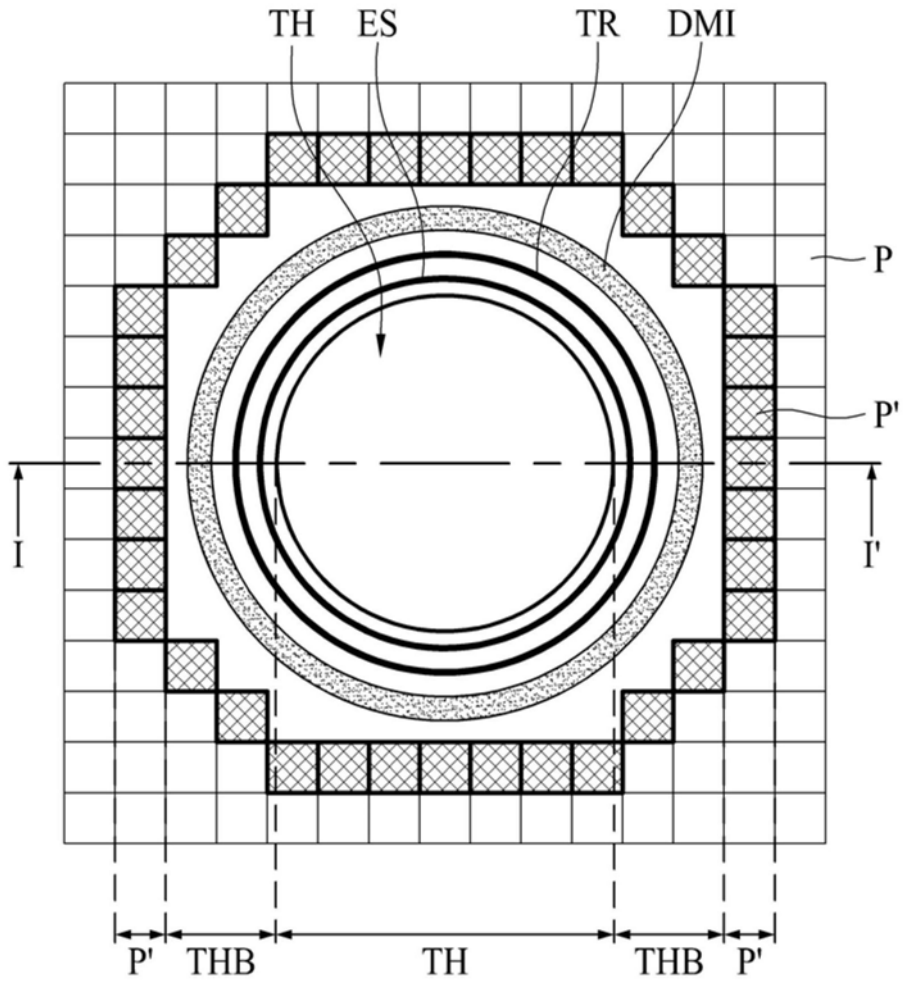


图2

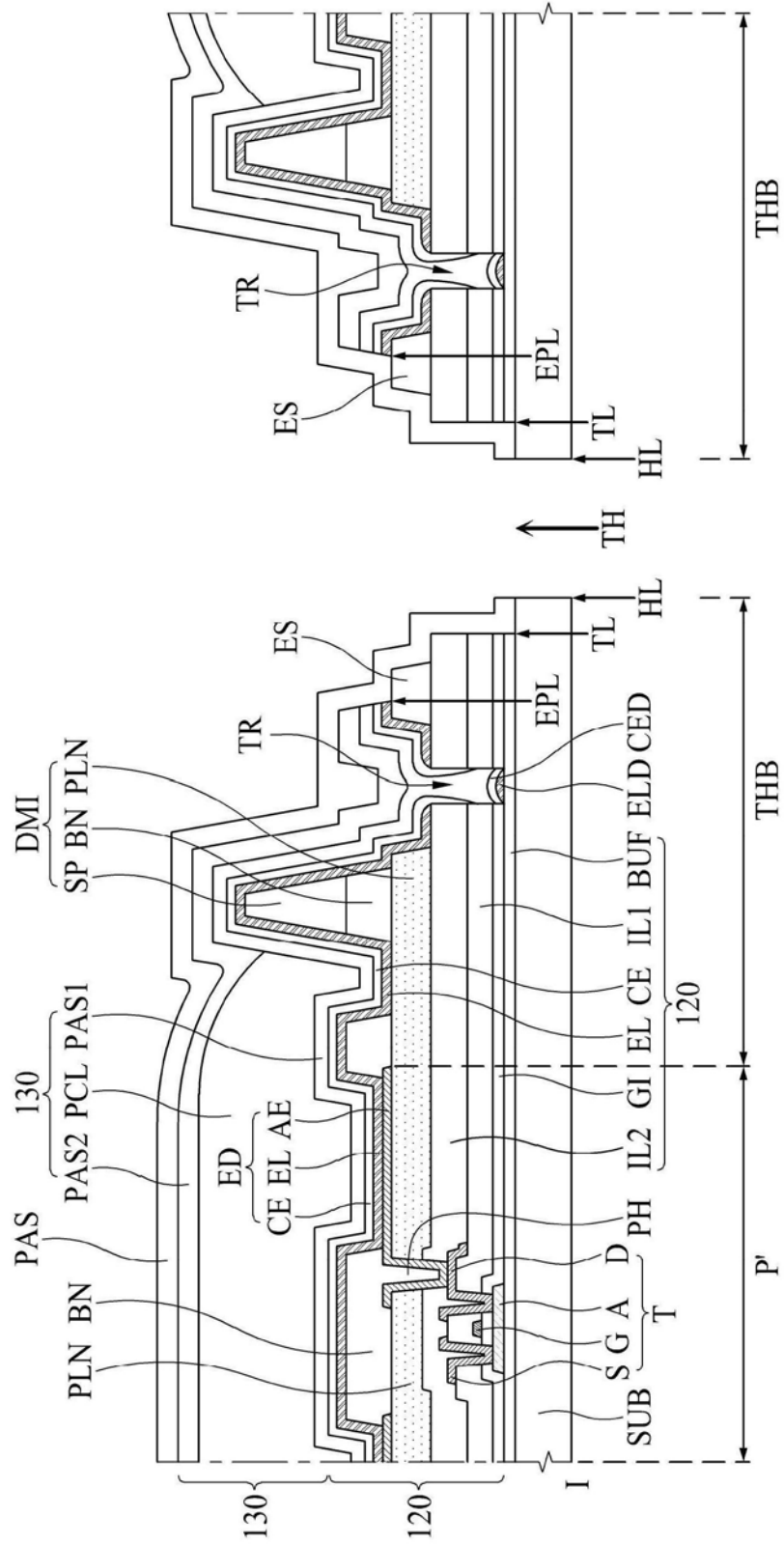


图3

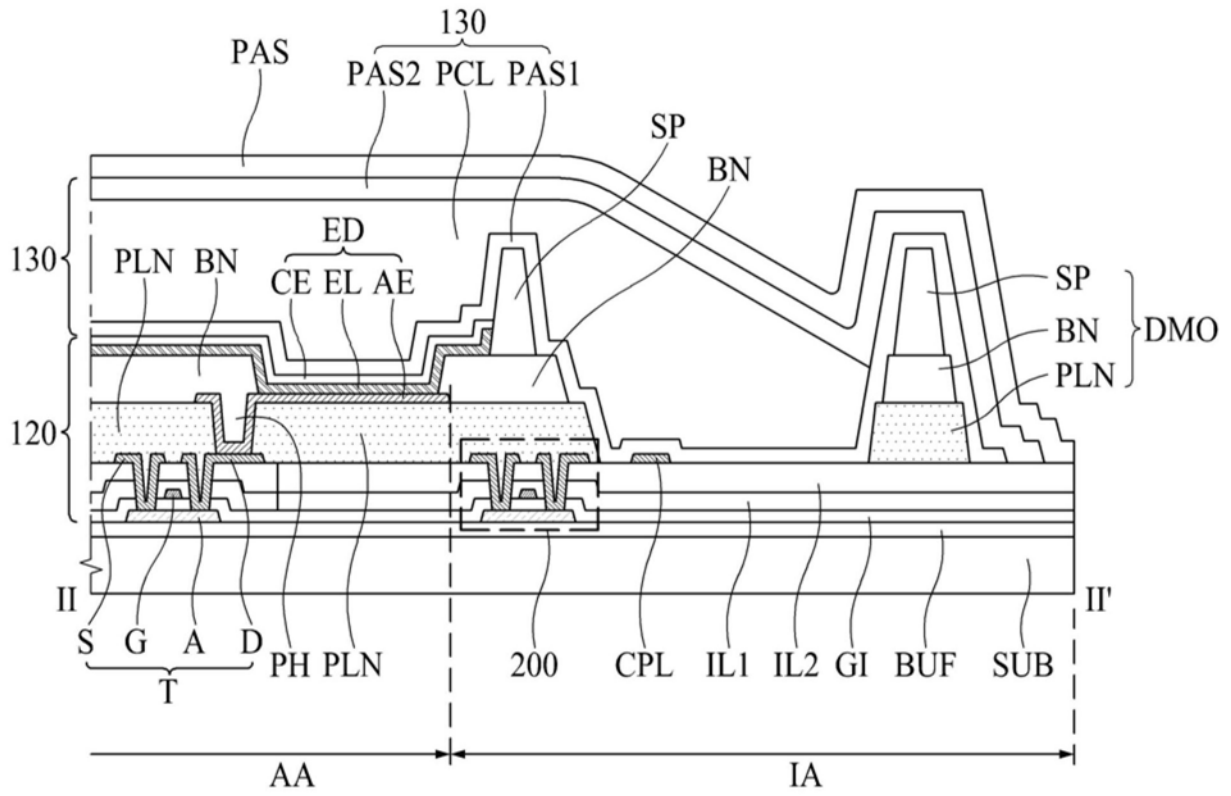


图4

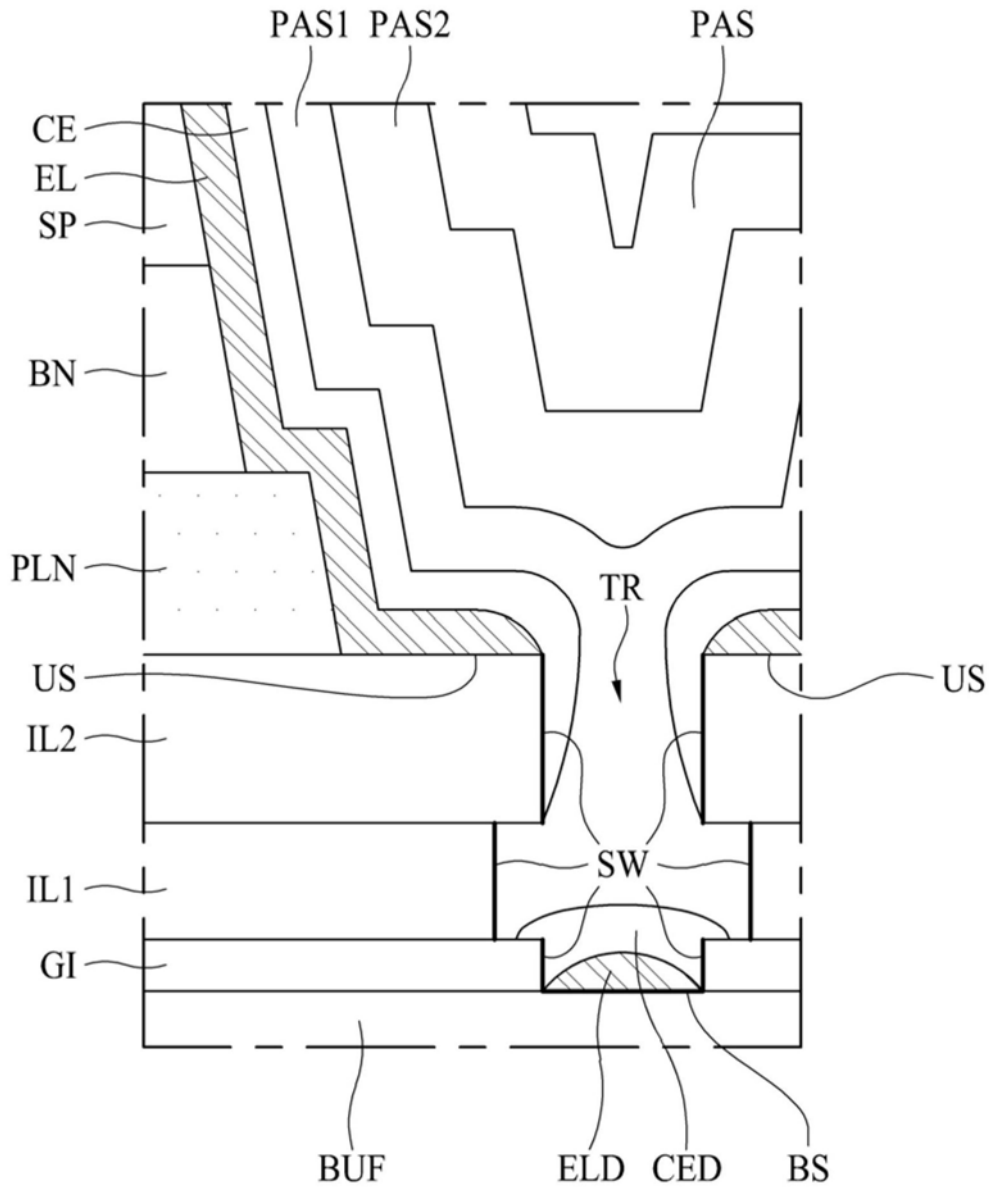


图5

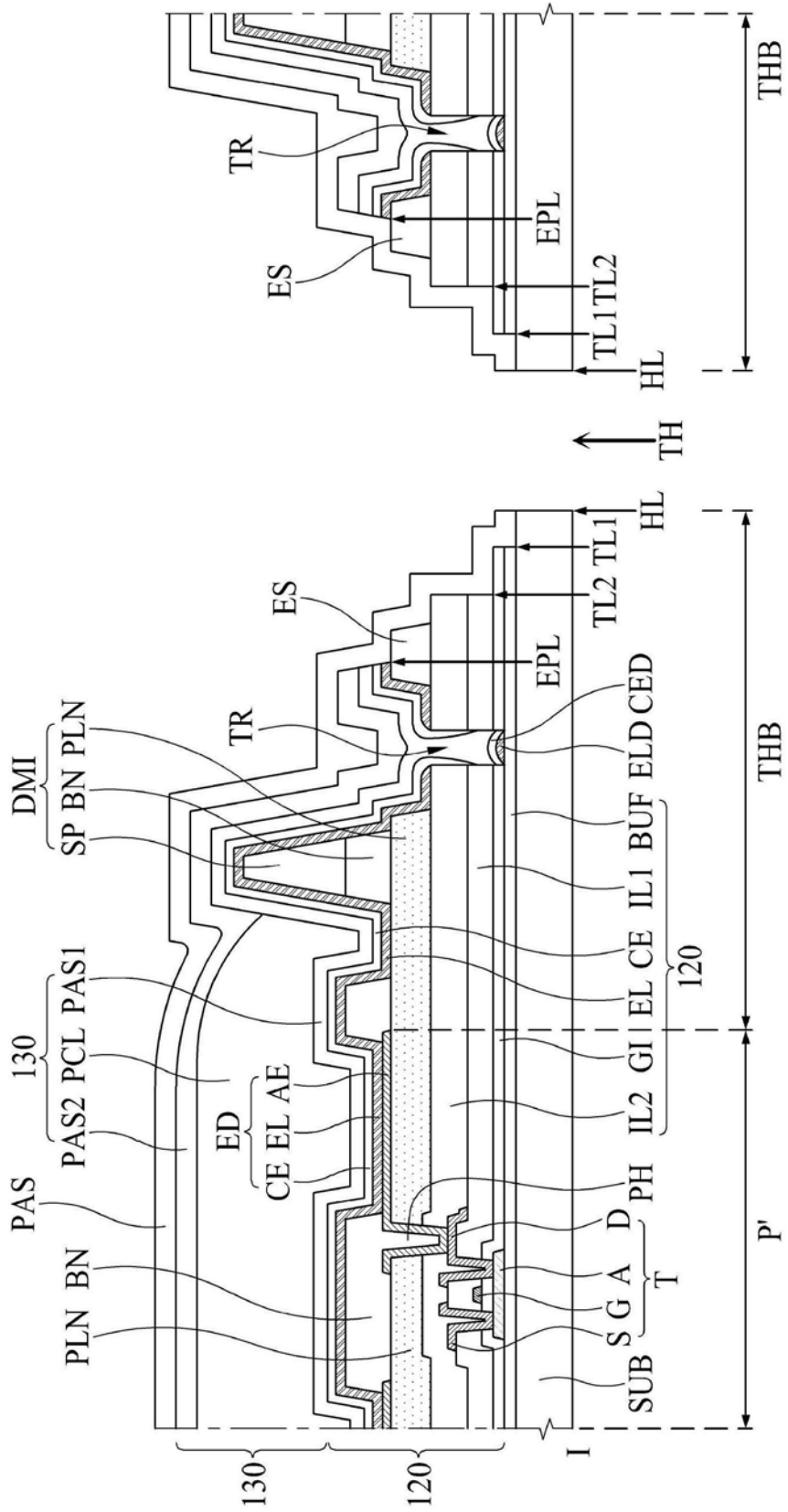


图6

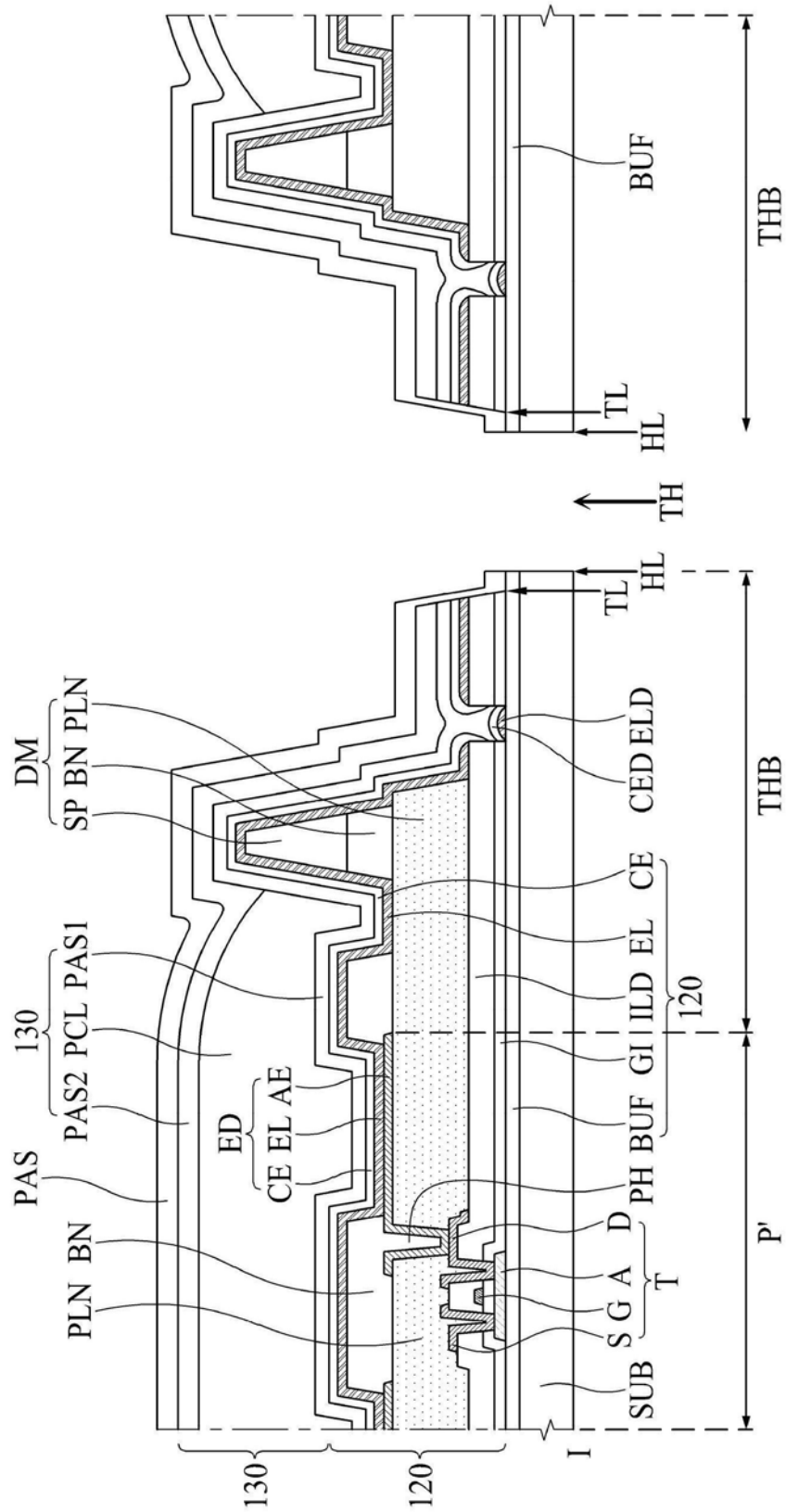


图7

