



(12)发明专利申请

(10)申请公布号 CN 111243510 A

(43)申请公布日 2020.06.05

(21)申请号 201911179959.5

(22)申请日 2019.11.27

(30)优先权数据

10-2018-0149532 2018.11.28 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 罗志洙 文重守 玄采翰 金阳完

(74)专利代理机构 北京金宏来专利代理事务所  
(特殊普通合伙) 11641

代理人 杜正国

(51)Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3266(2016.01)

G09G 3/3258(2016.01)

H01L 27/32(2006.01)

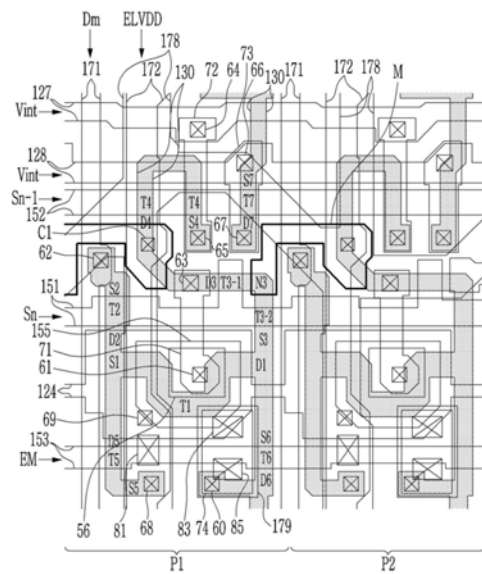
权利要求书2页 说明书16页 附图4页

(54)发明名称

有机发光二极管显示器

(57)摘要

公开了有机发光二极管(“OLED”)显示器。有机发光二极管显示器包括衬底、位于衬底上的半导体层、位于半导体层上的第一信号线和第二信号线、位于第一信号线和第二信号线上的屏蔽层、位于屏蔽层上的数据线和位于数据线上的OLED,其中,晶体管包括驱动晶体管、连接到第一信号线和数据线的第二晶体管以及包括连接到第一信号线的栅电极、连接到驱动晶体管的第二电极的第三电极和连接到驱动晶体管的栅电极的第四电极的第三晶体管,屏蔽层包括与连接部的至少一部分重叠的重叠部并且不与第二晶体管重叠,并且在平面图中,屏蔽层在其间具有间隙的情况下与第一信号线和第二信号线间隔开。



1. 一种有机发光二极管显示器,包括:  
衬底;  
半导体层,所述半导体层布置在所述衬底上,所述半导体层上设置有晶体管的沟道区、第一区和第二区;  
第一信号线和第二信号线,所述第一信号线和所述第二信号线布置在所述半导体层上;  
屏蔽层,所述屏蔽层布置在所述第一信号线和所述第二信号线上;  
数据线,所述数据线布置在所述屏蔽层上;以及  
有机发光二极管,所述有机发光二极管布置在所述数据线上,  
其中,所述晶体管包括:  
驱动晶体管,所述驱动晶体管将电流施加到所述有机发光二极管,  
第二晶体管,所述第二晶体管连接到所述第一信号线和所述数据线,并且将通过所述数据线传输的数据电压传输到所述驱动晶体管的第一电极,以及  
第三晶体管,所述第三晶体管包括连接到所述第一信号线的栅电极、连接到所述驱动晶体管的第二电极的第三电极和连接到所述驱动晶体管的栅电极的第四电极,  
所述第三晶体管包括在连接部处彼此串联连接的3-1晶体管和3-2晶体管,  
所述屏蔽层包括与所述连接部的至少一部分重叠的重叠部,并且不与所述第二晶体管重叠,以及  
在平面图中,所述屏蔽层布置成在其间具有间隙的情况下与所述第一信号线和所述第二信号线间隔开。
2. 如权利要求1所述的有机发光二极管显示器,其中,所述第二信号线布置在与所述第一信号线相同的层中,  
所述屏蔽层包括从所述重叠部延伸的延伸部,以及  
所述延伸部与所述第一信号线和所述第二信号线平行地延伸。
3. 如权利要求2所述的有机发光二极管显示器,其中,所述屏蔽层接收驱动电压。
4. 如权利要求1所述的有机发光二极管显示器,其中,作为所述屏蔽层与所述第一信号线之间的最小距离的第一间隙为1.2微米至1.5微米,以及  
作为所述屏蔽层与所述第二信号线之间的最小距离的第二间隙为1.2微米至1.5微米。
5. 如权利要求1所述的有机发光二极管显示器,其中,所述第一信号线是传输扫描信号的扫描线,以及  
所述第二信号线是传输前一扫描信号的前一扫描线。
6. 如权利要求1所述的有机发光二极管显示器,其中,所述连接部布置在所述半导体层被弯曲的部分上。
7. 如权利要求3所述的有机发光二极管显示器,还包括:  
下部电压供给线,所述下部电压供给线布置在与所述数据线相同的层中并且供给所述驱动电压。
8. 如权利要求7所述的有机发光二极管显示器,其中,所述屏蔽层包括从所述延伸部扩展的扩展部,以及  
所述扩展部从所述下部电压供给线接收所述驱动电压。

9. 如权利要求7所述的有机发光二极管显示器,还包括:

上部电压供给线,所述上部电压供给线布置在所述下部电压供给线上并且供给所述驱动电压。

10. 如权利要求9所述的有机发光二极管显示器,其中,所述延伸部与所述上部电压供给线的至少一部分重叠。

## 有机发光二极管显示器

[0001] 相关申请的交叉引用

[0002] 本申请要求于2018年11月28日提交的第10-2018-0149532号韩国专利申请的优先权以及从其获得的所有权益,该韩国专利申请的内容通过引用以其整体地并入本文。

### 技术领域

[0003] 本发明的示例性实施方式涉及有机发光二极管(“OLED”)显示器,并且特别是涉及还包括屏蔽层的OLED显示器。

### 背景技术

[0004] 显示装置是用于显示图像的装置,并且近年来,有机发光二极管(“OLED”)显示器受到高度关注。

[0005] OLED显示器具有自发光特性,并且与液晶显示装置不同,它不需要额外的光源,从而减小了其厚度和重量。此外,OLED显示器具有诸如低功耗、高亮度和高反应速度的高品质特性。

[0006] OLED显示器包括多个信号线和与其连接的多个薄膜晶体管(“TFT”)。

### 发明内容

[0007] 本发明的示例性实施方式已致力于提供通过使屏蔽层与半导体层重叠的面积最小化来减少寄生电容,从而改善显示品质并且降低功耗的有机发光二极管(“OLED”)显示器。

[0008] 本发明的示例性实施方式提供了OLED显示器,该OLED显示器包括衬底、半导体层、第一信号线、第二信号线、屏蔽层、数据线和OLED,半导体层布置在衬底上,半导体层上设置有晶体管的沟道区、第一区和第二区,第一信号线和第二信号线布置在半导体层上,屏蔽层布置在第一信号线和第二信号线上,数据线布置在屏蔽层上,并且OLED布置在数据线上,其中,晶体管包括驱动晶体管、第二晶体管和第三晶体管,驱动晶体管将电流施加到OLED,第二晶体管连接到第一信号线和数据线并且将通过数据线传输的数据电压传输到驱动晶体管的第一电极,并且第三晶体管包括连接到第一信号线的栅电极、连接到驱动晶体管的第二电极的第三电极和连接到驱动晶体管的栅电极的第四电极,第三晶体管包括在连接部处彼此串联连接的3-1晶体管和3-2晶体管,屏蔽层包括与连接部的至少一部分重叠的重叠部并且不与第二晶体管重叠,并且在平面图中,屏蔽层布置成在其间具有间隙的情况下与第一信号线和第二信号线间隔开。

[0009] 在示例性实施方式中,第二信号线可布置在与第一信号线相同的层中,屏蔽层可包括从重叠部延伸的延伸部,并且延伸部可与第一信号线和第二信号线平行地延伸。

[0010] 在示例性实施方式中,屏蔽层可接收驱动电压。

[0011] 在示例性实施方式中,作为屏蔽层与第一信号线之间的最小距离的第一间隙可为1.2微米( $\mu\text{m}$ )至1.5 $\mu\text{m}$ 。

- [0012] 在示例性实施方式中,作为屏蔽层与第二信号线之间的最小距离的第二间隙可为 $1.2\mu\text{m}$ 至 $1.5\mu\text{m}$ 。
- [0013] 在示例性实施方式中,第一信号线可为传输扫描信号的扫描线。
- [0014] 在示例性实施方式中,第二信号线可为传输前一扫描信号的前一扫描线。
- [0015] 在示例性实施方式中,连接部可布置在半导体层被弯曲的部分上。
- [0016] 在示例性实施方式中,OLED显示器还可包括下部电压供给线,该下部电压供给线布置在与数据线相同的层中,并且供给驱动电压。
- [0017] 在示例性实施方式中,屏蔽层可包括从延伸部扩展的扩展部,并且扩展部可从下部电压供给线接收驱动电压。
- [0018] 在示例性实施方式中,OLED显示器还可包括上部电压供给线,该上部电压供给线布置在下部电压供给线上,并且供给驱动电压。
- [0019] 在示例性实施方式中,OLED显示器还可包括辅助连接构件,该辅助连接构件布置在与上部电压供给线相同的层中,并且电连接到OLED的像素电极。
- [0020] 在示例性实施方式中,延伸部可与上部电压供给线的至少一部分重叠。
- [0021] 在示例性实施方式中,晶体管可包括连接到第三晶体管的第四晶体管,并且第四晶体管可包括连接到第二信号线的栅电极和连接到第三晶体管的第四电极的第五电极。
- [0022] 在示例性实施方式中,屏蔽层的扩展部可与第四晶体管的至少一部分重叠。
- [0023] 在示例性实施方式中,屏蔽层的最小宽度可为 $2.5\mu\text{m}$ 至 $3.3\mu\text{m}$ 。
- [0024] 本发明的另一示例性实施方式提供了OLED显示器,该OLED显示器包括衬底、半导体层、第一导电层、第二导电层、第一数据层和OLED,半导体层布置在衬底上,半导体层上设置有晶体管的沟道区、第一区和第二区,第一导电层布置在半导体层上并且包括扫描线,第二导电层布置在第一导电层上,第一数据层布置在第二导电层上并且包括数据线,并且OLED布置在第一数据层上,其中,晶体管包括驱动晶体管、第二晶体管和第三晶体管,驱动晶体管将电流施加到OLED,第二晶体管连接到扫描线和数据线,并且将通过数据线传输的数据电压传输到驱动晶体管的第一电极,并且第三晶体管包括连接到扫描线的栅电极、连接到驱动晶体的第二电极的第三电极和连接到驱动晶体的栅电极的第四电极,第二导电层包括屏蔽层,屏蔽层与第三晶体管的至少一部分重叠并且不与第二晶体管重叠,并且屏蔽层不与第一导电层重叠。
- [0025] 在示例性实施方式中,第三晶体管可包括串联连接的3-1晶体管和3-2晶体管,并且3-1晶体管和3-2晶体管可在连接部上彼此连接。
- [0026] 在示例性实施方式中,屏蔽层可与连接部的至少一部分重叠。
- [0027] 在示例性实施方式中,屏蔽层与第一导电层之间的最小距离可为 $1.2\mu\text{m}$ 至 $1.5\mu\text{m}$ 。
- [0028] 根据示例性实施方式,通过允许屏蔽层不与具体晶体管重叠,寄生电容被减小,从而减小显示装置的功耗。此外,通过减小反冲电压,可改善显示品质,例如,改善残像。

## 附图说明

[0029] 通过参考附图进一步详细描述本公开的示例性实施方式,本公开的上述和其它示例性实施方式、优点和特征将变得更加明确,在附图中:

[0030] 图1示出了有机发光二极管(OLED)显示器的示例性实施方式的平面图;

- [0031] 图2示出了图1中所示的像素的一部分的放大图；
- [0032] 图3示出了沿图2的线III-III截取的剖面图；
- [0033] 图4示出了OLED显示器的像素的示例性实施方式的等效电路图；以及
- [0034] 图5示出了施加到OLED显示器的像素的信号信号的示例性实施方式的时序图。

### 具体实施方式

[0035] 在下文中,将参考示出了本发明的示例性实施方式的附图,对本发明进行更加全面地描述。本领域普通技术人员将理解,所描述的实施方式可以以各种不同的方式进行修改,所有修改均不背离本发明的精神或范围。

[0036] 附图和描述将在本质上被认为是说明性的,而不是限制性的。在整个说明书中,相同的附图标记指示相同的元件。

[0037] 附图中所示的各个配置的尺寸和厚度是为了更好地理解 and 易于描述而被任意地示出,并且本发明不限于此。在附图中,为了清楚起见,层、膜、面板、区等的厚度被放大。为了更好地理解和易于描述,一些层和区域的厚度被放大。

[0038] 应理解,当诸如层、膜、区或衬底的元件被称为“在”另一元件“上”时,该元件可直接在另一元件上,或者也可存在有中间元件。相反,当元件被称为“直接在”另一元件“上”时,则不存在中间元件。措辞“在…上(on)”或“上方(above)”意味着定位在对象部上或下,并且在本质上不意味着基于重力方向定位在对象部的上侧上。

[0039] 除非另有明确相反的描述,否则措辞“包括(comprise)”以及诸如“包括(comprises)”或“包括有(comprising)”的变体将被理解为意图包含所述元件,而不排除任何其它元件。

[0040] 短语“在平面图中”意味着从顶部观察对象部,并且短语“在剖面上”意味着观察从侧面垂直切割对象部的剖面。

[0041] 应理解,尽管术语“第一”、“第二”、“第三”等可在本文中用于描述各种元件、部件、区、层和/或部分,但是这些元件、部件、区、层和/或部分不应受这些术语限制。这些术语仅用于将一个元件、部件、区、层或者部分与另一元件、部件、区、层或者部分区分开。因此,下面讨论的“第一元件”、“部件”、“区”、“层”或“部分”可被称为第二元件、部件、区、层或部分,而不背离本文中的教导。

[0042] 本文中使用的术语是仅出于描述特定实施方式的目的,而不旨在限制。除非上下文另有明确说明,否则如本文中所使用的单数形式“一(a)”、“一(an)”和“该(the)”也旨在包括复数形式,并且包括“至少一个”在内。“或(or)”意味着“和/或(and/or)”。如本文中所使用的,术语“和/或”包括相关所列项目中的一个或更多的任何和所有组合。

[0043] 此外,在本文中可使用诸如“下(lower)”或“底部(bottom)”和“上(upper)”或“顶部(top)”的相对术语来描述如图中所示的一个元件与另一元件的关系。应理解,除了附图中所示的取向以外,相对术语旨在包括装置的不同取向。例如,如果图中的一个中的装置被翻转,则描述为位于其它元件的“下”侧上的元件将随后被取向在其它元件的“上”侧上。因此,示例性术语“下”可包含取决于图的特定取向的“下”和“上”的取向这两者。相似地,如果图中的一个中的装置被翻转,则被描述为在其它元件“下方(below)”或“下面(beneath)”的元件将随后被取向为在其它元件“上方”。因此,示例性术语“下方”或“下面”可包含上和下

的取向这两者。

[0044] 空间相对术语诸如“下面 (beneath)”、“下方 (below)”、“下 (lower)”、“上方 (above)”、“上 (upper)”等可在本文中为了描述的便利而使用,以描述如图中所示的一个元件或特征与另一元件或特征的关系。应理解,除了附图中所示的取向以外,空间相对术语旨在包含装置在使用或操作中的不同取向。例如,如果图中的装置被翻转,则被描述为在其它元件或者特征“下方 (below)”或“下面 (beneath)”的元件将随后被取向为在其它元件或特征上方。因此,示例性术语“下方”可包含上方和下方的取向这两者。装置可以为其它方式取向(旋转90度或者在其它取向),并且本文中所使用的空间相对描述词被相应地解释。

[0045] 考虑到有关测量和与特定数量的测量相关的误差(即,测量系统的限制),本文所用的“约 (about)”或者“大约 (approximately)”包括在本领域普通技术人员确定的特定值的可接受偏差范围内的所述值和均数。例如,“约 (about)”可意味着在一个或者更多个标准偏差内,或者在所述值的 $\pm 30\%$ 、 $20\%$ 、 $10\%$ 、 $5\%$ 之内。

[0046] 除非另有限定,否则本文中所使用的所有术语(包括技术和科学术语)具有与本公开所属技术领域的普通技术人员通常理解的含义相同的含义。还应理解,除非在本文中明确地这样限定,否则诸如常用词典中限定的那些术语应被解释为具有与它们在相关技术和本公开的上下文中的含义一致的含义,并且将不以理想化或过于正式的含义来解释。

[0047] 本文中参考作为理想化实施方式的示意性图示的剖面图对示例性实施方式进行描述。由此,由例如制造技术和/或公差的结果所导致的图示的形状的变化是可预期的。因此,本文中所描述的实施方式不应被解释为受限于本文中所示出的特定的区形状,而是包括由例如通过制造而导致的形状上的偏差。例如,示出或描述为平坦的区通常可具有粗糙和/或非线性特征。此外,示出的锐角可被倒圆角。因此,图中所示的区本质上是示意性的,并且它们的形状并不旨在示出区的精确形状,并不旨在限制本权利要求的范围。

[0048] 现在将参考图1对有机发光二极管(“OLED”)显示器的像素的布置的示例性实施方式进行描述。图1示出了OLED显示器的示例性实施方式的平面图。

[0049] 参照图1,OLED显示器的一个像素的示例性实施方式包括多个信号线151、152、153、127、128和171、与信号线151、152、153、127、128和171连接的多个晶体管T1、T2、T3(参照图3)、T4、T5、T6和T7、存储电容器Cst(参照图4)、电压供给线172和178和OLED(参照图4)。信号线151、152、153、127、128和171或电压供给线172和178可由多个像素共享。

[0050] 根据本发明的OLED显示器的示例性实施方式还包括屏蔽层M,其将在说明书的后面部分中进行描述。

[0051] 晶体管T1、T2、T3、T4、T5、T6和T7包括驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、操作控制晶体管T5、发射控制晶体管T6和旁路晶体管T7。在示例性实施方式中,例如,晶体管T1、T2、T3、T4、T5、T6和T7可为薄膜晶体管(“TFT”)。

[0052] 信号线151、152、153、127、128和171可包括扫描线151,前一扫描线152、发射控制线153、旁路控制线(未示出)、数据线171、第一初始化电压线127和第二初始化电压线128。电压供给线172和178可包括下部电压供给线172和上部电压供给线178。旁路控制线(未示出)可为前一扫描线152或扫描线151的一部分,或者旁路控制线(未示出)可与前一扫描线152或扫描线151电连接。

[0053] 扫描线151传输扫描信号 $S_n$ ,并且前一扫描线152将前一扫描信号 $S_{n-1}$ 传输到初始

化晶体管T4。旁路控制线(未示出)将旁路信号GB(参照图4)传输到旁路晶体管T7,并且在一些示例性实施方式中,可将与前一扫描信号 $S_{n-1}$ 或扫描信号 $S_n$ 相同的信号传输到旁路晶体管T7。发射控制线153将发射控制信号EM传输到操作控制晶体管T5和发射控制晶体管T6。

[0054] 数据线171横穿扫描线151并传输数据信号 $D_m$ 。下部电压供给线172可传输驱动电压ELVDD,并且设置成与数据线171基本上平行,并且上部电压供给线178可电连接到下部电压供给线172以防止下部电压供给线172具有电压降。第一初始化电压线127可传输初始化电压 $V_{int}$ 以用于初始化驱动晶体管T1,并且第二初始化电压线128可传输初始化电压 $V_{int}$ 以用于初始化OLED的阳极。

[0055] 晶体管T1、T2、T3、T4、T5、T6和T7沿着标有阴影的半导体层130设置,并且半导体层130可设置成以各种形状弯曲。

[0056] 半导体层130包括沟道掺杂有N型杂质或P型杂质的沟道区(未示出)以及设置在沟道区的相应的侧上并且具有比掺杂到沟道区的杂质的掺杂浓度更大的掺杂浓度的第一区和第二区。沟道区、第一区和第二区分别对应于多个晶体管T1、T2、T3、T4、T5、T6和T7的沟道、第一电极S1、S2、S3、S4、S5、S6和S7以及第二电极D1、D2、D3、D4、D5、D6和D7,并且当第一区和第二区中的一个为源区时,另一个对应于漏区。

[0057] 此外,在半导体层130上,多个晶体管T1、T2、T3、T4、T5、T6和T7中两个不同的晶体管的第一电极与第二电极之间的区可被掺杂,以使得两个晶体管可彼此电连接。在示例性实施方式中,沟道可不掺杂有杂质,并且第一区和第二区可掺杂有杂质。

[0058] 多个晶体管T1、T2、T3、T4、T5、T6和T7的相应的沟道与晶体管的栅电极重叠,并且设置在半导体层130的相应的第一区与相应的第二区之间。

[0059] 现在将对多个晶体管T1、T2、T3、T4、T5、T6和T7进行描述。

[0060] 驱动晶体管T1包括沟道、栅电极155、第一电极S1和第二电极D1。在平面图中,栅电极155与沟道重叠,并且第一电极S1和第二电极D1设置在沟道的相应的侧上。存储线124的延伸部被绝缘并设置在栅电极155上。存储线124的延伸部在其间具有第二栅极绝缘层(142,参照图3)的情况下与栅电极155重叠,从而构成存储电容器 $C_{st}$ 。栅电极155是存储电容器 $C_{st}$ 的第一存储电极(图4的E1),并且存储线124的延伸部是第二存储电极(图4的E2)。

[0061] 存储线124的延伸部中形成有开口56,以使得栅电极155可连接到第一数据连接构件71。在开口56中,栅电极155的上侧通过开口61电连接到第一数据连接构件71。第一数据连接构件71连接到补偿晶体管T3的第二电极D3,以将驱动晶体管T1的栅电极155连接到补偿晶体管T3的第二电极D3。

[0062] 如图1中所示,栅电极155可具有与相邻像素分离的岛形状。栅电极155可布置在与扫描线151、前一扫描线152和发射控制线153相同的层中并且具有与扫描线151、前一扫描线152和发射控制线153的材料相同的材料。

[0063] 开关晶体管T2可被称为第二晶体管。

[0064] 开关晶体管T2的栅电极G2(参照图4)可为扫描线151的一部分。数据线171通过开口62连接到开关晶体管T2的第一电极S2。开关晶体管T2作用于选择待发射的像素的开关元件。开关晶体管T2的栅电极G2连接到扫描线151,并且第二电极D2连接到驱动晶体管T1和操作控制晶体管T5。

[0065] 补偿晶体管T3可被称为第三晶体管。

[0066] 补偿晶体管T3由彼此相邻并且串联耦接的3-1晶体管T3-1和3-2晶体管T3-2构成。3-1晶体管T3-1和3-2晶体管T3-2的栅电极G3-1和G3-2(参照图4)可为扫描线151的一部分或从扫描线151向上突出的部分。上述结构可被称为双栅极结构,并且其可起到阻止泄漏电流的产生或减少泄漏电流的作用。在半导体层130上用于连接3-1晶体管T3-1和3-2晶体管T3-2的部分被称为连接部N3。

[0067] 3-1晶体管T3-1的第一电极(未示出)在连接部N3处连接到3-2晶体管T3-2的第二电极(未示出)。在将补偿晶体管T3描述为单个晶体管的情况下,3-2晶体管T3-2的第一电极(未示出)成为补偿晶体管T3的第一电极S3,并且3-1晶体管T3-1的第二电极(未示出)成为补偿晶体管T3的第二电极D3。

[0068] 当将两个晶体管串联连接的配置描述为单个补偿晶体管T3时,补偿晶体管T3的第一电极S3可连接到发射控制晶体管T6的第一电极S6和驱动晶体管T1的第二电极D1。补偿晶体管T3的第二电极D3通过开口63连接到第一数据连接构件71。

[0069] 初始化晶体管T4可被称为第四晶体管。

[0070] 初始化晶体管T4由两个初始化晶体管构成,并且两个初始化晶体管布置在前一扫描线152与半导体层130相接的部分上。初始化晶体管T4的栅电极G4(参照图4)可为前一扫描线152的一部分。一个初始化晶体管T4的第一电极S4连接到另一个初始化晶体管T4的第二电极D4。这可称为双栅极结构,并且其可阻止或减少泄漏电流。

[0071] 第二数据连接构件72的第一端通过开口65连接到初始化晶体管T4的第一电极S4,并且第二数据连接构件72的第二端通过开口64连接到第一初始化电压线127以接收初始化电压Vint。第一数据连接构件71通过开口63连接到初始化晶体管T4的第二电极D4。

[0072] 如上所述,通过用补偿晶体管T3和初始化晶体管T4的双栅结构,沟道的电子移动路径在关断状态中被阻挡,并且可有效地防止泄漏电流的产生。

[0073] OLED显示器的示例性实施方式包括屏蔽层M。

[0074] 参照图1,示出了第一像素P1和在第一方向上设置在第一像素P1附近的第二像素P2。除了第二像素P2以外,第二像素P2的数据线171将数据信号Dm传输到在第二方向上向上和向下彼此相邻的像素。在这种情况下,传输的数据信号Dm可根据相应的像素实现的亮度而变得不同,并且第二像素P2的数据线171取决于第一像素P1的补偿晶体管T3的时序而传输不同的电压。

[0075] 此外,补偿晶体管T3与数据线171之间存在有寄生电容器。当施加到寄生电容器的电压随着由数据线171传输的电压的改变而改变时,补偿晶体管T3的沟道电位改变,因此产生反冲电压并且变得不稳定。相应地,在补偿晶体管T3的第一电极S3连接到驱动晶体管T1的第二电极D1并且其亮度由连接到OLED的驱动晶体管T1确定的显示装置中产生了显示品质劣化的缺陷。

[0076] 为了防止这种问题,屏蔽层M设置在补偿晶体管T3的连接部N3的顶部上,并且也设置在两个相邻的像素P1和P2之间,因此防止了连接部N3受到第二像素P2的数据线171的不同信号的传输的影响,并且可改善显示品质。

[0077] 然而,由于屏蔽层M设置在两个相邻像素P1和P2之间,因此屏蔽层M与开关晶体管T2部分地重叠,并且特别地,屏蔽层M可与开关晶体管T2的第一电极S2重叠。第一电极S2通过开口62连接到数据线171,因此在屏蔽层M与数据线171之间额外地设置了寄生电容。

[0078] 关于OLED显示器的示例性实施方式,屏蔽层M设置成与补偿晶体管T3的至少一部分重叠而不与开关晶体管T2重叠。详细地,屏蔽层M与用于连接补偿晶体管T3的3-1晶体管T3-1和3-2晶体管T3-2的连接部N3重叠。屏蔽层M虽然不与开关晶体管T2重叠,但是可设置在待描述的旁路晶体管T7与在第一方向上与设置有连接部N3的第一像素P1相邻的第二像素P2的数据线171之间。在这种情况下,屏蔽层M可与旁路晶体管T7的至少一部分重叠。

[0079] 如上所述,可通过允许屏蔽层M与开关晶体管T2重叠的面积为零来去除设置在屏蔽层M与开关晶体管T2之间的寄生电容。如上所述,开关晶体管T2的第一电极S2通过开口62连接到数据线171,因此可减小由数据线171产生的寄生电容。

[0080] 用于引起显示装置中的时间延迟的RC延迟由显示装置的电阻(“R”)和电容(“C”)来确定。如上所述,随着寄生电容减小,数据线171的RC延迟减小以减少显示装置的RC延迟,并且可因此改善显示装置的功耗,这将参考图2进行描述。

[0081] 第一导电层包括扫描线151、前一扫描线152、发射控制线153和栅电极155,并且第一导电层可为栅极导电层。第二导电层包括存储线124、第一初始化电压线127、第二初始化电压线128和屏蔽层M。即,屏蔽层M布置在与包括存储线124的延伸部以及第一初始化电压线127和第二初始化电压线128的第二导电层相同的层中,并且屏蔽层M布置在半导体层130和第一导电层上。

[0082] 屏蔽层M通过形成在第一层间绝缘层(161,参照图3)中的开口C1电连接到下部电压供给线172以接收驱动电压ELVDD,因此屏蔽层M可接收恒定电压。如上所述,屏蔽层M接收驱动电压ELVDD,因此可使受到通过数据线171传输的不同电压的影响的补偿晶体管T3稳定。

[0083] 此外,在示例性实施方式中,屏蔽层M与数据线171之间的寄生电容可通过形成屏蔽层M以不与开关晶体管T2重叠来减小。相应地,由于寄生电容引起的反冲电压减小,并且诸如图像抖动或残像的缺陷减小,并因此,可改善显示品质。

[0084] 屏蔽层M不与补偿晶体管T3的3-1晶体管T3-1和3-2晶体管T3-2的栅电极G3-1和G3-2重叠。详细地,从扫描线151向上突出的部分与3-1晶体管T3-1的沟道重叠以形成3-1晶体管T3-1的栅电极G3-1。此外,扫描线151在第一方向上的延伸部的一部分与3-2晶体管T3-2的沟道重叠以形成3-2晶体管T3-2的栅电极G3-2。换言之,屏蔽层M不与布置有补偿晶体管T3的栅电极的扫描线151重叠。

[0085] 此外,屏蔽层M不与扫描线151、前一扫描线152、发射控制线153和栅电极155重叠。即,屏蔽层M不与第一导电层重叠。换言之,屏蔽层M设置为与相邻的第一导电层间隔开最小距离,这将参考图2进行描述。

[0086] 布置在第一导电层与第二导电层之间的绝缘层为薄的,因此当两个层在平面图中彼此重叠时,它们可能会短路并且产品特性可能会劣化。此外,随着屏蔽层M接近在扫描线151处向上突出的部分(即,3-1晶体管T3-1的栅电极G3-1),屏蔽层M也接近用于将旁路晶体管T7连接到另一层的开口67。相应地,在用于形成开口67的过程中可能产生与其它布线的干扰,并且显示装置的品质可能劣化。因此,布置在第二导电层上的屏蔽层M设置成不与第一导电层重叠。

[0087] 在下文中,操作控制晶体管T5可被称为第五晶体管。

[0088] 操作控制晶体管T5的栅电极G5(参照图4)可为发射控制线153的一部分。下部电压

供给线172通过开口68连接到操作控制晶体管T5的第一电极S5,并且第二电极D5通过半导体层130连接到驱动晶体管T1的第一电极S1。

[0089] 在下文中,发射控制晶体管T6可被称为第六晶体管。

[0090] 发射控制晶体管T6的栅电极G6(参照图4)可为发射控制线153的一部分。第四数据连接构件74通过开口60连接到发射控制晶体管T6的第二电极D6,并且第一电极S6通过半导体层130连接到驱动晶体管T1的第二电极D1。稍后将描述的第四数据连接构件74可设置在与数据线171或下部电压供给线172相同的层中,并且第四数据连接构件74电连接到待描述的辅助连接构件179,并且因此连接到OLED的像素电极(未示出)。

[0091] 在下文中,旁路晶体管T7可被称为第七晶体管。

[0092] 旁路晶体管T7的栅电极G7(参照图4)可为前一扫描线152的一部分。第三数据连接构件73的第一端通过开口67连接到旁路晶体管T7的第二电极D7,并且第三数据连接构件73的第二端通过开口66连接到第二初始化电压线128以接收初始化电压 $V_{int}$ 。旁路晶体管T7的第一电极S7连接到发射控制晶体管T6的第二电极D6。

[0093] 存储电容器Cst包括在第二栅极绝缘层142(参照图3)介于其间的情况下彼此重叠的栅电极155和存储线124的延伸部。栅电极155对应于存储电容器Cst的第一存储电极,并且存储线124的延伸部对应于第二存储电极。此处,设置在栅电极155与存储线124之间的第二栅极绝缘层142(参照图3)成为电介质材料,并且电容由存储在存储电容器Cst中的电荷以及第一存储电极与第二存储电极之间的电压来确定。通过将栅电极155作为第一存储电极,可获得在由驱动晶体管T1的沟道在像素中占据大面积而变窄的空间中形成存储电容器Cst的空间。

[0094] 下部电压供给线172通过开口69连接到存储线124的延伸部。因此,存储电容器Cst存储与通过下部电压供给线172传输到存储线124的延伸部的驱动电压ELVDD与栅电极155的栅极电压之间的差异对应的电荷。

[0095] 关于第一数据层,如上所述,多个数据连接构件71、72、73和74可包括数据线171和下部电压供给线172,并且它们可布置在相同的层中并且具有相同的材料。

[0096] 第一数据连接构件71的第一端通过开口63连接到补偿晶体管T3的第二电极D3,并且其第二端通过形成在存储线124的延伸部中的开口56中所形成的开口61连接到栅电极155。

[0097] 第二数据连接构件72的第一端通过开口64连接到第一初始化电压线127,并且其第二端通过开口65连接到初始化晶体管T4的第一电极S4。

[0098] 第三数据连接构件73的第一端通过开口66连接到第二初始化电压线128,并且其第二端通过开口67连接到旁路晶体管T7的第二电极D7。

[0099] 第四数据连接构件74通过开口60连接到发射控制晶体管T6的第二电极D6。第四数据连接构件74电连接到将要描述的辅助连接构件179,并因此电连接到OLED的像素电极(未示出)。

[0100] 如上所述,数据线171、下部电压供给线172和多个数据连接构件71、72、73和74可布置在相同层中,并且详细地,它们可布置在第一层间绝缘层161(参照图3)上。在这种情况下,下部电压供给线172将恒定的电信号供给到多个像素,并且为了实现高品质显示装置,需要防止诸如电压降的电压变化。然而,如图1中所示,在与数据线171和多个连接构件71、

72、73、74相同的层上设置有下部电压供给线172,因此难以确保其面积。

[0101] 因此,第一数据层上设置有包括上部电压供给线178的第二数据层。第二数据层可包括上部电压供给线178和辅助连接构件179。

[0102] 上部电压供给线178通过开口81电连接到下部电压供给线172,从而解决了下部电压供给线172上的电压降问题。上部电压供给线178可在多个像素区域中具有连接的格子形状,并且其详细形状可为多变的。

[0103] 辅助连接构件179设置在与上部电压供给线178相同的层中。如上所述,旁路晶体管T7的第一电极S7必须电连接到OLED的像素电极(未示出)。因此,辅助连接构件179可通过开口83连接到第四数据连接构件74,该第四数据连接构件74通过开口60连接到旁路晶体管T7的第一电极S7。辅助连接构件179可通过形成在辅助连接构件179的顶部处的开口85连接到像素电极(未示出)。

[0104] OLED包括通过开口85连接的像素电极(未示出)、有机发射层(未示出)和公共电极(未示出)。

[0105] 现在将参考图2对OLED显示器的屏蔽层的布置的示例性实施方式进行了描述。图2示出了图1中所示的像素的一部分的放大图。在图2中,与参考图1描述的配置相同的配置将使用相同的附图标记,并且与参考图1描述的内容相同的内容将被省略。

[0106] 参照图2,屏蔽层M包括用于与连接部N3重叠的重叠部M1、从重叠部M1延伸的延伸部M2和从延伸部M2扩展的扩展部M3。屏蔽层M可设置成横穿第一像素P1和在第一方向上设置在第一像素P1附近的第二像素P2。

[0107] 现在将对重叠部M1进行描述。重叠部M1不与扫描线151重叠。也就是说,屏蔽层M与扫描线151以恒定的间隙间隔开。如参考图1所描述的,3-1晶体管T3-1和3-2晶体管T3-2被连接的部分处设置有连接部N3。例如,当重叠部M1与从扫描线151向上突出的部分之间的最小距离设定为第一间隙d1时,第一间隙d1可为约1.2微米( $\mu\text{m}$ )至约1.5 $\mu\text{m}$ ,并且其可为约1.2 $\mu\text{m}$ 。

[0108] 重叠部M1不与设置在其右侧处的第二像素P2的数据线171重叠。这是为了最小化数据线171的寄生电容。此外,重叠部M1可设置在连接部N3的顶部处并且与数据线171基本上平行,并且不与前一扫描线152重叠。

[0109] 重叠部M1与连接部N3重叠,并且不与开关晶体管T2重叠,特别是不与开关晶体管T2的第一电极S2重叠。当屏蔽层M与开关晶体管T2重叠时,开关晶体管T2的第一电极S2通过开口62连接到数据线171,因此屏蔽层M与数据线171之间的寄生电容增加。因此,为了防止寄生电容的产生,在示例性实施方式中,屏蔽层M不与开关晶体管T2重叠,并且设置在开关晶体管T2与旁路晶体管T7之间。

[0110] 在图2中,屏蔽层M被示出为不与旁路晶体管T7重叠,并且在示例性实施方式中,其可与旁路晶体管T7的至少一部分重叠。

[0111] 重叠部M1的宽度为由重叠部M1与连接部N3重叠的部分和重叠部M1与连接部N3不重叠的部分而可变的,并且在重叠部M1与连接部N3重叠的部分处的宽度可为更大的。

[0112] 延伸部M2与前一扫描线152平行地从重叠部M1朝向第二像素P2延伸。也就是说,延伸部M2可布置成横穿两个相邻的像素。根据参考重叠部M1所描述的原因,延伸部M2设置为不与开关晶体管T2重叠,特别是不与开关晶体管T2的第一电极S2重叠,从而使数据线171的

寄生电容最小化。

[0113] 例如,延伸部M2不与前一扫描线152重叠,并且延伸部M2与前一扫描线152之间的第二间隙d2可为约 $1.2\mu\text{m}$ 至约 $1.5\mu\text{m}$ ,并且其可为约 $1.2\mu\text{m}$ 。

[0114] 扩展部M3可沿着从延伸部M2延伸到初始化晶体管T4的第二电极D4下方的半导体层130扩展。扩展部M3仅被扩展直到不与扫描线151重叠。尽管未示出扩展部M3与扫描线151之间的距离,但是例如以与上述第一间隙d1和第二间隙d2相似的方式,该距离可为约 $1.2\mu\text{m}$ 至约 $1.5\mu\text{m}$ ,并且为约 $1.2\mu\text{m}$ 。

[0115] 扩展部M3可与第二像素P2的初始化晶体管T4重叠,特别是与初始化晶体管T4的第二电极D4重叠。此外,扩展部M3可通过形成在设置在扩展部M3上的第一层间绝缘层161(参照图3)中的开口C1接收驱动电压ELVDD。

[0116] 扩展部M3不与开关晶体管T2重叠,从而最小化数据线171的寄生电容。此外,扩展部M3的宽度可根据构成初始化晶体管T4的半导体层130的弯曲形状而变化。

[0117] 屏蔽层M的重叠部M1、延伸部M2和扩展部M3可具有彼此不同的宽度。

[0118] 例如,屏蔽层M的最小宽度不受具体数值的限制,而是该最小宽度可为约 $2.5\mu\text{m}$ 至约 $3.3\mu\text{m}$ ,并且该最小宽度可为约 $3.0\mu\text{m}$ 。在图2中屏蔽层M的最小宽度示出为作为延伸部M2的宽度的第三间隙d3,这仅为示例,并且屏蔽层M的最小宽度可为重叠部M1或扩展部M3的宽度,而不是延伸部M2的宽度。

[0119] 数据线171的寄生电容可通过最小化屏蔽层M和电连接到数据线171的开关晶体管T2的重叠宽度来最小化。相应地,减小了数据线171的RC延迟,并且减小了显示装置的RC延迟,从而改善了诸如图像显示的抖动或残像的显示品质。

[0120] 在示例性实施方式中,屏蔽层M布置成不与开关晶体管T2重叠,因此可以以约15%至约20%的比例,特别是以约17%的比例减小数据线171的寄生电容。

[0121] 现在将参考图3对OLED显示器的示例性实施方式的堆叠结构进行描述。图3示出了沿图2的线III-III截取的剖面图。

[0122] 在图3中,与示例性实施方式中描述的那些配置相同的配置将使用相同的附图标记,并且与示例性实施方式中描述的内容相同的内容将被省略。

[0123] 参照图1、图2和图3,OLED显示器的示例性实施方式包括衬底110。衬底110可包括各种材料,诸如玻璃、金属或塑料。阻挡层111设置在衬底110上。阻挡层111可包括诸如氧化硅、氮化硅或氧化铝的无机绝缘材料,或者其可包括诸如聚酰亚胺丙烯酸酯的有机绝缘材料。阻挡层111可防止杂质输入到晶体管,并且可使衬底110的一侧平坦化。在其它示例性实施方式中,阻挡层111可被省略。

[0124] 多个晶体管T1、T2、T3、T4、T5、T6和T7的半导体层130设置在阻挡层111上。半导体层130包括相应的晶体管的第一电极S1至S7和第二电极D1至D7。已描述了详细内容,因此这些内容将被省略。在图3中示出了开关晶体管T2、补偿晶体管T3和初始化晶体管T4的半导体层130,并且特别地,示出了开关晶体管T2的第一电极S2、补偿晶体管T3的连接部N3和初始化晶体管T4的第二电极D4。

[0125] 用于覆盖半导体层130的第一栅极绝缘层141设置在半导体层130上。

[0126] 第一导电层设置在第一栅极绝缘层141上。第一导电层可包括多个晶体管T1、T2、T3、T4、T5、T6和T7的栅电极(包括栅电极155)、扫描线151、前一扫描线152和发射控制线

153。

[0127] 用于覆盖第一导电层的第二栅极绝缘层142设置在第一导电层上。在示例性实施方式中,第一栅极绝缘层141和第二栅极绝缘层142可包括诸如氮化硅、氧化硅或氧化铝的材料。

[0128] 第二导电层设置在第二栅极绝缘层142上。第二导电层包括存储线124、第一初始化电压线127、第二初始化电压线128和屏蔽层M,但是本发明不限于此。

[0129] 在剖面图中,屏蔽层M设置在补偿晶体管T3与数据线171之间,并且屏蔽层M与补偿晶体管T3的至少一部分重叠。此处,补偿晶体管T3设置在屏蔽层M的底部处,并且数据线171设置在设置于屏蔽层M的顶部处的第一数据层上。因此,屏蔽层M可防止在数据线171与补偿晶体管T3之间额外地产生寄生电容,特别是防止在数据线171与连接部N3之间额外地产生寄生电容。

[0130] 此外,屏蔽层M不与开关晶体管T2重叠,特别是不与开关晶体管T2的第一电极S2重叠。开关晶体管T2电连接到数据线171以通过形成在第一栅极绝缘层141、第二栅极绝缘层142和第一层间绝缘层161中的开口62供给数据信号Dm。屏蔽层M设置成不与开关晶体管T2重叠,从而消除了屏蔽层M与数据线171之间的寄生电容。

[0131] 另外,屏蔽层M可与初始化晶体管T4重叠,特别是与初始化晶体管T4的第二电极D4重叠。在这种情况下,屏蔽层M通过形成在第一层间绝缘层161中的开口C1连接到下部电压供给线172,并且接收驱动电压ELVDD。相应地,恒定电压施加到屏蔽层M以防止电压的变化,减小引起图像缺陷的反冲电压,从而改善显示品质。

[0132] 用于覆盖第二导电层的第一层间绝缘层161设置在第二导电层上。在示例性实施方式中,第一层间绝缘层161可包括诸如氮化硅、氧化硅或氧化铝的材料,并且第一层间绝缘层161可包括有机绝缘材料。

[0133] 第一数据层设置在第一层间绝缘层161上。第一数据层可包括数据线171、下部电压供给线172、第一数据连接构件71、第二数据连接构件72、第三数据连接构件73和第四数据连接构件74。第一数据层可通过形成在第一栅极绝缘层141、第二栅极绝缘层142和第一层间绝缘层161的至少一部分中的开口60、61、62、63、64、65、66、67、68和69电连接到设置在底部处的半导体层130。

[0134] 第一数据层可成为与半导体层130的第一区和第二区连接的第一电极S1、S2、S3、S4、S5、S6和S7和第二电极D1、D2、D3、D4、D5、D6和D7。当第一电极S1、S2、S3、S4、S5、S6和S7以及第二电极D1、D2、D3、D4、D5、D6和D7中的一个为源电极时,另一个可为漏电极。详细地,在图3中,数据线171通过形成在第一栅极绝缘层141、第二栅极绝缘层142和第一层间绝缘层161中的开口62电连接到设置在底部处的开关晶体管T2的第一电极S2。下部电压供给线172通过形成在第一层间绝缘层161中的开口C1连接到屏蔽层M,特别是扩展部M3。

[0135] 第二层间绝缘层162设置在第一数据层上。在示例性实施方式中,第二层间绝缘层162可包括诸如氮化硅、氧化硅或氧化铝的材料,并且第二层间绝缘层162可包括有机绝缘材料。

[0136] 第二数据层设置在第二层间绝缘层162上。第二数据层可包括上部电压供给线178和辅助连接构件179。尽管未在图3中示出,但是如参考图1所述,第二数据层可通过形成在第二层间绝缘层162中的开口81和83电连接到设置在底部处的第一数据层。

[0137] 详细地,上部电压供给线178可通过形成在第二层间绝缘层162中的开口81连接到下部电压供给线172,以防止下部电压供给线172的电压降。辅助连接构件179可通过形成在第二层间绝缘层162中的开口83连接到第四数据连接构件74。如参考图1所描述的,第四数据连接构件74可通过形成在第一栅极绝缘层141、第二栅极绝缘层142和第一层间绝缘层161的至少一部分中的开口60连接到设置在底部处的半导体层130,特别是连接到发射控制晶体管T6的第二电极D6。因此,辅助连接构件179可在底部处连接到半导体层130,特别是连接到发射控制晶体管T6的第二电极D6。

[0138] 提供了用于提供平坦化顶表面的钝化层180。也被称为平坦化膜的钝化层180可包括有机绝缘材料。

[0139] 像素电极(未示出)设置在钝化层180上。像素电极通过形成在钝化层180中的开口85(参照图1)连接到辅助连接构件179。分隔壁(未示出)设置在钝化层180和像素电极上。与像素电极重叠的开口部限定在分隔壁中,并且有机发射层设置在开口部上。公共电极(未示出)设置在有机发射层和分隔壁上。像素电极、有机发射层和公共电极构成OLED。

[0140] 在示例性实施方式中,像素电极可为作为空穴注入电极的阳极,并且公共电极可为作为电子注入电极的阴极。相反,在其它示例性实施方式中,像素电极可为阴极,并且公共电极可为阳极。当空穴和电子从像素电极和公共电极注入到有机发射层中时,作为注入的空穴与电子的组合物的激子从激发态跃迁至基态。

[0141] 现在将参考图4和图5对OLED显示器的示例性实施方式进行描述。

[0142] 图4示出了OLED显示器的像素的示例性实施方式的等效电路图,并且图5示出了施加到OLED显示器的像素的信号的示例性实施方式的时序图。在下文中,与示例性实施方式中描述的那些配置相同的配置将使用相同的附图标记,并且与示例性实施方式中描述的内容相同的内容将被省略。

[0143] 参照图4,OLED显示器的一个像素的示例性实施方式包括多个信号线151、152、153、158、127、128和171、与多个信号线151、152、153、158、127、128和171连接的多个晶体管T1、T2、T3(参照图3)、T4、T5、T6和T7、存储电容器Cst、电压供给线172和178以及OLED。

[0144] 多个信号线151、152、153、158、127、128和171分别施加扫描信号 $S_n$ 、前一扫描信号 $S_{n-1}$ 、旁路信号GB、发射控制信号EM和初始化电压 $V_{int}$ ,并且包括在行方向上布置的扫描线151、前一扫描线152、发射控制线153、旁路控制线158和初始化电压线127和128。多个信号线151、152、153、158、127、128和171还可包括横穿扫描线151、前一扫描线152、发射控制线153、旁路控制线158和初始化电压线127和128并且将数据信号 $D_m$ 施加到像素的数据线171。电压供给线172和178可横穿扫描线151、前一扫描线152、发射控制线153、旁路控制线158和初始化电压线127和128并且将驱动电压ELVDD施加到像素。

[0145] 扫描线151连接到栅极驱动器(未示出),以将扫描信号 $S_n$ 传输到开关晶体管T2和补偿晶体管T3。前一扫描线152连接到栅极驱动器,以将施加到设置在前一位置处的像素的前一扫描信号 $S_{n-1}$ 传输到初始化晶体管T4。初始化晶体管T4包括串联连接的两个晶体管,因此前一扫描信号 $S_{n-1}$ 被施加到串联连接并且包括在初始化晶体管T4中的两个晶体管的栅电极。

[0146] 发射控制线153连接到发射控制器(未示出),并且发射控制线153向操作控制晶体管T5和发射控制晶体管T6传输用于控制OLED发光的时间的发射控制信号EM。旁路控制线

158将旁路信号GB传输到旁路晶体管T7,并且在一些示例性实施方式中,可将与前一扫描信号Sn-1或扫描信号Sn相同的信号传输到旁路晶体管T7。

[0147] 数据线171传输由数据驱动器(未示出)产生的数据信号Dm,并且由OLED发射的光的亮度根据数据信号Dm而改变。下部电压供给线172施加驱动电压ELVDD。第一初始化电压线127传输初始化电压Vint以用于初始化驱动晶体管T1,并且第二初始化电压线128传输初始化电压Vint以用于初始化OLED的阳极。公共电压线741施加公共电压ELVSS。施加到下部电压供给线172、初始化电压线127和128以及公共电压线741的电压可分别为恒定电压。

[0148] 多个晶体管T1、T2、T3、T4、T5、T6和T7可包括驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、操作控制晶体管T5、发射控制晶体管T6和旁路晶体管T7。

[0149] 现在将对多个晶体管T1、T2、T3、T4、T5、T6和T7进行描述。

[0150] 首先,驱动晶体管T1对根据施加的数据信号Dm而输出的电流进行控制,输出的驱动电流Id施加到OLED,并且OLED的亮度由数据信号Dm控制。为此目的,驱动晶体管T1的第一电极S1布置成接收驱动电压ELVDD,并且驱动晶体管T1的第一电极S1通过操作控制晶体管T5连接到下部电压供给线172。此外,驱动晶体管T1的第一电极S1连接到开关晶体管T2的第二电极D2以接收数据信号Dm。驱动晶体管T1的第二电极D1(即,输出侧上的电极)布置成将电流输出到OLED,并且通过发射控制晶体管T6连接到OLED的阳极。

[0151] 驱动晶体管T1的栅电极G1连接到存储电容器Cst的一个电极(例如,第一存储电极E1)。驱动晶体管T1的栅电极G1处的电压根据存储在存储电容器Cst中的电压而改变,并且由驱动晶体管T1输出的驱动电流Id改变。存储电容器Cst保持施加到驱动晶体管T1的栅电极G1的电压。

[0152] 开关晶体管T2将数据信号Dm接收到像素中。开关晶体管T2的栅电极G2连接到扫描线151,并且开关晶体管T2的第一电极S2连接到数据线171。开关晶体管T2的第二电极D2连接到驱动晶体管T1的第一电极S1。当开关晶体管T2根据通过扫描线151传输的扫描信号Sn而被导通时,通过数据线171传输的数据信号Dm传输到驱动晶体管T1的第一电极S1。

[0153] 补偿晶体管T3和初始化晶体管T4被示出为具有包括串联连接的两个晶体管的配置。此处,串联连接的配置表示两个晶体管T3-1和T3-2的栅电极G3-1和G3-2被连接以接收相同信号并且一个晶体管的输出被施加到另一晶体管的输入的配置。

[0154] 补偿晶体管T3具有3-1晶体管T3-1和3-2晶体管T3-2被串联连接的配置。3-1晶体管T3-1的栅电极G3-1和3-2晶体管T3-2的栅电极G3-2彼此连接。

[0155] 补偿晶体管T3将当数据信号Dm经过驱动晶体管T1时改变的补偿电压(Dm+Vth的电压)传输到存储电容器Cst的第一存储电极E1。补偿晶体管T3包括串联连接的3-1晶体管T3-1和3-2晶体管T3-2。3-1晶体管T3-1的栅电极G3-1和3-2晶体管T3-2的栅电极G3-2连接到扫描线151。3-2晶体管T3-2的第一电极S3-2连接到驱动晶体管T1的第二电极D1,并且3-1晶体管T3-1的第二电极D3-1连接到存储电容器Cst的第一存储电极E1和驱动晶体管T1的栅电极G1。

[0156] 此外,3-1晶体管T3-1的第一电极S3-1和3-2晶体管T3-2的第二电极D3-2在连接部N3处彼此连接。连接部N3可为两个晶体管T3-1和T3-2彼此连接的连接节点。

[0157] 在将补偿晶体管T3描述为单个晶体管的情况下,3-2晶体管T3-2的第一电极S3-2成为补偿晶体管T3的第一电极S3,而3-1晶体管T3-1的第二电极D3-1成为补偿晶体管T3的

第二电极D3。补偿晶体管T3由通过扫描线151接收到的扫描信号 $S_n$ 来导通,以将驱动晶体管T1的栅电极G1与驱动晶体管T1的第二电极D1连接,并且也将驱动晶体管T1的第二电极D1与存储电容器Cst的第一存储电极E1连接。在这种情况下,补偿晶体管T3的一部分与数据线171之间产生寄生电容 $C_p$ 。

[0158] OLED显示器的示例性实施方式还包括屏蔽层M。屏蔽层M与用于连接补偿晶体管T3,特别是用于连接3-1晶体管T3-1和3-2晶体管T3-2的连接部N3重叠。开关晶体管T2的第一电极S2从数据线171接收数据信号 $D_m$ 。屏蔽层M设置成不与开关晶体管T2重叠,从而消除了屏蔽层M与数据线171之间的寄生电容。因此,可减小补偿晶体管T3的一部分与数据线171之间的寄生电容 $C_p$ ,减小数据线171的RC延迟,并因此可改善显示装置的功耗。

[0159] 初始化晶体管T4初始化驱动晶体管T1的栅电极G1和存储电容器Cst的第一存储电极E1。初始化晶体管T4的栅电极G4连接到前一扫描线152,并且初始化晶体管T4的第一电极S4连接到第一初始化电压线127。初始化晶体管T4的第二电极D4通过补偿晶体管T3的第二电极D3连接到存储电容器Cst的第一存储电极E1和驱动晶体管T1的栅电极G1。

[0160] 初始化晶体管T4根据通过前一扫描线152接收到的前一扫描信号 $S_{n-1}$ 而将初始化电压 $V_{int}$ 传输到驱动晶体管T1的栅电极G1和存储电容器Cst的第一存储电极E1。相应地,驱动晶体管T1的栅电极G1的栅极电压和存储电容器Cst被初始化。初始化电压 $V_{int}$ 可为具有低值并且使驱动晶体管T1导通的电压。

[0161] 初始化晶体管T4具有包括串联连接的两个晶体管的配置。初始化晶体管T4串联连接,并且在示例性实施方式中初始化晶体管T4可设置有单个晶体管。

[0162] 操作控制晶体管T5将驱动电压ELVDD传输到驱动晶体管T1。操作控制晶体管T5的栅电极G5连接到发射控制线153,并且操作控制晶体管T5的第一电极S5连接到下部电压供给线172。操作控制晶体管T5的第二电极D5连接到驱动晶体管T1的第一电极S1。

[0163] 发射控制晶体管T6将由驱动晶体管T1输出的驱动电流 $I_d$ 传输到OLED。发射控制晶体管T6的栅电极G6连接到发射控制线153,并且发射控制晶体管T6的第一电极S6连接到驱动晶体管T1的第二电极D1。发射控制晶体管T6的第二电极D6连接到OLED的阳极。

[0164] 操作控制晶体管T5和发射控制晶体管T6根据通过发射控制线153接收到的发射控制信号EM而被同步地导通,并且当驱动电压ELVDD通过操作控制晶体管T5施加到驱动晶体管T1的第一电极S1时,驱动晶体管T1根据驱动晶体管T1的栅电极G1的电压(即,存储电容器Cst的第一存储电极E1的电压)来输出驱动电流 $I_d$ 。输出的驱动电流 $I_d$ 通过发射控制晶体管T6传输到OLED。随着电流 $I_{oled}$ 流向OLED,OLED发光。

[0165] 旁路晶体管T7初始化OLED的阳极。旁路晶体管T7的栅电极G7连接到旁路控制线158,旁路晶体管T7的第一电极S7连接到OLED的阳极,并且旁路晶体管T7的第二电极D7连接到第二初始化电压线128。在示例性实施方式中,当旁路控制线158连接到前一扫描线152时,旁路信号GB可为具有与前一扫描信号 $S_{n-1}$ 相同时序的信号,并且当旁路控制线158连接到扫描线151时,旁路信号GB可为具有与扫描信号 $S_n$ 相同时序的信号。当旁路晶体管T7由旁路信号GB来导通时,初始化电压 $V_{int}$ 被施加到待初始化的OLED的阳极。

[0166] 存储电容器Cst的第一存储电极E1连接到驱动晶体管T1的栅电极G1、补偿晶体管T3的第二电极D3和初始化晶体管T4的第二电极D4,并且第二存储电极E2连接到下部电压供给线172。其结果,第一存储电极E1确定驱动晶体管T1的栅电极G1处的电压。第一存储电极

E1通过补偿晶体管T3的第二电极D3接收数据信号Dm,并且通过初始化晶体管T4的第二电极D4接收初始化电压Vint。

[0167] 在示例性实施方式中,一个像素的电路包括七个晶体管T1至T7和一个电容器Cst,但是本发明不限于此,并且晶体管和电容器的数量及其组合可以以各种方式修改。

[0168] 虽未示出,但是OLED显示器包括用于显示图像的显示区域,并且像素以各种方式(诸如矩阵形式)排列在显示区域中。

[0169] 现在将参考图5对OLED显示器的一个像素的操作的示例性实施方式进行描述。

[0170] 参照图5,在初始化部分期间,低电平的前一扫扫信号Sn-1通过前一扫扫线152供给到像素。在接收到低电平的前一扫扫信号Sn-1后,初始化晶体管T4被导通,以使得初始化电压Vint通过初始化晶体管T4施加到驱动晶体管T1的栅电极G1和存储电容器Cst的第一存储电极E1。其结果,驱动晶体管T1和存储电容器Cst被初始化。初始化电压Vint的电压可为低电压,并且驱动晶体管T1可被导通。

[0171] 初始化部分中的旁路晶体管T7可初始化OLED的阳极,并且可防止在驱动晶体管T1不导通的条件下释放的少量电流施加到OLED。此处,少量电流是旁路电流Ibp(参照图4),并且通过旁路晶体管T7放电到初始化电压Vint端。其结果,OLED不会释放不需要的光,以使得可更清楚地显示黑灰色并且可改善对比度。在这种情况下,旁路信号GB可为具有与扫描信号Sn相同时序的信号,并且在示例性实施方式中,旁路信号GB可为具有与前一扫扫信号Sn-1相同时序的信号。在其它示例性实施方式中,旁路晶体管T7可被省略。

[0172] 在数据编程部分期间,通过扫描线151将低电平的扫描信号Sn供给到像素。在这种情况下,可供给具有与扫描信号Sn相同时序的旁路信号GB。开关晶体管T2和补偿晶体管T3通过低电平的扫描信号Sn导通。

[0173] 当开关晶体管T2被导通时,数据信号Dm通过开关晶体管T2施加到驱动晶体管T1的第一电极S1。

[0174] 在这种情况下,可在用于供给数据信号Dm的数据线171与开关晶体管T2或补偿晶体管T3之间形成寄生电容。在OLED显示器的示例性实施方式中,屏蔽层M设置为与补偿晶体管T3重叠,特别是与连接部N3重叠,从而减小由数据线171和补偿晶体管T3引起的寄生电容。此外,屏蔽层M设置为不与用于接收数据信号Dm的开关晶体管T2重叠,从而消除由数据线171和补偿晶体管T3引起的寄生电容。

[0175] 相应地,在示例性实施方式中,可在OLED显示器中使数据线171的寄生电容最小化,从而最小化数据线171的RC延迟,并且最终在降低功耗的同时改善显示装置的显示品质。

[0176] 此外,在数据编程部分期间,补偿晶体管T3被导通,并且其结果,驱动晶体管T1的第二电极D1电连接到驱动晶体管T1的栅电极G1和存储电容器Cst的第一存储电极E1。驱动晶体管T1的栅电极G1和驱动晶体管T1的第二电极D1被二极管连接。在初始化部分期间,因为低电压(初始化电压Vint)被施加到驱动晶体管T1的栅电极G1,因此驱动晶体管T1被导通。其结果,输入到驱动晶体管T1的第一电极S1的数据信号Dm经过驱动晶体管T1的沟道,由驱动晶体管T1的第二电极D1输出,穿过补偿晶体管T3,并且被存储在存储电容器Cst的第一存储电极E1中。

[0177] 在这种情况下,施加到第一存储电极E1的电压根据驱动晶体管T1的阈值电压Vth

而改变,驱动晶体管T1的第一电极S1处的电压为数据信号Dm,并且当驱动晶体管T1的栅电极G1处的电压为初始化电压Vint时,输出到驱动晶体管T1的第二电极D1的电压可为 $V_{gs}+V_{th}$ 。此处,如上所述,电压 $V_{gs}$ 是驱动晶体管T1的栅电极G1与驱动晶体管T1的第一电极S1之间的电压差,因此其可具有 $Dm-V_{int}$ 的值。因此,由驱动晶体管T1的第二电极D1输出并存储在第一存储电极E1中的电压可具有 $Dm-V_{int}+V_{th}$ 的值。

[0178] 在发射部分期间,由发射控制线153供给的发射控制信号EM具有低电平值,因此操作控制晶体管T5和发射控制晶体管T6被导通。其结果,驱动电压ELVDD被施加到驱动晶体管T1的第一电极S1,并且驱动晶体管T1的第二电极D1连接到OLED。驱动晶体管T1根据驱动晶体管T1的栅电极G1处的电压与驱动晶体管T1的第一电极S1处的电压(即,驱动电压ELVDD)之间的电压差来产生驱动电流Id。

[0179] 关于计算方程式,在使用多晶半导体的P型晶体管的情况下, $V_{th}$ 的值可略大于零或为负值。此外,+和-的表述根据电压计算方向而为可改变的。当发射部分结束时,提供初始化部分以从头开始重复相同的操作。

[0180] 根据电压或电流施加方向,多个晶体管T1、T2、T3、T4、T5、T6和T7的第一电极和第二电极中的一个可为源电极,而其另一个可为漏电极。

[0181] 此外,在示例性实施方式中,在初始化部分期间,低电平的旁路信号GB可施加到旁路晶体管T7。在接收到低电平的旁路信号GB后,旁路晶体管T7被导通,因此初始化电压Vint通过旁路晶体管T7施加到OLED的阳极。其结果,OLED的阳极被初始化。

[0182] 虽然已结合目前被认为是实际的示例性实施方式对本发明进行了描述,但是应当理解,本发明不限于所公开的实施方式,而是相反,旨在涵盖包括在所附权利要求书的精神和范围内的各种修改和等同布置。

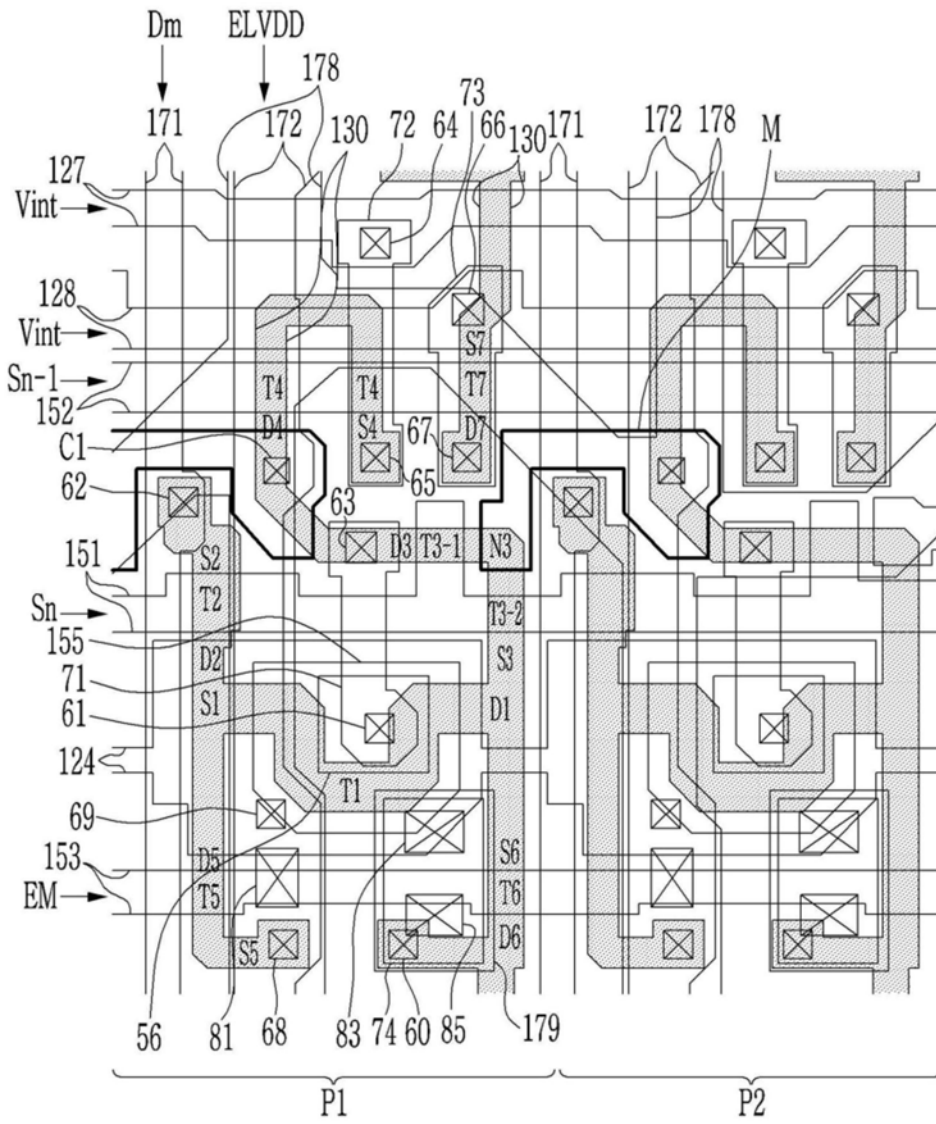


图1

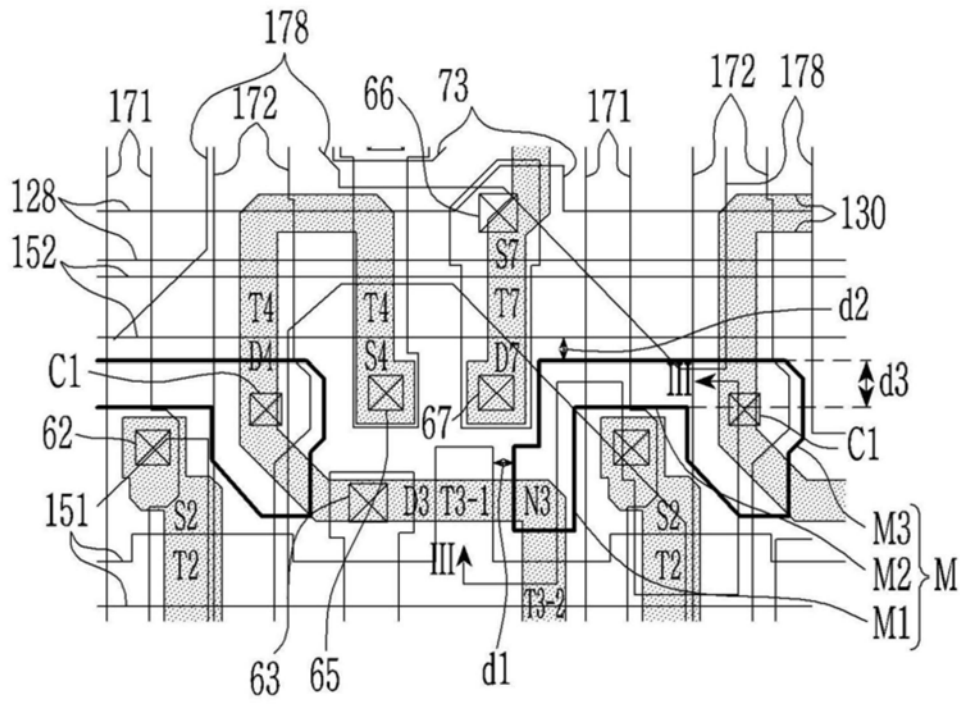


图2

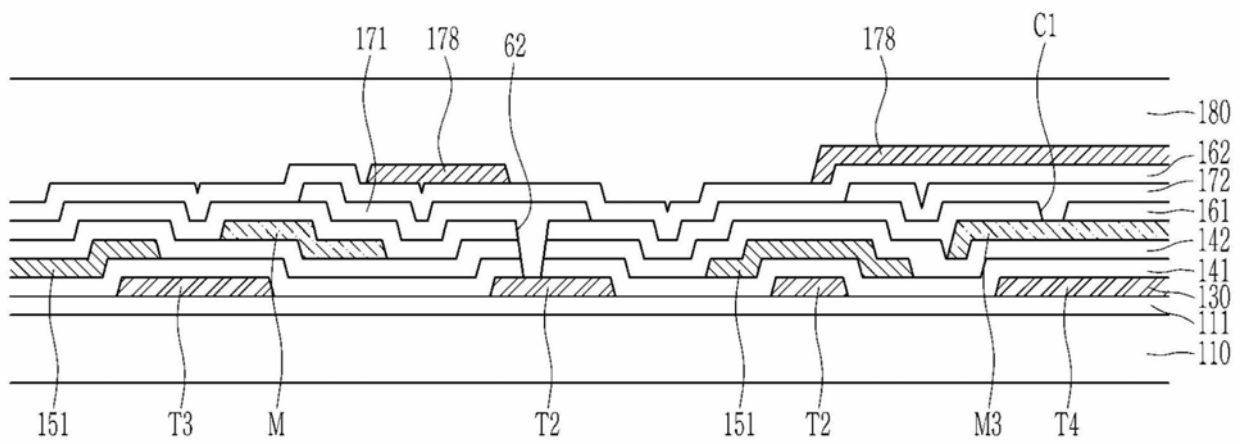


图3

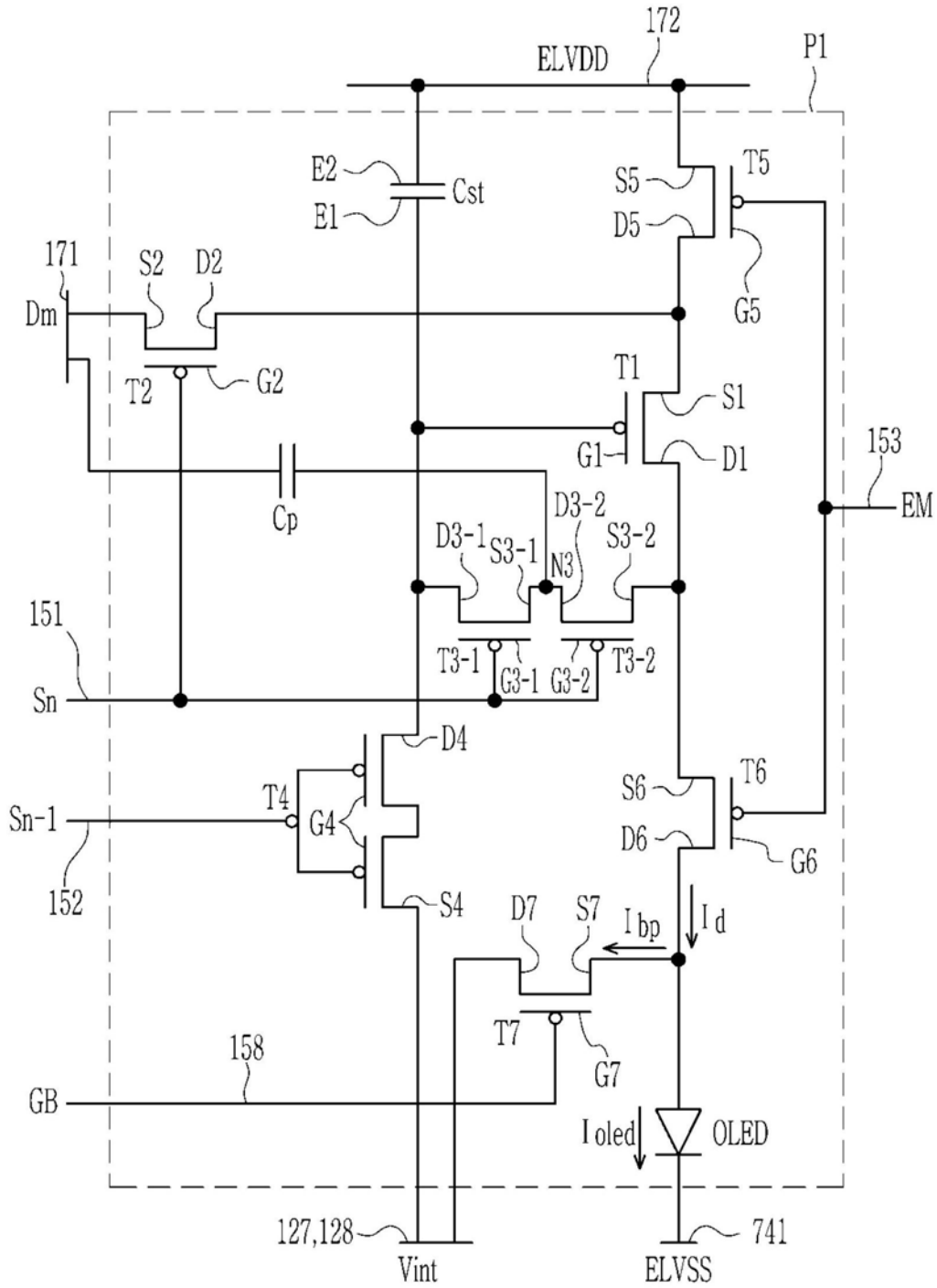


图4

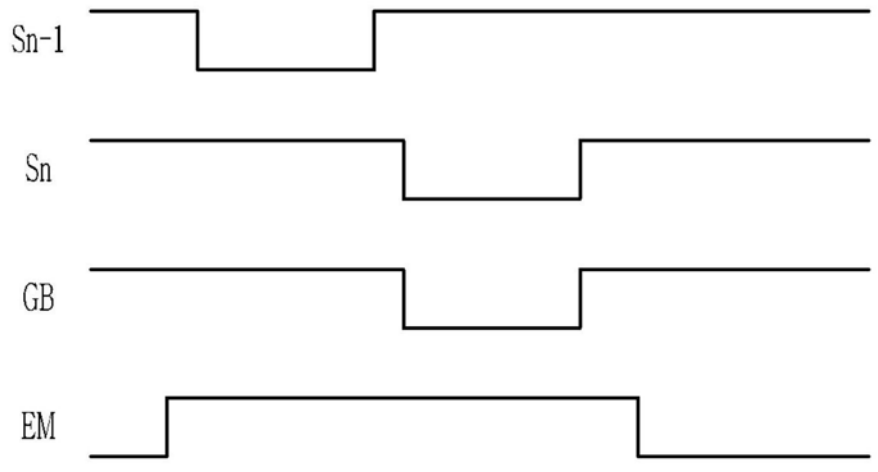


图5

专利名称(译)	有机发光二极管显示器		
公开(公告)号	<a href="#">CN111243510A</a>	公开(公告)日	2020-06-05
申请号	CN201911179959.5	申请日	2019-11-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	罗志洙 文重守 玄采翰 金阳完		
发明人	罗志洙 文重守 玄采翰 金阳完		
IPC分类号	G09G3/3208 G09G3/3266 G09G3/3258 H01L27/32		
CPC分类号	G09G3/3233 G09G3/325 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G3/3266 G09G3/3291 H01L27/00		
优先权	1020180149532 2018-11-28 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

公开了有机发光二极管(OLED)显示器。有机发光二极管显示器包括衬底、位于衬底上的半导体层、位于半导体层上的第一信号线和第二信号线、位于第一信号线和第二信号线上的屏蔽层、位于屏蔽层上的数据线和位于数据线上的OLED，其中，晶体管包括驱动晶体管、连接到第一信号线和数据线的第二晶体管以及包括连接到第一信号线的栅电极、连接到驱动晶体管的第二电极的第三电极和连接到驱动晶体管的栅电极的第四电极的第三晶体管，屏蔽层包括与连接部的至少一部分重叠的重叠部并且不与第二晶体管重叠，并且在平面图中，屏蔽层在其间具有间隙的情况下与第一信号线和第二信号线间隔开。

