



(12)发明专利申请

(10)申请公布号 CN 110520923 A

(43)申请公布日 2019.11.29

(21)申请号 201880001415.7

(22)申请日 2018.09.20

(85)PCT国际申请进入国家阶段日

2018.09.21

(86)PCT国际申请的申请数据

PCT/CN2018/106726 2018.09.20

(71)申请人 京东方科技股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 殷新社

(74)专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 彭瑞欣 张天舒

(51)Int.Cl.

G09G 3/3225(2016.01)

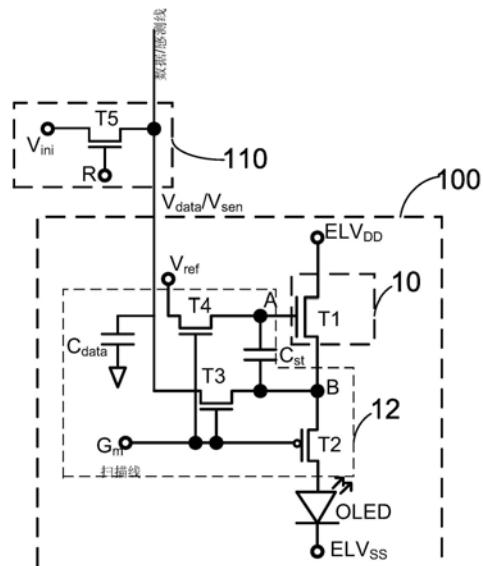
权利要求书4页 说明书12页 附图8页

(54)发明名称

具有时间共享信号线的像素电路、像素补偿方法和显示设备

(57)摘要

本申请公开了一种用于显示面板的M行有源像素矩阵中的一个像素的像素电路(100)。所述像素电路(100)包括：数据输入和感测子电路(12)，其至少经由信号线(T1)耦接至驱动晶体管和与一行中的像素相关联的发光器件(OLED)。数据输入和感测子电路(12)构造为在显示一帧画面的当前周期中使用信号线作为数据线以将数据信号加载至像素。基于先前M-1个周期的一个周期中检测到的用于像素的补偿信号来补偿所述数据信号。当从所述M行有源像素矩阵选择了所述一行时，信号线还每周期一次地用作感测线，以检测当前周期的感测信号，从而产生用于像素的补偿信号。



1. 一种像素电路, 用于显示面板的M行有源像素矩阵中的一个像素, 所述像素电路包括:

驱动子电路, 其分别耦接至第一电源、第一节点、第二节点, 并且构造为驱动所述M行有源像素矩阵中的第m行像素中的像素的发光器件, $1 \leq m \leq M$; 和

数据输入和感测子电路, 其分别耦接至所述第一节点、所述第二节点、参考电压端、与所述第m行像素中的所述像素关联的扫描线、信号线、以及与所述像素关联的所述发光器件; 其中, 所述数据输入和感测子电路构造为: 当所述第m行像素是在显示一帧图像的当前周期中用于感测的选定行时, 在感测时间段中使用所述信号线作为感测线以检测感测信号从而产生用于所述像素的补偿信号, 并且在数据输入和补偿时间段中使用所述信号线作为数据线以加载基于用于所述像素的所述补偿信号补偿的数据信号。

2. 根据权利要求1所述的像素电路, 其中, 所述数据输入和感测子电路还构造为: 当所述第m行像素不是当前周期中用于感测的选定行时, 在数据输入和补偿时间段中使用所述信号线作为数据线以加载基于补偿信号补偿的数据信号, 所述补偿信号是在所述第m行像素作为选定行的先前一个周期中为所述第m行像素中的所述像素产生的。

3. 根据权利要求2所述的像素电路, 其中, 所述驱动子电路包括: 驱动晶体管, 其具有与所述第一电源耦接的漏极、与所述第一节点耦接的栅极、以及与所述第二节点耦接的源极; 其中, 所述数据输入和感测子电路包括:

第二晶体管, 其具有与所述第二节点耦接的源极、与所述扫描线耦接的栅极、以及与所述发光器件的阳极耦接的漏极, 所述发光器件的阴极耦接至第二电源;

第三晶体管, 其具有与所述信号线耦接的漏极、与所述扫描线耦接的栅极、以及与所述第二节点耦接的源极;

第四晶体管, 其具有与所述参考电压端耦接的漏极、与所述扫描线耦接的栅极、以及与所述第一节点耦接的源极; 和

存储电容器, 其具有与所述第一节点耦接的第一电极和与所述第二节点耦接的第二电极。

4. 根据权利要求3所述的像素电路, 其中, 所述第一电源提供固定高电压, 所述第二电源提供固定低电压, 所述第二晶体管是p型晶体管, 所述驱动晶体管、所述第三晶体管和所述第四晶体管中的每一个是n型晶体管; 所述发光器件是有机发光二极管。

5. 根据权利要求3所述的像素电路, 其中, 每个周期包括(M-1)次普通扫描和一次感测扫描, 其中, 所述(M-1)次普通扫描中的每一次对应于: 在所述数据输入和补偿时间段中将有效栅极驱动信号施加至与(M-1)行中没有用于感测的选定行的第m行像素相关联的扫描线以将数据信号加载至用作数据线的所述信号线并且还将数据信号加载至所述驱动晶体管的源极, 以及将来自所述参考电压端的参考电压设置至所述驱动晶体管的栅极, 从而确定用于在当前周期的剩余时间中驱动第m行像素中的像素的发光器件发光的驱动电流, 其中, 所述数据信号是通过以下方式补偿而得的: 当前周期中为像素提供的原始数据电压减去在先前(M-1)个周期的一个周期中检测到的感测信号中携带的所述驱动晶体管的阈值电压。

6. 根据权利要求5所述的像素电路, 其中, 所述一次感测扫描对应于在所述数据输入和补偿时间段之前添加的、用于在当前周期中被选定用于感测的第m行像素的感测时间段, 其

中,所述感测时间段包括:复位子时间段、设立子时间段和采样子时间段,其中,所述一次感测扫描是每次普通扫描的K倍长,其中,K是多达几十的数。

7.根据权利要求6所述的像素电路,其还耦接至偏置电路,所述偏置电路包括:第五晶体管,其具有与初始化电压端耦接的漏极、与复位端耦接的栅极、以及与所述信号线耦接的源极,其中,所述复位端在所述复位子时间段中提供有效复位信号以将来自所述初始化电压端的初始化电压设置至与所述信号线相关联的寄生电容器并将所述初始化电压经由所述第二节点设置至所述驱动晶体管的源极,其中,所述初始化电压设置为小于第一电压,所述第一电压等于所述参考电压减去所述驱动晶体管的阈值电压。

8.根据权利要求7所述的像素电路,其中,在所述设立子时间段中将所述驱动晶体管的源极逐渐充电至所述第一电压,在所述一次感测扫描中使得所述设立子时间段足够长以允许所述第一电压完全地存储在所述信号线的所述寄生电容器中。

9.根据权利要求8所述的像素电路,其中,在所述采样子时间段中,所述信号线用作感测线,从该感测线读取存储在所述信号线的所述寄生电容器中的第一电压作为感测信号并将其发送至外部补偿模块以推导作为补偿信号的所述驱动晶体管的阈值电压并产生用于像素的补偿的数据信号,所述补偿的数据信号是原始数据信号和阈值电压之间的差值。

10.根据权利要求9所述的像素电路,其中,

在所述感测时间段之后的所述数据输入和补偿时间段中,所述信号线用作数据线,用于将所述用于像素的补偿的数据信号发送回所述数据线并且用于在所述存储电容器中存储第二电压,所述第二电压是所述参考电压减去所述补偿的数据信号,用于产生用于在当前周期的剩余时间中的数据输入和补偿时间段之后驱动像素的发光器件发光的驱动电流。

11.根据权利要求9所述的像素电路,其中,在当前周期的一次感测扫描中的所述感测时间段之后的所述数据输入和补偿时间段中将所述补偿的数据信号加载至所述信号线之前,所述用于感测的选定行中的像素的所述补偿的数据信号针对所述感测时间段中的发光损耗通过增加额外补偿信号补偿,所述额外补偿信号为 $(K-1)/M \cdot 100\%$ 的补偿的数据信号;并且

在接着的 $(M-1)$ 个周期中的每一个中的没有所述感测时间段的一次普通扫描中,用于非所述用于感测的选定行的任意一行中的像素的补偿的数据信号构造为在所述数据输入和补偿时间段中在没有所述额外补偿信号的情况下加载至所述数据线。

12.根据权利要求6所述的像素电路,其中,所述一次感测扫描与每周期从所述M行有源像素矩阵中选定的一行相关联,所述选定的一行在M个周期中从第一周期中的第一行($m=1$)循环至第M周期中的最后一行($m=M$)。

13.一种显示设备,包括显示面板,所述显示面板具有M行有源像素矩阵、布置在每个像素中的权利要求1至12中任一项所述的包括发光器件的像素电路、与关联于所述像素电路的信号线耦接的偏置电路、经由所述信号线与所述像素电路连接的驱动器IC、以及控制器,所述控制器包括经由通信接口与驱动器IC耦接的补偿模块,其中,所述信号线在显示一帧图像的当前周期的感测扫描中用作感测线,以检测所述像素的本地电参数并将携带所述本地电参数的感测信号发送至所述控制器中的补偿模块,并且替代性地,所述信号线用作数据线,以将所述补偿模块基于所述本地电参数而补偿的数据信号加载回所述像素。

14.根据权利要求13所述的显示设备,其中,所述M行有源像素矩阵中的每一行像素至

少与用于供应扫描信号的扫描线相关联,所述扫描信号具有针对普通扫描的一个单位扫描时间的脉冲宽度或针对感测扫描的K个单位扫描时间的延长脉冲宽度,其中K是多达几十的数。

15. 根据权利要求14所述的显示设备,其中,在显示一帧画面的每个周期中一行接一行地逐行扫描所述M行有源像素矩阵,其中,仅针对选定用于感测的一行像素执行所述感测扫描,并且针对所述M行有源像素矩阵中的非选定用于感测的行的剩余(M-1)行中的每一行执行普通扫描,其中,从一个周期到下一个周期设置具有至少(K-1)个单位扫描时间的消隐时间。

16. 根据权利要求15所述的显示设备,其中,在M个周期中通过在所述M行有源像素矩阵的M行之中顺序地循环来每周期一次地选定所述用于感测的一行。

17. 一种用于在显示一帧图像的一个周期中驱动具有M行有源像素矩阵的显示面板的方法,所述方法包括:

将控制信号一行接一行地扫描至所述M行有源像素矩阵中的M行像素,以将参考电压设置至与第m行中的像素相关联的像素电路中的驱动晶体管的栅极电压,1≤m≤M;

如果在当前周期中所述第m行被选择作为感测行,则利用与所述像素电路相连接的信号线作为感测线;

在当前周期中的延长扫描时间中的感测时间段中,从所述感测线读取感测信号以确定的补偿的数据信号;

在所述感测时间段之后的数据输入和补偿时间段中,使得所述信号线作为数据线;

在所述数据输入和补偿时间段中经由所述数据线加载所述补偿的数据信号以设置与所述感测行中的所述像素相关联的所述像素中的驱动晶体管的源极电压;和

在当前周期中的没有感测时间段的普通扫描时间中的数据输入和补偿时间段中,如果所述第m行属于非所述感测行的其它(M-1)行,则经由用作数据线的所述信号线加载数据信号以设置所述像素电路中的驱动晶体管的源极电压,基于在先前(M-1)个周期的一个周期中读取的另一感测信号来补偿所述数据信号。

18. 根据权利要求17所述的方法,其中,所述普通扫描时间包括一个单位时间并且所述延长扫描时间包括K倍单位时间,其中K多达几十。

19. 根据权利要求18所述的方法,其中,读取所述感测信号的步骤包括:在所述感测时间段的复位子时间段中首先将所述感测线复位为初始化电压,所述初始化电压设置为小于第一电压,所述第一电压等于所述参考电压减去所述驱动晶体管的阈值电压;

在所述延长扫描时间中通过使得K足够大来在所述感测时间段的设立子时间段中将所述感测线充电达到所述第一电压;和

在所述感测时间段的采样子时间段中将所述第一电压发送至外部补偿模块以产生等于原始数据电压减去所述驱动晶体管的阈值电压的补偿数据信号。

20. 根据权利要求19所述的方法,其中,加载补偿的数据信号的步骤包括:将具有额外补偿的数据信号从所述外部补偿模块发送至与当前一个周期中选择为所述感测行的一行中的像素相关联的像素电路,所述额外补偿用于覆盖所述驱动晶体管的阈值电压补偿之外的在所述感测时间段期间的发光时间损耗;和

在接着的(M-1)个周期中的每一个中,将具有所述驱动晶体管的阈值电压补偿的补偿

的数据信号从所述外部补偿电路发送至像素电路的数据线以设置所述像素电路中的驱动晶体管的源极电压,该像素电路与非感测行的同一第m行中的同一像素相关联。

具有时间共享信号线的像素电路、像素补偿方法和显示设备

技术领域

[0001] 本申请涉及显示技术,更具体地,涉及一种具有经由共享信号线的外部补偿的像素电路、像素补偿方法和显示设备。

背景技术

[0002] 基于有机发光二极管 (OLED) 的显示面板中像素的发光由来自与驱动晶体管串联耦接的驱动电压源的驱动电流驱动,并且受到来自数据信号的栅极电压的控制,所述数据信号提供像素的灰度。典型的2T1C像素电路根据驱动晶体管的阈值电压V_{th}和驱动晶体管的源极电压来产生驱动电流。像素间V_{th}的任何漂移导致相应像素的发光差异,导致不良图像质量。已经提出利用内部补偿方案的一些方法来补偿显示面板中的驱动晶体管的阈值电压的漂移,从而实现较佳的显示质量。仍然期望对像素电路和驱动方法的、具有减少数量的控制信号线及对电路电参数的漂移的更完全的补偿的改进设计。

发明内容

[0003] 在一方面,本公开提供了一种用于显示面板的M行有源像素矩阵中的一个像素的像素电路。该像素电路包括:驱动子电路,其分别耦接至第一电源、第一节点、第二节点,并且构造为驱动M行有源像素矩阵中的第m行像素中的像素的发光器件。 $1 \leq m \leq M$ 。此外,像素电路包括:数据输入和感测子电路,其分别耦接至第一节点、第二节点、参考电压端、与第m行像素中的所述像素关联的扫描线、信号线、以及与所述像素关联的所述发光器件。数据输入和感测子电路构造为:当第m行像素是在显示一帧图像的当前周期中用于感测的选定行时,在感测时间段中使用信号线作为感测线以检测感测信号从而产生用于像素的补偿信号,并且在数据输入和补偿时间段中使用信号线作为数据线以加载基于用于像素的补偿信号补偿的数据信号。

[0004] 可选地,数据输入和感测子电路还构造为:当第m行像素不是当前周期中用于感测的选定行时,在数据输入和补偿时间段中使用信号线作为数据线以加载基于补偿信号补偿的数据信号,所述补偿信号是在第m行像素作为选定行的先前一个周期中为第m行像素中的像素产生的。

[0005] 可选地,驱动子电路包括:驱动晶体管,其具有与第一电源耦接的漏极、与第一节点耦接的栅极、以及与第二节点耦接的源极。数据输入和感测子电路包括:第二晶体管,其具有与第二节点耦接的源极、与扫描线耦接的栅极、以及与发光器件的阳极耦接的漏极,所述发光器件的阴极耦接至第二电源。数据输入和感测子电路还包括:第三晶体管,其具有与信号线耦接的漏极、与扫描线耦接的栅极、以及与第二节点耦接的源极。此外,数据输入和感测子电路还包括:第四晶体管,其具有与参考电压端耦接的漏极、与扫描线耦接的栅极、以及与第一节点耦接的源极。此外,数据输入和感测子电路包括:存储电容器,其具有与第一节点耦接的第一电极和与第二节点耦接的第二电极。

[0006] 可选地,第一电源提供固定高电压。可选地,第二电源提供固定低电压。第二晶体

管是p型晶体管。驱动晶体管、第三晶体管和第四晶体管中的每一个是n型晶体管。发光器件是有机发光二极管。

[0007] 可选地,每个周期包括(M-1)次普通扫描和一次感测扫描。(M-1)次普通扫描中的每一次对应于:在数据输入和补偿时间段中将有效栅极驱动信号施加至与(M-1)行中没有用于感测的选定行的第m行像素相关联的扫描线以将数据信号加载至用作数据线的信号线从而设置电压并且还将数据信号加载至驱动晶体管的源极,以及将来自参考电压端的参考电压设置至驱动晶体管的栅极,从而确定用于在当前周期的剩余时间中驱动第m行像素中的像素的发光器件发光的驱动电流,其中数据信号是通过以下方式补偿而得的:当前周期中为像素提供的原始数据电压减去在先前(M-1)个周期的一个周期中检测到的感测信号中携带的驱动晶体管的阈值电压。

[0008] 可选地,所述一次感测扫描对应于在数据输入和补偿时间段之前添加的、用于在当前周期中被选定用于感测的第m行像素的感测时间段。感测时间段包括:复位子时间段、设立子时间段和采样子时间段。所述一次感测扫描是每次普通扫描的K倍长。K是多达几十的数。

[0009] 可选地,像素电路还耦接至偏置电路,所述偏置电路包括:第五晶体管,其具有与初始化电压端耦接的漏极、与复位端耦接的栅极、以及与信号线耦接的源极。复位端在复位子时间段中提供有效复位信号以将来自初始化电压端的初始化电压设置至与信号线相关联的寄生电容器并将初始化电压经由第二节点设置至驱动晶体管的源极。初始化电压设置为小于第一电压,第一电压等于参考电压减去驱动晶体管的阈值电压。

[0010] 可选地,在设立子时间段中将驱动晶体管的源极逐渐充电至第一电压,在所述一次感测扫描中使得设立子时间段足够长以允许第一电压完全地存储在信号线的寄生电容器中。

[0011] 可选地,在采样子时间段中,信号线用作感测线,从该感测线读取存储在信号线的寄生电容器中的第一电压作为感测信号并将其发送至外部补偿模块以推导作为补偿信号的驱动晶体管的阈值电压并产生用于像素的补偿的数据信号。补偿的驱动信号是原始数据信号与阈值电压之间的差值。

[0012] 可选地,在感测时间段之后的数据输入和补偿时间段中,信号线用作数据线,用于将用于像素的补偿的数据信号发送回数据线并且用于在存储电容器中存储第二电压,第二电压是参考电压减去补偿的数据信号,用于产生用于在当前周期的剩余时间中的数据输入和补偿时间段之后驱动像素的发光器件发光的驱动电流。

[0013] 可选地,在当前周期的一次感测扫描中的感测时间段之后的数据输入和补偿时间段中将所述补偿的数据信号加载至所述信号线之前,所述用于感测的选定行中的像素的补偿的数据信号针对感测时间段中的发光损耗通过增加额外补偿信号补偿该补偿的数据信号,所述额外补偿信号为(K-1)/M • 100%的补偿的数据信号。在接着的(M-1)个周期中的每一个中的没有感测时间段的一次普通扫描中,用于非用于感测的选定行的任意一行中的像素的补偿的数据信号构造为在数据输入和补偿时间段中在没有额外补偿信号的情况下加载至数据线。

[0014] 可选地,所述一次感测扫描与每周期从M行有源像素矩阵中选定的一行相关联,所述选定的一行在M个周期中从第一周期中的第一行(m=1)循环至第M周期中的最后一行(m

=M)。

[0015] 在另一方面,本公开提供一种显示设备,其包括显示面板,所述显示面板具有M行有源像素矩阵、本文所述并布置在每个像素中的包括发光器件的像素电路、与信号线耦接的偏置电路、经由信号线与像素电路连接的驱动器IC、以及控制器,所述控制器包括经由通信接口与驱动器IC耦接的补偿模块。信号线在显示一帧图像的当前周期的感测扫描中用作感测线,以检测像素的本地电参数并将携带本地电参数的感测信号发送至控制器中的补偿模块。替代性地,信号线用作数据线,用于将补偿模块基于本地电参数补偿的数据信号加载回像素。

[0016] 可选地,M行有源像素矩阵中的每一行像素至少与用于供应扫描信号的扫描线相关联,该扫描信号具有针对普通扫描的一个单位扫描时间的脉冲宽度或针对感测扫描的K个单位扫描时间的延长脉冲宽度。K是多达几十的数。

[0017] 可选地,在显示一帧画面的每个周期中一行接一行地逐行扫描所述M行有源像素矩阵。仅针对选定用于感测的一行像素执行感测扫描,并且针对M行有源像素矩阵中的非选定用于感测的行的剩余(M-1)行中的每一行执行普通扫描。从一个周期到下一个周期设置具有至少(K-1)个单位扫描时间的消隐时间。

[0018] 可选地,在M个周期中通过在M行有源像素矩阵的M行之中顺序地循环来每周期一次地选定用于感测的所述一行。

[0019] 在又一方面,本公开提供了一种用于在显示一帧图像的一个周期中驱动具有M行有源像素矩阵的显示面板的方法。所述方法包括:将控制信号一行接一行扫描至M行有源像素矩阵中的M行像素,以将参考电压设置至与第m行中的像素相关联的像素电路中的驱动晶体管的栅极电压,1≤m≤M。所述方法还包括:如果在当前周期中第m行被选择作为感测行,则利用与像素电路相连接的信号线作为感测线。此外,所述方法包括:在当前周期中的延长扫描时间中的感测时间段中,从感测线读取感测信号以确定的补偿的数据信号。所述方法还包括:在感测时间段之后的数据输入和补偿时间段中,使得所述信号线作为数据线。此外,所述方法包括:在数据输入和补偿时间段中经由数据线加载补偿的数据信号以设置与感测行中的像素相关联的该像素中的驱动晶体管的源极电压。此外,所述方法包括:在当前周期中的没有感测时间段的普通扫描时间中的数据输入和补偿时间段中,如果第m行属于非感测行的其它(M-1)行,则经由用作数据线的信号线加载数据信号以设置像素电路中的驱动晶体管的源极电压。基于在先前(M-1)个周期中的一个周期中读取的另一感测信号来补偿数据信号。

[0020] 可选地,普通扫描时间包括一个单位时间并且延长扫描时间包括K倍单位时间,其中K多达几十。

[0021] 可选地,读取感测信号的步骤包括:在感测时间段的复位子时间段中首先将感测线复位为初始化电压。初始化电压设置为小于第一电压,第一电压等于参考电压减去驱动晶体管的阈值电压。读取感测信号的步骤还包括:在延长扫描时间中通过使得K足够大来在感测时间段的设立子时间段中将感测线充电达到第一电压。读取感测信号的步骤还包括:在感测时间段的采样子时间段中将第一电压发送至外部补偿模块以产生等于原始数据电压减去驱动晶体管的阈值电压的补偿数据信号。

[0022] 可选地,加载补偿的数据信号的步骤包括:将具有额外补偿的补偿的数据信号从

外部补偿模块发送至与当前一个周期中选择为感测行的一行中的像素相关联的像素电路，所述额外补偿用于覆盖驱动晶体管的阈值电压补偿之外的在感测时间段期间的发光时间损耗。加载补偿的数据信号的步骤还包括：在接着的 (M-1) 个周期中的每一个中，将具有驱动晶体管的阈值电压补偿的补偿的数据信号从外部补偿电路发送至像素电路的数据线以设置像素电路中的驱动晶体管的源极电压，该像素电路与非感测行的同一第m行中的同一像素相关联。

附图说明

[0023] 以下附图仅为根据所公开的各种实施例的用于示意性目的的示例，而不旨在限制本发明的范围。

[0024] 图1是根据本公开的一些实施例的与偏置电路和驱动器IC外部耦接的具有时间共享信号线的4T1C结构的电路示意图。

[0025] 图2是根据本公开的实施例的像素电路及在普通扫描中的数据输入和补偿时间段中的相应信号时序波形。

[0026] 图3是根据本公开的实施例的与偏置电路耦接的像素电路及在感测扫描中的其后为数据输入和补偿时间段的感测时间段中的相应信号时序波形。

[0027] 图4是根据本公开的实施例的感测时间段中的设立子时间段和采样子时间段中操作的像素电路的有效电路。

[0028] 图5是示出根据本公开的实施例的扫描三个连续帧的示例的示意性时序图。

[0029] 图6是根据本公开的实施例的示例性阵列上栅极驱动器驱动电路及具有针对至少一条扫描线的延长扫描时间的相应栅极驱动信号。

[0030] 图7是示出根据本公开的实施例的以将第三行选为感测行的方式扫描M行有源像素矩阵的显示面板的一帧的示意性时序图。

[0031] 图8是根据本公开的实施例的每个像素均包括图1的具有时间共享信号线的像素电路的显示设备的示意图。

具体实施方式

[0032] 现在将参照以下实施例更具体地描述本公开。需注意，以下对一些实施例的描述仅针对示意和描述的目的而呈现于此。其不旨在是穷尽性的或者受限为所公开的确切形式。

[0033] 虽然利用各种补偿方案对像素电路设计提供了许多方法，所述补偿方案用于产生实质上独立于所提出的像素电路中的驱动晶体管的阈值电压的驱动电流，但是这些电路设计要么仍然太复杂，带有许多内建的晶体管，要么需要许多控制信号线来操作，从而限制了其针对高分辨率显示面板最小化像素尺寸的能力。因此，本公开特别提供了具有共享信号线的像素电路、具有改进的外部补偿方案的驱动方法、以及具有该像素电路的显示设备，其实质上消除了由于现有技术的限制和缺陷而导致的问题中的一个或多个。

[0034] 在一方面，本公开提供了一种像素电路，其具有简化电路设计以驱动与像素面板的M行有源像素矩阵中的像素相关联的发光器件发光。可选地，显示面板包括M×N像素矩阵构成的有源区域。可选地，与每个像素相关联的发光器件使用有机发光二极管 (OLED) 以产

生用于生成像素画面的光。可选地，显示面板是具有高分辨率的OLED显示面板，例如，在垂直格式QHD显示面板中M=2560行像素。每个像素包括像素电路。图1是根据本公开的一些实施例的与偏置电路和驱动器IC外部耦接的具有时间共享信号线的4T1C结构的电路示意图。在实施例中，像素电路100包括：驱动子电路10，其分别耦接至第一电源ELV_{DD}、第一节点A、第二节点B，并且构造为驱动M行有源像素矩阵中的第m行像素中的像素的发光二极管(LED)。 $1 \leq m \leq M$ 。此外，像素电路100包括：数据输入和感测子电路12，其分别耦接至第一节点A、第二节点B、参考电压端V_{ref}、与第m行像素中的像素关联的扫描线、信号线、以及与像素关联的LED。在实施例中，数据输入和感测子电路12构造为：当第m行像素是在显示一帧图像的当前周期中用于感测的选定行时，在感测时间段中使用信号线作为感测线以检测感测信号从而产生用于像素的补偿信号，并且在数据输入和补偿时间段中使用信号线作为数据线以加载基于用于像素的补偿信号而补偿的数据信号。

[0035] 在具体实施例中，参照图1，像素电路100包括耦接至发光二极管的四个晶体管T1、T2、T3和T4以及电容器C_{st}。可选地，驱动子电路10包括与发光器件耦接的驱动晶体管。可选地，第一晶体管T1是驱动晶体管，其构造为对LED提供稳定驱动电流。可选地，数据输入和感测子电路12包括是三个开关晶体管和电容器。驱动晶体管T1具有与第一(高)电源ELV_{DD}耦接的漏极、与第一节点A耦接的栅极和与第二节点B耦接的源极。在实施例中，驱动晶体管T1处于从第一电源ELV_{DD}经由第二晶体管T2(即，开关晶体管)直到发光器件的串联连接中。具体地，驱动晶体管T1的源极和开关晶体管T2的源极公共地连接至第二节点B，随后，开关晶体管T2的漏极耦接至LED的阳极，可选地，LED是有机发光二极管(OLED)。进一步地，OLED的阴极连接至(低)电源ELV_{SS}，使得该串联连接可以由驱动晶体管T1利用以确定稳定驱动电流并且在特定时序方案中由开关晶体管T2控制以驱动OLED发光。

[0036] 参照图1，开关晶体管T2的栅极连接至扫描线，该扫描线构造为接收扫描信号G_m以控制开关晶体管T2的通断，从而控制像素的发光。可选地，扫描线用于提供作为从阵列上栅极(GOA)驱动电路(其是外围电路，未在图1中示出)为M行有源像素矩阵中的一整行(例如，第m行)像素输出的栅极驱动信号的扫描信号G_m。

[0037] 参照图1，像素电路100中的第三晶体管T3是另一开关晶体管，其具有也与扫描线耦接的栅极、与信号线耦接的漏极、以及与第二节点B耦接的源极。该开关晶体管T3用于控制经由信号线(其用作用于从外部控制器(图1中未示出)接收数据信号的数据线)将数据信号加载至第二节点以设置第二节点B处的电压电平。第二节点B也是驱动晶体管T1的源极。需要设置该源极的电压电平以设置驱动晶体管T1的状态，以确定驱动电流。在交替时间，相同的信号线可以在像素(或与相同扫描线关联的一行像素)被选择用于检测像素的电参数时用作感测线，第三晶体管T3用于控制将携带在其寄生电容器C_{data}中的电压的感测信号传递至外部控制器中的补偿模块。可选地，第二晶体管T2和第三晶体管T3两者由扫描信号G_m控制。可选地，第二晶体管T2是PMOS晶体管并且第三晶体管T3是NMOS晶体管。当通过扫描信号G_m控制第三晶体管T3处于导通状态时，在同一时间，通过同一扫描信号G_m控制第二晶体管T2处于关断状态。

[0038] 此外，像素电路100中的第四晶体管T4是又一个开关晶体管，其具有同样与扫描线耦接的栅极、与参考电压端耦接的漏极、以及与第一节点A耦接的源极。该开关晶体管T4用于将驱动晶体管的栅极设置为提供至参考电压端的固定参考电压V_{ref}。在实施例中，需要将

驱动晶体管T1的栅极设置为固定参考电压V_{ref}以设置驱动晶体管T1的状态,以确定驱动电流。此外,像素电路100中的电容器Cst耦接在第一节点A与第二节点B之间,用于稳定第一节点及第二节点处的电压电平,以在驱动晶体管T1的饱和状态期间确定稳定驱动电流。可选地,第四晶体管T4也是NMOS晶体管。

[0039] 在实施例中,像素电路100还经由信号线耦接至偏置电路110。偏置电路110是显示面板的外围电路的一部分。如所示的,偏置电路110包括第五晶体管T5,其具有与初始化电压端耦接的漏极、与信号线耦接的源极、以及与复位端耦接的栅极。初始化电压端提供初始化电压V_{ini}。复位端提供复位信号R,以控制偏置电路特别当信号线被选为感测线时复位信号线中的电压电平。可选地,信号线还连接至外部控制器(图1未示出)。

[0040] 图2是根据本公开的实施例的像素电路及在普通扫描中的数据输入和补偿时间段中的相应信号时序波形。参照图2,其描述了通过向像素电路的扫描线提供扫描信号G_m来对第m行像素中的像素执行普通扫描。可选地,在(作为普通扫描的一部分的)数据输入和补偿时间段中,扫描信号是对于NMOS晶体管而言具有处于导通电压(高电压)的脉冲高度的电压脉冲,并且其脉冲宽度为一个单位扫描时间H。对于具有M行有源像素矩阵的显示面板,H是周期时间的1/M,所述周期时间用于在两个相邻周期之间添加的垂直消隐时间之前进行扫描。在该普通扫描中,信号线用作数据线以从外部控制器加载模拟电压V_{data}形式的图像数据信号。由于在数据输入和补偿时间段中通过处于高电压电平的扫描信号G_m导通第三晶体管T3和第四晶体管T4并关断第二晶体管T2(PMOS晶体管),第二节点B被设为来自数据线的电压V_{data}并且第一节点A被设为来自参考电压端的电压V_{ref}。因此,在该数据输入和补偿时间段中,电容器Cst存储电压V_{ref}-V_{data}。在数据输入和补偿时间段之后,进入普通扫描的像素发光时间段。在发光时间段中,扫描信号G_m转变为低电压(或NMOS晶体管的关断电压),使得第三晶体管T3和第四晶体管T4关断以结束对像素电路的电压设置,但是第二晶体管T2导通以打开所述串联连接使得驱动电流从第一晶体管T1流向OLED。由于电容器Cst中存储的电压V_{ref}-V_{data}实际上是驱动晶体管T1的栅源电压V_{gs},因此驱动电流表达为

$$I_D = 1/2C_{ox}(W/L)(V_{gs} - V_{th})^2,$$

[0042] 其中 μ 是载流子迁移率常数,C_{ox}是与驱动晶体管T1的氧化物层相关联的电容,W和L是驱动晶体管T1的对应宽度和长度。

[0043] 在实施例中,从数据线加载的数据信号已由外部控制器预处理过,所述外部控制器从视频源接收原始数据信号并且还存储基于在操作同一显示面板的先前周期中的一个周期中的感测时间段中检测到的像素电路的电参数在补偿模块中产生的补偿信号V_{comp}。在该实施例中,补偿信号V_{comp}刚好是在所述先前周期中的所述一个周期中检测到的驱动晶体管的阈值电压V_{th}。因此,在当前周期中从数据线加载至第二节点B的电压实际上是补偿的数据信号V_{data'}=V_{data}-V_{comp}=V_{data}-V_{th}。栅源电压V_{gs}=V_{ref}-V_{data'}=V_{ref}-V_{data}+V_{th}。则,驱动电流为

$$I_D = 1/2C_{ox}(W/L)(V_{gs} - V_{th})^2 = 1/2C_{ox}(W/L)(V_{ref} - V_{data})^2.$$

[0045] 如上所示,驱动电流I_D理论上与阈值电压V_{th}无关。对于显示设备而言,如果刷新率和面板分辨率固定,则每行像素的扫描时间也固定。对于60Hz刷新率的最低分辨率的FHD显示面板,一行的扫描时间为约14.8μs。在这个短时间段中,对驱动晶体管T1(的源极和栅极)的电压设置仅能够充电至约为其饱和状态的70%。换言之,在先前周期中的一个周期中的

感测时间段中检测到的阈值电压可能无法反映该驱动晶体管的 V_{th} 的真实值,除非将感测时间段充分延长以真正设立在与信号线相关联的寄生电容器中存储的 V_{th} 。

[0046] 图3是根据本公开的实施例的与偏置电路耦接的像素电路及在感测扫描中的数据输入和补偿时间段之前的感测时间段中的相应信号时序波形。参照图3,其描述了通过将具有延长脉冲宽度的扫描信号 G_m 提供至图1的像素电路100的扫描线来对第m行像素中的像素进行感测扫描,所述第m行像素是在显示一帧图像的当前周期中从显示面板的M行有源像素矩阵中选择的一行像素。图1的像素电路100经由用作感测线的信号线与图1的偏置电路110耦接。如时序图中所见,感测扫描从复位子时间段开始,其中复位信号R被提供给偏置电路110的复位端。扫描信号 G_m 和复位信号R均设有高电压(NMOS晶体管的导通电压)以导通NMOS开关晶体管T3、T4和T5但关断PMOS开关晶体管T2。在从高电压供应 ELV_{DD} 经由驱动晶体管T1和开关晶体管T2直到OLED的串联连接上不存在驱动电流。OLED不发光。第五晶体管T5被导通,允许初始化电压 V_{ini} 对感测线的寄生电容器 C_{data} 以及存储电容器 C_{st} 的第二节点B充电,使得驱动晶体管T1的源极处的电压电平为 V_{ini} 。可选地,复位子时间段可以相当短,例如,至多仅一个单位扫描时间H。

[0047] 此外,在复位子时间段之后(参见图3和图4)是设立子时间段,其中复位信号R关闭以使得第五晶体管T5关断但是扫描信号 G_m 仍然是高电压以保持第三晶体管T3和第四晶体管T4导通。驱动晶体管T1的栅极(或第一节点A)被设为固定参考电压 V_{ref} ,即, $V_A = V_{ref}$ 。驱动晶体管T1的源极(或第二节点B)具有与感测线中的在复位子时间段的结尾处被初始化为 V_{ini} 的电压电平相同的电压电平 V_B 。在实施例中,初始化电压 V_{ini} 被设置为小于参考电压 V_{ref} 和阈值电压 V_{th} 之间的差值。图4示出了设立子时间段期间像素电路的等效电路。驱动晶体管T1由栅源电压 $V_{gs} = V_A - V_B = V_{ref} - V_{ini} > V_{th}$ 使能,以允许传导电流 I_{ds} 从高电压供应 ELV_{DD} 流到源极(第二节点B),从而逐渐地推高 V_B 的电压电平(使得 V_{gs} 变低并且 I_{ds} 变低),直到其达到 $V_{ref} - V_{th}$ 的电平(驱动晶体管T1此时关断)。有意地将设立子时间段设置得足够长以允许通过驱动晶体管T1对第二节点B或本质而言对寄生电容器 C_{data} 中进行充电以充分地在 $V_{ref} - V_{th}$ 的电平处结束。

[0048] 紧接着设立子时间段,包括了采样子时间段(参见图3和图4),以允许通过外部补偿模块(其位于外部控制器中)将充电至感测线的电压 $V_{sen} = V_{ref} - V_{th}$ 读取作为感测信号。可选地,使用驱动器集成电路(驱动IC)来感测 V_{sen} 并且将模拟电压转换为发送至外部补偿模块的数字电压。由于参考电压 V_{ref} 是固定电压,因此阈值电压 V_{th} 可以容易地从 V_{sen} 推导,因为在补偿模块中存储了补偿信号 $V_{comp} = V_{th}$ 。可选地,花费不多于一个单位扫描时间H来完成读取感测信号以推导补偿信号或驱动晶体管的阈值电压。

[0049] 参照图3,在采样子时间段之后,可以在感测扫描中执行数据输入和补偿时间段。与普通扫描一样,数据输入和补偿时间段用于通过再次用作数据线的信号线将新的数据信号写入驱动晶体管T1的源极。并且,新的数据信号是补偿的数据信号 $V_{data'}$ 。由于在采样子时间段中通过补偿模块刚刚推导了补偿信号 V_{comp} ,因此补偿模块还能够快速执行补偿算法来基于最近推导的补偿信号 V_{comp} 将进入的原始数据信号转换为补偿的数据信号 $V_{data'}$,所述最近推导的补偿信号 V_{comp} 刚好是最近的采样子时间段处驱动晶体管T1的阈值电压 V_{th} 。可选地,通过从表示进入的数据信号的模拟电压 V_{data} 减去补偿信号 $V_{comp} = V_{th}$ 来获得补偿的数据信号 $V_{data'}$,即, $V_{data'} = V_{data} - V_{th}$ 。在数据输入和补偿时间段中利用信号线作为数据线,将补

偿的数据信号 $V_{data'}$ 从外部补偿模块经由驱动器IC发送至像素电路的数据线。可选地,如果补偿模块能够足够快速地执行补偿算法,则该数据输入和补偿时间段与对没有被选择用于感测的行的普通扫描中执行的任何一个输入和补偿时间段没有什么不同。因此,数据输入和补偿时间段花费不超过一个单位扫描时间 H 来完成将 $V_{data'}$ 加载回至数据线。在数据输入和补偿时间段中,驱动晶体管T1的栅源电压设置为 $V_{gs} = V_{ref} - V_{data'}$ 。在该数据输入和补偿时间段中,还不能发光,因为第二晶体管T2(PMOS晶体管)仍然关断。换言之,在整个扫描时间段和数据输入和补偿时间段期间,像素不发光。接着,在像素发光时间段(其是扫描信号 G_m 扫描了M行有源像素矩阵中的任一行之后的周期中的剩余时间),该行像素中的像素被构造为基于该 V_{gs} 产生发光。

[0050] 可选地,该像素所关联以推导驱动晶体管的阈值电压 V_{th} 的第m行像素在每个周期中仅选择一次。像素的驱动晶体管的阈值电压 V_{th} 存储在补偿模块中并且在下(M-1)个周期中当同一第m行像素在没有任何感测时间段的普通扫描中被扫描时重新用于推导补偿数据信号。此外,对于在当前周期中被选定用于感测的第m行像素而言,在数据输入和补偿时间段之前添加了具有延长扫描时间的感测时间段,因此第m行中的像素的有效发光时间比非感测行的其它行中的像素的有效发光时间短。因此,除了与驱动晶体管的阈值电压相关的一般补偿之外,补偿的数据信号 $V_{data'}$ 还需要额外补偿来覆盖在感测时间段期间的发光损耗。下面给出关于操作具有M行有源像素矩阵的显示面板的更多细节,其中在显示一帧图像的每个周期中每次一行像素被选择用于感测。

[0051] 图5是示出根据本公开的实施例的扫描三个连续帧的示例的示意性时序图。参照图5,该时序图是用于操作显示面板以一帧接一帧地显示图像的方法的示例。首先,通过一行接一行地逐行扫描进行对具有多行像素的显示面板的操作。具体地,通过时钟信号HCLK(其由控制器产生)来驱动扫描,除了周期中的一个脉冲被供应有K个单位扫描时间的延长宽度以外,所述时钟信号HCLK在显示一帧图像的每个周期中具有典型地规律的一个单位扫描时间的脉冲宽度。这里,K是多达几十的数。该时钟信号HCLK可以与控制器产生的其它相应的控制信号或电压信号一起使用以驱动阵列上栅极驱动器(GOA)电路产生扫描信号 G_m 。实质上在周期中的时钟信号HCLK之后,扫描信号 G_m 可以构造为具有有效导通电压脉冲,其除了针对一次感测扫描具有K个单位扫描时间的脉冲宽度的一个延长的导通电压以外,均具有用于每次普通扫描的一个单位扫描时间的宽度。 $V_{th\ SMPL}$ 是控制信号,其被赋予高电压以用于控制器控制模数转换器(未示出)以在每帧的一次感测扫描中从一行的像素电路的信号线读取阈值电压 V_{th} 。例如,在第一帧,读取与第一行相关联的 V_{th} 。在第二帧,读取与第二行相关联的 V_{th} 。

[0052] 图6示出了根据本公开的实施例的示例性阵列上栅极驱动器驱动电路及具有针对至少一条扫描线的延长扫描时间的相应栅极驱动信号。参照图6,阵列上栅极驱动器电路包括具有5T2C结构(具有五个晶体管W₁-W₅和两个电容器C₁及C₂)的移位寄存器单元,其受移位时钟信号CK和CB、开启信号STV(其用于驱动从Out端输出栅极驱动信号至第一扫描线)、低电压供应V_{GL}和高电压供应V_{GH}的控制。第一扫描线中的输出信号也用于输入信号(其代替下一5T2C移位寄存器单元中的STV),以驱动从对应Out端输出栅极驱动信号至第二扫描线。当移位时钟信号CK和CB具有延长宽度的一个脉冲宽度时,Out端也输出其脉冲宽度随着时钟信号CK和CB的改变脉冲宽度而改变的栅极驱动信号(例如,G4)。在该实施例中,控制器可用

于有意地延长从与选择用于感测的第m行的扫描线线连接的GOA电路输出的HCLK信号的脉冲宽度,例如,从一个单位扫描时间H延长至K×H,K为多达几十的数。则,扫描信号G_m也被提供有与延长的扫描时间对应的有效地延长的脉冲宽度,其足够长以感测感测线中的充电后的电压(参见图4)。可选地,根据本发明的操作方案,在一个周期中,仅一行像素被选择用于感测,使得可以将感测时间设置得足够长以通过提供具有相应延长脉冲宽度的扫描信号G_m来经由对驱动晶体管的源极充电以正确地设立V_{th}。

[0053] 再次参照图5,在第一帧,第一行像素被选择用于感测第一行像素中的像素的驱动晶体管的V_{th}。因此,与第一行像素相关联的第一扫描线接收具有延长的脉冲宽度的扫描信号G_m=1。在延长脉冲宽度的时间中,包括复位子时间段、V_{th}设立子时间段、V_{th}采样子时间段和数据输入和补偿时间段,以为第一行中的像素加载基于感测的V_{th}补偿了亮度的第一数据V_{data'}。第一行中的像素将在加载了第一数据V_{data'}之后开始发光。同时,经由驱动器IC将感测的V_{th}读取并存储在补偿模块的存储器中。从第二行开始直到最后第M行,通过接收具有一个单位扫描时间H的普通脉冲宽度的扫描信号G_m来将每次扫描作为普通扫描执行,从而经由用作数据线的信号线写数据。在用于从第二行至第M行中的任一行的普通扫描的时间期间,每个像素被加载利用在先前(M-1)个周期中的一个周期中当该一行刚好被选择用于感测时获得的感测的V_{th}而相应地补偿的数据信号V_{data'}。例如,当在当前周期中扫描第二行时,其像素加载利用当第二行在比当前周期早的(M-1)个周期中的一个先前周期中被感测时存储在存储器中的用于同一像素的相应V_{th}而补偿的数据信号。类似地,当在当前周期中扫描第三行时,其像素加载利用当第三行在比当前周期早的(M-2)个周期中的一个先前周期中被感测时存储在存储器中的用于同一像素的相应V_{th}而补偿的数据信号。当在当前周期中扫描最后的第M行时,其像素加载利用当第M行在当前周期之前刚好一个周期的前一周期中被感测时存储在存储器中的用于同一像素的相应V_{th}而补偿的数据信号。在将开关晶体管T2导通的处于低电压(PMOS晶体管的导通电压)的扫描信号G₁的控制下,第二行至第M行中的每一行中的像素将在补偿的数据信号电压V_{data'}被加载之后基于其发光,直到第一周期的结束。仅对于第一行中的像素而言,其发光时间较短,因为其花费了更多时间以感测V_{th}。因此,第一行中的像素加载的V_{data'}需要进行额外补偿以覆盖发光时间的损耗。

[0054] 可选地,在当前周期中,当第一行像素(其被选择用于感测其V_{th})完成感测操作以将感测的V_{th}保存在存储器中时,其后的数据输入和补偿操作加载不利用刚感测到的V_{th}而是利用在先前周期中的一个保存的V_{th}(例如,在先前第M周期中保存的V_{th})而相应地补偿的数据信号V_{data'}。可选地,在当前周期中刚感测到的V_{th}可以不保存至存储器中直到先前保存的V_{th}首先被从存储器加载。无论如何,所述数据补偿不是实时进行的。

[0055] 可选地,当显示面板通电之后每行像素被首次扫描时,被加载以产生LED的驱动电流的第一个补偿的数据是基于工厂存储的V_{th}的。显示时间的首先的M个周期期间感测到的每个V_{th}不用于实时地产生补偿的数据,直到第(M+1)个周期开始并逐行继续。

[0056] 在第二帧,第二行像素被选择用于感测第二行像素中的像素的驱动晶体管的V_{th}。首先,对于第一行像素中的每个像素,利用一个单位扫描时间的普通扫描中的数据输入和补偿时间段加载对应的补偿的数据信号。随后,至少基于加载的补偿数据信号驱动第一行像素中的各像素以发光。当利用扫描信号G_m=2扫描第二扫描线时,与第二行像素中的像素相关联的相应信号线用作感测线,以在延长扫描时间期间执行用于检测感测信号的感测操

作。具体地,感测操作包括复位子时间段、 V_{th} 设立子时间段、 V_{th} 采样子时间段和数据输入和补偿时间段,以将补偿的数据信号写回至信号线。通过外部补偿模块从感测信号中推导第二行中像素的驱动晶体管的 V_{th} 并将其存储在控制器内的存储器装置中。在感测操作之后,外部补偿的数据信号 $V_{data'}$ 被重新写回至第二行像素中的像素,从而驱动第二行中的像素发光。需要注意,由于针对该扫描的感测时间段比普通扫描(比如第一行的扫描)花费更多时间,这也导致用于发光的时间更少。因此,补偿的数据信号 $V_{data'}$ 包括额外补偿以覆盖由于在数据输入和补偿时间段前添加感测时间段而导致的发光时间的损失。从第三行开始直到最后第M行,通过接收具有一个单位扫描时间的普通脉冲宽度的扫描信号 G_m 来执行每次扫描。

[0057] 类似地,在第三帧,仅第三行像素被选择用于感测 V_{th} 。显示面板的操作仍旧通过一行接一行地逐行扫描来进行,利用两次普通扫描来扫描开始的两行,利用具有延长的扫描时间的感测扫描来扫描第三行。从第四行开始至第M行,利用普通扫描来扫描每一行。重复该操作方案直到通过总共M个周期将全部M行像素中的每个像素的 V_{th} 感测到一次。随后,在接着的第(M+1)个周期中,再次选择第一行像素用于感测。例如,在具有60Hz刷新率的FHD显示面板中,如果在一个周期中仅选择一行像素用于感测,则花费约18秒将所有像素的 V_{th} 感测一次。

[0058] 图7是示出根据本公开的实施例的以将第三行选为感测行的方式扫描M行有源像素矩阵的显示面板的一帧的示意性时序图。在另一个示例中,图7示出了驱动具有总计M行像素的显示面板的周期,其中第三行像素被选择作为感测行以检测对应像素的电参数。该显示面板包括M条扫描线。每条扫描线连接至一行像素。通常,针对每行像素执行每次扫描花费一个单位扫描时间H,以将数据信号加载至该行中的每个像素。该一个单位扫描时间H通过由与显示面板相关联的控制器产生的数字使能信号DE实现。当被扫描的行是感测行时,利用有意地设置得比普通扫描时间长得多的延长扫描时间对其进行扫描。可选地,延长扫描时间被设置为一个单位扫描时间H的K倍。例如,K=20。随着感测行被扫描,其在该20H扫描时间中经过随后的子时间段,包括:开始处的1H的复位子时间段、13H的 V_{th} 设立子时间段、5H的采样子时间段和结尾处的1H的数据输入和补偿时间段。20H的延长扫描时间中的用于将补偿的数据信号 $V_{data'}$ 写至感测行的像素的该1H的数据输入和补偿时间段与在普通扫描中用于将另一补偿的数据信号 $V_{data'}$ 写回至非感测行的像素的数据输入和补偿时间段实质上相同。扫描完显示面板中的一帧的全部M行像素总计需要至少 $(M+19) \times H$ 有效扫描时间,其包括 $M \times H$ 有源时间(V-active)加上至少19H消隐时间(V-blank)。V-active时间是像素被有源地驱动以发光时的时间,而V-blank时间是没有像素被驱动发光时的时间。通常,两个相邻周期之间的垂直消隐时间针对其他用途可以较长,但是至少,如果一个周期需要nH扫描时间感测一个感测行中的 V_{th} ,则输入数据信号需要设置有(n-1)H垂直消隐时间。

[0059] 参照图7,第一行和第二行在先前两个周期中已经分别用作感测行,使得在相应的先前两个周期中感测到的第一行和第二行中的两个对应像素的 V_{th} 值可以被分别存储在与控制器中的外部补偿模块相关联的存储器中。在当前周期中,当第一行和第二行分别被扫描时,对应像素电路的信号线构造为从补偿模块接收数据 $V_{data'} = V_{data} - V_{th}$,其已经被利用在对应的先前两个周期中感测到的 V_{th} 所补偿,并且信号线构造为将数据 $V_{data'}$ 写入至第一行和第二行中的对应像素中。这里, V_{data} 是原始图像数据。用于第一行中的像素的 V_{data} 是 V_{d1} 。用于第二行中的像素的 V_{data} 是 V_{d2} 。这两次扫描只是两次普通扫描。通过由控制器产生的具

有一个单位扫描时间H的脉冲宽度的时钟信号HCLK来驱动每次普通扫描。基于时钟信号HCLK,与第一行相关联的阵列上栅极驱动器移位寄存器单元在用于扫描第一行的单位扫描时间H期间输出第一扫描信号G₁,并且与第二行相关联的阵列上栅极驱动器移位寄存器单元在扫描第一行之后的用于扫描第二行的单位扫描时间H期间输出第二扫描信号G₂。

[0060] 随着第一扫描信号G₁脉冲结束,耦接在与第一行中像素相关联的像素电路中的驱动晶体管T1的栅极和源极之间的存储电容器Cst存储电压V_{gs}=V_{ref}+V_{th}-V_{data}。因此,流过驱动晶体管T1的驱动电流I_D可以表达为:

$$[0061] I_D = 1/2C_{ox} \cdot W/L (V_{gs} - V_{th})^2 = 1/2C_{ox} \cdot W/L (V_{ref} - V_{data})^2$$

[0062] 当第一扫描信号G₁转变为低电压从而导通开关晶体管T2时,该驱动电流I_D被引导至发光二极管。随后,第一行中的像素基于上述驱动电流I_D从发光二极管发光,所述驱动电流I_D实质上被补偿了阈值电压V_{th}的影响。

[0063] 在当前周期中,第三行被选择为感测行。当扫描第三行时,HCLK信号被提供有K×H的延长脉冲宽度,K为多达几十的数。因此,从相应的阵列上栅极驱动器移位寄存器电路输出的扫描信号G₃也被提供有与用于该感测行的延长的扫描时间相对应的K×H的脉冲宽度。在该延长的扫描时间期间,首先,其包括复位子时间段,以提供复位信号R从而控制经由信号线对像素电路进行电压初始化,从而使得信号线中的电压低于V_{ref}-V_{th}。一个单位扫描时间H对复位子时间段而言就足够了。其次,在接着的V_{th}设立子时间段,驱动晶体管的源极被从在复位子时间段期间初始化的电平充电至取决于驱动晶体管的阈值电压V_{th}以及设置至驱动晶体管的栅极的参考电压V_{ref}的电平。源极电压最后存储至现在用作感测线的信号线的寄生电容器中。紧接V_{th}设立子时间段之后,采样子时间段允许驱动IC读取携带感测线中所存储的电压的感测信号,并将其传递至外部补偿模块。为了实现对源极和感测线足够的充电效果,最近的这两个子时间段所需的时间至少大于10H,多达H的几十倍。外部补偿模块能够基于感测信号计算补偿信号,其是与第三行中的像素相关联的驱动晶体管的阈值电压V_{th}。随后,所计算的V_{th}被存储在外部补偿模块的存储器中。此外,外部补偿模块能够计算补偿的数据信号V_{new-d3},其利用存储在外部补偿模块中的V_{th}从进入的原始数据信号V_{old-d3}补偿而得。

[0064] 在第三行的延长的扫描时间的最后部分中,信号线再次用作数据线。补偿的数据信号V_{new-d3}=V_{old-d3}-V_{th}被经由数据线写入至像素,基于该信号第三行的像素在扫描信号G₃被从高电压脉冲改变为低电压电平之后发光,扫描信号G₃的低电压电平贯穿当前周期的剩余时间直到下一周期中下一高电压脉冲到来。第三行中的像素的发光时间由于使用19H的额外时间进行感测而少于显示面板的第一、第二、第四至第M行中的一行中的其它像素的发光时间,因此,用于第三行的上述补偿数据信号需要额外补偿以将其增大19/M倍。通常,对于感测行,假设感测行的延长扫描时间给定为K个单位扫描时间(H),在紧接感测像素电路的信号线处的V_{th}之后写回至同一信号线的数据应当用额外系数(K-1)/M·100%进行补偿。此外,由于对感测行进行扫描使得扫描时间增加了(K-1)H,因此在用于数据信号输入的时序方案中,两个周期之间的垂直消隐时间应当设置得至少大于所增加的时间(K-1)H。

[0065] 在另一方面,本公开提供了一种显示设备。图8是根据本公开的实施例的每个像素均包括图1的具有时间共享信号线的像素电路的显示设备的示意图。参照图8,显示设备包括具有M行有源像素矩阵的显示面板。本文所述的像素电路(图1)被布置在包括发光二极管

(OLED) 的 (第 i 行和第 j 列中的) 每个像素 P_{ij} 中。像素电路经由时间共享信号线 D_j/S_j 耦接至偏置电路 T_{5j} 。驱动器 IC 经由信号线 D_j/S_j 连接至像素电路。此外, 显示设备包括控制器, 其包括经由接口与驱动器 IC 通信的补偿模块。当在显示一帧图像的一个周期中利用延长扫描时间中的额外感测时间段扫描一次 M 行有源像素矩阵中的一行时, 时间共享信号线 D_j/S_j 用作感测线以将携带本地电参数的感测信号读取至控制器中的补偿模块。替代性地, 当在该周期中的普通扫描时间中扫描所述一行时, 信号线用作数据线以将通过补偿模块基于本地电参数而补偿的数据信号 (视频数据) 加载回像素 P_{ij} , 以确定驱动发光二极管 OLED 发光的驱动电流。

[0066] 可选地, M 行有源像素矩阵中的每一行像素至少与用于供应扫描信号的扫描线相关联, 该扫描信号具有针对普通扫描的一个单位扫描时间的脉冲宽度或针对感测扫描的 K 个单位扫描时间的延长脉冲宽度。K 是多达几十的数, 给出额外感测时间段为 $(K-1)H$ 。

[0067] 可选地, 在显示一帧画面的每个周期中一行接一行地逐行扫描 M 行有源像素矩阵。具体地, 仅针对选定用于感测的一行执行一次感测扫描, 并且针对 M 行有源像素矩阵中的剩余 $(M-1)$ 行中的每一行执行一次普通扫描。从一个周期到下一个周期设置具有至少 $(K-1)$ 个单位扫描时间的消隐时间。

[0068] 可选地, 与每个像素相关联的发光二极管为有机发光二极管 (OLED)。所述显示面板是 OLED 显示面板, 其通过为其中的每个像素电路布置所述时间共享信号线而具有减小的边框宽度。

[0069] 出于示意和描述目的已示出对本发明实施例的上述描述。其并非旨在穷举或将本发明限制为所公开的确切形式或示例性实施例。因此, 上述描述应当被认为是示意性的而非限制性的。显然, 许多修改和变形对于本领域技术人员而言将是显而易见的。选择和描述这些实施例是为了解释本发明的原理和其最佳方式的实际应用, 从而使得本领域技术人员能够理解本发明适用于特定用途或所构思的实施方式的各种实施例及各种变型。本发明的范围旨在由所附权利要求及其等同形式限定, 其中除非另有说明, 否则所有术语以其最宽的合理意义解释。因此, 术语“发明”、“本发明”等不一定将权利范围限制为具体实施例, 并且对本发明示例性实施例的参考不隐含对本发明的限制, 并且不应推断出这种限制。本发明仅由随附权利要求的精神和范围限定。此外, 这些权利要求可涉及使用跟随有名词或元素的“第一”、“第二”等术语。这种术语应当理解为一种命名方式而非意在对由这种命名方式修饰的元素的数量进行限制, 除非给出具体数量。所描述的任何优点和益处不一定适用于本发明的全部实施例。应当认识到的是, 本领域技术人员在不脱离随附权利要求所限定的本发明的范围的情况下可以对所描述的实施例进行变化。此外, 本公开中没有元件和组件是意在贡献给公众的, 无论该元件或组件是否明确地记载在随附权利要求中。

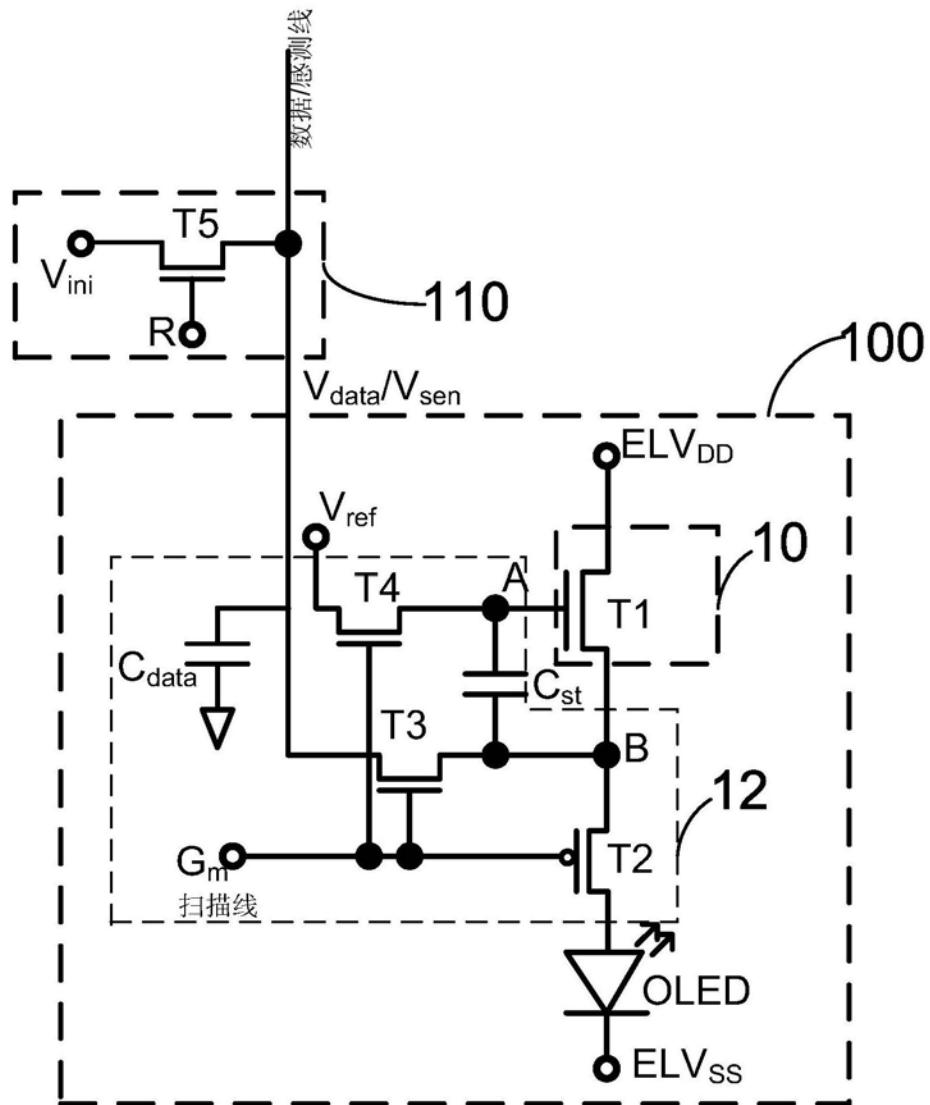


图1

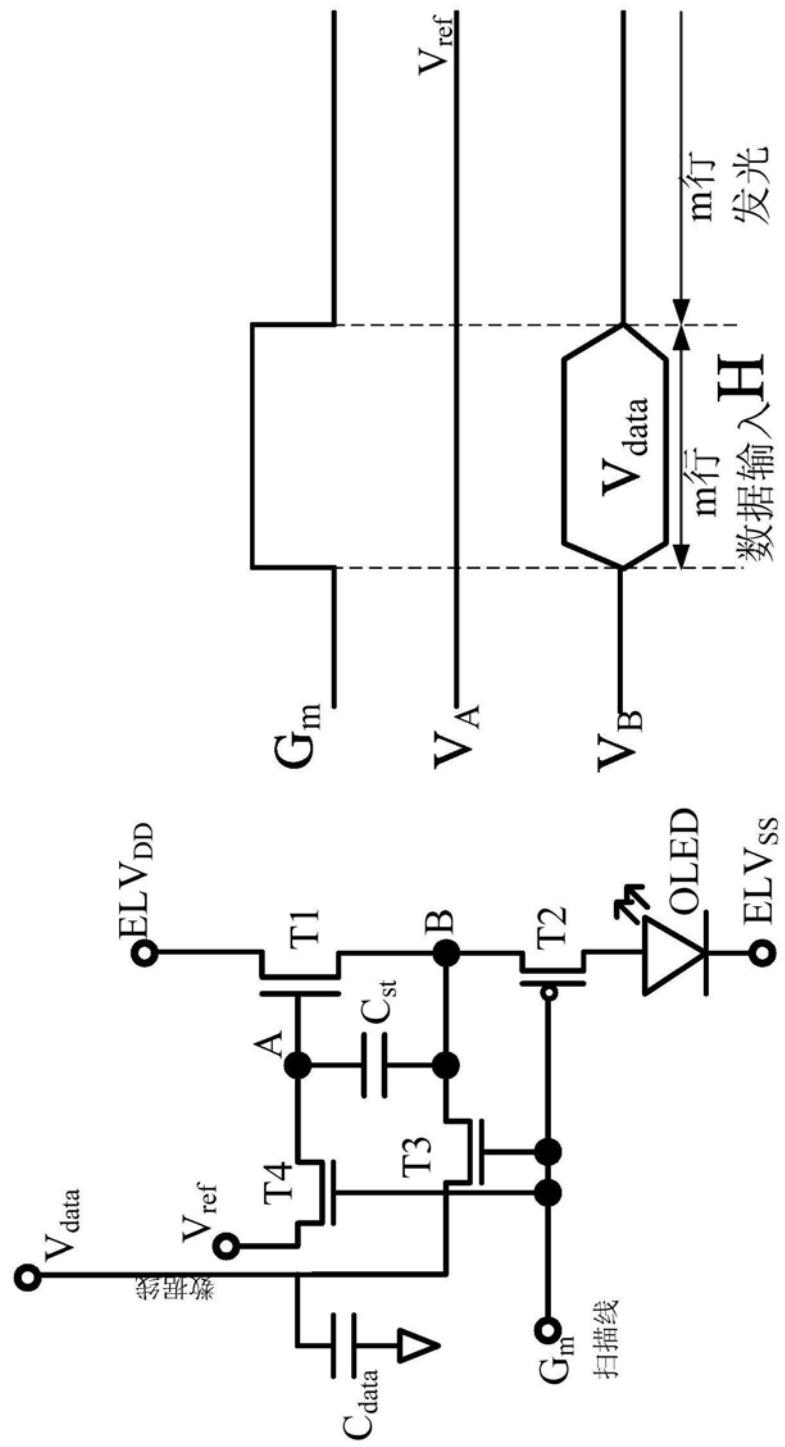


图2

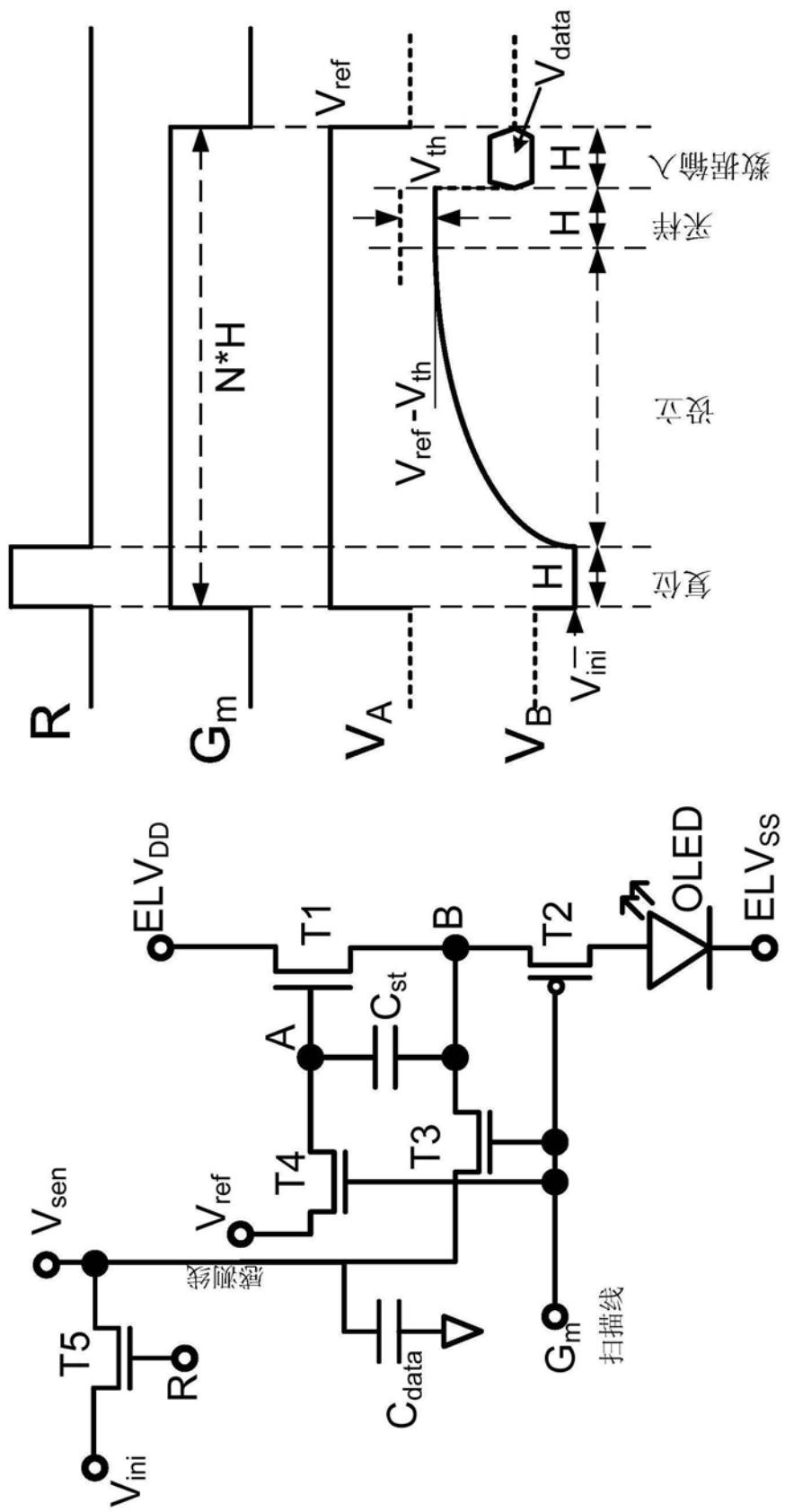


图3

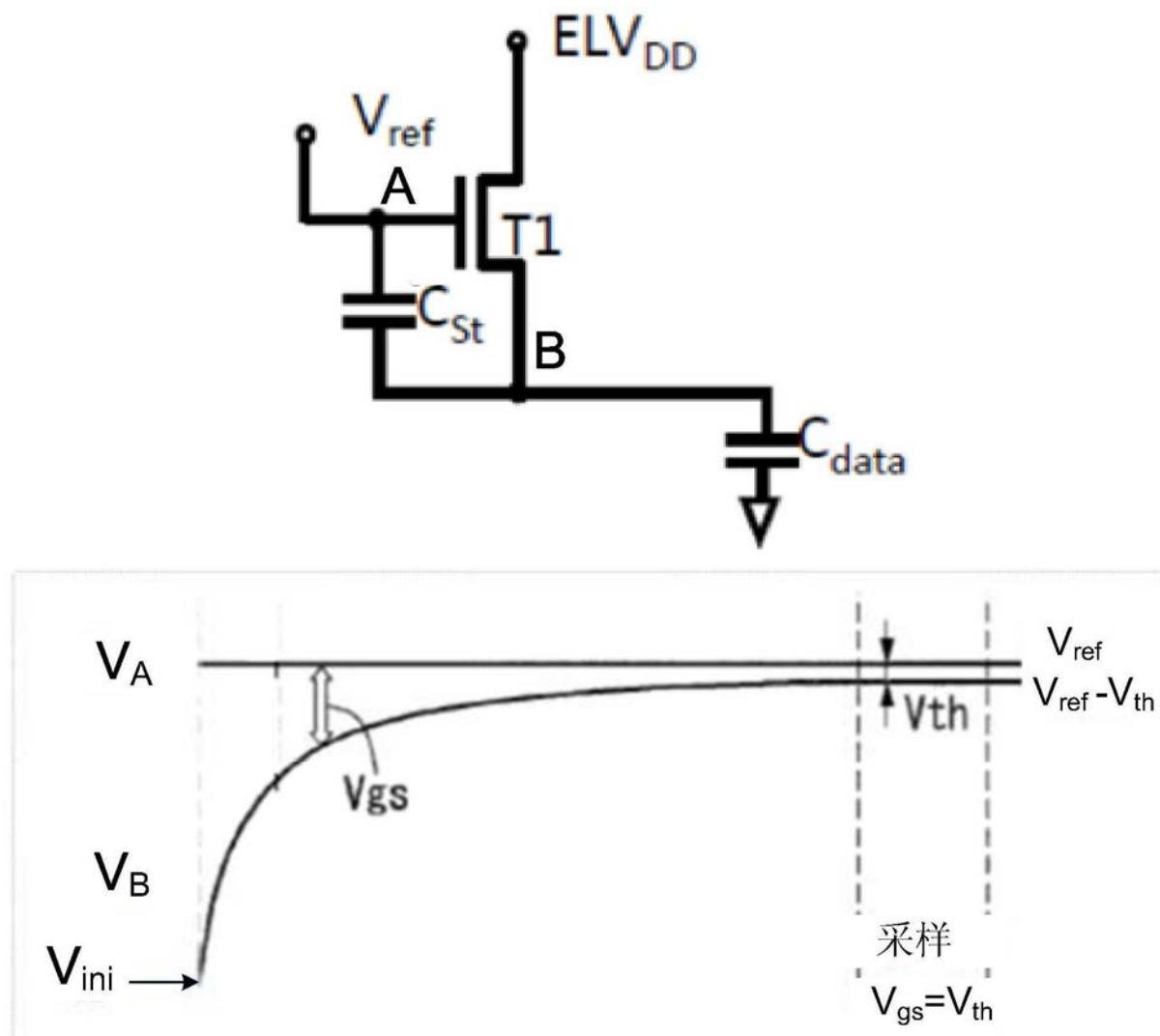


图4

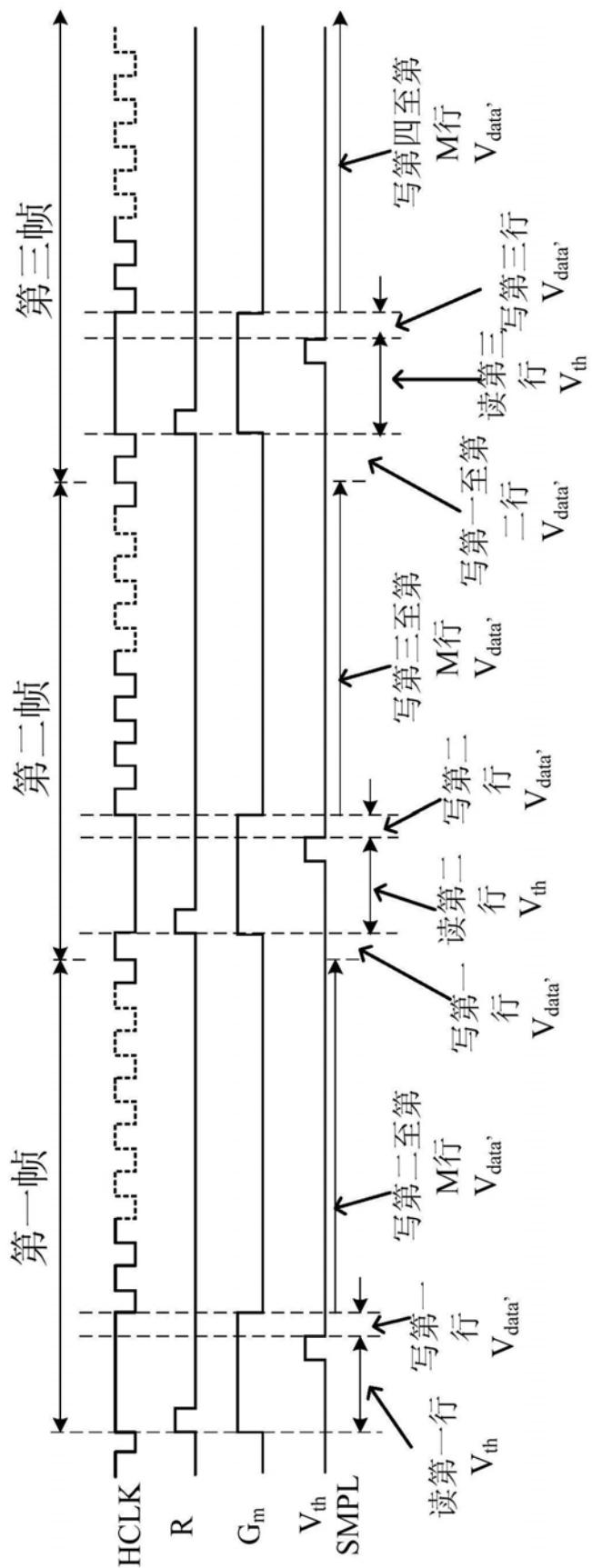


图5

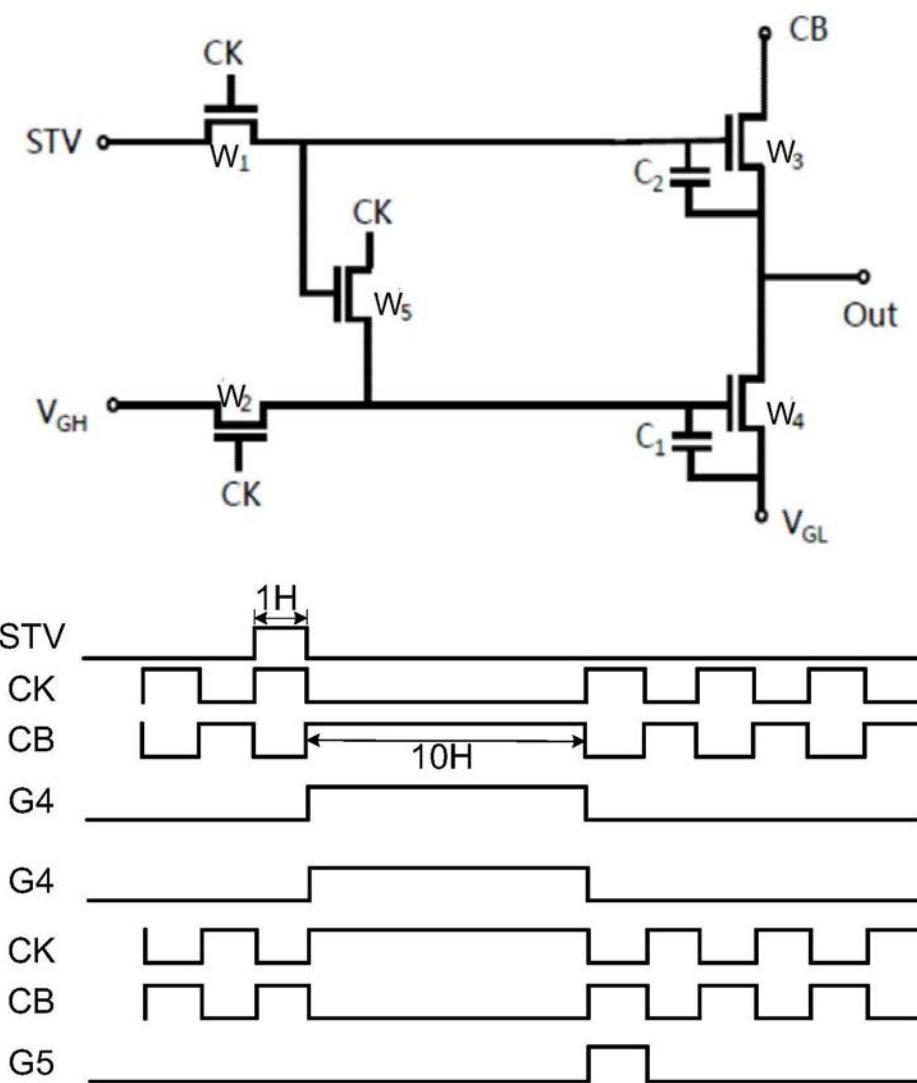


图6

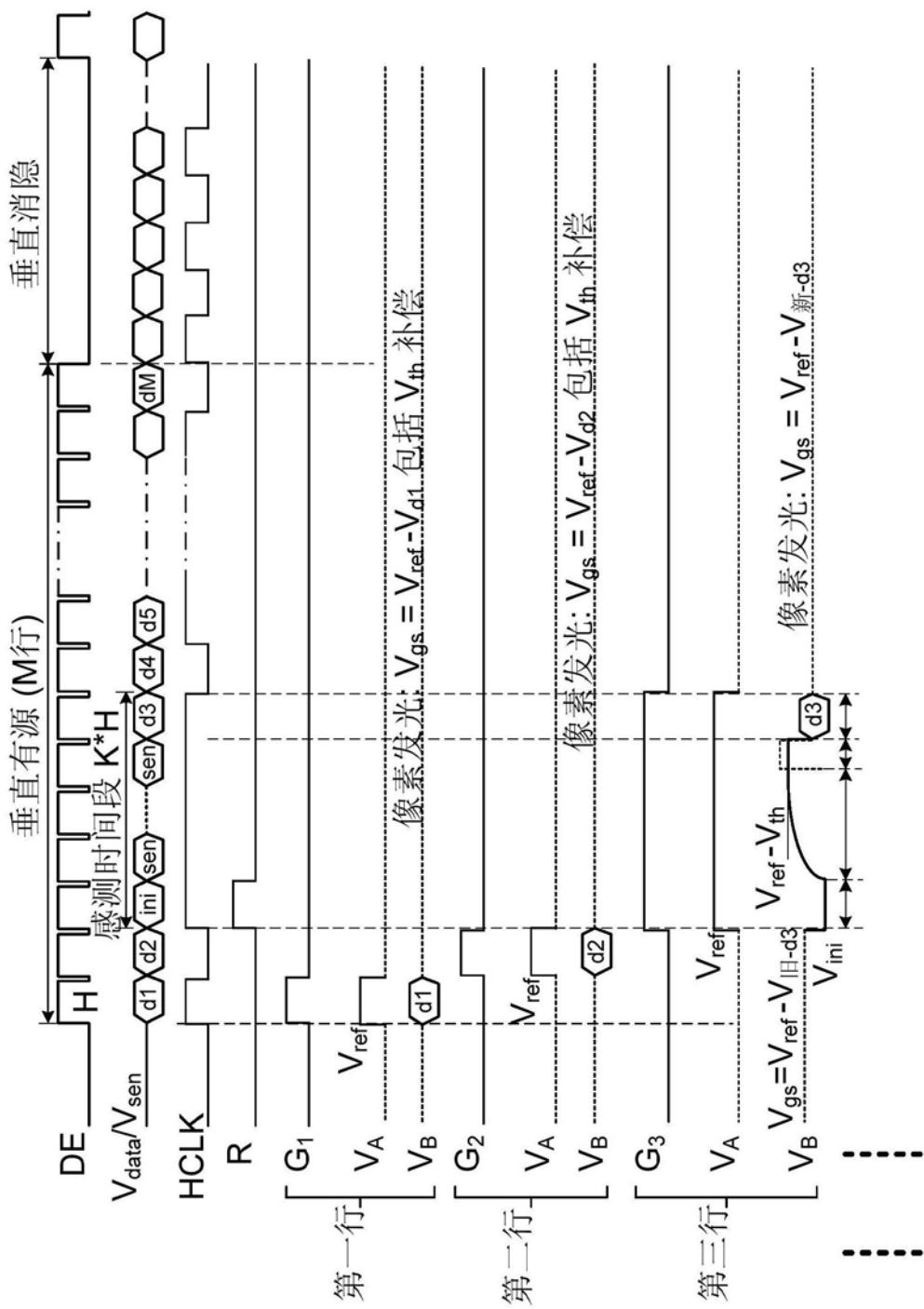


图7

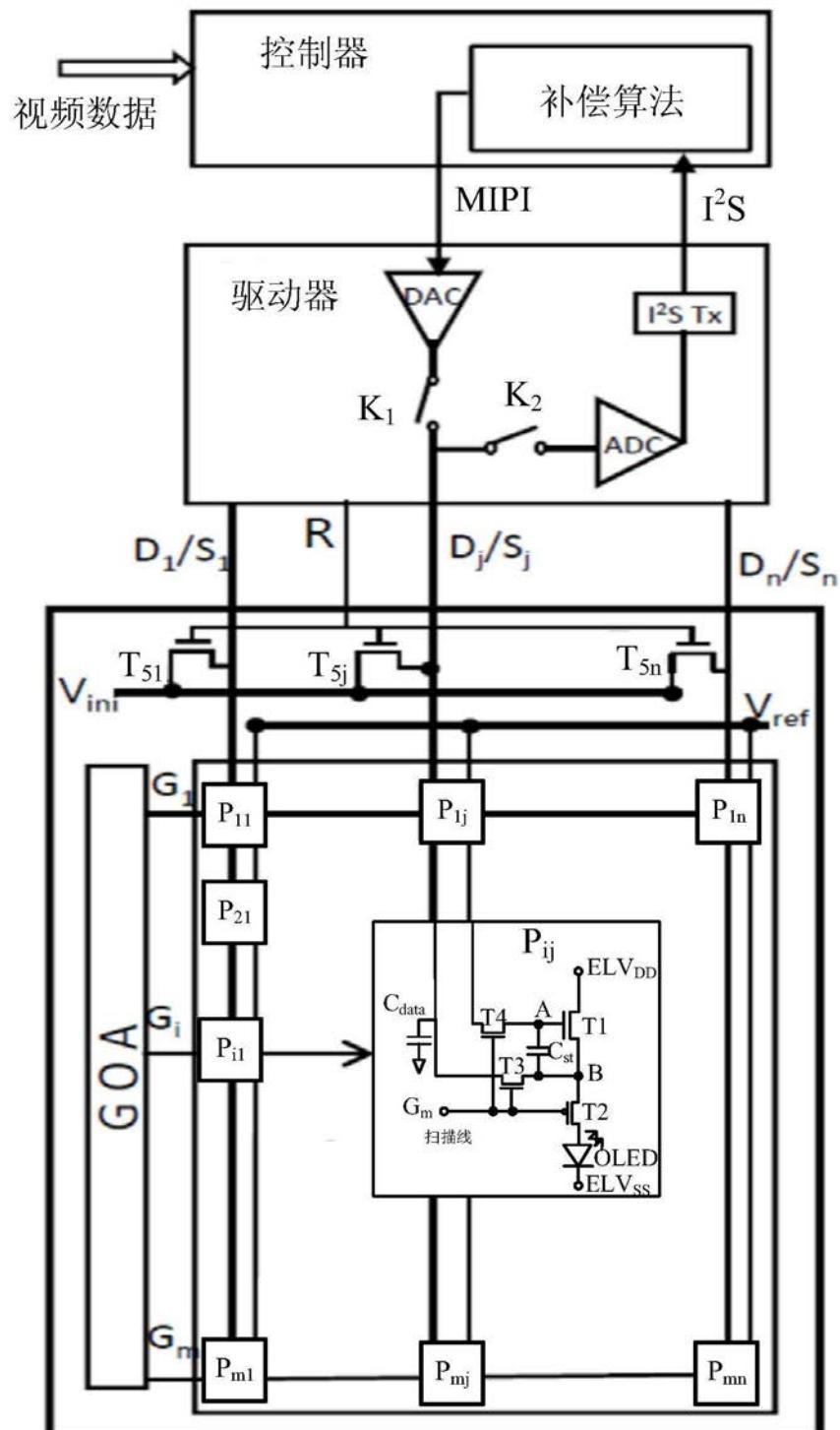


图8

专利名称(译)	具有时间共享信号线的像素电路、像素补偿方法和显示设备		
公开(公告)号	CN110520923A	公开(公告)日	2019-11-29
申请号	CN201880001415.7	申请日	2018-09-20
[标]申请(专利权)人(译)	京东方科技股份有限公司		
申请(专利权)人(译)	京东方科技股份有限公司		
当前申请(专利权)人(译)	京东方科技股份有限公司		
[标]发明人	殷新社		
发明人	殷新社		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G3/3233 G09G3/3266 G09G3/3291 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0286 G09G2320/0295 G09G2320/045 G09G3/32 G09G3/3208 G09G3/3258		
代理人(译)	张天舒		
外部链接	Espacenet	Sipo	

摘要(译)

本申请公开了一种用于显示面板的M行有源像素矩阵中的一个像素的像素电路(100)。所述像素电路(100)包括：数据输入和感测子电路(12)，其至少经由信号线(T1)耦接至驱动晶体管和与一行中的像素相关联的发光器件(OLED)。数据输入和感测子电路(12)构造为在显示一帧画面的当前周期中使用信号线作为数据线以将数据信号加载至像素。基于先前M-1个周期中的一个周期中检测到的用于像素的补偿信号来补偿所述数据信号。当从所述M行有源像素矩阵选择了所述一行时，信号线还每周期一次地用作感测线，以检测当前周期的感测信号，从而产生用于像素的补偿信号。

