



(12)发明专利申请

(10)申请公布号 CN 109785796 A

(43)申请公布日 2019.05.21

(21)申请号 201811280000.6

(22)申请日 2018.10.30

(30)优先权数据

10-2017-0149552 2017.11.10 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 罗盛薰 全瑒训 裴亨国

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51)Int.Cl.

G09G 3/3233(2016.01)

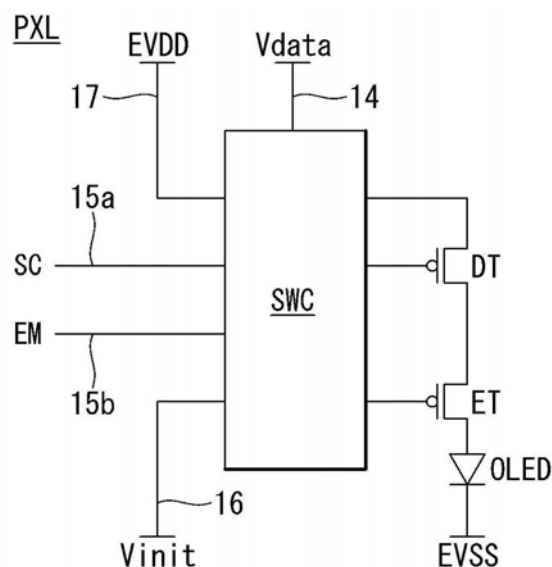
权利要求书3页 说明书12页 附图10页

(54)发明名称

电致发光显示装置及其驱动方法

(57)摘要

提供了一种电致发光显示装置及其驱动方法。根据本公开内容的电致发光显示装置包括多个像素。多个像素中的每一个包括：用于产生驱动电流的驱动元件；用于根据驱动电流发光的发光元件；发光控制元件，其用于控制驱动电流在驱动元件与发光元件之间的流动；和开关电路，其用于在第一时段期间基于第一数据电压设定与驱动电流对应的驱动元件的第一栅极-源极电压并且在第一时段之后的第二时段期间基于与第一数据电压不同的第二数据电压设定驱动元件的第二栅极-源极电压，其中第二栅极-源极电压与第一栅极-源极电压不同，并且其中在第二时段期间，发光控制元件截止。



1. 一种电致发光显示装置,包括:
多个像素;
其中所述多个像素中的每一个包括:
驱动元件,所述驱动元件用于产生驱动电流;
发光元件,所述发光元件用于根据所述驱动电流发光;
发光控制元件,所述发光控制元件用于控制所述驱动电流在所述驱动元件与所述发光元件之间的流动;和

开关电路,所述开关电路用于在第一时段期间基于第一数据电压设定与所述驱动电流对应的所述驱动元件的第一栅极-源极电压并且在所述第一时段之后的第二时段期间基于与所述第一数据电压不同的第二数据电压设定所述驱动元件的第二栅极-源极电压,

其中所述第二栅极-源极电压与所述第一栅极-源极电压不同,并且

其中在所述第二时段期间,所述发光控制元件截止。

2. 根据权利要求1所述的电致发光显示装置,其中所述第二栅极-源极电压用于改变所述驱动元件的导通偏置状态,以补偿所述驱动元件的迟滞现象,并且

其中所述开关电路在所述第二时段期间基于包括所述第二数据电压的多个数据电压设定所述第二栅极-源极电压多次。

3. 根据权利要求2所述的电致发光显示装置,其中所述驱动元件通过所述第一栅极-源极电压成为第一导通偏置状态并且通过所述第二栅极-源极电压成为第二导通偏置状态,并且所述第一导通偏置状态和所述第二导通偏置状态彼此不同。

4. 根据权利要求2所述的电致发光显示装置,其中所述第二数据电压在所述第二时段期间施加至另一像素,并且根据所述第二数据电压设定所述另一像素中包括的驱动元件的第一栅极-源极电压。

5. 根据权利要求4所述的电致发光显示装置,其中在所述第一时段内在所述发光控制元件导通期间,所述发光元件通过经由所述发光控制元件施加的所述驱动电流发光,并且所述第一时段和所述第二时段包括在一帧中。

6. 根据权利要求1所述的电致发光显示装置,进一步包括:

源极驱动器,所述源极驱动器用于在所述第一时段内产生所述第一数据电压以提供至与所述多个像素连接的数据线,并且在所述第二时段内产生所述第二数据电压以提供至所述数据线;和

栅极驱动器,所述栅极驱动器用于在所述第一时段内产生与所述第一数据电压同步的第一扫描信号的第一脉冲以提供至与所述多个像素连接的第一栅极线,在所述第二时段内产生与所述第二数据电压同步的所述第一扫描信号的第二脉冲以提供至所述第一栅极线,并且在所述第二时段内产生与所述第二数据电压同步的第二扫描信号的第一脉冲以提供至与所述多个像素连接的第二栅极线。

7. 根据权利要求1所述的电致发光显示装置,其中所述驱动元件的栅极电极、第一电极和第二电极分别连接至第二节点、第一节点和第三节点,

其中所述发光控制元件连接在所述第三节点与第四节点之间,

其中所述发光元件连接在所述第四节点与低电位电源电压的输入端子之间,并且

其中所述开关电路连接至提供所述第一数据电压和所述第二数据电压的数据线、提供

初始化电压的第一电源线、以及提供高电位电源电压的第二电源线。

8. 根据权利要求7所述的电致发光显示装置,其中所述开关电路包括:

连接在所述第一节点与所述数据线之间的第一开关元件;

连接在所述第一节点与所述第二电源线之间的第二开关元件;

连接至所述第二节点和所述第三节点的第三开关元件;

连接至所述第二节点和所述第一电源线的第四开关元件;

连接至所述第四节点和所述第一电源线的第五开关元件;和

连接在所述第二电源线与所述第二节点之间的存储电容器。

9. 根据权利要求8所述的电致发光显示装置,其中所述第四开关元件根据第 $n-1$ 扫描信号进行开关,

其中所述第一开关元件、所述第三开关元件和所述第五开关元件根据第 n 扫描信号进行开关,在其导通时段的相位方面,所述第 n 扫描信号晚于所述第 $n-1$ 扫描信号,

其中所述发光控制元件和所述第二开关元件根据第 n 发光信号进行开关,

其中所述第 $n-1$ 扫描信号和所述第 n 扫描信号在所述第一时段和所述第二时段中按顺序分别作为导通电平输入,并且

其中所述第 n 发光信号在所述第一时段和所述第二时段中作为截止电平输入并且在所述第一时段与所述第二时段之间的第三时段中作为导通电平输入。

10. 一种驱动电致发光显示装置的方法,所述电致发光显示装置配备有多个像素,所述多个像素中的每一个包括:用于产生驱动电流的驱动元件、用于根据所述驱动电流发光的发光元件、和发光控制元件,所述发光控制元件用于控制所述驱动电流在所述驱动元件与所述发光元件之间的流动,所述方法包括:

在第一时段期间基于第一数据电压设定与所述驱动电流对应的所述驱动元件的第一栅极-源极电压;和

在所述第一时段之后的第二时段期间基于与所述第一数据电压不同的第二数据电压设定所述驱动元件的第二栅极-源极电压,

其中所述第二栅极-源极电压与所述第一栅极-源极电压不同,并且

其中在所述第二时段期间,所述发光控制元件截止。

11. 根据权利要求10所述的方法,其中所述第二栅极-源极电压用于改变所述驱动元件的导通偏置状态,以补偿所述驱动元件的迟滞现象,并且

其中设定所述驱动元件的第二栅极-源极电压包括:在所述第二时段期间基于包括所述第二数据电压的多个数据电压设定所述第二栅极-源极电压多次。

12. 根据权利要求11所述的方法,其中所述驱动元件通过所述第一栅极-源极电压成为第一导通偏置状态并且通过所述第二栅极-源极电压成为第二导通偏置状态,并且所述第一导通偏置状态和所述第二导通偏置状态彼此不同。

13. 根据权利要求12所述的方法,其中所述第二数据电压在所述第二时段期间施加至另一像素,并且根据所述第二数据电压设定所述另一像素中包括的驱动元件的第一栅极-源极电压。

14. 根据权利要求13所述的方法,其中在所述第一时段内在所述发光控制元件导通期间,所述发光元件通过经由所述发光控制元件施加的所述驱动电流发光,并且所述第一时

段和所述第二时段包括在一帧中。

15. 根据权利要求10所述的方法, 进一步包括:

在所述第一时段内产生所述第一数据电压以提供至与所述多个像素连接的数据线, 并且在所述第二时段内产生所述第二数据电压以提供至所述数据线;

在所述第一时段内产生与所述第一数据电压同步的第一扫描信号的第一脉冲以提供至与所述多个像素连接的第一栅极线; 和

在所述第二时段内产生与所述第二数据电压同步的所述第一扫描信号的第二脉冲以提供至所述第一栅极线, 并且在所述第二时段内产生与所述第二数据电压同步的第二扫描信号的第一脉冲以提供至与所述多个像素连接的第二栅极线。

电致发光显示装置及其驱动方法

[0001] 本申请要求于2017年11月10日提交的韩国专利申请No.10-2017-0149552的权益，为了所有目的通过引用将该专利申请并入本文，如同在此完全阐述一样。

技术领域

[0002] 本公开内容涉及一种电致发光显示装置及用于驱动该电致发光显示装置的方法。

背景技术

[0003] 根据发光层的材料，电致发光显示装置分为无机发光显示装置和有机发光显示装置。有源矩阵型的有机发光显示装置包括自身发光的有机发光二极管OLED，并且具有高响应速度、高发光效率、高亮度和宽视角的优点。

[0004] 有机发光显示装置以矩阵形式布置每个都包括OLED的像素并且根据图像数据的灰阶 (gradation) 调整像素的亮度。每个像素包括驱动TFT (Thin Film Transistor, 薄膜晶体管)，驱动TFT根据栅极电极与源极电极之间的电压控制流过OLED的驱动电流；和用于编程 (program) 驱动TFT的栅极电极与源极电极之间的电压的一个或多个开关TFT，并且每个像素通过使OLED以与驱动电流成比例的亮度发光来调整显示亮度。

[0005] 诸如驱动TFT的阈值电压之类的像素的驱动特性必须在所有像素中相同，以便实现均匀的图像质量而在像素之间不具有亮度和颜色差异。然而，由于工艺变化，在像素之间可能存在驱动特性的偏差。此外，随着显示装置的驱动时间流逝，像素的劣化进展速度变得彼此不同，并且像素之间的驱动特性的差异可变大。这种驱动特性偏差可改变流入OLED的驱动电流的量，导致像素之间的图像质量不规则性。

[0006] 为了提高显示装置的图像质量和寿命，将用于补偿像素之间的驱动特性的差异的内部补偿电路应用到有机发光显示装置。内部补偿电路可实现在像素内部。有机发光显示装置使用实现在像素中的补偿电路，以采样根据驱动TFT的阈值电压而变化的驱动TFT的栅极-源极电压并且基于采样的电压补偿驱动TFT的阈值电压的变化。

发明内容

[0007] 确定OLED的发光亮度的驱动电流取决于驱动TFT的栅极-源极电压。驱动TFT的栅极-源极电压根据数据电压的写入时段在每一帧进行更新。然而，当在像素上长时间显示同一图像时，因为像素中包括的驱动TFT的栅极-源极电压不变，所以发生迟滞 (hysteresis) 现象。这种迟滞现象可包括DC残像并且可降低图像质量。驱动TFT的栅极-源极电压保持在同一值的时间越长，迟滞现象变得越强。

[0008] 因此，本公开内容的目的是提供一种可改善驱动TFT的迟滞现象并提高显示质量的电致发光显示装置及其驱动方法。

[0009] 根据本公开内容的电致发光显示装置可包括多个像素。所述多个像素中的每一个包括：驱动元件，所述驱动元件用于产生驱动电流；发光元件，所述发光元件用于根据所述驱动电流发光；发光控制元件，所述发光控制元件用于控制所述驱动电流在所述驱动元件

与所述发光元件之间的流动;和开关电路,所述开关电路用于在第一时段期间基于第一数据电压设定与所述驱动电流对应的所述驱动元件的第一栅极-源极电压并且在所述第一时段之后的第二时段期间基于与所述第一数据电压不同的第二数据电压设定所述驱动元件的第二栅极-源极电压,所述第二栅极-源极电压与所述第一栅极-源极电压不同,并且在所述第二时段期间,所述发光控制元件截止。

[0010] 所述第二栅极-源极电压用于改变所述驱动元件的导通偏置状态,以补偿所述驱动元件的迟滞现象,并且所述开关电路在所述第二时段期间基于包括所述第二数据电压的多个数据电压设定所述第二栅极-源极电压多次。

[0011] 所述驱动元件可通过所述第一栅极-源极电压成为第一导通偏置状态并且通过所述第二栅极-源极电压成为第二导通偏置状态,并且所述第一导通偏置状态和所述第二导通偏置状态彼此不同。

[0012] 所述第二数据电压可在所述第二时段期间施加至另一像素,并且可根据所述第二数据电压设定所述另一像素中包括的驱动元件的第一栅极-源极电压。

[0013] 在所述第一时段内在所述发光控制元件导通期间,所述发光元件可通过经由所述发光控制元件施加的所述驱动电流发光,并且所述第一时段和所述第二时段包括在一帧中。

[0014] 所述电致发光显示装置可进一步包括:源极驱动器,所述源极驱动器用于在所述第一时段内产生所述第一数据电压以提供至与所述多个像素连接的数据线,并且在所述第二时段内产生所述第二数据电压以提供至所述数据线;和栅极驱动器,所述栅极驱动器用于在所述第一时段内产生与所述第一数据电压同步的第一扫描信号的第一脉冲以提供至与所述多个像素连接的第一栅极线,在所述第二时段内产生与所述第二数据电压同步的所述第一扫描信号的第二脉冲以提供至所述第一栅极线,并且在所述第二时段内产生与所述第二数据电压同步的第二扫描信号的第一脉冲以提供至与所述多个像素连接的第二栅极线。

[0015] 所述驱动元件的栅极电极、第一电极和第二电极可分别连接至第二节点、第一节点和第三节点,所述发光控制元件可连接在所述第三节点与第四节点之间,所述发光元件可连接在所述第四节点与低电位电源电压的输入端子之间,并且所述开关电路可连接至提供所述第一数据电压和所述第二数据电压的数据线、提供初始化电压的第一电源线、以及提供高电位电源电压的第二电源线。

[0016] 所述开关电路可包括:连接在所述第一节点与所述数据线之间的第一开关元件;连接在所述第一节点与所述第二电源线之间的第二开关元件;连接至所述第二节点和所述第三节点的第三开关元件;连接至所述第二节点和所述第一电源线的第四开关元件;连接至所述第四节点和所述第一电源线的第五开关元件;和连接在所述第二电源线与所述第二节点之间的存储电容器。

[0017] 所述第四开关元件可根据第 $n-1$ 扫描信号进行开关,所述第一开关元件、所述第三开关元件和所述第五开关元件可根据第 n 扫描信号进行开关,在其导通时段的相位方面,所述第 n 扫描信号晚于所述第 $n-1$ 扫描信号,所述发光控制元件和所述第二开关元件可根据第 n 发光信号进行开关,所述第 $n-1$ 扫描信号和所述第 n 扫描信号可在所述第一时段和所述第二时段中按顺序分别作为导通电平输入,并且所述第 n 发光信号可在所述第一时段和所述

第二时段中作为截止电平输入并且在所述第一时段与所述第二时段之间的第三时段中作为导通电平输入。

[0018] 根据本公开内容另一实施方式的驱动电致发光显示装置的方法,所述电致发光显示装置配备有多个像素,所述多个像素中的每一个包括:用于产生驱动电流的驱动元件、用于根据所述驱动电流发光的发光元件、和发光控制元件,所述发光控制元件用于控制所述驱动电流在所述驱动元件与所述发光元件之间的流动,所述方法包括:在第一时段期间基于第一数据电压设定与所述驱动电流对应的所述驱动元件的第一栅极-源极电压;和在所述第一时段之后的第二时段期间基于与所述第一数据电压不同的第二数据电压设定所述驱动元件的第二栅极-源极电压,所述第二栅极-源极电压与所述第一栅极-源极电压不同,并且在所述第二时段期间,所述发光控制元件截止。

附图说明

[0019] 被包括来给本发明提供进一步理解并结合在本申请中组成本申请一部分的附图图解了本发明的实施方式,并与说明书一起用于解释本发明的原理。在附图中:

[0020] 图1是图解根据本公开内容实施方式的电致发光显示装置的框图;

[0021] 图2是图解根据本公开内容实施方式的电致发光显示装置的像素阵列的示图;

[0022] 图3是示意性显示图2中所示的像素的等效电路的示图;

[0023] 图4是示出用于改善迟滞现象的多重扫描 (multi-scan) 驱动方法的一示例的波形图;

[0024] 图5是示出用于改善迟滞现象的多重扫描驱动方法的另一示例的波形图;

[0025] 图6示出了根据多重扫描驱动方法改善残像;

[0026] 图7具体示出了图2中所示的像素的等效电路;

[0027] 图8是示出输入至图7的像素的驱动信号以及特定像素节点根据驱动信号的电位变化的波形图;

[0028] 图9A是示出在图8的第一初始化时段期间像素的工作的等效电路图;

[0029] 图9B是示出在图8的第一采样时段期间像素的工作的等效电路图;

[0030] 图9C是示出在图8的发光时段期间像素的工作的等效电路图;

[0031] 图9D是示出在图8的第二初始化时段期间像素的工作的等效电路图;

[0032] 图9E是示出在图8的第二采样时段期间像素的工作的等效电路图。

具体实施方式

[0033] 通过参照随后示例性实施方式的详细描述和附图可更容易理解本公开内容的优点和特征及其实现方法。然而,本公开内容可以以诸多不同的形式实施,不应当解释为限于在此阐述的示例性实施方式。而是,提供这些示例性实施方式是为了使本公开内容彻底和完整并将本公开内容的构思完全传达给本领域技术人员,本公开内容由所附权利要求限定。

[0034] 为了描述本公开内容的示例性实施方式而在图中示出的形状、尺寸、百分比、角度、数字等仅仅是示例,不限于图中所示的那些。相同的参考标记在整个申请中表示相似的要害。在描述本公开内容时,将省略相关已知技术的详细描述,以避免不必要地使本公开内

容模糊不清。当使用术语“包括”、“具有”、“由……构成”等时,只要未使用术语“仅”,就可增加其他部分。单数形式可解释为复数形式,除非有明确说明。

[0035] 即使未明确说明,要素可解释为包括误差范围。

[0036] 当使用术语“在……上”、“在……上方”、“在……下方”、“在……旁边”等描述两部分之间的位置关系时,只要未使用术语“紧接”或“直接”,一个或多个部分就可位于这两部分之间。

[0037] 将理解到,尽管可使用术语“第一”、“第二”等描述各要素,但这些要素不应被这些术语限制。这些术语仅用于将一个要素与另一个要素区分开。因而,在本公开内容的范围内,下面所称的第一要素可以是第二要素。

[0038] 相同的参考标记在整个申请中表示相似的要素。

[0039] 本公开内容各示例性实施方式的特征可彼此部分或整体组合,并且可以以各种方式在技术上互操作或一起工作。这些示例性实施方式可独立地或彼此组合地实施。

[0040] 在本申请中,形成在显示面板的基板上的像素电路可由P-型MOSFET结构的TFT实现,但本公开内容不限于此。TFT或晶体管是包括栅极、源极和漏极的3电极的元件。源极是用于给晶体管提供载流子的电极。在TFT内,载流子从源极开始流动。漏极是载流子离开TFT的电极。就是说,MOSFET中载流子的流动是从源极到漏极。在P-型MOSFET (PMOS) 的情形中,由于载流子是空穴,所以源极电压具有比漏极电压高的电压,使得空穴可从源极流到漏极。在P-型MOSFET中,因为空穴从源极流到漏极,所以电流方向是从源极到漏极。应当注意,MOSFET的源极和漏极不固定。例如,MOSFET的源极和漏极可根据施加的电压而变化。因此,在本公开内容的描述中,源极和漏极中的一个被称为第一电极,源极和漏极中的另一个被称为第二电极。

[0041] 下文中,将参照附图详细描述本公开内容的各实施方式。考虑到利于本申请而选取了随后描述中使用的部件名称,其可能与实际产品的部件名称不同。在随后的实施方式中,将主要针对包括有机发光材料的有机发光显示装置描述电致发光显示装置。然而,本公开内容不限于有机发光显示装置,而是可应用于包括无机发光材料的无机发光显示装置。

[0042] 图1是图解根据本公开内容实施方式的电致发光显示装置的框图,图2是图解根据本公开内容实施方式的电致发光显示装置的像素阵列的示图,图3是示意性示出图2中所示的像素的等效电路的示图。

[0043] 参照图1到图3,根据本公开内容的电致发光显示装置包括显示面板10,显示面板10配备有像素PXL、用于驱动与像素PXL连接的信号线的驱动电路12和13、以及用于控制驱动电路12和13的时序控制器11。

[0044] 驱动电路12和13将输入图像数据DATA写入显示面板10的像素PXL。驱动电路12和13包括用于驱动与像素PXL连接的数据线14的源极驱动器12和用于驱动与像素PXL连接的栅极线15的栅极驱动器13。

[0045] 多条数据线14和多条栅极线15在显示面板10上彼此交叉,并且像素PXL以矩阵形式布置。像素PXL可包括有机发光二极管OLED。自身发光的OLED包括阳极电极、阴极电极和形成在阳极电极与阴极电极之间的有机化合物层。有机化合物层包括空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。当驱动电压施加至阳极电极和阴极电极时,经过HTL的空穴和经过ETL的电子传输至EML以形成激子。结果,发光层EML产生可

见光。

[0046] 显示面板10可包括配备有像素阵列的显示区域AA和显示区域AA外部的非显示区域。如图2中所示,像素阵列设置有多个水平像素行L1到L4,并且在水平像素行L1到L4中的每一个上设置有水平相邻并且连接至栅极线15的多个像素PXL。在此,水平像素行L1到L4中的每一个不是物理信号线,而是指由水平相邻的像素PXL实现的一行的像素组。像素阵列可包括:用于给像素PXL提供初始化电压Vinit的初始化电源线16、以及用于给像素PXL提供高电位电源电压EVDD的高电位电源线17。像素PXL可连接至低电位电源电压EVSS。每条栅极线15可包括用于提供扫描信号SC的第一栅极线15a和用于提供发光信号EM的第二栅极线15b。

[0047] 每个像素PXL可以是红色像素、绿色像素、蓝色像素和白色像素之一。红色像素、绿色像素、蓝色像素和白色像素可组成用于色彩实现的一个单位像素。可根据红色像素、绿色像素、蓝色像素和白色像素的发光比例确定单位像素中实现的色彩。每个像素PXL可连接至一条数据线14、至少一条栅极线15a、一条第二栅极线15b、初始化电源线16、高电位电源线17等。每个像素PXL可进一步连接至设置在前一水平像素行中的第一栅极线15a。设置在第n水平像素行Ln中的每个像素被提供分配给第n水平像素行Ln的第n扫描信号SC(n)和第n发光信号EM(n)以及分配给第n-1水平像素行Ln-1的第n-1扫描信号SC(n-1)。然而,连接至每个像素PXL的栅极线和栅极信号可根据像素PXL的电路构造而变化。

[0048] 每个像素PXL可包括:用于产生驱动电流的驱动TFT DT、用于根据驱动电流而发光的OLED、以及用于编程驱动TFT DT的栅极与源极之间的电压的开关电路SWC,如图3中所示。每个像素PXL可进一步包括用于PWM(脉冲宽度调制)驱动的发光控制TFT ET,发光控制TFT ET用于导通/截止驱动TFT DT与OLED之间的电流流动。PWM驱动用来控制一帧中OLED的发光占空比,以在低灰阶表现中去除闪烁和残像。可根据预定的PWM占空比确定用于PWM驱动的发光控制TFT ET的截止时段。

[0049] 每个像素PXL可在发光控制TFT ET的截止时段内改变驱动TFT DT的导通偏置(on-biased)状态至少一次,使得可降低迟滞现象的级别。为了该目的,每个像素PXL可基于多重扫描驱动方法在一帧中改变驱动TFT DT的栅极-源极电压两次或超过两次。

[0050] 源极驱动器12将每一帧从时序控制器11接收的输入图像数据DATA转换为数据电压Vdata,然后将数据电压提供至数据线14。源极驱动器12使用将输入图像数据DATA转换为伽马补偿电压的数字-模拟转换器ADC输出数据电压Vdata。

[0051] 可在源极驱动器12与显示面板10的数据线14之间设置多路复用器。多路复用器将通过一个输出通道输出的数据电压分布至多条数据线,由此减少源极驱动器12的输出通道的数量。可根据显示装置的分辨率或目的省略多路复用器。

[0052] 源极驱动器12可进一步包括电力产生单元。电力产生单元可产生提供至初始化电源线16的初始化电压Vinit并且可产生提供至高电位电源线17的高电位电源电压EVDD。电力产生单元可进一步产生低电位电源电压EVSS。电力产生单元可安装在源极驱动器12外部然后经由导电膜等连接至源极驱动器12。初始化电压Vinit可被设计成在比OLED的操作电压明显低的电压范围内,以便防止OLED在初始化时段和采样时段期间不必要地发光。

[0053] 栅极驱动器13可包括用于产生图2的扫描信号SC(1)~SC(4)的第一栅极驱动器、以及用于产生发光信号EM(1)~EM(4)的第二栅极驱动器。

[0054] 第一栅极驱动器包括与水平像素行L1~L4一样多的级并且在时序控制器11的控

制下输出扫描信号SC(1)~SC(4)。第一栅极驱动器可由移位寄存器实现并且通过多个第一输出节点按顺序给第一栅极线15a(1)~15a(4)提供扫描信号SC(1)~SC(4)。第一栅极驱动器可根据多重扫描驱动方法在一帧中按顺序给第一栅极线15a(1)~15a(4)提供扫描信号SC(1)~SC(4)多次。

[0055] 第二栅极驱动器包括与水平像素行L1~L4一样多的级并且在时序控制器11的控制下输出发光信号EM(1)~EM(4)。第二栅极驱动器可由移位寄存器实现并且通过多个第二输出节点按顺序给第二栅极线15b(1)~15b(4)提供发光信号EM(1)~EM(4)。

[0056] 为简化栅极驱动器13的构造,每个第一输出节点可共同连接至两个相邻的水平像素行。为了驱动图7中的像素PXL,具有不同导通时序的两个扫描信号是必要的。例如,当使用第n-1扫描信号SC(n-1)和第n扫描信号SC(n)作为施加至第n水平像素行的像素的两个扫描信号时,可省略一个栅极驱动器,从而产生简化栅极驱动器13的构造的优点。在该情形中,由于从一个栅极驱动器按顺序输出第n-1扫描信号SC(n-1)和第n扫描信号SC(n),所以两个扫描信号的脉冲宽度相同但相位彼此不同。

[0057] 栅极驱动器13可通过面板内栅极驱动器GIP的工艺与像素阵列一起直接形成在显示面板10的非显示区域中,但不限于此。栅极驱动器13可以以IC类型制造,然后通过导电膜结合至显示面板10。

[0058] 时序控制器11从主机系统接收输入图像的数字数据DATA和与数字数据DATA同步的时序信号。时序信号包括垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK和数据使能信号DE。主机系统可以是电视系统、机顶盒、导航系统、DVD播放器、蓝光播放器、个人电脑、家庭影院系统和电话系统之一。

[0059] 时序控制器11可将输入帧频乘以i(i是大于0的正整数)倍并且以输入帧频 $\times i$ Hz的帧频来控制驱动电路12和13的工作时序。输入帧频在NTSC(国家电视标准委员会)方案中为60Hz,在PAL(逐行倒相)方案中为50Hz。

[0060] 时序控制器11基于从主机系统接收到的时序信号产生用于控制源极驱动器12的工作时序的数据控制信号DDC和用于控制栅极驱动器13的操作时序的栅极控制信号GDC。

[0061] 数据控制信号DDC包括源极起始脉冲、源极采样时钟、源极输出使能信号等。源极起始脉冲控制源极驱动器12的采样起始时序。源极采样时钟是移位数据采样时序的时钟信号。当时序控制器11与源极驱动器12之间的信号传输接口为mini-LVDS(低压差分信号)接口时,可省略源极起始脉冲和源极采样时钟。

[0062] 栅极控制信号GDC包括栅极起始脉冲、栅极移位时钟、栅极输出使能信号等。在GIP电路的情形中,可省略栅极输出使能信号。在每一帧周期,在帧周期的起点产生栅极起始脉冲。栅极起始脉冲在每一帧周期控制输出扫描信号和发光信号的起始时序。栅极移位时钟输入至栅极驱动器13的移位寄存器,以控制栅极信号的移位时序。

[0063] 图4是示出用于改善迟滞现象的多重扫描驱动方法的一示例的波形图,图5是示出用于改善迟滞现象的多重扫描驱动方法的另一示例的波形图。

[0064] 通过满足传导条件的驱动TFT DT的栅极-源极电压实现驱动TFT DT的导通偏置状态。每个像素PXL可在发光控制TFT ET的截止状态时段内进一步被提供分配给另一像素的数据电压,以使导通偏置状态在一帧中改变至少一次。为此,每个像素PXL可在诸如图4和图5的多重扫描方法中被施加两个或更多个数据电压。

[0065] 参照图4,为了多重扫描驱动,扫描信号SC(1)~SC(n)中的每一个可在一帧内作为导通电平ON输入两次。在该情形中,扫描信号SC(1)~SC(n)中的每一个包括与第一导通电平ON对应的扫描信号的第一脉冲和与第二导通电平ON对应的扫描信号的第二脉冲。此时,发光信号EM(1)~EM(n)中的每一个在扫描信号的第一脉冲与扫描信号的第二脉冲之间作为导通电平ON输入,并且在与扫描信号的第一脉冲和扫描信号的第二脉冲重叠的同时作为截止电平OFF输入。发光信号EM(1)~EM(n)的截止电平OFF时段对应于发光控制TFT ET的截止时段。

[0066] 参照图4,以下描述其中根据第一扫描信号SC(1)和第一发光信号EM(1)驱动像素A并且根据第二扫描信号SC(2)和第二发光信号EM(2)驱动像素B的示例。像素A和像素B连接至同一数据线14。

[0067] 参照图4,在像素A中,在第一时段中基于第一数据电压V1设定驱动TFT DT的第一栅极-源极电压,并且在第一时段之后的发光控制TFT ET截止的第二时段中可基于与第一数据电压V1不同的第二数据电压V_k设定驱动TFT DT的第二栅极-源极电压。在此,第一栅极-源极电压用于产生使像素A中的OLED发光的驱动电流,第二栅极-源极电压用于改变像素A中的驱动TFT DT的导通偏置状态,以减少迟滞现象。发光控制TFT ET在第一时段中导通,并且OLED在发光控制TFT ET导通期间通过驱动电流发光。第一时段和第二时段包括在一个帧周期中。

[0068] 参照图4,源极驱动器12在第一时段中产生第一数据电压V1以提供至与像素A和B连接的数据线14,并且在第二时段中产生第二数据电压V_k以提供至与像素A和B连接的数据线14。并且,栅极驱动器13在第一时段中产生与第一数据电压V1同步的第一扫描信号的第一脉冲(SC(1)的P1)以提供至与像素A连接的第一栅极线,并且在第二时段中产生与第二数据电压V_k同步的第一扫描信号的第二脉冲(SC(1)的P2)以提供至第一栅极线。此外,栅极驱动器13在第二时段中产生与第二数据电压V_k同步的第二扫描信号的第一脉冲(SC(k)的P1')以提供至与像素B连接的第二栅极线。

[0069] 从而,第二数据电压V_k在第二时段中同时输入至像素A和像素B。在像素A的情形中,根据第二数据电压V_k设定驱动TFT DT的第二栅极-源极电压。另一方面,在像素B的情形中,根据第二数据电压V_k设定驱动TFT DT的第一栅极-源极电压。

[0070] 对于所有像素来说,在一帧内其中基于第一栅极-源极电压的第一导通偏置状态变为基于第二栅极-源极电压的第二导通偏置状态的时段变短。因此,由于驱动TFT DT的栅极-源极电压保持相同的时间变短,所以可减轻迟滞现象。

[0071] 另外,参照图5,为了多重扫描驱动,可在一帧内具有三次导通电平ON的同时输入扫描信号SC(1)~SC(n)中的每一个。在该情形中,扫描信号SC(1)~SC(n)中的每一个包括与第一导通电平ON对应的扫描信号的第一脉冲、与第二导通电平ON对应的扫描信号的第二脉冲、以及第三导通电平ON对应的扫描信号的第三脉冲。此时,发光信号EM(1)~EM(n)中的每一个在扫描信号的第一脉冲与扫描信号的第二脉冲之间作为导通电平ON输入,并且在与扫描信号的第一脉冲、扫描信号的第二脉冲和扫描信号的第三脉冲重叠的同时作为截止电平OFF输入。发光控制TFT ET的截止时段成为发光信号EM(1)~EM(n)的截止电平OFF时段。

[0072] 参照图5,以下描述其中根据第一扫描信号SC(1)和第一发光信号EM(1)驱动像素A,根据第二扫描信号SC(i)和第二发光信号EM(i)驱动像素B,并且根据第三扫描信号SC(j)

和第三发光信号EM(j)驱动像素C的示例。像素A、像素B和像素C连接至同一数据线14。

[0073] 参照图5,在像素A中,在第一时段中基于第一数据电压V1设定驱动TFT DT的第一栅极-源极电压,在发光控制TFT ET截止的第二时段中可基于与第一数据电压V1不同的第二数据电压Vi和Vj两次设定驱动TFT DT的第二栅极-源极电压。在此,第一栅极-源极电压用于产生使像素A中的OLED发光的驱动电流,第二栅极-源极电压用于改变像素A中的驱动TFTDT的导通偏置状态,以减少迟滞现象。并且,第二栅极-源极电压与第一栅极-源极电压不同。设定第二栅极-源极电压多次还具有提高响应速度的优点。由于发光控制TFT ET在第一时段中导通,所以OLED在发光控制TFTET导通期间通过驱动电流发光。第一时段和第二时段包括在一个帧周期中。

[0074] 参照图5,源极驱动器12在第一时段中产生第一数据电压V1以提供至与像素A、B和C连接的数据线14,并且在第二时段中产生第二数据电压Vi和Vj以提供至与像素A、B和C连接的数据线14。并且,在第一时段中,栅极驱动器13产生与第一数据电压V1同步的第一扫描信号的第一脉冲(SC(1)的P1)以提供至与像素A连接的第一栅极线。在第二时段中,栅极驱动器13还产生与第二数据电压Vi同步的第一扫描信号的第二脉冲(SC(1)的P2)以提供至第一栅极线,然后产生与第二数据电压Vj同步的第一扫描信号的第三脉冲(SC(1)的P3)以提供至第一栅极线。此外,在第二时段中,栅极驱动器13产生与第二数据电压Vi同步的第二扫描信号的第一脉冲(SC(i)的P1')以提供至与像素B连接的第二栅极线,然后产生与第二数据电压Vj同步的第三扫描信号的第一脉冲(SC(j)的P1'')以提供至与像素C连接的第三栅极线。

[0075] 从而,第二数据电压Vi在第二时段中同时输入至像素A和像素B。在像素A的情形中,根据第二数据电压Vi设定驱动TFT DT的第二栅极-源极电压。另一方面,在像素B的情形中,根据第二数据电压Vi设定驱动TFTDT的第一栅极-源极电压。

[0076] 此外,第二数据电压Vj在第二时段中同时输入至像素A、B和C。在像素A和B的情形中,根据第二数据电压Vj设定驱动TFT DT的第二栅极-源极电压。另一方面,在像素C的情形中,根据第二数据电压Vj设定驱动TFT DT的第一栅极-源极电压。

[0077] 对于所有像素来说,在一帧内其中基于第一栅极-源极电压的第一导通偏置状态变为基于第二栅极-源极电压的第二导通偏置状态的时段变得比图4短。因此,由于驱动TFT DT的栅极-源极电压保持相同的时间变短,所以可减轻迟滞现象。

[0078] 图6示出了根据多重扫描驱动方法改善残像。

[0079] 迟滞现象的程度与驱动TFT的栅极-源极电压保持的时间成比例。当长时间显示诸如图6的(A)的图像时,出现诸如图6的(B)的残像。当在每个像素中补偿驱动TFT的阈值电压时,迟滞现象导致误补偿并引起DC残像,从而降低图像质量。当通过本公开内容的诸如图4和图5的多重扫描驱动减少在一帧内驱动TFT的栅极-源极电压保持的时间时,可显著减少DC残像并且可提高显示质量,如图6的(C)中所示。根据本说明书,通过在一帧内在发光控制TFT截止期间将施加至第二像素的数据电压还施加至第一像素的驱动TFT,可有效改善第一像素的驱动TFT的迟滞现象,不会额外增加驱动时间。

[0080] 图7具体示出了图2中所示的像素的等效电路。

[0081] 参照图7,根据本公开内容一个实施方式的像素PXL包括OLED、存储电容器Cst和多个TFT(T1~T5、ET、DT)。TFT(T1~T5、ET、DT)可由具有优良响应特性的PMOS型的LTPS TFT实

现。但是,本说明书的技术思想不限于此。例如,开关TFT (T1~T5)之中的与驱动TFT DT的栅极电极连接的一些TFT可由具有优良电流截止特性的NMOS型的氧化物TFT实现,其余的TFT可实现为具有优良响应特性的PMOS型的LTPS TFT。

[0082] 下文中,将详细描述布置在第n水平像素行上的一个像素PXL的连接结构。

[0083] OLED是根据从驱动TFT DT输入的驱动电流发光的器件。OLED的阳极电极连接至第四节点N4,并且OLED的阴极电极连接至低电位电源电压EVSS的输入端子。有机化合物层设置在阳极电极与阴极电极之间。

[0084] 驱动TFT DT是在第一时段内根据第一栅极-源极电压产生流过OLED的驱动电流的器件。在发光控制TFT ET截止的第二时段期间,驱动TFTDT根据与第一栅极-源极电压不同的第二栅极-源极电压补偿迟滞现象。驱动TFT DT包括连接至第二节点N2的栅极电极、连接至第一节点N1的第一电极和连接至第三节点N3的第二电极。

[0085] 发光控制TFT ET是连接在第三节点N3与第四节点N4之间并且根据第n发光信号EM(n)进行开关的器件。发光控制TFT ET控制驱动电流,使得OLED以恒定的发光占空比反复导通和截止。发光控制TFT ET的栅极电极连接至被施加第n发光信号EM(n)的第n条第二栅极线15b(n),发光控制TFT ET的第一电极连接至第三节点N3并且发光控制TFT ET的第二电极连接至第四节点N4。

[0086] 第一开关TFT T1连接在数据线14与第一节点N1之间并且根据第n扫描信号SC(n)进行开关。第一开关TFT T1的栅极电极连接至被施加第n扫描信号SC(n)的第n条第一栅极线15a(n),第一开关TFT T1的第一电极连接至数据线14并且第一开关TFT T1的第二电极连接至第一节点N1。

[0087] 第二开关TFT T2连接在高电位电源线17与第一节点N1之间并且根据第n发光信号EM(n)进行开关。第二开关TFT T2的栅极电极连接至被施加第n发光信号EM(n)的第n条第二栅极线15b(n),第二开关TFT T2的第一电极连接至高电位电源线17并且第二开关TFT T2的第二电极连接至第一节点N1。

[0088] 第三开关TFT T3连接在第二节点N2与第三节点N3之间并且根据第n扫描信号SC(n)进行开关。第三开关TFT T3的栅极电极连接至被施加第n扫描信号SC(n)的第n条第一栅极线15a(n),第三开关TFT T3的第一电极连接至第三节点N3并且第三开关TFT T3的第二电极连接至第二节点N2。

[0089] 第四开关TFT T4连接在第二节点N2与初始化电源线16之间并且根据第n-1扫描信号SC(n-1)进行开关。第四开关TFT T4的栅极电极连接至被施加第n-1扫描信号SC(n-1)的第n-1条第一栅极线15a(n-1),第四开关TFT T4的第一电极连接至第二节点N2并且第四开关TFT T4的第二电极连接至初始化电源线16。

[0090] 第五开关TFT T5连接在第四节点N4与初始化电源线16之间并且根据第n扫描信号SC(n)进行开关。第五开关TFT T5的栅极电极连接至被施加第n扫描信号SC(n)的第n条第一栅极线15a(n),第五开关TFT T5的第一电极连接至第四节点N4并且第五开关TFT T5的第二电极连接至初始化电源线16。

[0091] 存储电容器Cst连接在高电位电源线17与第二节点N2之间。

[0092] 另外,第三开关TFT T3和第四开关TFT T4可被设计为双栅构造,以便抑制当截止时发生的漏电流。在双栅构造中,两个栅极电极彼此连接,以便具有相同的电位。因为双栅

构造的沟道长度变得比单栅构造的沟道长度长,所以截止电阻增加并且截止电流减小,这确保了工作的稳定性。

[0093] 图8是示出输入至图7的像素的驱动信号以及特定像素节点根据驱动信号的电位变化的波形图。图9A到图9E示出了在图8的第一初始化时段、第一采样时段、发光时段、第二初始化时段和第二采样时段期间像素的工作状态。

[0094] 参照图8,用于驱动布置在第 n 水平像素行 L_n 上的每个像素PXL的第一帧周期可包括第一初始化时段IP1、第一初始化时段之后的第一采样时段SP1、第一采样时段之后的发光时段EP、发光时段之后的第二初始化时段IP2、以及第二初始化时段之后的第二采样时段SP2。在此,第一初始化时段IP1、第一采样时段SP1和发光时段EP可包括在图4、图5的实施方式和权利要求中描述的第一时段中,第二初始化时段IP2和第二采样时段SP2可包括在图4、图5的实施方式和权利要求中描述的第二时段中。

[0095] 参照图8,在第一初始化时段IP1中,第 $n-1$ 扫描信号SC($n-1$)作为导通电平ON输入,并且第 n 扫描信号SC(n)和第 n 发光信号EM(n)作为截止电平OFF输入。第一初始化时段IP1用于在第一采样时段SP1之前通过初始化电压Vinit将第二节点N2复位。

[0096] 参照图9A,在第一初始化时段IP1期间,第四开关TFT T4响应于导通电平ON的第 $n-1$ 扫描信号SC($n-1$)导通。初始化电压Vinit通过第四开关TFT T4的导通操作施加至第二节点N2,使得驱动TFT DT的栅极电位复位至初始化电压Vinit。

[0097] 参照图9A,在第一初始化时段IP1期间,第一开关TFT T1、第三开关TFT T3和第五开关TFT T5响应于截止电平OFF的第 n 扫描信号SC(n)截止,并且第二开关TFT T2和发光控制TFT ET响应于截止电平OFF的第 n 发光信号EM(n)截止。

[0098] 参照图8,在第一采样时段SP1期间,第 n 扫描信号SC(n)作为导通电平ON输入并且第 $n-1$ 扫描信号SC($n-1$)和第 n 发光信号EM(n)作为截止电平OFF输入。第一采样时段SP1用于采样驱动TFT DT的阈值电压。

[0099] 参照图9B,在第一采样时段SP1期间,第一开关TFT T1、第三开关TFT T3和第五开关TFT T5响应于第 n 扫描信号SC(n)导通。由于第一开关TFT T1的导通,第一节点N1的电位变为数据电压 V_x 。驱动TFT DT的栅极电极和第二电极通过第三开关TFT T3的导通而短路,从而驱动TFT DT进行二极管连接。当电流流过进行二极管连接的驱动TFT DT时,驱动TFT DT的阈值电压被采样并存储在第二节点N2和第三节点N3。就是说,第二节点N2和第三节点N3的电位变为 $(V_x - V_{th})$ 。驱动TFT DT的栅极-源极电压 V_{gs} 是第一节点N1与第二节点N2之间的电压。从而,在第一采样时段SP1期间,驱动TFT DT的第一栅极-源极电压成为驱动TFT DT的阈值电压。

[0100] 参照图9B,在第一采样时段SP1期间,第四节点N4的电位通过第五开关TFT T5的导通被复位至初始化电压Vinit,从而可防止OLED不必要的发光。

[0101] 参照图9B,在第一采样时段SP1期间,第四开关TFT T4响应于截止电平OFF的第 $n-1$ 扫描信号SC($n-1$)截止,并且第二开关TFT T2和发光控制TFT ET响应于截止电平OFF的第 n 发光信号EM(n)保持其截止状态。

[0102] 参照图8,在发光时段EP期间,第 $n-1$ 扫描信号SC($n-1$)和第 n 扫描信号SC(n)作为截止电平OFF输入,并且第 n 发光信号EM(n)作为导通电平ON输入。发光时段EP用于基于数据电压 V_x 设定与驱动电流对应的驱动TFT DT的第一栅极-源极电压。发光时段EP用于根据流过

驱动TFTDT的驱动电流使OLED发光。

[0103] 参照图9C,在发光时段EP期间,第二开关TFT T2和发光控制TFTET响应于导通电平ON的第n发光信号EM(n)导通。在发光时段EP期间,第一节点N1的电位通过第二开关TFT T2的导通从数据电压V_x变为高电位电源电压EVDD。在发光时段EP期间,第二节点N2的电位通过存储电容器C_{st}保持为在第一采样时段SP1中存储的(V_{data}-V_{th})。从而,在发光时段EP期间,驱动TFT DT的第一栅极-源极电压V_{gs1}变为(EVDD-V_x+V_{th})且与之对应的驱动电流流过驱动TFT DT。该驱动电流经由发光控制TFT ET施加至OLED。

[0104] 在发光时段EP期间流到OLED的驱动电流I_{oled}表示为独立于驱动TFT DT的阈值电压的函数,如下面的等式1中所示。

[0105] [等式1]

$$[0106] \quad I_{oled} = K (V_{gs} - |V_{th}|)^2$$

$$[0107] \quad = K (EVDD - \{V_X - |V_{th}|\} - |V_{th}|)^2$$

$$[0108] \quad = K (EVDD - V_X)^2$$

[0109] 在此,K是由驱动TFT DT的迁移率、沟道比、寄生电容等确定的常数值。

[0110] 参照图9C,在发光时段EP期间,第四开关TFT T4响应于截止电平OFF的第n-1扫描信号SC(n-1)保持其截止状态。在发光时段EP期间,第一开关TFT T1、第三开关TFT T3和第五开关TFT T5响应于截止电平OFF的第n扫描信号SC(n)截止。

[0111] 参照图8,在第二初始化时段IP2期间,第n-1扫描信号SC(n-1)作为导通电平ON输入,并且第n扫描信号SC(n)和第n发光信号EM(n)作为截止电平OFF输入。第二初始化时段IP2用于在第二采样时段SP2之前将第二节点N2复位至初始化电压V_{init}。

[0112] 参照图9D,在第二初始化时段IP2期间,第四开关TFT T4响应于导通电平ON的第n-1扫描信号SC(n-1)导通。通过导通第四开关TFT T4,初始化电压V_{init}施加至第二节点N2,驱动TFT DT的栅极电位再次复位至初始化电压V_{init}。

[0113] 参照图9D,在第二初始化时段IP2期间,第一开关TFT T1、第三开关TFT T3和第五开关TFT T5响应于截止电平OFF的第n扫描信号SC(n)截止,并且第二开关TFT T2和发光控制TFT ET响应于截止电平OFF的第n发光信号EM(n)截止。

[0114] 参照图8,在第二采样时段SP2期间,第n扫描信号SC(n)作为导通电平ON输入,并且第n-1扫描信号SC(n-1)和第n发光信号EM(n)作为截止电平OFF输入。第二采样时段SP2用于基于数据电压V_x和另一数据电压V_y(其是施加至另一像素的数据电压)设定驱动TFT DT的第二栅极-源极电压V_{gs2},以便补偿驱动TFT DT的迟滞现象。

[0115] 参照图9E,在第二采样时段SP2期间,第一开关TFT T1、第三开关TFT T3和第五开关TFT T5响应于导通电平ON的第n扫描信号SC(n)导通。由于第一开关TFT T1的导通,第一节点N1的电位变为数据电压V_y。驱动TFT DT的栅极电极和第二电极通过第三开关TFT T3的导通而短路,从而驱动TFT DT进行二极管连接。当电流流过进行二极管连接的驱动TFTDT时,驱动TFT DT的阈值电压被采样并存储在第二节点N2和第三节点N3。就是说,第二节点N2和第三节点N3的电位变为(V_y-V_{th})。驱动TFT DT的栅极-源极电压V_{gs}是第一节点N1与第二节点N2之间的电压。从而,在第二采样时段SP2期间,驱动TFT DT的第一栅极-源极电压逐渐会于驱动TFT DT的阈值电压。该电压与如上所述的发光时段EP的第一栅极-源极电压V_{gs1}(EVDD-V_x+V_{th})不同且有助于降低驱动TFT DT的迟滞现象的级别。

[0116] 参照图9E,在第二采样时段SP2期间,第四开关TFT T4响应于截止电平OFF的第n-1扫描信号SC (n-1) 截止,并且第二开关TFT T2和发光控制TFT ET响应于截止电平OFF的第n发光信号EM(n) 保持其截止状态。

[0117] 如上所述,根据本公开内容的电致发光显示装置,在一帧内在发光控制元件的截止时段期间,通过以多重扫描驱动方法给一像素施加输入至另一像素的数据电压,改变驱动元件的导通偏置状态。由于在一帧内驱动元件的栅极-源极电压保持的时间减少,所以本公开内容的电致发光显示装置可改善驱动元件的迟滞现象的级别以及由迟滞现象引起的DC残像,由此提高显示质量。

[0118] 在整个描述中,本领域技术人员应当理解,在不背离本公开内容的技术原理的情况下,各种变化和修改是可能的。因此,本公开内容的技术范围不限于本申请中的详细描述,而是应由所附权利要求的范围限定。

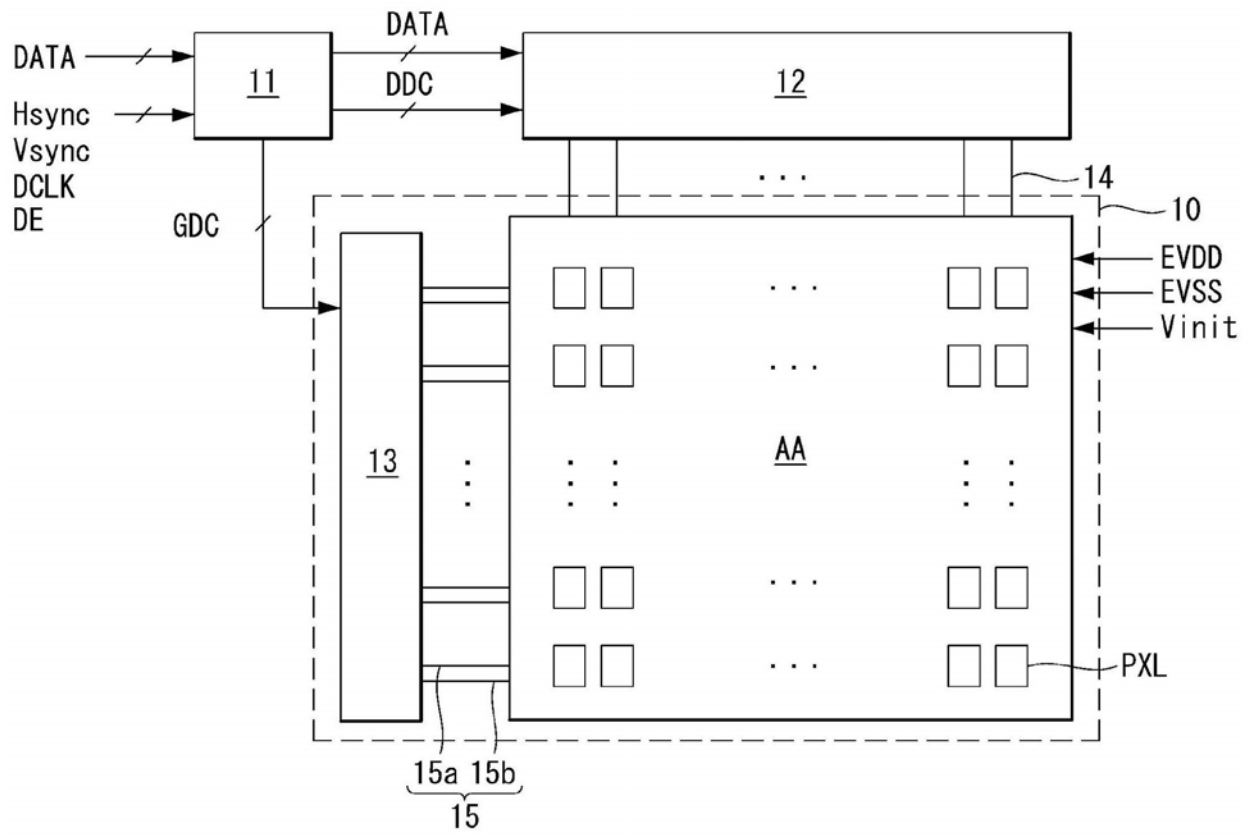


图1

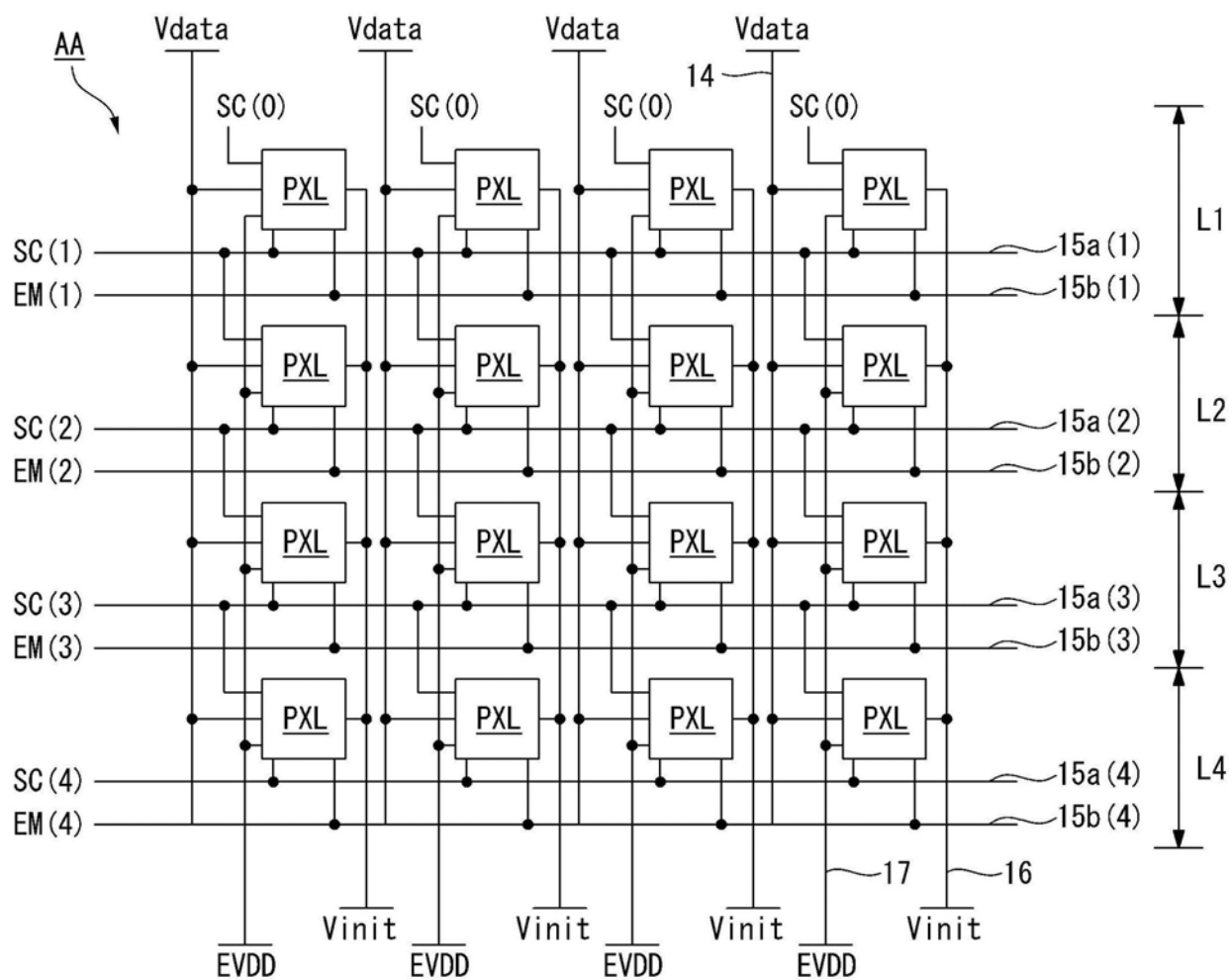


图2

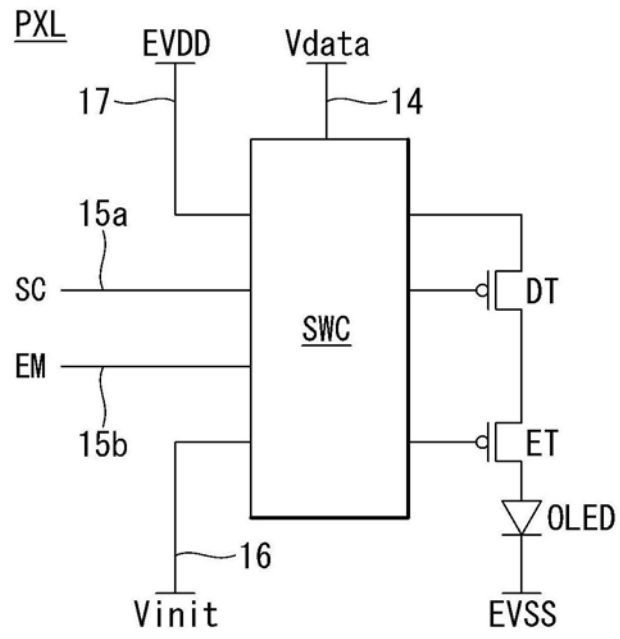


图3

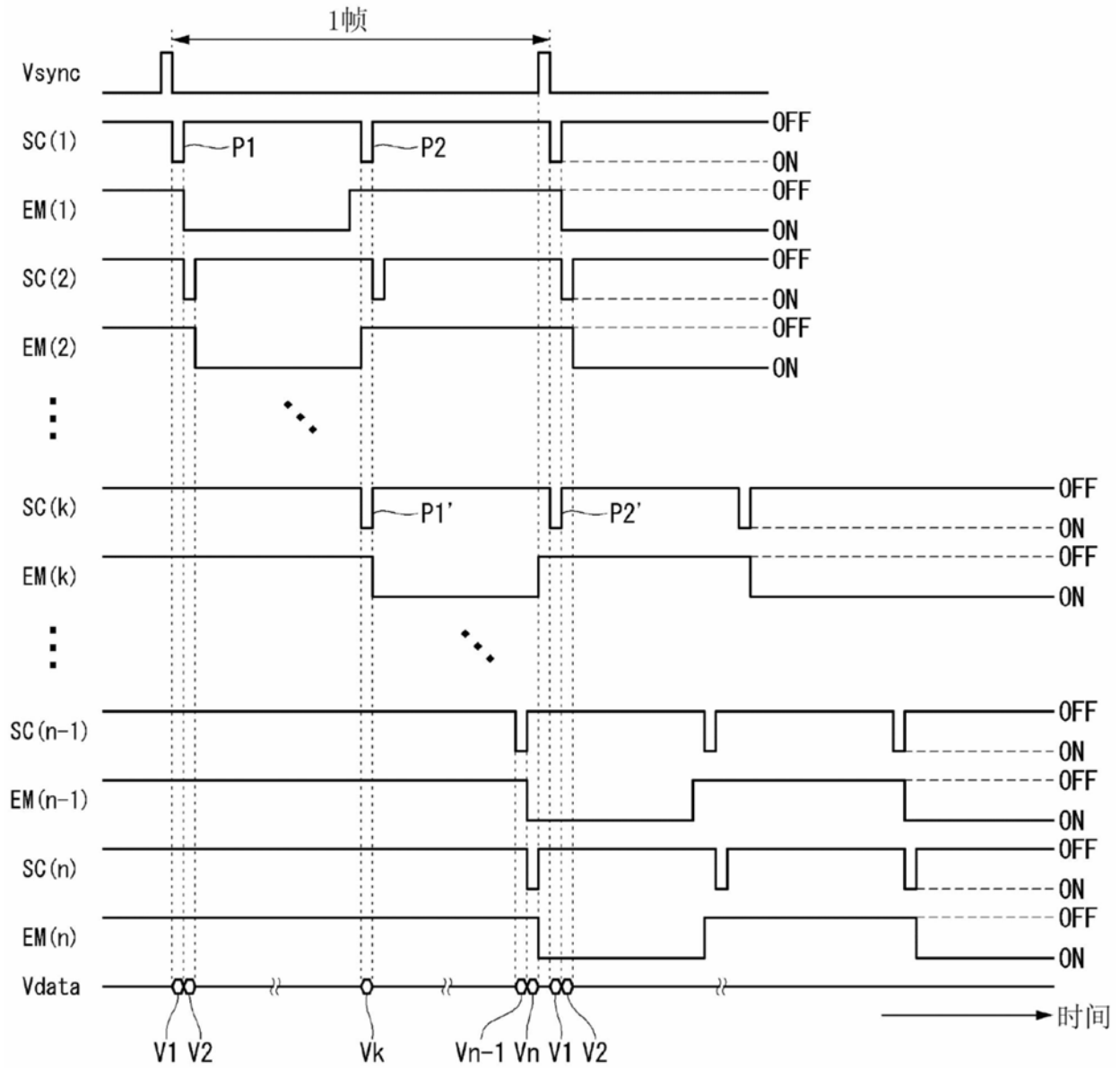


图4

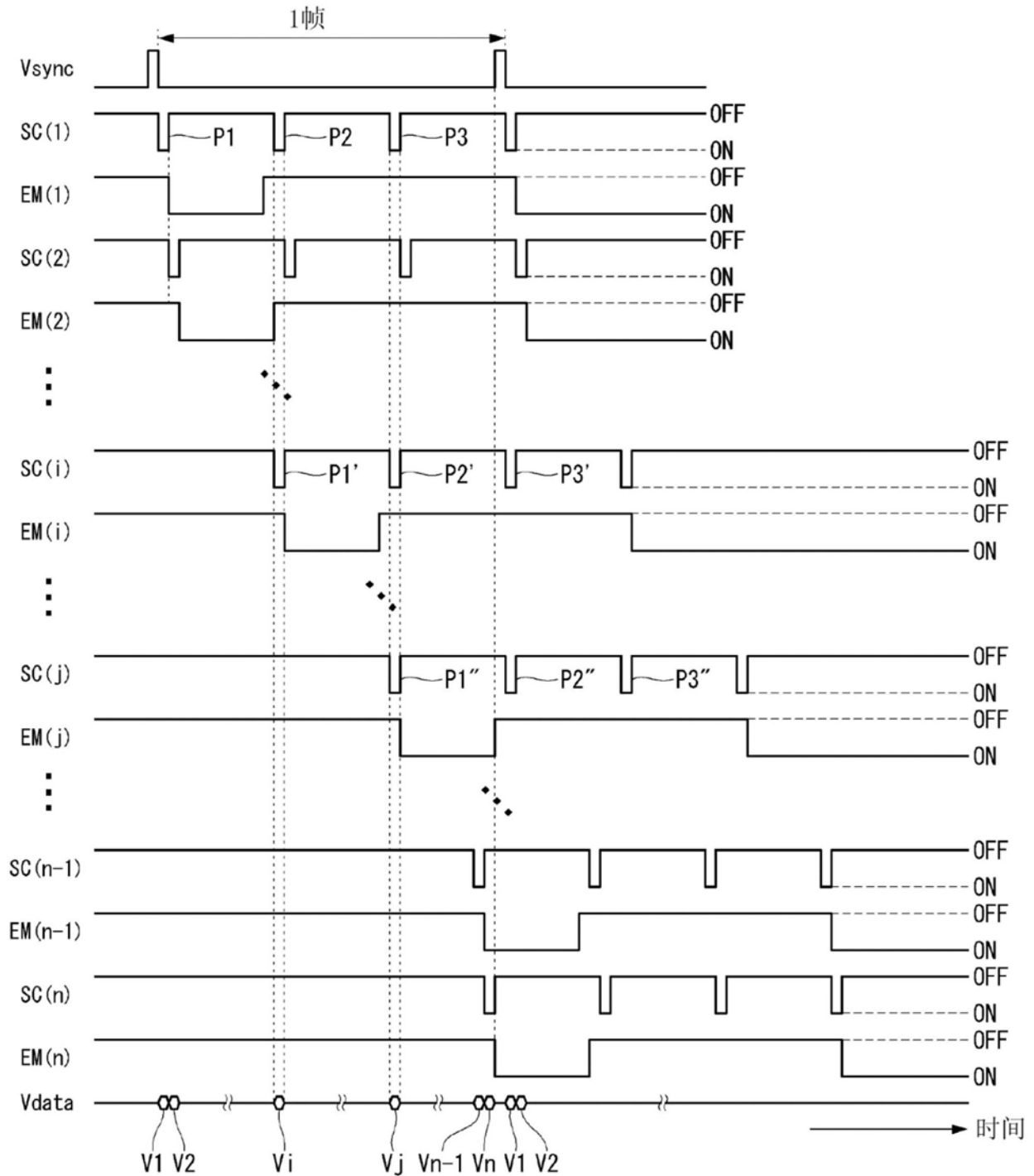


图5

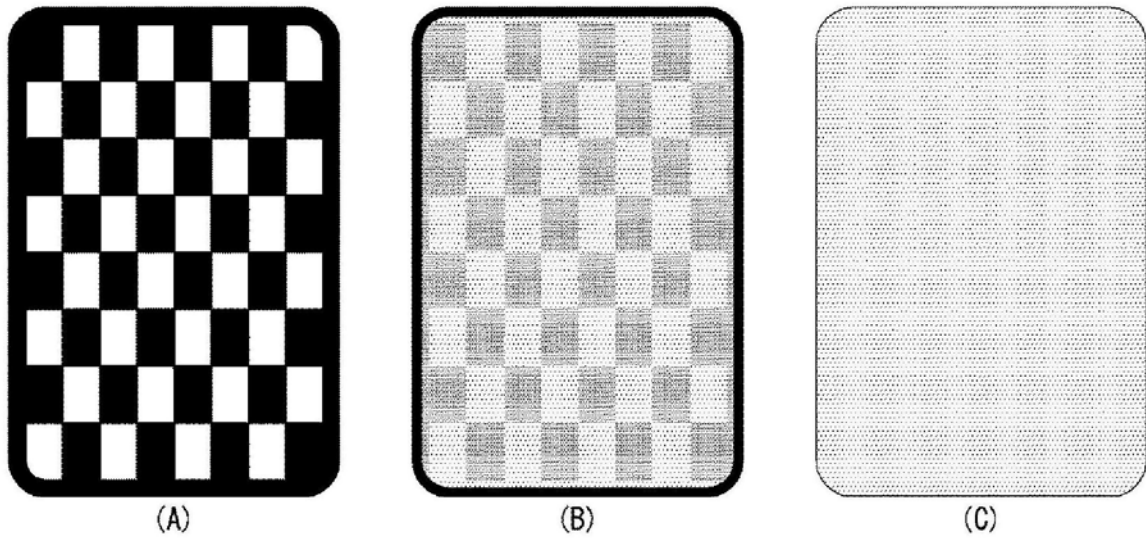


图6

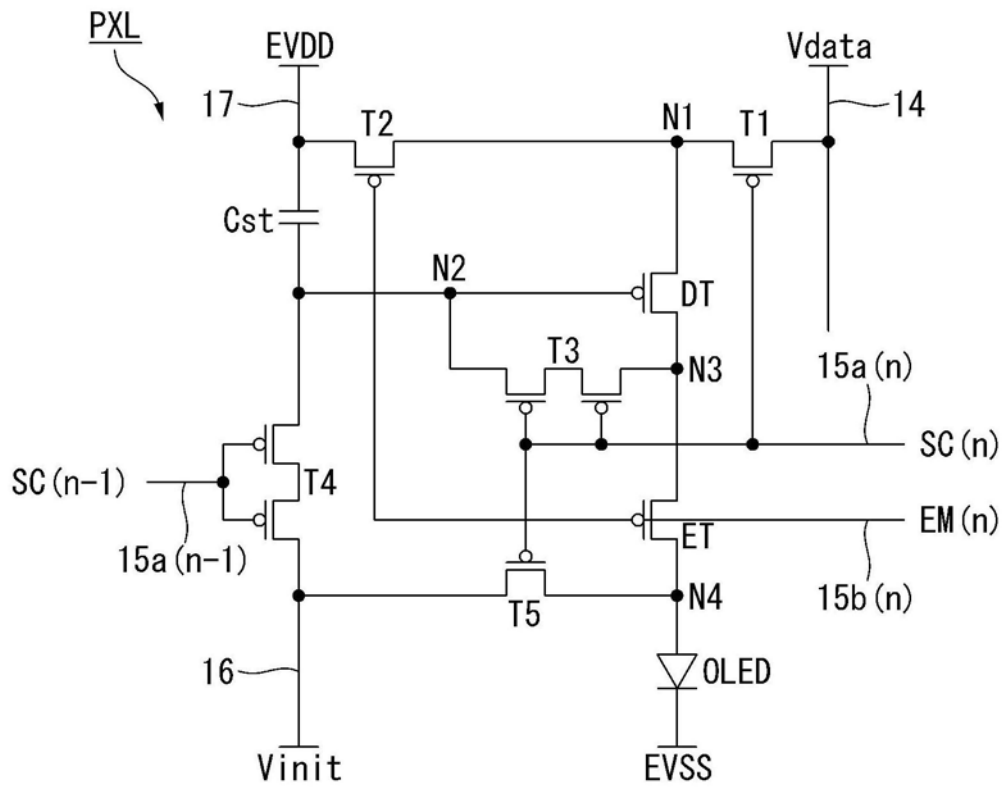


图7

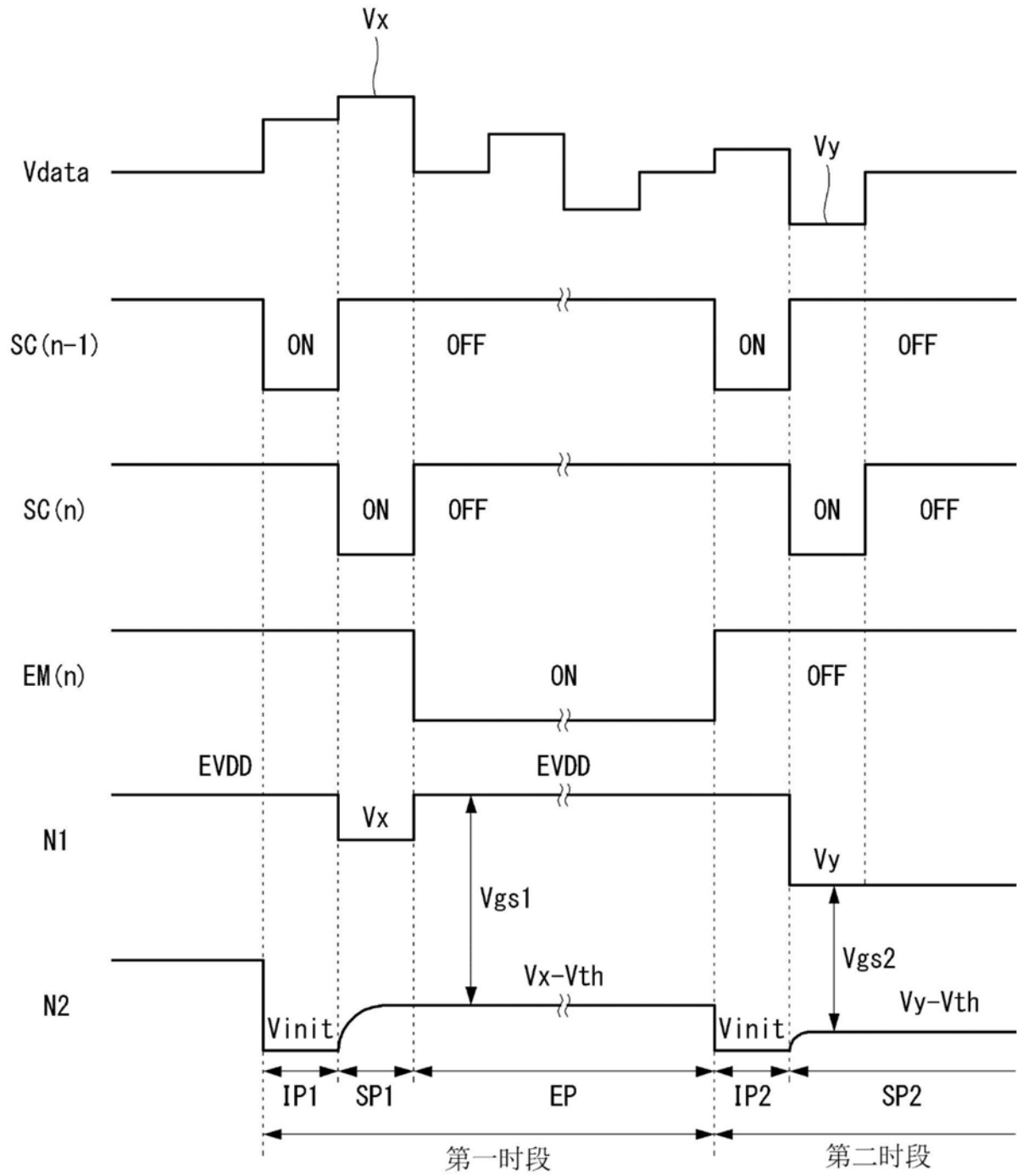


图8

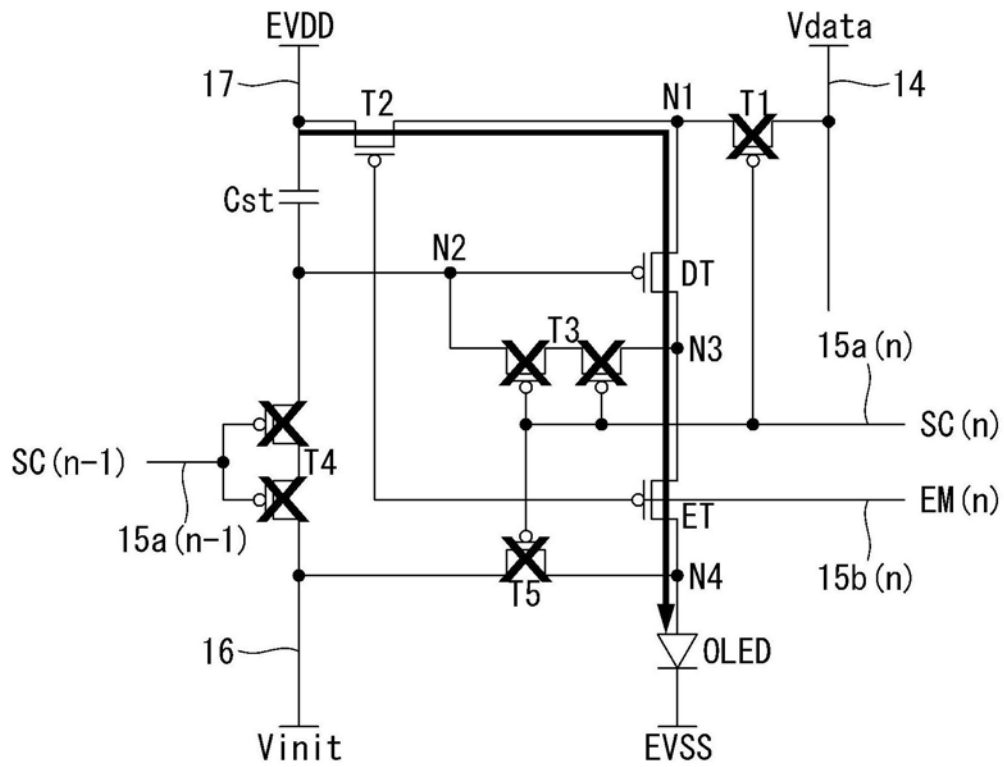


图9C

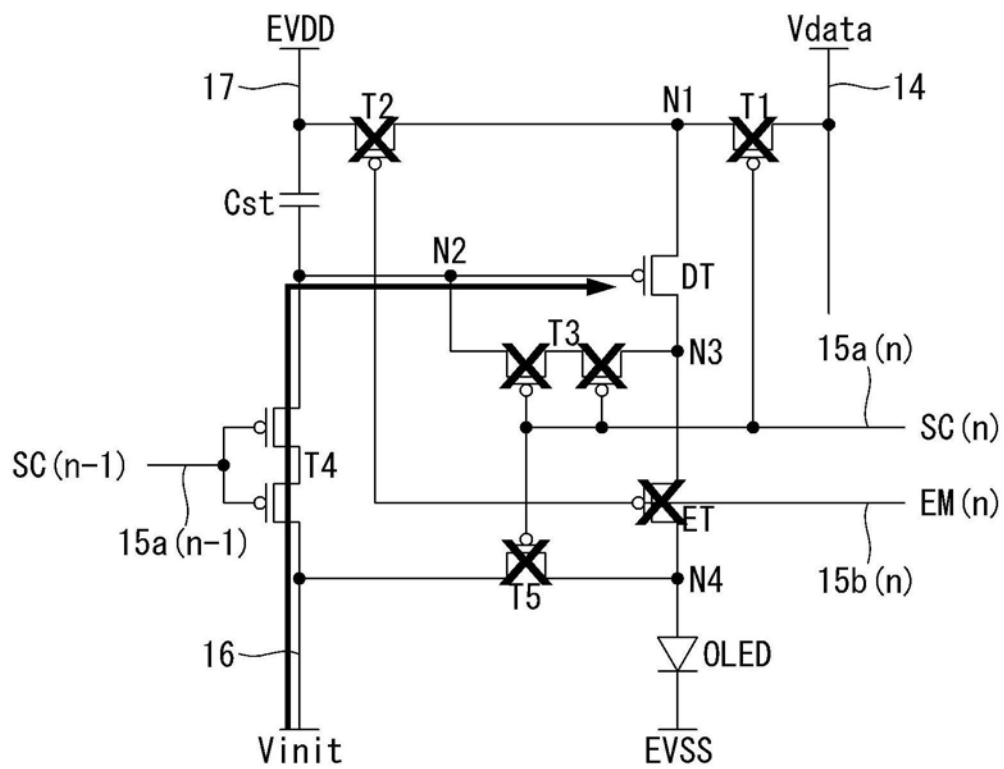


图9D

专利名称(译)	电致发光显示装置及其驱动方法		
公开(公告)号	CN109785796A	公开(公告)日	2019-05-21
申请号	CN201811280000.6	申请日	2018-10-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	罗盛薰 全瑒训 裴亨国		
发明人	罗盛薰 全瑒训 裴亨国		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/325 G09G3/3233 G09G3/3266 G09G3/3291 G09G2300/0819 G09G2300/0861 G09G2310/0262 G09G2320/0204 G09G2320/0257 G09G2320/043 G09G2320/064		
代理人(译)	徐金国		
优先权	1020170149552 2017-11-10 KR		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种电致发光显示装置及其驱动方法。根据本公开内容的电致发光显示装置包括多个像素。多个像素中的每一个包括：用于产生驱动电流的驱动元件；用于根据驱动电流发光的发光元件；发光控制元件，其用于控制驱动电流在驱动元件与发光元件之间的流动；和开关电路，其用于在第一时段期间基于第一数据电压设定与驱动电流对应的驱动元件的第一栅极-源极电压并且在第一时段之后的第二时段期间基于与第一数据电压不同的第二数据电压设定驱动元件的第二栅极-源极电压，其中第二栅极-源极电压与第一栅极-源极电压不同，并且其中在第二时段期间，发光控制元件截止。

