



(12)发明专利申请

(10)申请公布号 CN 107731162 A  
(43)申请公布日 2018.02.23

(21)申请号 201710985056.0

(22)申请日 2017.10.20

(71)申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号  
申请人 北京京东方显示技术有限公司

(72)发明人 刘松 闫恒宇 兰博骁 程金辉  
孟智明 张春兵 郭瑞 牛汉章  
贺见紫

(74)专利代理机构 北京中博世达专利商标代理  
有限公司 11274  
代理人 周娟

(51)Int.Cl.  
G09G 3/3233(2016.01)

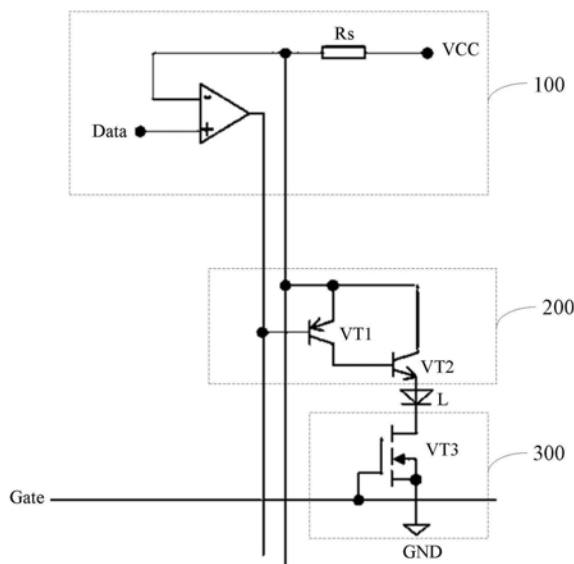
权利要求书2页 说明书7页 附图2页

(54)发明名称

像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置

(57)摘要

本发明公开一种像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置,涉及显示技术领域,以简化像素驱动电路结构的前提下,实现发光器件的恒流驱动。所述像素驱动电路包括:用于提供恒流信号和开启信号的电流控制模块,用于在开启信号的控制下控制所述恒流信号传输至发光器件的电流开关模块,用于控制所述电流控制模块提供恒流信号和开启信号的接地控制模块。所述显示驱动电路包括至少一个上述技术方案所述像素驱动电路。本发明提供的像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置用于驱动OLED显示设备显示画面。



1. 一种像素驱动电路,其特征在于,包括:

用于提供恒流信号和开启信号的电流控制模块,所述电流控制模块的输入端分别连接数据线和电源线;

用于在开启信号的控制下控制所述恒流信号传输至发光器件的电流开关模块,所述电流开关模块的控制端与所述电流控制模块的输出端连接,所述电流开关模块的输入端与所述电流控制模块的输入端连接,所述电流开关模块的输出端与所述发光器件的输入端连接;

用于控制所述电流控制模块提供恒流信号和开启信号的接地控制模块,所述接地控制模块的控制端与栅线连接,所述接地控制模块的输入端与所述发光器件的输出端连接,所述接地控制模块的输出端接地。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述电流控制模块包括运算放大器和电阻,所述运算放大器的第一相输入端连接所述数据线,所述电源线通过所述电阻连接所述运算放大器的第二相输入端,所述运算放大器的输出端与所述电流开关模块的控制端连接,所述运算放大器的第二相输入端还与所述电流开关模块的输入端连接。

3. 根据权利要求2所述的像素驱动电路,其特征在于,所述电流控制模块还包括电压调节器,所述电压调节器与所述数据线连接。

4. 根据权利要求1~3任一项所述的像素驱动电路,其特征在于,所述电流开关模块包括第一晶体管和第二晶体管;

所述第一晶体管的控制极与所述电流控制模块的输出端连接,所述第一晶体管的第一电极与所述电流控制模块的输入端连接,所述第一晶体管的第二电极与第二晶体管的控制极连接,所述第二晶体管的第二电极连接所述电流控制模块的输入端连接,所述第二晶体管的第一电极连接所述发光器件的输入端。

5. 根据权利要求4所述的像素驱动电路,其特征在于,所述第一晶体管的类型与所述第二晶体管的类型相反。

6. 根据权利要求1~3任一项所述的像素驱动电路,其特征在于,所述接地控制模块为第三晶体管,所述第三晶体管的控制极与所述栅线连接,所述第三晶体管的第二电极与所述发光器件的输出端连接,所述第三晶体管的第一电极与接地。

7. 一种权利要求1~6任一项所述的像素驱动电路的驱动方法,其特征在于,包括:

栅线提供栅极信号,栅极信号控制接地控制模块导通;

数据线提供数据信号,电源线提供电源信号,电流控制模块根据所述数据信号和所述电源信号,产生恒流信号和开启信号;

所述电流开关模块在开启信号的控制下导通,使得所述恒流信号传输至发光器件,实现所述发光器件的恒流驱动。

8. 根据权利要求7所述的像素驱动电路的驱动方法,其特征在于,所述像素驱动电路包括电压调节器时,所述数据线提供数据信号前,所述驱动方法还包括:

利用所述电压调节器改变所述数据信号的电压大小,使得所述恒流信号的电流大小发生变化。

9. 一种显示驱动电路,其特征在于,包括至少一个权利要求1~6任一项所述像素驱动电路。

10. 根据权利要求9所述的显示驱动电路,其特征在于,所述像素驱动电路的数量为多个,多个所述像素驱动电路阵列化排布;其中,

每行所述像素驱动电路的电流控制模块共用;或,每列所述像素驱动电路的电流控制模块共用。

11. 一种显示基板,其特征在于,包括权利要求9或10所述的显示驱动电路。

12. 根据权利要求11所述的显示基板,其特征在于,所述显示驱动电路中像素驱动电路所包含的电流控制模块位于所述显示基板的边框区域。

13. 一种显示装置,其特征在于,包括权利要求11或12所述的显示基板。

14. 一种显示装置,其特征在于,包括权利要求9或10所述的显示驱动电路。

15. 根据权利要求14所述的显示装置,其特征在于,所述显示驱动电路中所述像素驱动电路所包含的电流控制模块集成在驱动芯片中。

## 像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置

### 技术领域

[0001] 本发明涉及OLED显示技术领域,尤其涉及一种像素驱动电路及驱动方法、显示驱动电路及驱动方法、显示基板及显示装置。

### 背景技术

[0002] 有机电致发光二极管(Organic Light-Emitting Diode,缩写为OLED)显示装置是一种可实现自发光、广视角和高对比度的显示设备,受到大众的青睞和关注。

[0003] 在OLED显示装置进行显示时,OLED显示装置中的像素驱动电路驱动对应于像素的OLED发光器件发光,以使得OLED显示装置在没有背光的情况下实现画面显示。而现有OLED发光器件为电流型驱动器件,其亮度和电流近似成线性关系,因此,采用恒流源驱动OLED发光器件发光能够有效避免因OLED显示装置中线路阻抗的影响。

[0004] 为了解决上述问题,一般需要对像素驱动电路进行设计,使得所输出的电流保持恒流,但是现有技术中所设计的像素驱动电路中电子器件比较多,结构复杂,导致制作像素驱动电路的难度加大。

### 发明内容

[0005] 本发明的目的在于提供一种像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置,以简化像素驱动电路结构的前提下,实现发光器件的恒流驱动。

[0006] 为了实现上述目的,本发明提供如下技术方案:

[0007] 一种像素驱动电路,该像素驱动电路包括:

[0008] 用于提供恒流信号和开启信号的电流控制模块,所述电流控制模块的输入端分别连接数据线和电源线;

[0009] 用于在开启信号的控制下控制所述恒流信号传输至发光器件的电流开关模块,所述电流开关模块的控制端与所述电流控制模块的输出端连接,所述电流开关模块的输入端与所述电流控制模块的输入端连接,所述电流开关模块的输出端与所述发光器件的输入端连接;

[0010] 用于控制所述电流控制模块提供恒流信号和开启信号的接地控制模块,所述接地控制模块的控制端与栅线连接,所述接地控制模块的输入端与所述发光器件的输出端连接,所述接地控制模块的输出端接地。

[0011] 与现有技术相比,本发明提供的像素驱动电路中,电流控制模块的输入端分别连接数据线和电源线,电流开关模块的控制端与电流控制模块的输出端连接,电流开关模块的输入端与电流控制模块的输入端连接,电流开关模块的输出端与发光器件的输入端连接,使得电流开关模块可在开启信号的控制下控制恒流信号传输至发光器件,而由于接地控制模块的控制端与栅线连接,接地控制模块的输入端与发光器件的输出端连接,接地控制模块的输出端接地,使得栅线提供栅极信号时,栅极信号可通过接地控制模块控制电流

控制模块提供恒流信号和开启信号,从而保证电流开关模块根据开启信号传输恒流信号至发光器件,以实现发光器件的恒流驱动;而且,本发明提供的像素驱动电路中,电流开关模块和接地控制模块只要串接在电流控制模块上,就能够实现发光器件的恒流驱动;可见,相对于现有技术,本发明提供的像素驱动电路结构的结构简单。

[0012] 另外,本发明提供的像素驱动电路应用于显示驱动电路时,由于每条栅线与一行(列)发光器件对应的接地控制模块的控制端连接,而同一行(列)不同列(行)的发光器件对应的数据线与同一行(列)不同列(行)发光器件对应的电流控制模块连接,因此,本发明提供的像素驱动电流应用于显示驱动电路时,可以使得显示面板中所有发光器件实现100%的独立控制。

[0013] 本发明还提供了一种上述技术方案所述的像素驱动电路的驱动方法,该驱动方法包括:

[0014] 栅线提供栅极信号,栅极信号控制接地控制模块导通;

[0015] 数据线提供数据信号,电源线提供电源信号,电流控制模块根据所述数据信号和所述电源信号,产生恒流信号和开启信号;

[0016] 所述电流开关模块在开启信号的控制下导通,使得所述恒流信号传输至发光器件,实现所述发光器件的恒流驱动。

[0017] 与现有技术相比,本发明提供的像素驱动电路的驱动方法的有益效果与上述技术方案提供的像素驱动电路的有益效果相同,在此不做赘述。

[0018] 本发明还提供了一种显示驱动电路,该显示驱动电路包括至少一个上述技术方案所述像素驱动电路。

[0019] 与现有技术相比,本发明提供的显示驱动电路的有益效果与上述技术方案提供的像素驱动电路的有益效果相同,在此不做赘述。

[0020] 本发明还提供了一种显示基板,该显示基板包括上述技术方案所述的显示驱动电路。

[0021] 与现有技术相比,本发明提供的显示基板的有益效果与上述技术方案提供的显示驱动电路的有益效果相同,在此不做赘述。

[0022] 本发明还提供了一种显示装置,该显示装置包括上述技术方案所述的显示基板。

[0023] 与现有技术相比,本发明提供的显示装置的有益效果与上述技术方案所述的显示基板的有益效果相同,在此不做赘述。

[0024] 本发明还提供了一种显示装置,该显示装置包括上述技术方案所述的显示驱动电路。

[0025] 与现有技术相比,本发明提供的显示装置的有益效果与上述技术方案所述的显示基板的有益效果相同,在此不做赘述。

## 附图说明

[0026] 此处所说明的附图用来提供对本发明的进一步理解,构成本发明的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0027] 图1为本发明实施例提供的像素驱动电路的结构示意图;

[0028] 图2为本发明实施例提供的显示驱动电路的结构示意图;

[0029] 图3为本发明实施例提供的像素驱动电路的驱动方法流程图。

[0030] 附图标记：

[0031]	100-电流控制模块，	200-电流开关模块；
[0032]	300-接地控制模块，	AA-显示区域；
[0033]	BM-边框区域，	Data-数据线；
[0034]	Data1-第一条数据线，	Datan-第n条数据线；
[0035]	Gate1-第一条栅线，	Gaten-第n条栅线；
[0036]	GND-地线，	L-发光器件；
[0037]	OP-运算放大器，	Rs-电阻；
[0038]	VT1-第一晶体管，	VT2-第二晶体管；
[0039]	VT3-第三晶体管，	VCC-电源线；
[0040]	Gate-栅线。	

### 具体实施方式

[0041] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0042] 请参阅图1，本发明实施例提供的像素驱动电路包括：用于提供恒流信号和开启信号的电流控制模块100，电流控制模块100的输入端分别连接数据线Data和电源线VCC；

[0043] 用于在开启信号的控制下控制恒流信号传输至发光器件L的电流开关模块200，电流开关模块200的控制端与电流控制模块100的输出端连接，电流开关模块200的输入端与电流控制模块100的输入端连接，电流开关模块200的输出端与发光器件L的输入端连接；

[0044] 用于控制电流控制模块100提供恒流信号和开启信号的接地控制模块300，接地控制模块300的控制端与栅线Gate连接，接地控制模块300的输入端与发光器件L的输出端连接，接地控制模块300的输出端接地线GND。

[0045] 下面结合图1和图3对本发明实施例提供的像素驱动电路的驱动方法进行详细说明。

[0046] 步骤S100：栅线Gate提供栅极信号，栅极信号控制接地控制模块300导通；

[0047] 步骤S200：数据线Data提供数据信号，电源线VCC提供电源信号，电流控制模块100根据数据信号和电源信号，产生恒流信号和开启信号；

[0048] 步骤S300：电流开关模块200在开启信号的控制下导通，使得恒流信号传输至发光器件L，实现发光器件L的恒流驱动。

[0049] 基于上述实施例提供的像素驱动电路的结构和驱动过程可知，电流控制模块100的输入端分别连接数据线Data和电源线VCC，电流开关模块200的控制端与电流控制模块100的输出端连接，电流开关模块200的输入端与电流控制模块100的输入端连接，电流开关模块200的输出端与发光器件L的输入端连接，使得电流开关模块200可在开启信号的控制下控制恒流信号传输至发光器件L，而由于接地控制模块300的控制端与栅线Gate连接，接地控制模块300的输入端与发光器件L的输出端连接，接地控制模块300的输出端接地，使得

栅线Gate提供栅极信号时,栅极信号可通过接地控制模块300控制电流控制模块100提供恒流信号和开启信号,从而保证电流开关模块200根据开启信号传输恒流信号至发光器件L,以实现发光器件L的恒流驱动;而且,本发明提供的像素驱动电路中,电流开关模块200和接地控制模块300只要串接在电流控制模块100上,就能够实现发光器件L的恒流驱动;可见,相对于现有技术,本发明提供的像素驱动电路结构的结构简单。

[0050] 另外,本发明提供的像素驱动电路应用于显示驱动电路时,由于每条栅线Gate与一行(列)发光器件L对应的接地控制模块300的控制端连接,而同一行(列)不同列(行)的发光器件L对应的数据线Data与同一行(列)不同列(行)发光器件L对应的电流控制模块100连接,因此,本发明提供的像素驱动电流应用于显示驱动电路时,可以使得显示面板中所有发光器件L实现100%的独立控制。

[0051] 需要说明的是,上述实施例中的发光器件L可以为恒流驱动的OLED发光器件,也可以为恒流驱动的LED发光器件,在此不做限定。

[0052] 具体的,如图1所示,上述实施例中电流控制模块100包括运算放大器OP和电阻Rs,运算放大器OP的第一相输入端连接数据线Data,电源线VCC通过电阻Rs连接运算放大器OP的第二相输入端,运算放大器OP的输出端与电流开关模块200的控制端连接,运算放大器OP的第二相输入端还与电流开关模块200的输入端连接。而由于电流控制模块100中运算放大器OP的第一相输入端连接数据线Data,电源线VCC通过电阻Rs连接运算放大器OP的第二相输入端,运算放大器OP的输出端与电流开关模块200的控制端连接,运算放大器OP的第二相输入端还与电流开关模块200的输入端连接,使得运算放大器OP的输出端通过电流开关模块200与第二相输入端构成反馈;在这种情况下,当栅线Gate向接地控制模块300提供栅极信号时,运算放大器OP的第一相输入端和第二相输入端为虚短状态,即运算放大器OP的第二相输入端电压V2等于运算放大器OP的第一相输入端电压V1,这使得运算放大器OP的输出端所输出的输出电压 $V_{out}=0$ (即运算放大器OP的输出端输出低电平);而且,在运算放大器OP的第二相输入端电压V2等于运算放大器OP的第一相输入端电压V1的前提下,由于运算放大器OP的第一相输入端所接入的数据线Data提供的数据信号电压Vdata恒定,使得运算放大器OP的第二相输入端电压 $V2=V_{data}$ 的基础上保持恒定,根据电路基本常识可知,流过电阻Rs的电流 $I=(V_{cc}-V_{data})/R_s$ 保持恒定,因此,本发明实施例提供的像素驱动电路中,可利用运算放大器OP虚短,使得运算放大器OP的输出端所输出的输出电压作为开启信号,流过电阻Rs的电流I作为恒流信号,以使得开关控制模块在开启信号的控制下,使得恒流信号驱动发光器件L发光。

[0053] 而对于电流开关模块200来说,其只相当于开关,控制恒流信号传输至电流信号,不存在电阻压降,因此,本发明提供的像素驱动电路中,可利用电流控制模块100实现恒流驱动。

[0054] 需要说明的是,如图1所示,上述实施例中运算放大器OP的第一相输入端为同相输入端,运算放大器的第二相输入端为反相输入端。

[0055] 考虑到发光器件L的亮度对显示装置所显示的画面的对比度有着极大的影响,为了提高显示装置的对比度,上述实施例中的电阻Rs可以为可调电阻Rs,以调节流过电阻Rs的电流I的大小,使得流过电阻Rs的电流I作为恒流信号驱动发光器件L时,能够利用恒流信号调节发光器件L的发光亮度。

[0056] 当本发明实施例提供的像素驱动电路应用于显示驱动电路中,且显示驱动电路所包含的每个像素驱动电路均为本发明实施例提供的像素驱动电路,则可利用本发明实施例提供的像素驱动电路从子像素级别调节显示装置所显示的画面的对比度。

[0057] 需要说明的是,上述实施例中电流开关模块200的结构多种多样,例如图1所示出的像素驱动电路中,电流开关模块200包括第一晶体管VT1和第二晶体管VT2,第一晶体管VT1的控制极与电流控制模块100的输出端连接,第一晶体管VT1的第一电极与电流控制模块100的输入端连接,第一晶体管VT1的第二电极与第二晶体管VT2的控制极连接,第二晶体管VT2的第二电极连接电流控制模块100的输入端连接,第二晶体管VT2的第一电极连接发光器件L的输入端。

[0058] 至于第一晶体管VT1和第二晶体管VT2的类型相同或相反,则是基于上述实施例中电流控制模块100的开启信号电平决定的。如当上述实施例中电流控制模块100的开启信号为低电平信号,则第一晶体管VT1和第二晶体管VT2的类型相反。

[0059] 下面以第一晶体管VT1为PNP型晶体管,第二晶体管VT2为NPN型晶体管为例,说明上述电流开关模块200如何在开启信号的控制下控制恒流信号传输至发光器件L的电流开关模块200。

[0060] 上述电流控制模块100提供的开启信号为低电平信号,电流控制模块100将开启信号提供给第一晶体管VT1的基极,使得电流控制模块100提供的恒流信号通过第一晶体管VT1的发射极进入第一晶体管VT1,然后从第一晶体管VT1的集电极流出后提供给第二晶体管VT2的基极,以控制第二晶体管VT2导通,此时电流控制模块100提供恒流信号从第二晶体管VT2的集电极进入第二晶体管VT2,然后从第二晶体管VT2的发射极传输至发光器件L,使得发光器件L发光。

[0061] 由上述实施例中电流开关模块200在开启信号的控制下控制恒流信号传输至发光器件L的电流开关模块200的具体过程可以发现,上述实施例中电流开关模块200只需要两个类型不同的晶体管与上述电流控制模块100配合,就能够实现恒流信号的传输控制。

[0062] 进一步,如图1所示,上述实施例中接地控制模块300为第三晶体管VT3,第三晶体管VT3的控制极与栅线Gate连接,第三晶体管VT3的第二电极与发光器件L的输出端连接,第三晶体管VT3的第一电极与接地。

[0063] 示例性的,上述实施例中第三晶体管VT3为NMOS晶体管,第三晶体管VT3的栅极与栅线Gate连接,第三晶体管VT3的漏极与发光器件L的输出端连接,第三晶体管VT3的源极与地线GND连接。

[0064] 当栅线Gate提供栅极信号时,栅极信号控制第三晶体管VT3导通,使得发光信号流出的电流通过第三晶体管VT3送入地线GND。

[0065] 需要说明的是,上述实施例中接地控制模块300也可以是其他在栅极信号的控制下可以导通的电子器件,在此不做赘述。

[0066] 如图1和图3所示,本发明实施例还提供了一种上述技术方案提供的像素驱动电路的驱动方法,包括如下步骤:

[0067] 步骤S100:栅线Gate提供栅极信号,栅极信号控制接地控制模块300导通;

[0068] 步骤S200:数据线Data提供数据信号,电源线VCC提供电源信号,电流控制模块100根据数据信号和电源信号,产生恒流信号和开启信号;

[0069] 步骤S300:电流开关模块200在开启信号的控制下导通,使得恒流信号传输至发光器件L,实现发光器件L的恒流驱动。

[0070] 与现有技术相比,本发明实施例提供的像素驱动电路的驱动方法与上述技术方案提供的像素驱动电路的有益效果相同,在此不做赘述。

[0071] 具体的,上述实施例提供的像素驱动电路包括电压调节器时,数据线Data提供数据信号前,上述实施例中驱动方法还包括:

[0072] 利用电压调节器改变数据信号的电压大小,使得恒流信号的电流大小发生变化。

[0073] 本发明实施例还提供了一种显示驱动电路,包括至少一个上述技术方案提供的像素驱动电路。

[0074] 与现有技术相比,本发明实施例提供的显示驱动电路的有益效果与上述技术方案提供的像素驱动电路的有益效果相同,在此不做赘述。

[0075] 所述像素驱动电路的数量为多个,多个像素驱动电路阵列化排布;其中,

[0076] 如图2所示,在显示驱动电路采用逐行扫描时,每列像素驱动电路的电流控制模块100共用。同理,在显示驱动电路采用逐列扫描时,每行像素驱动电路的电流控制模块100共用。

[0077] 其中,以逐行扫描的方式进行显示时,由于同一行同一列的发光器件L只有一个,因此,即使每列像素驱动电路的电流控制模块100共用,在逐行给栅线Gate提供栅极信号,每行像素驱动电路中各条数据线Data提供数据信号时,也不会相互干扰,从而保证同一列不同行的发光器件L独立的实现恒流驱动;同理,在以逐列扫描的方式进行显示时,由于同一列同一行的发光器件L只有一个,因此,即使每行像素驱动电路的电流控制模块100共用,在逐列给栅线Gate提供栅极信号,每列像素驱动电路中各条数据线Data提供的数据信号时,也不会相互干扰,从而保证同一行不同列的发光器件L独立的实现恒流驱动。

[0078] 而且,每列像素驱动电路的电流控制模块100共用,或每行像素驱动电路的电流控制模块100共用,不仅可以最大化的节约成本,同时还可以节省出更多的空间形成发光器件L,以增加显示装置的开口率。

[0079] 示例性的,显示驱动电路采用逐行扫描的方式驱动发光器件L发光,此时,每条栅线Gate连接一行像素驱动电路的接地控制模块300的控制端,不同数据线连接对应的像素驱动电路中电流控制模块100的输入端。如图2所示,显示驱动电路中像素驱动电路采用 $n \times n$ 的矩阵排列方式。

[0080] 第一条栅线Gate1连接第一行像素驱动电路中各个像素驱动电路的接地控制模块300的控制端(第三晶体管VT3的栅极),第一条数据线Data1连接第一列像素驱动电路所共用的电流控制模块100的输入端(即运算放大器OP的第一相输入端)。

[0081] 第n条栅线Gaten连接第n行像素驱动电路中各个像素驱动电路的接地控制模块300的控制端(第三晶体管VT3的栅极),第n条数据线Datan连接第n列像素驱动电路所共用的电流控制模块100的输入端(即运算放大器OP的第一相输入端)。

[0082] 显示驱动电路采用逐行扫描的方式驱动发光器件发光时,第k条栅线在第k时段提供第k栅极信号Vgk,第k条数据线向第k行第k列发光器件提供第k数据信号Vdatak,第k+1条数据线向第k行第k+1列发光器件提供第k+1数据信号Vdatak+1。

[0083] 此时驱动第k行第k列的发光器件的恒流信号为Ik, $k = (V_{cc} - V_{datak}) / R_s$ ,驱动第k

行第 $k+1$ 列的发光器件的恒流信号为 $I_{k,k+1} = (V_{cc} - V_{data_{k+1}}) / R_s$ 。由此可以发现,第 $k$ 条栅线提供栅极信号 $V_{gk}$ ,第 $k$ 行不同列的发光器件的恒流信号受到不同数据线的控制,因此,调节第 $k$ 行不同列发光器件的发光亮度时,只需要对不同数据线所提供的的数据信号进行调制即可。当然也可以对同一行不同列的发光器件对应的电阻 $R_s$ 的阻值大小进行调节,实现对第 $k$ 行不同列发光器件的发光亮度的调节。

[0084] 本发明实施例还提供了一种显示基板,包括上述技术方案提供的显示驱动电路。

[0085] 与现有技术相比,本发明实施例提供的显示基板的有益效果与上述技术方案提供的显示驱动电路的有益效果相同,在此不做赘述。

[0086] 如图2所示,为了减少像素驱动电路对显示基板中显示区域AA空间占据,上述实施例提供的显示驱动电路中像素驱动电路所包含的电流控制模块100位于显示基板的边框区域BM,以增加显示基板的开口率。

[0087] 本发明实施例还提供了一种显示装置,包括上述技术方案提供的显示基板。

[0088] 与现有技术相比,本发明实施例提供的显示装置的有益效果与上述技术方案提供的显示基板的有益效果相同,在此不做赘述。

[0089] 本发明实施例还提供了一种显示装置,包括上述技术方案提供的显示驱动电路。

[0090] 与现有技术相比,本发明实施例提供的显示装置的有益效果与上述技术方案提供的像素驱动电路的有益效果相同,在此不做赘述。

[0091] 如图2所示,而为了进一步避免电流控制模块100设在显示基板的边框区域BM,所导致的显示装置边框区域BM宽大的问题,上述实施例显示驱动电路中像素驱动电路所包含的电流控制模块100集成在驱动芯片中,以利于显示装置的窄边框化。

[0092] 其中,上述实施例提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框或导航仪等任何具有显示功能的产品或部件。

[0093] 在上述实施方式的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0094] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

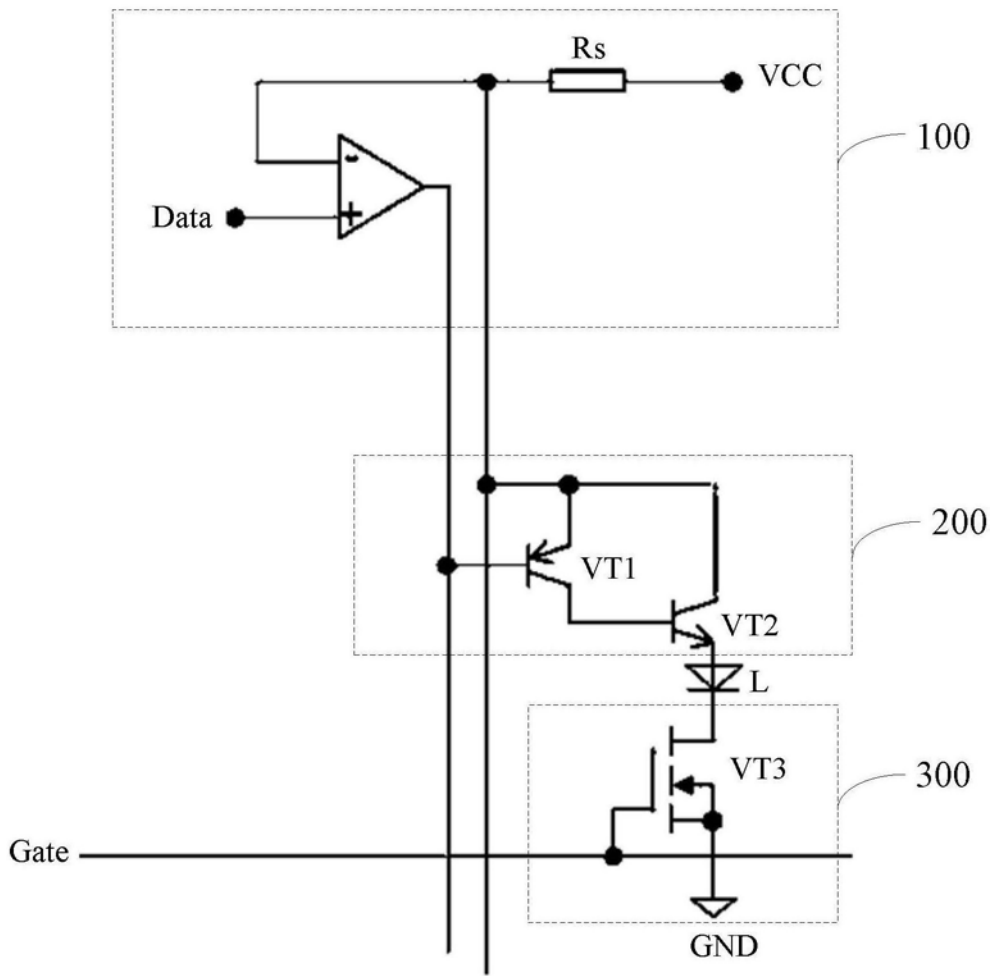


图1

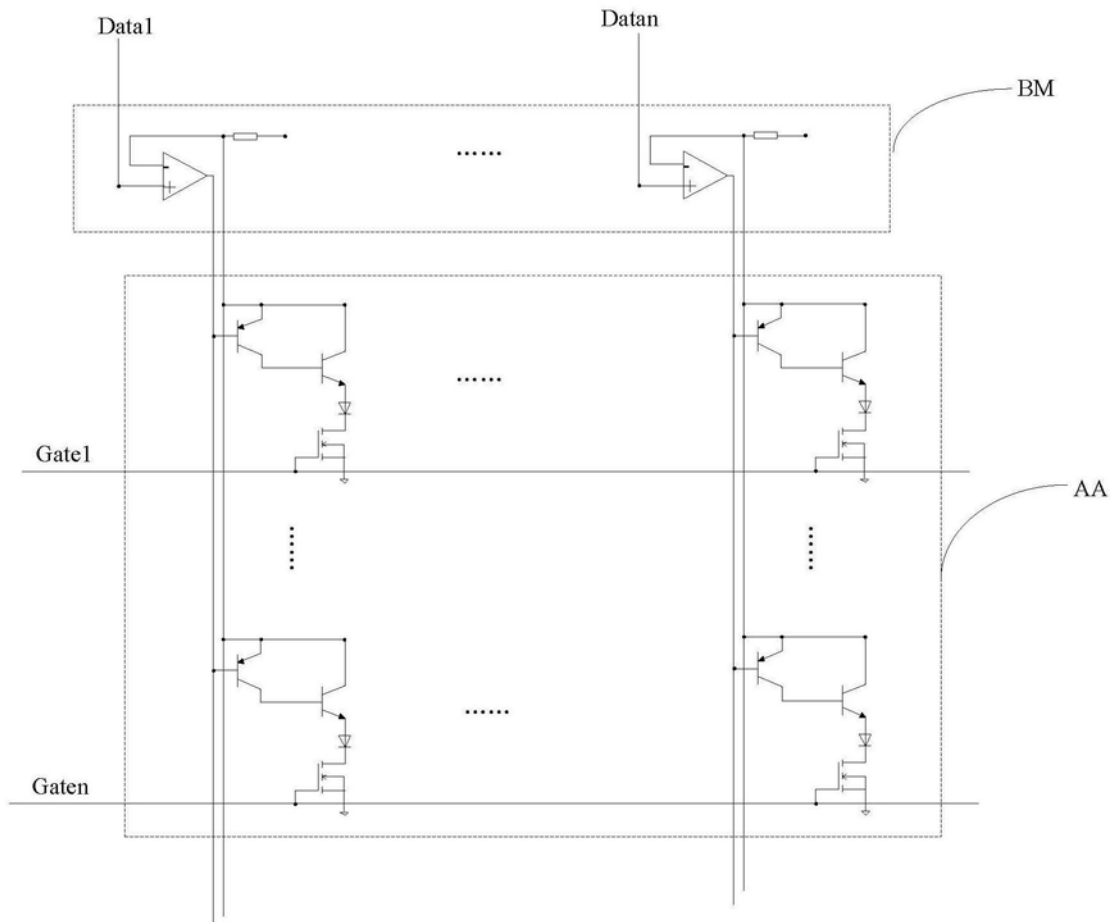


图2

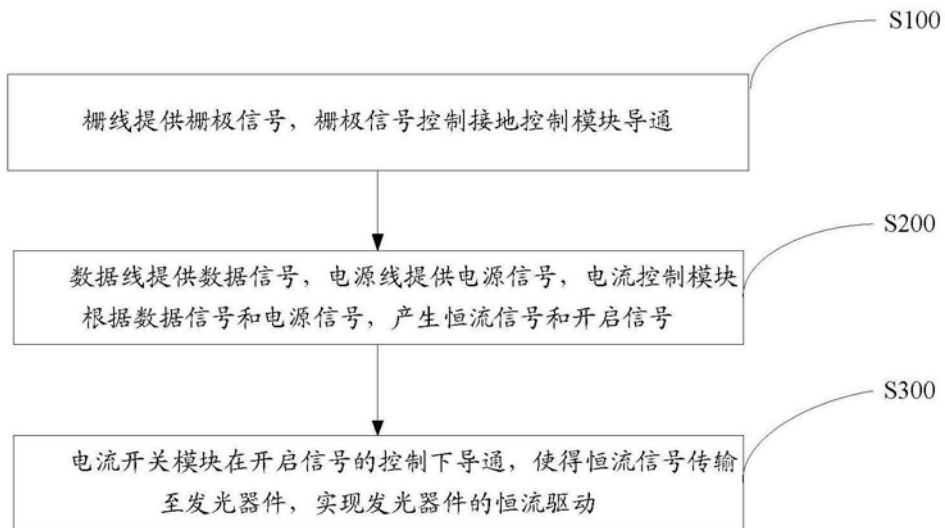


图3

专利名称(译)	像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置		
公开(公告)号	<a href="#">CN107731162A</a>	公开(公告)日	2018-02-23
申请号	CN2017110985056.0	申请日	2017-10-20
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	刘松 兰博骁 程金辉 孟智明 张春兵 郭瑞 牛汉章 贺见紫		
发明人	刘松 闫恒宇 兰博骁 程金辉 孟智明 张春兵 郭瑞 牛汉章 贺见紫		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G3/3258 G09G3/3291 G09G2300/0809 G09G2300/0426		
代理人(译)	周娟		
其他公开文献	CN107731162B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开一种像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置，涉及显示技术领域，以简化像素驱动电路结构的前提下，实现发光器件的恒流驱动。所述像素驱动电路包括：用于提供恒流信号和开启信号的电流控制模块，用于在开启信号的控制下控制所述恒流信号传输至发光器件的电流开关模块，用于控制所述电流控制模块提供恒流信号和开启信号的接地控制模块。所述显示驱动电路包括至少一个上述技术方案所述像素驱动电路。本发明提供的像素驱动电路及驱动方法、显示驱动电路、显示基板和显示装置用于驱动OLED显示设备显示画面。

