



(12)发明专利

(10)授权公告号 CN 105989803 B

(45)授权公告日 2019.02.15

(21)申请号 201610056975.5

(22)申请日 2016.01.28

(65)同一申请的已公布的文献号
申请公布号 CN 105989803 A

(43)申请公布日 2016.10.05

(30)优先权数据
62/133,764 2015.03.16 US
14/687,081 2015.04.15 US

(73)专利权人 苹果公司
地址 美国加利福尼亚

(72)发明人 蔡宗廷 林敬伟 张世昌

(74)专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 袁玥

(51)Int.Cl.

G09G 3/3225(2016.01)

G09G 3/3233(2016.01)

(56)对比文件

- US 2011025679 A1,2011.02.03,
- US 2015061982 A1,2015.03.05,
- US 2011025679 A1,2011.02.03,
- US 2015061982 A1,2015.03.05,
- CN 103632633 A,2014.03.12,
- US 2010/0207968 A1,2010.08.19,
- CN 205354618 U,2016.06.29,
- US 2015/0015554 A1,2015.01.15,

审查员 宋澄

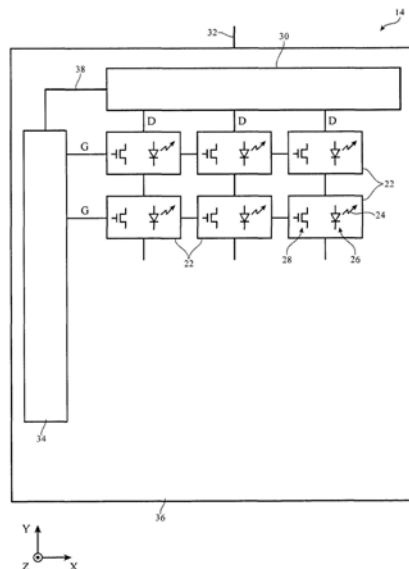
权利要求书3页 说明书8页 附图9页

(54)发明名称

具有脉冲宽度调制的亮度控制的有机发光
二极管显示器

(57)摘要

本申请涉及具有脉冲宽度调制的亮度控制的有机发光二极管显示器。显示器可以具有布置成多行和多列的像素的阵列。显示器驱动器电路可以经由沿着列延伸的数据线将数据加载到像素中。显示器驱动器电路可以包括向像素的行提供水平控制信号的栅极驱动器电路。水平控制信号可以包括用于控制发射启用晶体管的发射启用信号和用于控制开关晶体管的扫描信号。在用于显示器的操作的发射阶段期间,发射启用信号可以由栅极驱动器电路中的发射控制栅极驱动器电路进行脉冲宽度调制,以控制发光二极管的输出。发射控制栅极驱动器电路可以使用发射开始信号和两相时钟对进行控制。



1. 一种显示器,包括:

像素阵列,所述像素阵列具有多行和多列的像素,其中每一个像素具有发光二极管和与所述发光二极管串行耦接的晶体管;以及

显示器驱动器电路,所述显示器驱动器电路经由数据线向所述像素提供数据,并经由栅极线向所述像素提供控制信号,其中所述显示器驱动器电路包括多个发射控制栅极驱动器电路,其中每个发射控制栅极驱动器电路产生被提供给在所述多行之一中的像素的晶体管的对应的脉冲宽度调制的发射启用信号,其中每个发射控制栅极驱动器电路接收第一两相时钟和第二两相时钟,其中第一两相时钟具有第一频率,并且其中第二两相时钟具有不同于第一频率的第二频率。

2. 如权利要求1所述的显示器,其中所述发射控制栅极驱动器电路分别接收各自的发射开始信号。

3. 如权利要求2所述的显示器,其中用于每一行的所述脉冲宽度调制的发射启用信号用作相继行的发射开始信号,并且被所述相继行的发射控制栅极驱动器电路接收。

4. 如权利要求3所述的显示器,其中每行的脉冲宽度调制的发射启用信号在脉冲宽度调制开启时段期间有效,在所述脉冲宽度调制开启时段中,通过使用所述脉冲宽度调制的发射启用信号接通该行中的晶体管,该行的发光二极管被接通,并且每行的脉冲宽度调制的发射启用信号在脉冲宽度调制关闭时段期间无效,在所述脉冲宽度调制关闭时段中,通过使用所述脉冲宽度调制的发射启用信号关断该行中的晶体管,该行的发光二极管被关断。

5. 如权利要求4所述的显示器,其中调整所述发射开始信号以控制所述脉冲宽度调制开启时段和所述脉冲宽度调制关闭时段。

6. 如权利要求5所述的显示器,其中所述脉冲宽度调制开启时段和所述脉冲宽度调制关闭时段具有开始时间和结束时间,并且其中所述第一两相时钟是脉冲宽度调制控制时钟,并且所述第一两相时钟具有带有联合所述发射开始信号确定所述开始时间和结束时间的边沿的两个信号。

7. 如权利要求6所述的显示器,其中每个像素包括与所述晶体管和发光二极管串行耦接的驱动晶体管。

8. 如权利要求7所述的显示器,其中所述第二两相时钟具有带有确定所述发射启用信号在阈值电压补偿操作期间何时转变的边沿的两个信号。

9. 如权利要求1所述的显示器,其中所述第一两相时钟和所述第二两相时钟控制所述发射启用信号何时切换。

10. 如权利要求9所述的显示器,其中所述第一两相时钟是控制其中所述发光二极管发光的脉冲宽度调制开启时段和其中所述发光二极管不发光的脉冲宽度调制关闭时段之间的转变的脉冲宽度调制控制时钟。

11. 如权利要求10所述的显示器,其中所述第二两相时钟是控制发射启用信号在阈值电压补偿操作期间的转变的发射控制时钟。

12. 如权利要求11所述的显示器,其中每个像素包括耦接在所述晶体管和发光二极管之间的驱动晶体管,并且其中所述阈值电压补偿操作补偿所述驱动晶体管中的阈值电压变化。

13. 如权利要求1所述的显示器,其中每个发射控制栅极驱动器电路使用接收的第一两相时钟和第二两相时钟产生对应的脉冲宽度调制的发射启用信号,其中第一两相时钟包括具有第一频率的第一时钟信号和第二时钟信号,其中第二两相时钟包括具有第二频率的第三时钟信号和第四时钟信号,其中所述第二频率不同于所述第一频率,并且其中所述第二时钟信号相对于所述第一时钟信号延迟,并且所述第四时钟信号相对于所述第三时钟信号延迟。

14. 如权利要求2所述的显示器,其中所述第一两相时钟包括第一时钟信号和第二时钟信号,其中所述第二两相时钟包括第三时钟信号和第四时钟信号,其中每个发射控制栅极驱动器电路包括:

第一晶体管,所述第一晶体管具有被配置为接收发射开始信号的漏极端子、被配置为接收第二时钟信号的栅极端子以及源极端子;

第二晶体管,所述第二晶体管具有连接到正电源线的漏极端子、连接到所述第一晶体管的源极端子的栅极端子以及其上产生所述脉冲宽度调制的发射启用信号的源极端子;

第三晶体管,所述第三晶体管具有被耦接以经由第一电容器接收所述第一时钟信号的漏极端子、被配置为接收所述发射开始信号的栅极端子以及被连接到地电源线的源极端子;

第四晶体管,所述第四晶体管具有被配置为接收所述第一时钟信号的漏极端子、连接到所述第三晶体管的漏极端子的栅极端子以及源极端子;

第五晶体管,所述第五晶体管具有连接到所述第四晶体管的源极端子的漏极端子、连接到所述第一晶体管的源极端子的栅极端子以及连接到所述地电源线的源极端子;

第六晶体管,所述第六晶体管具有连接到所述第二晶体管的源极端子的漏极端子、连接到所述第五晶体管的漏极端子的栅极端子以及连接到所述地电源线的源极端子;

第七晶体管,所述第七晶体管具有被配置为接收所述第三时钟信号的漏极端子、被配置为接收扫描控制信号的栅极端子以及连接到所述第一晶体管的源极端子的源极端子;以及

第八晶体管,所述第八晶体管具有被配置为接收所述第四时钟信号的漏极端子、被配置为接收所述扫描控制信号的栅极端子以及连接到所述第六晶体管的栅极端子的源极端子。

15. 如权利要求14所述的显示器,其中每个发射控制栅极驱动电路还包括:

第九晶体管,所述第九晶体管插入在所述第一晶体管的源极端子和所述第二晶体管的栅极端子之间,其中所述第九晶体管具有连接到所述正电源线的栅极端子。

16. 一种显示器,包括:

像素的阵列,其中每个像素具有发光二极管、耦接到所述发光二极管的驱动晶体管、与所述发光二极管和驱动晶体管串行耦接的发射启用晶体管以及多个开关晶体管;和

显示器驱动器电路,所述显示器驱动器电路经由数据线向所述像素提供数据,并经由栅极线向所述像素提供控制信号,其中所述显示器驱动器电路包括发射控制栅极驱动器电路,其中每个发射控制栅极驱动器电路产生被提供给所述阵列的相应像素行中的发射启用晶体管的对应的脉冲宽度调制的发射启用信号,并且其中所述发射控制栅极驱动器电路分别接收两相发射控制时钟和两相脉冲宽度调制控制时钟。

17. 如权利要求16所述的显示器,其中所述两相脉冲宽度调制控制时钟控制脉冲宽度调制开启时段和脉冲宽度调制关闭时段之间的转变,在脉冲宽度调制开启时段中,所述脉冲宽度调制的发射启用信号有效并且所述发光二极管发光,在脉冲宽度调制关闭时段中,所述脉冲宽度调制的发射启用信号无效并且所述发光二极管不发光。

18. 如权利要求17所述的显示器,其中所述两相发射控制时钟在用于所述驱动晶体管的阈值电压补偿操作期间控制发射启用信号的转变。

19. 一种显示器驱动器电路,所述显示器驱动器电路用于向有机发光二极管显示器像素提供控制信号,所述有机发光二极管显示器像素中的每一个具有有机发光二极管、耦接到所述有机发光二极管的驱动晶体管以及与所述有机发光二极管和驱动晶体管串行耦接的发射启用晶体管,包括:

发射控制栅极驱动器电路,所述发射控制栅极驱动器电路接收发射开始信号,接收两相发射控制时钟,接收两相脉冲宽度调制控制时钟,并且至少基于所述发射开始信号、所述两相发射控制时钟和所述两相脉冲宽度调制控制时钟向所述发射启用晶体管提供脉冲宽度调制的发射启用信号,以控制来自所述有机发光二极管的光发射,其中所述两相发射控制时钟在阈值补偿时段控制所述脉冲宽度调制的发射启用信号,并且其中所述发射开始信号和所述两相脉冲宽度调制控制时钟在发射时段控制所述脉冲宽度调制的发射启用信号。

具有脉冲宽度调制的亮度控制的有机发光二极管显示器

[0001] 对相关申请的交叉引用

[0002] 本申请要求于2015年4月15日提交的美国专利申请No.14/687,081、于2015年3月16日提交的临时专利申请No.62/133,764的优先权,其全部内容通过引用并入本文。

技术领域

[0003] 本申请一般而言涉及具有显示器的电子设备,并且更具体而言,涉及有机发光二极管显示器。

背景技术

[0004] 电子设备通常包括显示器。诸如有机发光二极管显示器的显示器具有带有发光二极管的像素。要精确控制有机发光二极管像素的亮度和颜色是有挑战的。例如,在低灰度级下,有机发光二极管的效率可能取决于驱动电流。有机发光二极管的效率中的变化以及不同颜色的二极管中的发光性有机材料的不同响应会使得精确校准显示器的亮度和颜色很困难。

[0005] 因此,将希望能够提供诸如展现增强的性能的有机发光二极管显示器的显示器。

发明内容

[0006] 显示器可以具有布置成多行和多列的像素的阵列。每个像素可以包含发光二极管、耦接到发光二极管的驱动晶体管、与驱动晶体管和发光二极管串行耦接的发射启用晶体管以及开关晶体管。

[0007] 显示器驱动器电路可以经由沿着列延伸的数据线将数据加载到像素中。显示器驱动器电路可以包括向像素的行提供水平控制信号的栅极驱动器电路。

[0008] 水平控制信号可以包括用于控制发射启用晶体管的发射启用信号和用于控制开关晶体管的扫描信号。发射启用信号可以由栅极驱动器电路中的发射控制栅极驱动器电路进行脉冲宽度调制,以控制发光二极管的输出。

[0009] 发射控制栅极驱动器电路可以使用发射开始信号和一对两相时钟进行控制。该时钟中的第一个可以是发射控制时钟,该发射控制时钟控制发射启用信号中的与对驱动晶体管执行阈值电压补偿操作相关联的转变。该时钟中的第二个可以是脉冲宽度调制控制时钟,该脉冲宽度调制控制时钟控制发射启用信号中的与其中发光二极管被分别接通或关断的脉冲宽度调制开启时段和脉冲宽度调制关闭时段的开始和结束相关联的转变。

附图说明

[0010] 图1是根据实施例的具有显示器的说明性电子设备的示意图。

[0011] 图2是根据实施例的电子设备中的说明性显示器的顶视图。

[0012] 图3是根据实施例的用于显示器的说明性像素电路的电路图。

[0013] 图4是根据实施例说明在使用图3中所示类型的像素电路时涉及的操作的时序图。

[0014] 图5是根据实施例的说明性发射控制栅极驱动器电路的电路图。

[0015] 图6是根据实施例在操作具有图5中所示类型的发射控制栅极驱动器电路的显示器时涉及的说明性信号的时序图。

[0016] 图7是根据实施例示出一组发射控制栅极驱动器电路可以如何串行耦接以形成用于显示器的栅极驱动器电路的一部分的图。

[0017] 图8是根据实施例的另一说明性发射控制栅极驱动器电路的电路图。

[0018] 图9是根据另一实施例示出一组发射控制栅极驱动器电路可以如何串行耦接以形成用于显示器的栅极驱动器电路的一部分的图。

[0019] 图10是根据实施例的可以用在图9的栅极驱动器电路中的那种类型的说明性发射控制栅极驱动器电路的电路图。

[0020] 图11是根据实施例在操作具有图10中所示类型的发射控制栅极驱动器电路的显示器时涉及的说明性信号的时序图。

具体实施方式

[0021] 图1中示出了可以设置有显示器的那种类型的说明性电子设备。如图1中所示,电子设备10可以具有控制电路16。控制电路16可以包括用于支持设备10的操作的存储和处理电路。存储和处理电路可以包括诸如硬盘驱动存储装置、非易失性存储器(例如,闪存存储器或被配置为形成固态驱动的其它电可编程只读存储器)、易失性存储器(例如,静态或动态随机存取存储器)等的存储装置。控制电路16中的处理电路可以被用来控制设备10的操作。处理电路可以基于一个或多个微处理器、微控制器、数字信号处理器、基带处理器、功率管理单元、音频芯片、专用集成电路等。

[0022] 设备10中的诸如输入输出设备12的输入输出电路可以被用来允许数据被提供给设备10以及允许数据从设备10被提供给外部设备。输入输出设备12可以包括按钮、操纵杆、滚动轮、触摸板、键板、键盘、麦克风、扬声器、音频发生器、振动器、相机、传感器、发光二极管和其它状态指示器、数据端口等。用户可以通过经由输入输出设备12提供命令来控制设备10的操作,并且可以使用输入输出设备12的输出资源来接收来自设备10的状态信息和其它输出。

[0023] 输入输出设备12可以包括诸如显示器14的一个或多个显示器。显示器14可以是包括用于收集来自用户的触摸输入的触摸传感器的触摸屏显示器,或者显示器14可以是对触摸不敏感的。用于显示器14的触摸传感器可以基于电容式触摸传感器电极、声学触摸传感器结构、电阻式触摸部件、基于力的触摸传感器结构、基于光的触摸传感器或者其它合适的触摸传感器布置的阵列。

[0024] 可以使用控制电路16在设备10上运行软件,诸如操作系统代码和应用。在设备10的操作期间,在控制电路16上运行的软件可以使用显示器14中的像素的阵列在显示器14上显示图像。

[0025] 设备10可以是台式计算机、膝上型计算机、桌面计算机、显示器、蜂窝电话、媒体播放器、腕表设备或其它可穿戴电子装备、或者其它合适的电子设备。

[0026] 显示器14可以是有机发光二极管显示器,或者可以是基于其它类型的显示器技术的显示器。有时在本文作为例子描述其中显示器14是有机发光二极管显示器的配置。但是,

这仅是说明性的。如果希望的话,任何合适类型的显示器都可以被用在设备10中。

[0027] 显示器14可以具有矩形形状(即,显示器14可以具有矩形覆盖区和环绕该矩形覆盖区的矩形外围边沿),或者可以具有其它合适的形状。显示器14可以是平面的,或者可以具有弯曲的轮廓。

[0028] 图2中示出了显示器14的一部分的顶视图。如图2中所示,显示器14可以具有在基板36上形成的像素22的阵列。基板36可以由玻璃、金属、塑料、陶瓷或者其它基板材料形成。像素22可以经诸如数据线D的信号路径接收数据信号,并且可以经诸如水平控制线G(有时被称为栅极线、扫描线、发射控制线等)的控制信号路径接收一个或多个控制信号。在显示器14中可以存在任何合适数目(例如,数十个、数百个或数千个)的行和列的像素22。每个像素22可以具有在像素控制电路的控制下发射光24的发光二极管26,该像素控制电路由诸如薄膜晶体管28和薄膜电容器的薄膜晶体管电路形成。薄膜晶体管28可以是多晶硅薄膜晶体管、诸如铟、锌、镓氧化物晶体管的半导体氧化物薄膜晶体管或者由其它半导体形成的薄膜晶体管。像素22可以包含不同颜色(例如,红、绿和蓝)的发光二极管,以向显示器14提供显示彩色图像的能力。

[0029] 显示器驱动器电路可以被用来控制像素22的操作。显示器控制器电路可以由集成电路、薄膜晶体管电路或者其它合适的电路形成。图2的显示器驱动器电路30可以包含用于经路径32与诸如图1的控制电路16的系统控制电路通信的通信电路。路径32可以由柔性印刷电路上的迹线或者其它电缆形成。在操作期间,控制电路(例如,图1的控制电路16)可以向电路30提供关于要被显示在显示器14上的图像的信息。

[0030] 为了在显示器像素22上显示图像,显示器驱动器电路30可以向数据线D(例如,沿着像素22的列的数据线)提供图像数据,而经路径38向诸如栅极驱动器电路34的次显示器驱动器电路发布时钟信号和其它控制信号。如果希望的话,电路30还可以向在显示器14的相对边上的栅极驱动器电路提供时钟信号和其它控制信号。

[0031] 栅极驱动器电路34(有时被称为水平控制线控制电路)可以被实现为集成电路的一部分和/或可以使用薄膜晶体管电路来实现。显示器14中的水平控制线G可以运送栅极线信号(扫描线信号)、发射启用控制信号和用于控制每行的像素的其它水平控制信号。像素22的每行可以有任何合适数目(例如,一个或多个、两个或更多个、三个或更多个、四个或更多个等)的水平控制信号。

[0032] 图3中示出了用于像素22中的一个像素的说明性像素电路。图3的配置具有四个晶体管(TA、TE、TD和TB)和两个电容器(Cst1和Cst2),并且因此有时可以被称为4T2C设计。如果希望的话,可以使用其它类型的像素电路(例如,6T1C设计、7T1C设计等)。图3的像素电路仅仅是说明性的。

[0033] 像素电路22使用驱动晶体管TD来控制通过有机发光二极管26的电流流动,并由此控制由二极管26发射的光24的量。发射晶体管TE(有时被称为发射启用晶体管)可以在正电源Vddel和接地电源Vsse1之间与驱动晶体管TD串行耦接。发射控制信号(发射启用信号)EM_OUT可以被用来控制发射晶体管TE。

[0034] 晶体管TA和TB有时可以被称为开关晶体管或扫描晶体管。电容器Cst1和Cst2有时可以被称为存储电容器。数据线D被用来在数据加载操作期间运送数据(DATA),并且被用来在阈值电压补偿操作期间运送参考电压Vref(例如,在对阈值电压中的变化补偿晶体管TD

时)。初始化电压线Vini被用来在初始化操作期间向像素电路22提供初始化电压Vini。经图2的栅极线路径G将扫描线SCAN1和SCAN2和发射控制线EM_OUT运送到像素22。

[0035] 在某些操作期间,比如当在低灰度级下在显示器上显示图像数据时,要精确控制发光二极管26的输出可能是有挑战的。例如,在具有范围为0(黑色)到255(白色)的256灰度级的显示器中,要精确控制在低于10的灰度级下的像素输出可能是有挑战的。因此,显示器14可以使用脉冲宽度调制(PWM)来控制低灰度级(并且,如果希望的话,以及在高灰度级)下的像素光输出。

[0036] 利用脉冲宽度调制方案,显示器14的显示器驱动器电路可以调制发射控制信号EM_OUT,使得该信号包含关闭时段Toff(其中EM_OUT无效(deasserted))和开启时段Ton(其中EM_OUT有效(asserted))二者。当PWM控制是激活的时(例如,在低灰度级下),加载到像素22中的数据信号可以具有在控制发光二极管26时正常使用的最大电压,并且Ton/Toff的比值可以被用来建立像素22的亮度。

[0037] 图4是示出在发射之前图3的信号可以如何被控制的时序图。在时段I、II和III期间,执行初始化操作,执行阈值电压补偿操作并且执行数据加载操作。在时段I、II和III期间被使用的控制信号的图案可以根据在实现像素22时使用的像素电路设计的类型而变化。在图4的示例中,EM_OUT在阶段I期间为低、在阶段II期间为高并且在阶段III期间为低。在具有其它设计的像素电路中,EM_OUT将具有其它图案(例如,在6T1C设计等中,EM_OUT可以在时段I、II和III期间为低)。图4的示例仅仅是说明性的。

[0038] 在发射时段EMISSION期间(即,在阈值电压补偿和数据加载操作之后),可以使用PWM方案调制信号EM_OUT。在EMISSION阶段的一些部分(时段Ton)期间,EM_OUT为高,并且电流可以流动通过二极管26以发射光24。在EMISSION阶段的其它部分(时段Toff)期间,EM_OUT为低,并且禁止电流流动通过二极管26。通过改变脉冲宽度调制开启时段Ton与脉冲宽度调制关闭时段Toff的比值,从像素22输出的光的量级可以被控制。

[0039] 图5是可以被用于控制信号EM_OUT以使得EM_OUT在时段I、II和III期间具有希望的行为并且可以在EMISSION时段期间用作用于发射晶体管TE的PWM控制信号的说明性发射控制栅极驱动器电路的电路图。图5的发射控制栅极驱动器电路34R与显示器14中的像素22的多行中的一行相关联,并形成栅极驱动器电路34(图2)的一部分。在栅极驱动器电路34中,一串发射控制栅极驱动器电路34R被串行耦接在一起,以便为显示器14中的像素22的多行中的每一行提供发射控制信号EM_OUT。

[0040] 如图5所示,发射控制栅极驱动器电路34R接收发射开始信号EM_ST,并提供对应的发射输出信号EM_OUT。使用正电源VGH和接地电源VGL对电路34R供电。使用两个不同的两相时钟来对电路34R提供时钟。有时被称为发射控制时钟的第一两相时钟包括时钟信号ECLKH和时钟信号ECLKL。有时被称为脉冲宽度调制(PWM)控制时钟的第二两相时钟包括时钟信号CLK1和时钟信号CLK2。发射控制时钟和PWM控制时钟在初始化、阈值电压补偿和数据加载操作(时段I、II和III)期间被使用。在时段II期间,发射控制时钟的上升沿被用来限定用于时段II的EM_OUT的上升沿和下降沿。PWM控制时钟帮助在时段I的开始时建立EM_OUT的下降沿和在时段III的结束时建立EM_OUT的上升沿。

[0041] PWM控制时钟在EMISSION时段期间也被使用。在PWM操作期间,EM_OUT将在EM_ST被保持为低时在CLK1的上升沿转变为低,并且EM_OUT将在EM_ST被保持为高时在CLK2的上升

沿转变为高。通过利用显示器驱动器电路控制EM_ST,可以调整其中EM_OUT为高(二极管26为接通)和EM_OUT为低(二极管26为关断)的时段,以调整像素亮度。

[0042] 两相时钟的使用允许一个时钟相被用于拉高操作并且一个时钟相被用于拉低操作,并由此帮助避免转变错误。两相时钟信号也可以被用于生成小的PWM步进大小。为了使闪变(使用60Hz时钟可能会出现闪变)最小,可能希望将相对高的频率(例如,240Hz或120Hz)用于PWM时钟。如果希望的话,可以使用其它时钟速率。

[0043] 图6中示出了说明电路34R的操作的时序图。

[0044] 在时间t1处,CLK1变高,这使得图5的电路34R的节点N3取为高。由于经由电容器C1的从节点N3的电容式耦接,节点N4变高。节点N3上的高信号传播到节点N5,并接通T6,这将EM_OUT拉低,如图6中所示。

[0045] 在时间t1和t2之间,对图3的像素电路22(在当前4T2C示例中)执行初始化操作。

[0046] 在时间t2处,SCAN1变高,这接通晶体管T7和T8。在晶体管T7接通的情况下,时钟ECLKH将节点N6拉高,而T8保持关断。节点N6上的高信号接通晶体管T2,这将EM_OUT拉高。

[0047] 在时间t2和t3之间,SCAN1为高,并且阈值电压补偿操作可以被执行(例如,在说明性的4T2C场景中,阈值电压补偿操作可以在图3的像素电路上被执行以补偿驱动晶体管TD的阈值电压 V_t 中的变化)。

[0048] 在时间t3处,SCAN1保持高,而ECLKH变低且ECLKL变高,这接通晶体管T6,并关断晶体管T2,并由此将EM_OUT拉低。

[0049] 在时间t3和t4之间,信号EM_OUT为低,并且DATA被加载到像素电路22中(即,在当前示例中,t3和t4之间的时段可被用于数据加载操作)。

[0050] 在时间t1和t4之间说明的操作示出了可以如何使用电路34R来生成在t1和t4之间所需的EM_OUT波形,以对于具有图3中所示的说明性类型的电路(例如,4T2C电路)的像素执行电压初始化(时段I)、阈值电压补偿(时段II)和数据加载(时段III)。如果希望的话,可以调整用于控制电路34R的时钟,以产生适合对具有其它设计(例如,6T1C设计、7T1C设计等)的像素电路使用的EM_OUT波形。图6的时间t1和t4之间的电路34R的操作仅仅是说明性的。

[0051] 在t4之后的时间,PWM控制操作可被用来控制发光二极管26的亮度。在PWM控制操作期间,发射开始信号EM_ST用作确定是要将EM_OUT取为高(用于PWM开启时段 T_{on})还是将它取为低(用于PWM关闭时段 T_{off})的控制信号。信号EM_OUT用作调整发光二极管26的亮度的脉冲宽度调制的发射启用信号。

[0052] 在图6的示例中,EM_ST在时间t5处被取为低。当CLK2在时间t6处变高时,节点N6被拉低,这关断晶体管T2和T5。当时钟CLK1在时间t7变高时,节点N3变高。然后,经由通过电容器C1的电容式耦接,节点N4变高。当节点N4变高时,节点N5被拉高并且接通晶体管T6,由此将EM_OUT拉低并且开始关闭时段 T_{off} 。

[0053] 当希望将EM_OUT取为高时(即,当希望使EM_OUT有效以开始PWM开启时段 T_{on} 时),EM_ST被取为高(时间t8)。在EM_ST在时间t8处已转变为高之后,时钟CLK2的上升沿起到监控EM_ST的状态的作用。在图6的示例中,CLK2在时间t9处上升,这使得EM_OUT变高。特别地,当CLK2变高时,晶体管T1被接通。发射开始信号EM_ST为高,因此接通晶体管T1使得节点N6变高。这接通晶体管T2并将EM_OUT拉高。晶体管T5被关断,因此在EM_OUT被拉高的同时节点N5变低以关断晶体管T6。

[0054] 当希望将EM_OUT取为低(即,使EM_OUT无效)以开始另一PWM关闭时段(Toff)时,EM_ST被取为低(时间t10)。在时间t11处,CLK1变高。因此N4经由通过电容器C1的电容式耦接被取为高。这接通晶体管T4,并将节点N5取为高。在节点N5为高的情况下,晶体管T6被接通,并且EM_OUT被拉低。这个过程继续,直至到了执行另一组初始化、阈值电压补偿和数据加载操作(例如,对另一帧加载数据)的时间。

[0055] 如图7中所示,图2的栅极驱动器电路34可以包含电路34R的链。电路34R-1可以被用来为显示器14中的第一行像素22产生信号EM_OUT(1),电路34R-2可以被用来为第二行像素22产生信号EM_OUT(2),电路34R-3可以被用来为第三行产生信号EM_OUT(3)等。每个电路34R可以接收时钟CLK1和CLK2以及时钟ECLKH和ECLKL。对时钟CLK1和CLK2的信号分配可以交替(例如,CLK1可在奇数行中用作图5的CLK1),并且可以在偶数行中用作图5的CLK2,并且CLK2可以在奇数行中用作图5的CLK2,并且可以在偶数行中用作图5的CLK1)。可以向每行中的电路34R提供不同版本的发射开始信号EM_ST。例如,信号EM_ST(1)可以被提供给电路34R-1,信号EM_ST(2)可以被提供给电路34R-2,信号EM_ST(3)可以被提供给电路34R-3等。

[0056] 电路34R可以被串行耦接在一起,使得每个电路34R的输出作为相继行中的电路34R的输入而被提供。如图7中所示,每行的输出可以被驱动到用于该行的发射控制线(路径G中)上,并且也可以被提供给下一行中的电路34R。例如,EM_OUT(1)可以被提供给显示器14的第一行中的像素22以用作发射启用信号,并且同时可以被提供给显示器14的第二行中的电路34R-2以用作用于电路34R-2的信号EM_ST(2)。这个布置允许显示器14的行被依次用数据加载,并然后在PWM发射模式中被操作。

[0057] 图8是可以被用于发射控制栅极驱动器电路34R的另一说明性配置的电路图。在图8的配置下,当节点P通过晶体管T1或T7被拉高时,节点Q将通过电容器C2被自举(bootstrapped)至高于VGH的电压。在将EM_OUT拉高时,这帮助完全地接通晶体管T2。同时,节点P将不会超过VGH,由此减小晶体管T7和T1上的高漏极源极电压应力(VDS应力)。

[0058] 在图9的说明性配置中,用于显示器14的栅极驱动器电路使用单相时钟ECLKH而不是两相时钟(例如,ECLKH/ECLKL)。奇数行中的电路34R接收时钟信号CLK1和时钟信号ECLKH,而偶数行中的电路34R接收时钟信号CLK2(两相时钟CLK1/CLK2中的第二相)和时钟信号ECLKH(即,被提供给奇数行的相同单相时钟ECLKH)。

[0059] 图10中示出了用于图9的电路34R(例如,电路34R-1)的说明性电路。如图10中所示,时钟CLK1/CLK2的两相之一(在图10的电路34R-1中的第一相CLK1)被提供给耦接到晶体管T1、电容器C1和晶体管T4、以及晶体管T8的时钟输入端。单相时钟ECLKH被施加到晶体管T7的时钟输入端。

[0060] 图11中示出了说明图10中所示类型的发射控制栅极驱动器电路的操作的时序图。如图11中所示,在时间tm1处(奇数行中的)时钟CLK1的上升沿限定信号EM_OUT(n)的下降沿,在时间tm2处时钟ECLKH的上升沿限定EM_OUT(n)的上升沿,在时间tm3处时钟CLK1的上升沿限定EM_OUT(n)的下降沿,在时间tm4处时钟CLK1的上升沿限定EM_OUT(n)的上升沿。

[0061] 根据实施例,提供了一种显示器,该显示器包括具有多行和多列的像素的像素阵列,其中每一个像素具有发光二极管和与该发光二极管串行耦接的晶体管,以及经由数据线向该像素提供数据并经由栅极线向该像素提供控制信号的显示器驱动器电路,该显示器驱动器电路包括多个发射控制栅极驱动器电路,其中每个发射控制栅极驱动器电路产生被

提供给在该多行之一中的像素的晶体管的对应的脉冲宽度调制的发射启用信号。

[0062] 根据另一实施例,该发射控制栅极驱动器电路分别接收各自的发射开始信号。

[0063] 根据另一实施例,用于每一行的该脉冲宽度调制的发射启用信号用作相继行的发射开始信号,并且被该相继行的发射控制栅极驱动电路接收。

[0064] 根据另一实施例,每个发射控制栅极驱动器电路接收第一时钟和第二时钟。

[0065] 根据另一实施例,该第一时钟是两相时钟。

[0066] 根据另一实施例,每行的脉冲宽度调制的发射启用信号在脉冲宽度调制开启时段期间有效,在该脉冲宽度调制开启时段中,通过使用该脉冲宽度调制的发射启用信号接通该行中的晶体管,该行的发光二极管被接通,并且每行的脉冲宽度调制的发射启用信号在脉冲宽度调制关闭时段期间无效,在该脉冲宽度调制关闭时段中,通过使用该脉冲宽度调制的发射启用信号关断该行中的晶体管,该行的发光二极管被关断。

[0067] 根据另一实施例,调整该发射开始信号以控制该脉冲宽度调制开启时段和该脉冲宽度调制关闭时段。

[0068] 根据另一实施例,该脉冲宽度调制开启时段和该脉冲宽度调制关闭时段具有开始时间和结束时间,并且该第一时钟是脉冲宽度调制控制时钟并具有联合该发射开始信号确定该开始时间和结束时间的时钟边沿。

[0069] 根据另一实施例,每个像素包括与该晶体管和发光二极管串行耦接的驱动晶体管。

[0070] 根据另一实施例,该第二时钟是具有确定该发射启用信号在阈值电压补偿操作期间何时转变的边沿的两相时钟。

[0071] 根据另一实施例,该第二时钟是具有确定该发射启用信号在阈值电压补偿操作期间何时转变的边沿的单相时钟。

[0072] 根据另一实施例,该发射控制栅极驱动器电路分别接收第一两相时钟和第二两相时钟。

[0073] 根据另一实施例,该第一两相时钟是控制在其中该发光二极管发光的脉冲宽度调制开启时段和其中该发光二极管不发光的脉冲宽度调制关闭时段之间的转变的脉冲宽度调制控制时钟。

[0074] 根据另一实施例,该第二两相时钟是控制发射启用信号在阈值电压补偿操作期间的转变的发射控制时钟。

[0075] 根据另一实施例,每个像素包括耦接在该晶体管和发光二极管之间的驱动晶体管,并且该阈值电压补偿操作补偿该驱动晶体管中的阈值电压变化。

[0076] 根据另一实施例,提供一种显示器,该显示器包括像素的阵列和显示器驱动器电路,其中每个像素具有发光二极管、耦接到该发光二极管的驱动晶体管、与该发光二极管和驱动晶体管串行耦接的发射启用晶体管以及开关晶体管,该显示器驱动器电路经由数据线向该像素提供数据并经由栅极线向该像素提供控制信号,该显示器驱动器电路包括发射控制栅极驱动器电路,其中每个发射控制栅极驱动器电路产生被提供给该阵列的相应像素行中的发射启用晶体管的对应的脉冲宽度调制的发射启用信号。

[0077] 根据另一实施例,该发射控制栅极驱动器电路分别接收发射控制时钟和脉冲宽度调制控制时钟。

[0078] 根据另一实施例,该脉冲宽度调制控制时钟控制其中该脉冲宽度调制的发射启用信号有效并且该发光二极管发光的脉冲宽度调制开启时段和其中该脉冲宽度调制的发射启用信号无效并且该发光二极管不发光的脉冲宽度调制关闭时段之间的转变。

[0079] 根据另一实施例,该发射控制时钟在用于该驱动晶体管的阈值电压补偿操作期间控制发射启用信号的转变。

[0080] 根据实施例,提供一种显示器驱动器电路,该显示器驱动器电路用于向有机发光二极管显示器像素提供控制信号,该有机发光二极管显示器像素中的每一个具有有机发光二极管、耦接到该有机发光二极管的驱动晶体管以及与该有机发光二极管和驱动晶体管串行耦接的发射启用晶体管,该显示器驱动器电路包括发射控制栅极驱动器电路,该发射控制栅极驱动器电路接收发射开始信号,接收发射控制时钟,并且至少基于该发射开始信号和发射控制时钟向该发射启用晶体管提供脉冲宽度调制的发射启用信号,以控制来自该有机发光二极管的光发射。

[0081] 根据另一实施例,该发射控制时钟是具有第一时钟信号和第二时钟信号的两相时钟,并且该发射控制栅极驱动器电路进一步接收两相发射控制时钟。

[0082] 前述仅仅是说明性的,并且本领域技术人员可以在不背离所描述的实施例的范围和精神的情况下进行各种修改。前述实施例可以被各个或者以任何组合实现。

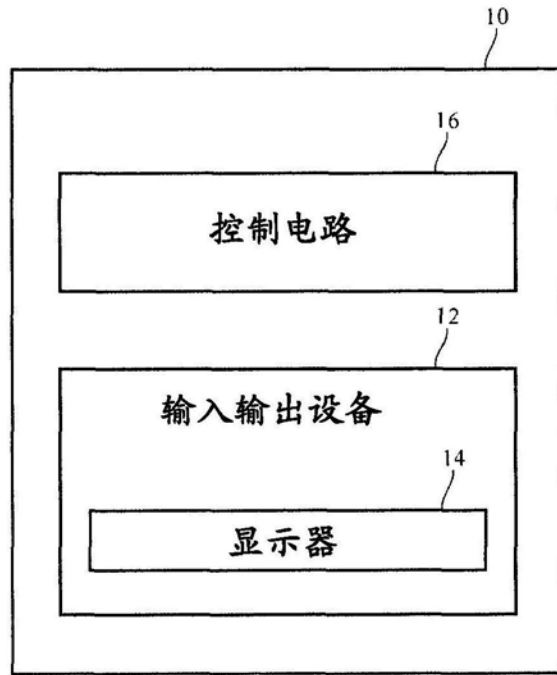


图1

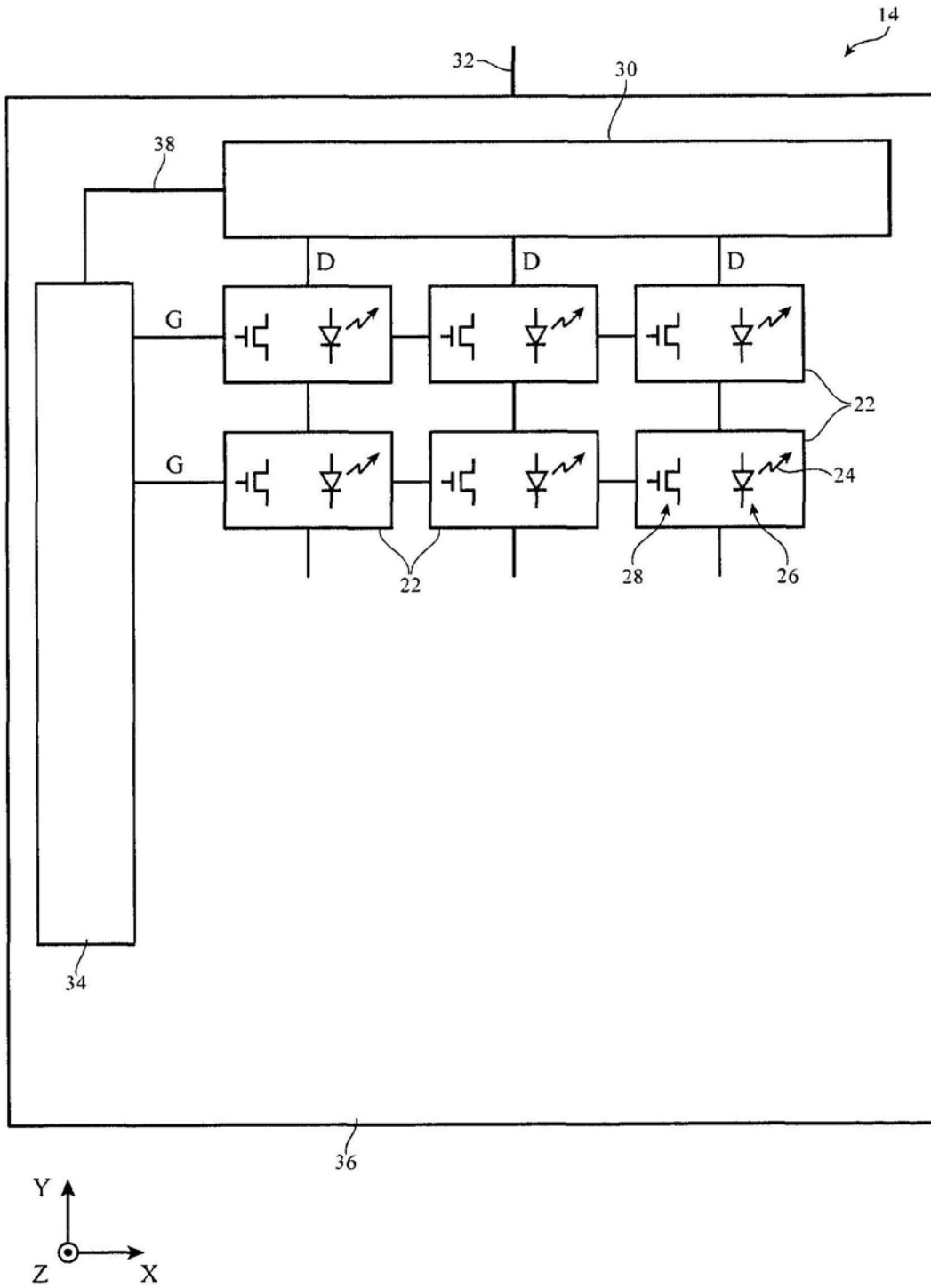


图2

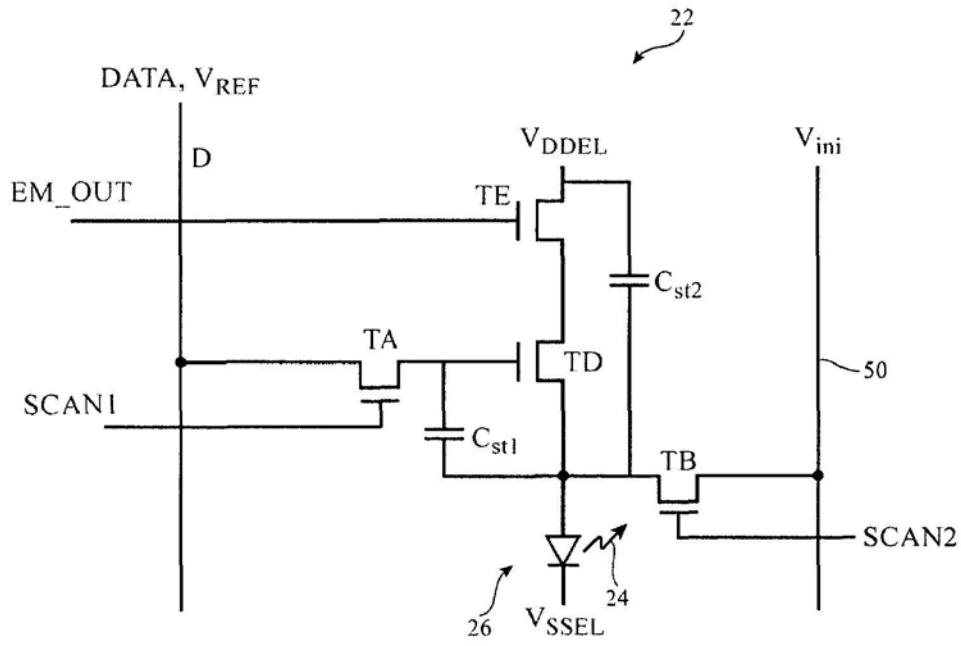


图3

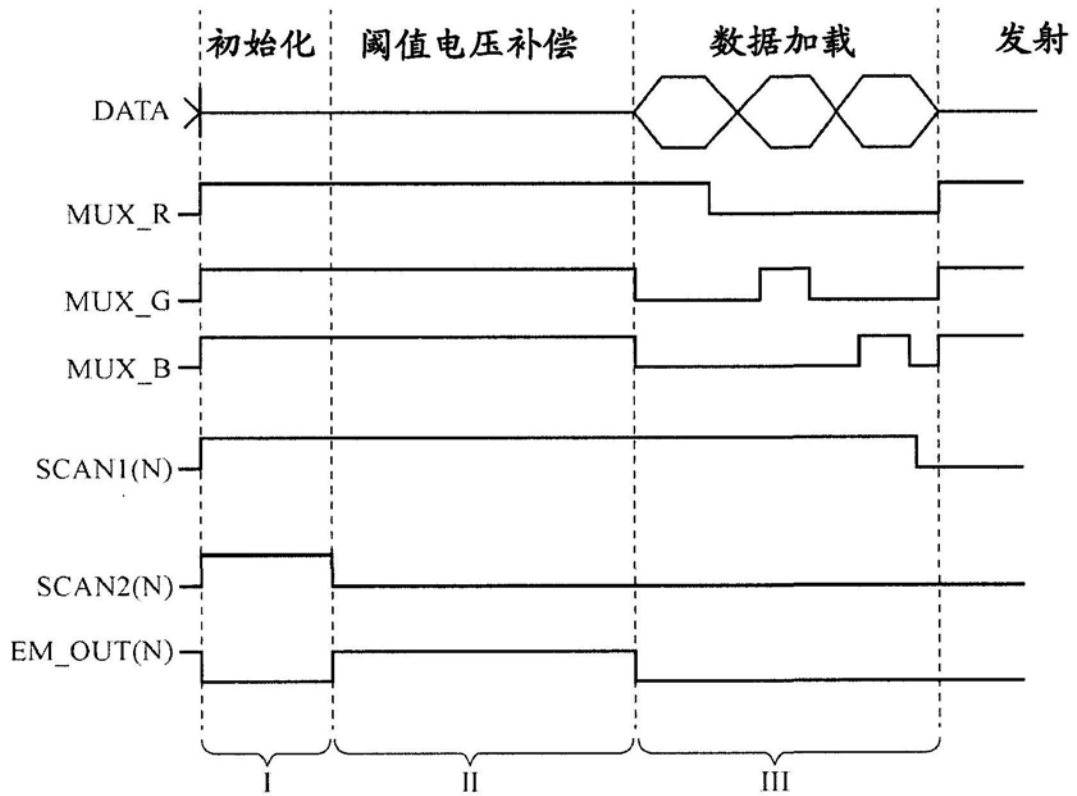


图4

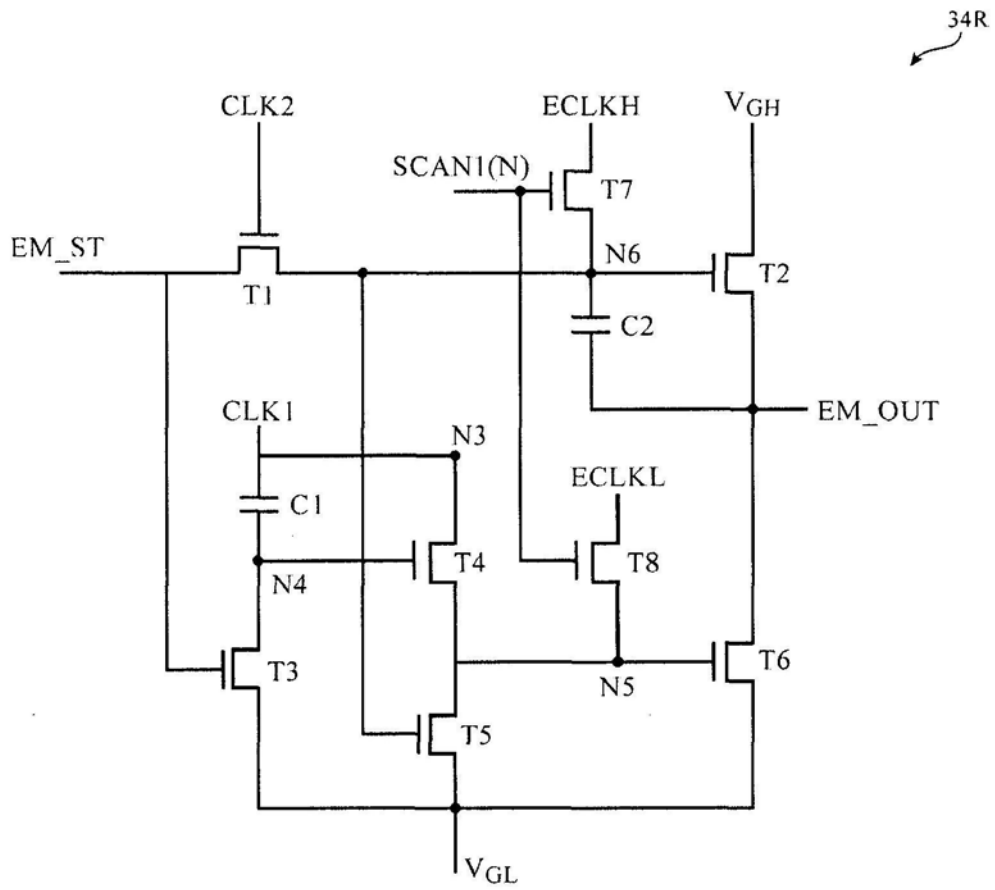


图5

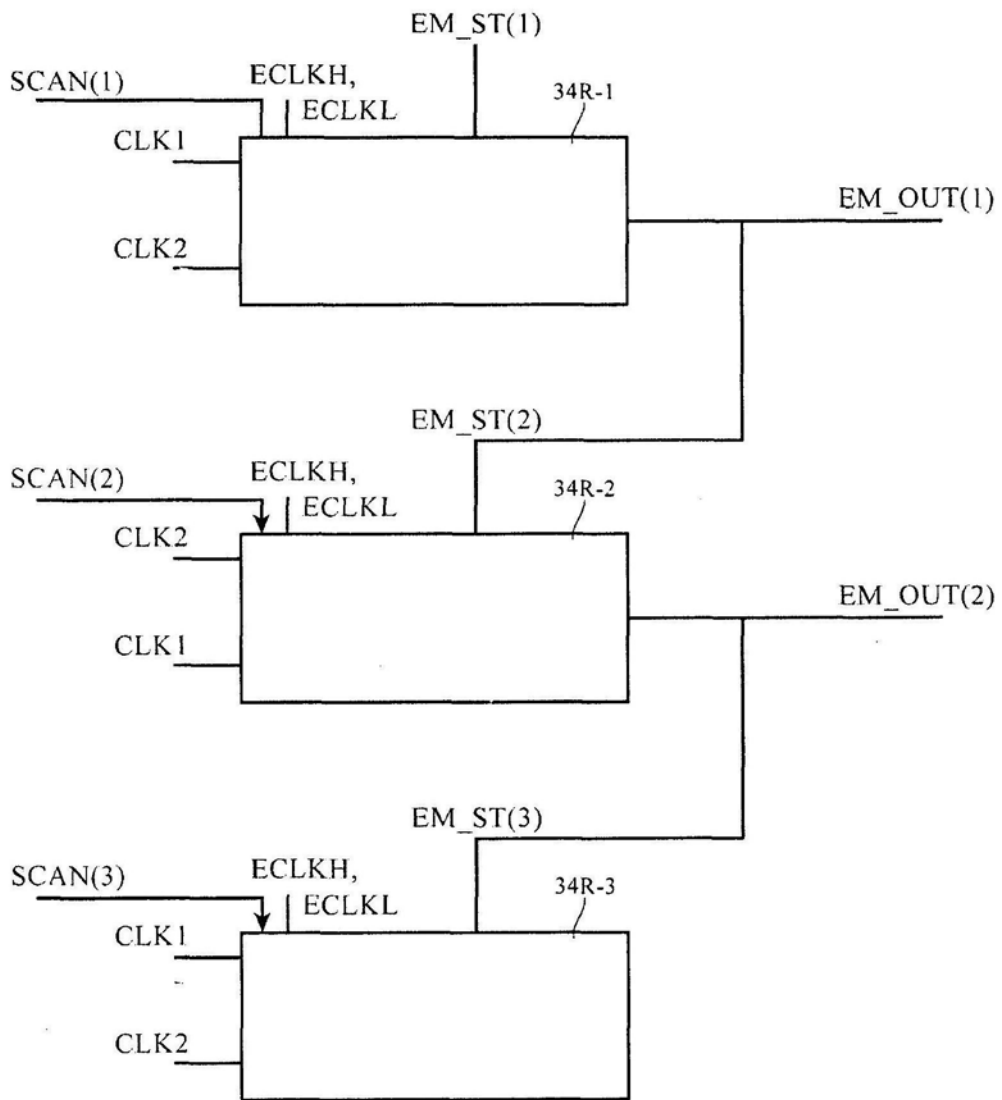


图7

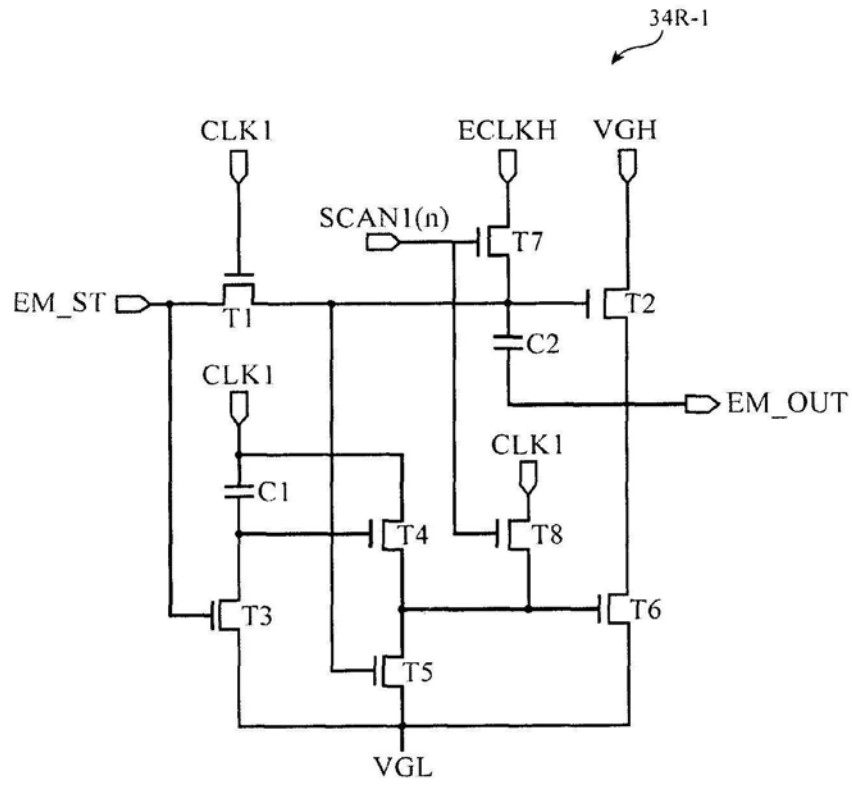


图10

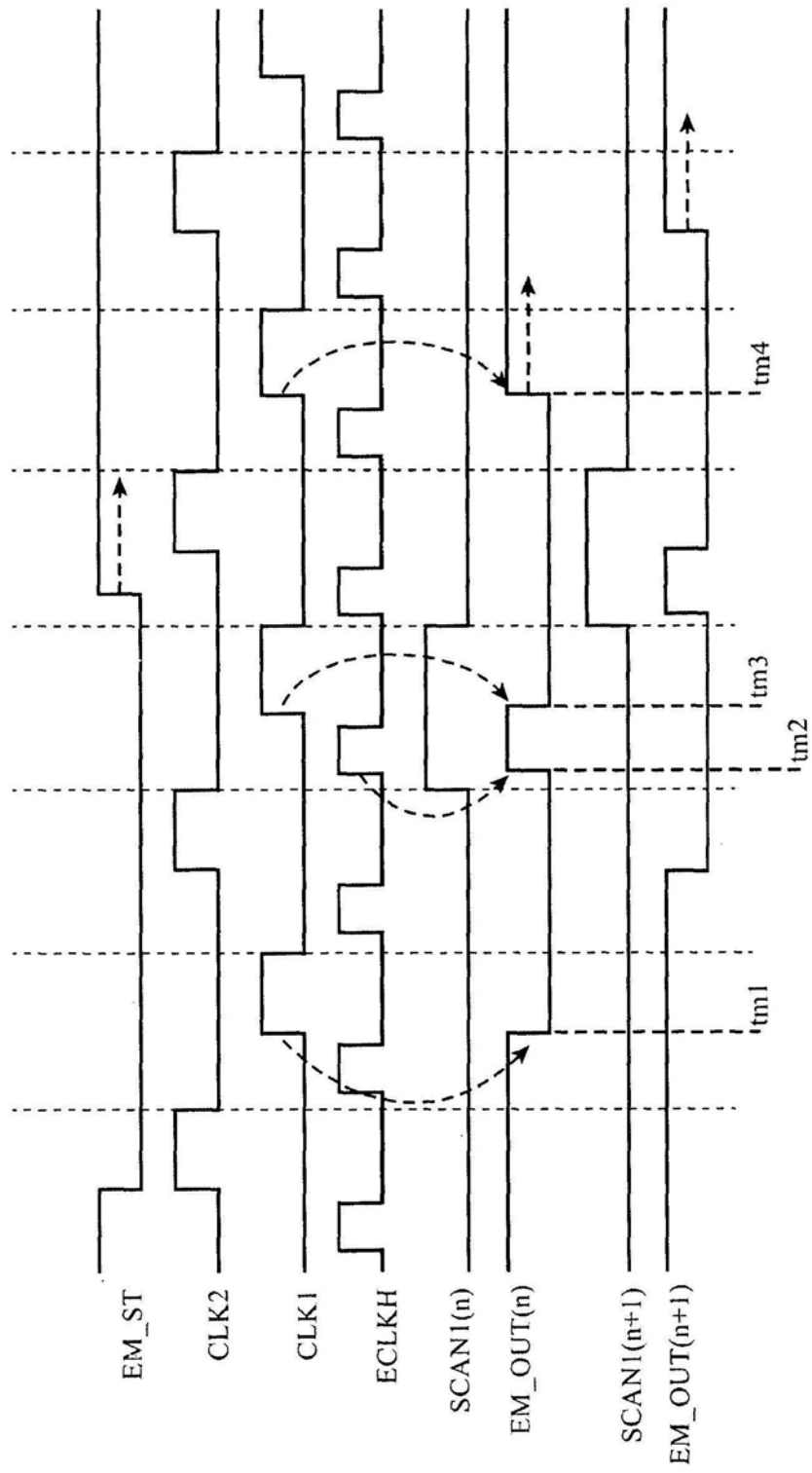


图11

专利名称(译)	具有脉冲宽度调制的亮度控制的有机发光二极管显示器		
公开(公告)号	CN105989803B	公开(公告)日	2019-02-15
申请号	CN201610056975.5	申请日	2016-01-28
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	蔡宗廷 林敬伟 张世昌		
发明人	蔡宗廷 林敬伟 张世昌		
IPC分类号	G09G3/3225 G09G3/3233		
CPC分类号	G09G3/2018 G09G3/2003 G09G3/2014 G09G3/2081 G09G3/3233 G09G3/3258 G09G3/3266 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0286 G09G2310/08 G09G2320/0626 G09G2320/064 G09G2320/0666		
代理人(译)	袁玥		
优先权	14/687081 2015-04-15 US 62/133764 2015-03-16 US		
其他公开文献	CN105989803A		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及具有脉冲宽度调制的亮度控制的有机发光二极管显示器。显示器可以具有布置成多行和多列的像素的阵列。显示器驱动器电路可以经由沿着列延伸的数据线将数据加载到像素中。显示器驱动器电路可以包括向像素的行提供水平控制信号的栅极驱动器电路。水平控制信号可以包括用于控制发射启用晶体管的发射启用信号和用于控制开关晶体管的扫描信号。在用于显示器的操作的发射阶段期间，发射启用信号可以由栅极驱动器电路中的发射控制栅极驱动器电路进行脉冲宽度调制，以控制发光二极管的输出。发射控制栅极驱动器电路可以使用发射开始信号和两相时钟对进行控制。

