



(12)发明专利申请

(10)申请公布号 CN 111261112 A

(43)申请公布日 2020.06.09

(21)申请号 202010202349.9

(22)申请日 2020.03.20

(71)申请人 合肥京东方卓印科技有限公司
地址 230012 安徽省合肥市新站区新站工
业物流园内A组团E区宿舍楼15幢
申请人 京东方科技集团股份有限公司

(72)发明人 袁志东 李永谦 袁粲 李蒙

(74)专利代理机构 北京市立方律师事务所
11330
代理人 张筱宁 宋海斌

(51)Int.Cl.
G09G 3/3225(2016.01)

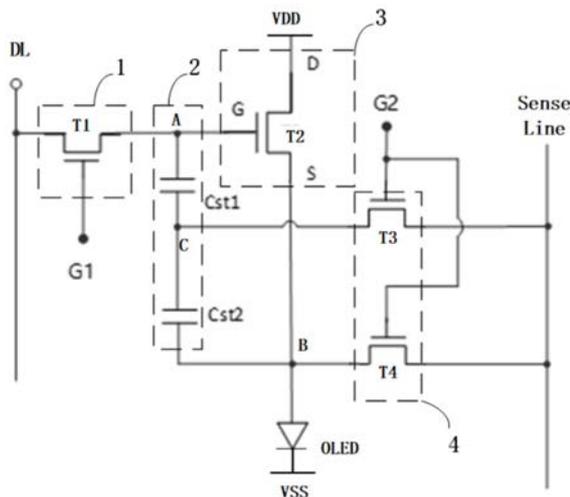
权利要求书2页 说明书10页 附图2页

(54)发明名称

像素驱动电路、显示面板、显示装置及像素驱动方法

(57)摘要

本申请实施例提供了一种像素驱动电路、显示面板、显示装置及像素驱动方法。该像素驱动电路,包括:第一开关模块,第一端、第二端、控制端分别与数据信号线、第一节点、第一栅极信号线电连接;电荷存储模块,第一端、第二端分别与第一节点、第二节点电连接;驱动模块,第一端、第二端、控制端分别与第一电平端、第二节点、第一节点电连接;第二开关模块,第一端、第二端、第三端、控制端分别与初始化信号线、第三节点、第二节点、第二栅极信号线电连接,第三节点作为电荷存储模块的第三端。本申请实施例实现了发光器件OLED的补偿,减少或消除发光器件OLED老化效果带来的发光不均匀的问题。



1. 一种像素驱动电路,其特征在于,包括:

第一开关模块,第一端、第二端、控制端分别与数据信号线、第一节点、第一栅极信号线电连接;

电荷存储模块,第一端、第二端分别与所述第一节点、第二节点电连接;

驱动模块,第一端、第二端、控制端分别与第一电平端、所述第二节点、所述第一节点电连接;所述第二节点与发光器件的第一端电连接,所述发光器件的第二端与第二电平端电连接;

第二开关模块,第一端、第二端、第三端、控制端分别与初始化信号线、第三节点、第二节点、第二栅极信号线电连接,所述第三节点作为电荷存储模块的第三端。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述电荷存储模块包括:

第一电容,第一极作为所述电荷存储模块的第一端,第二极与第三节点电连接;

第二电容,第一极与所述第三节点电连接,第二极作为所述电荷存储模块的第二端。

3. 根据权利要求1所述的像素驱动电路,其特征在于,所述第一开关模块包括:

第一晶体管,第一极、第二极、控制极分别作为所述第一开关模块的第一端、第二端、控制端。

4. 根据权利要求1所述的像素驱动电路,其特征在于,所述驱动模块包括:

第二晶体管,第一极、第二极、控制极分别作为所述驱动模块的第一端、第二端、控制端。

5. 根据权利要求1所述的像素驱动电路,其特征在于,所述第二开关模块包括:第三晶体管 and 第四晶体管;

所述第三晶体管的第一极和第四晶体管的第一极共同作为所述第二开关模块的第一端;

所述第三晶体管的第二极作为所述第二开关模块的第二端;

所述第四晶体管的第二极作为所述第二开关模块的第三端;

所述第三晶体管的控制极和第四晶体管的控制极共同作为所述第二开关模块的控制端。

6. 根据权利要求3至5中任一项所述的像素驱动电路,其特征在于,各晶体管均为薄膜晶体管,各晶体的控制极均为所述薄膜晶体管的栅极;

若所述晶体管的第一极为所述薄膜晶体管的源极,则所述晶体的第二极为所述薄膜晶体管的漏极;

若所述晶体管的第一极为所述薄膜晶体管的漏极,则所述晶体的第二极为所述薄膜晶体管的源极。

7. 一种显示面板,其特征在于,包括如权利要求1至6中任一项所述的像素驱动电路。

8. 一种显示装置,其特征在于,包括如权利要求1至6中任一项所述的像素驱动电路或如权利要求7所述的显示面板。

9. 一种像素驱动方法,应用于如权利要求1至6中任一项所述的像素驱动电路,其特征在于,包括:

第一阶段,所述第一开关模块和所述第二开关模块通过各自的控制端接收到第一电平信号时均导通,所述第一开关模块将通过其第一端接收到的第一数据信号输出至所述第一

节点,所述第二开关模块将通过其第一端接收的初始化信号,输出至第二节点和第三节点;

第二阶段,所述第一开关模块和所述第二开关模块通过各自的控制端接收到第二电平信号时断开,所述第二节点的电平变化量为第三电平,所述电荷存储模块的第一端随着所述电荷存储模块与所述第二节点电连接的第二端一起抬升第三电平;所述第三电平为第二电平端的电平和所述发光器件的跨压之和;

第三阶段,所述第二开关模块通过其控制端接收第一电平信号时导通,所述第一开关模块保持断开,所述第二开关模块将所述初始化信号输出至第二节点和第三节点,所述电荷存储模块的第一端随着所述电荷存储模块与所述第三节点电连接的第三端变化相同电平变化量,使得与所述电荷存储模块的第一端电连接的所述第一节点的电位与所述发光器件的跨压正相关,所述驱动模块根据所述第一节点的电位输出驱动电流至所述发光器件;所述驱动电流与所述发光器件的跨压正相关。

10. 根据权利要求9所述的像素驱动方法,其特征在于,还包括:

在第一阶段,所述第一开关模块和所述第二开关模块通过各自的控制端接收到第一电平信号时均导通,所述第一开关模块将通过其第一端接收到的第二数据信号输出至所述第一节点,所述第二开关模块将通过其第一端接收的初始化信号,输出至第二节点和第三节点;所述第二数据信号为第一数据信号的电平和所述驱动模块的第二晶体管的阈值电压之和。

像素驱动电路、显示面板、显示装置及像素驱动方法

技术领域

[0001] 本申请涉及显示技术领域,具体而言,本申请涉及一种像素驱动电路、显示面板、显示装置及像素驱动方法。

背景技术

[0002] AMOLED(Active-matrix organic light emitting diode,主动矩阵有机发光二极管)大尺寸显示器设计中,产品的亮度不均匀不仅取决于驱动TFT(Thin Film Transistor,薄膜场效应晶体管),同时发光器件OLED(Organic Light-Emitting Diode,有机发光二极管)同样影响着最终显示效果。

[0003] 目前,对于驱动TFT一般地采用电学补偿方法来进行补偿,通过补偿可以有效的减少驱动TFT的阈值电压 V_{th} 以及迁移率对显示效果的影响。但是,发光器件OLED在长期发光后会有老化现象,造成发光不均匀。

发明内容

[0004] 本申请针对现有方式的缺点,提出一种像素驱动电路、显示面板、显示装置及像素驱动方法,用以解决现有技术存在的发光器件OLED的老化现象造成发光不均匀的技术问题。

[0005] 第一方面,本申请实施例提供一种像素驱动电路,包括:

[0006] 第一开关模块,第一端、第二端、控制端分别与数据信号线、第一节点、第一栅极信号线电连接;

[0007] 电荷存储模块,第一端、第二端分别与第一节点、第二节点电连接;

[0008] 驱动模块,第一端、第二端、控制端分别与第一电平端、第二节点、第一节点电连接;第二节点与发光器件的第一端电连接,发光器件的第二端与第二电平端电连接;

[0009] 第二开关模块,第一端、第二端、第三端、控制端分别与初始化信号线、第三节点、第二节点、第二栅极信号线电连接,第三节点作为电荷存储模块的第三端。

[0010] 在一个可能的实现方式中,电荷存储模块包括:

[0011] 第一电容,第一极作为电荷存储模块的第一端,第二极与第三节点电连接;

[0012] 第二电容,第一极与第三节点电连接,第二极作为电荷存储模块的第二端。

[0013] 在一个可能的实现方式中,第一开关模块包括:

[0014] 第一晶体管,第一极、第二极、控制极分别作为第一开关模块的第一端、第二端、控制端。

[0015] 在一个可能的实现方式中,驱动模块包括:

[0016] 第二晶体管,第一极、第二极、控制极分别作为驱动模块的第一端、第二端、控制端。

[0017] 在一个可能的实现方式中,第二开关模块包括:第三晶体管和第四晶体管;

[0018] 第三晶体管的第一极和第四晶体管的第一极共同作为第二开关模块的第一端;

- [0019] 第三晶体管的第二极作为第二开关模块的第二端；
- [0020] 第四晶体管的第二极作为第二开关模块的第三端；
- [0021] 第三晶体管的控制极和第四晶体管的控制极共同作为第二开关模块的控制端。
- [0022] 在一个可能的实现方式中，各晶体管均为薄膜晶体管，各晶体管的控制极均为薄膜晶体管的栅极；
- [0023] 若晶体管的第一极为薄膜晶体管的源极，则晶体管的第二极为薄膜晶体管的漏极；
- [0024] 若晶体管的第一极为薄膜晶体管的漏极，则晶体管的第二极为薄膜晶体管的源极。
- [0025] 第二方面，本申请实施例提供一种显示面板，包括第一方面的像素驱动电路。
- [0026] 第三方面，本申请实施例提供一种显示装置，包括第一方面的像素驱动电路或第二方面的显示面板。
- [0027] 第四方面，本申请实施例提供一种像素驱动方法，应用于第一方面的像素驱动电路，包括：
- [0028] 第一阶段，第一开关模块和第二开关模块通过各自的控制端接收到第一电平信号时均导通，第一开关模块将通过其第一端接收到的第一数据信号输出至第一节点，第二开关模块将通过其第一端接收的初始化信号，输出至第二节点和第三节点；
- [0029] 第二阶段，第一开关模块和第二开关模块通过各自的控制端接收到第二电平信号时断开，第二节点的电平变化量为第三电平，电荷存储模块的第一端随着电荷存储模块与第二节点电连接的第二端一起抬升第三电平；第三电平为第二电平端的电平和发光器件的跨压之和；
- [0030] 第三阶段，第二开关模块通过其控制端接收第一电平信号时导通，第一开关模块保持断开，第二开关模块将初始化信号输出至第二节点和第三节点，电荷存储模块的第一端随着电荷存储模块与第三节点电连接的第三端变化相同电平变化量，使得与电荷存储模块的第一端电连接的第一节点的电位与发光器件的跨压正相关，驱动模块根据第一节点的电位输出驱动电流至发光器件；驱动电流与发光器件的跨压正相关。
- [0031] 在一个可能的实现方式中，在第一阶段，第一开关模块和第二开关模块通过各自的控制端接收到第一电平信号时均导通，第一开关模块将通过其第一端接收到的第二数据信号输出至第一节点，第二开关模块将通过其第一端接收的初始化信号，输出至第二节点和第三节点；第二数据信号为第一数据信号的电平和驱动模块的第二晶体管的阈值电压之和。
- [0032] 本申请实施例提供的技术方案带来的有益技术效果是：
- [0033] 本申请实施例的像素驱动方法基于本申请实施例的像素驱动电路，在第一阶段，控制第一开关模块和第二开关模块均导通，将第一数据信号通过第一开关模块输出至第一节点，同时将初始化信号通过第二开关模块分别输入到第二节点和第三节点。在第二阶段，控制第一开关模块和第二开关模块均断开，第二节点的电平变化量为第三电平，第三电平为第二电平端的电平和发光器件的跨压之和，由于电荷存储模块的总电荷保持不变，在电荷存储模块的作用下，与电荷存储模块的第一端电连接的第一节点被相应抬升第三电平，同时作为电荷存储模块的第三端的第三节点的电位与发光器件的跨压建立关联，便于后续

第三阶段的驱动电流与发光器件的跨压建立关联。在第三阶段,控制第二开关模块导通,第一开关模块断开,电荷存储模块的第一端随着电荷存储模块的第三端变化相同电平变化量,使得第一节点的电位与发光器件的跨压正相关,驱动模块根据第一节点的电位输出驱动电流至发光器件OLED,从而使得驱动模块输出的驱动电流与发光器件的跨压正相关。由于发光器件OLED长期发光后出现老化现象,导致相同驱动电流的情况下,发光器件OLED的跨压 $V_{oled-th}$ 会增加,发光效率也就随之下降,导致发光不均匀。本申请实施例可以实现驱动模块输出的驱动电流与发光器件的跨压正相关,也就是当发光器件的跨压增大时,驱动电流也相应增大,从而实现发光器件OLED的补偿,减少或消除发光器件OLED老化效果带来的发光不均匀的问题。本申请实施例的像素驱动电路可以通过各信号时序控制,实现像素驱动电路自身电路结构对发光器件OLED老化的补偿。

[0034] 本申请实施例的像素驱动方法中,在第二阶段,第二节点的电位会变为第二电平端的电平和发光器件的跨压之和,通过侦测可以知道第二节点的电位,由于已知第二电平端的电平,便相当于可以侦测到发光器件的跨压 $V_{oled-th}$,同时也可以侦测驱动电流,在驱动电流和发光器件的跨压已知的情况下,可以得到驱动模块的第二晶体管的阈值电压 V_{th} ,基于本申请实施例的像素驱动电路的结构,将第一数据信号的电平增加阈值电压 V_{th} 变为第二数据信号之后,便可以抵消第二晶体管的阈值电压 V_{th} ,从而进一步实现发光器件OLED的补偿。因此,本申请实施例的像素驱动电路既实现自身电路结构对发光器件OLED老化补偿,也可以同时通过调整输入数据信号的电平,实现外部补偿,即本申请实施例的像素驱动电路可以同时实现发光器件OLED的内部补偿和外部补偿。

[0035] 本申请附加的方面和优点将在下面的描述中部分给出,这些将从下面的描述中变得明显,或通过本申请的实践了解到。

附图说明

[0036] 本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解,其中:

[0037] 图1为本申请实施例提供的一种像素驱动电路的结构示意图;

[0038] 图2为本申请实施例提供的一种像素驱动方法的流程图;

[0039] 图3为本申请实施例提供的一种像素驱动方法的时序图;

[0040] 图4为本申请实施例提供的一种像素驱动电路的图像驱动模式的时序图;

[0041] 图5为本申请实施例提供的一种像素驱动电路的驱动模块的第二晶体管的阈值电压 V_{th} 的补偿模式的时序图;

[0042] 图6为本申请实施例提供的一种像素驱动电路的驱动模块的第二晶体管的迁移率的补偿模式的时序图。

[0043] 附图标记:

[0044] 1-第一开关模块、2-电荷存储模块、3-驱动模块、4-第二开关模;

[0045] DL-数据信号线,Sense Line-初始化信号线;

[0046] A-第一节点、B-第二节点、C-第三节点;

[0047] Cst1-第一电容、Cst2-第二电容、T1-第一晶体管、T2-第二晶体管、T3-第三晶体管、T4-第四晶体管、OLED-发光器件;

- [0048] VDD-第一电平端、VSS-第二电平端；
[0049] G1-第一栅极信号线、第二栅极信号线G2；
[0050] G1(n)-第n行的第一栅极信号线、G2(n)-第n行的第二栅极信号线。

具体实施方式

[0051] 下面详细描述本申请，本申请的实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。此外，如果已知技术的详细描述对于示出的本申请的特征是不必要的，则将其省略。下面通过参考附图描述的实施例是示例性的，仅用于解释本申请，而不能解释为对本申请的限制。

[0052] 本技术领域技术人员可以理解，除非另外定义，这里使用的所有术语（包括技术术语和科学术语），具有与本申请所属领域中的普通技术人员的一般理解相同的意义。还应该理解的是，诸如通用字典中定义的那些术语，应该被理解为具有与现有技术的上下文中的意义一致的意义，并且除非像这里一样被特定定义，否则不会用理想化或过于正式的含义来解释。

[0053] 本技术领域技术人员可以理解，除非特意声明，这里使用的单数形式“一”、“一个”、“所述”和“该”也可包括复数形式。应该进一步理解的是，本申请的说明书中使用的措辞“包括”是指存在所述特征、整数、步骤、操作、元件和/或组件，但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元件、组件和/或它们的组。应该理解，当我们称元件被“连接”或“耦接”到另一元件时，它可以直接连接或耦接到其他元件，或者也可以存在中间元件。此外，这里使用的“连接”或“耦接”可以包括无线连接或无线耦接。这里使用的措辞“和/或”包括一个或多个相关联的列出项的全部或任一单元和全部组合。

[0054] 本申请的发明人进行研究发现，AMOLED因高对比度、可视角度广以及响应速度快有望取缔液晶成为下一代显示器主流选择。目前，对于驱动TFT一般采用电学补偿方法来进行补偿，通过补偿可以有效的减少TFT的阈值电压 V_{th} 以及迁移率对显示效果的影响。但是，对于发光器件OLED，虽然有技术通过抓取跨压 $V_{oled-th}$ 变化来进行OLED老化的电学补偿，但受限于OLED本身的差异，实现比较复杂困难。OLED特性的多变以及衰老周期较长，导致无法控制产品后期的亮度均匀性，对产品品牌造成影响，已知OLED在长期发光后会有老化现象，同样驱动电流下，OLED的跨压 $V_{oled-th}$ 会增加，发光效率就会随之下降，为了消除EL器件老化现象所造成的发光不均匀，需要发明一种可消除老化效果的像素驱动电路及像素驱动方法。

[0055] 本申请提供的像素驱动电路、显示面板、显示装置及像素驱动方法，旨在解决现有技术的如上技术问题。

[0056] 下面以具体地实施例对本申请的技术方案以及本申请的技术方案如何解决上述技术问题进行详细说明。

[0057] 本申请实施例提供一种像素驱动电路，参见图1所示，该像素驱动电路包括：第一开关模块1、电荷存储模块2、驱动模块3和第二开关模块4。

[0058] 第一开关模块1的第一端、第二端、控制端分别与数据信号线DL、第一节点A、第一栅极信号线G1电连接。

[0059] 电荷存储模块2的第一端、第二端分别与第一节点A、第二节点B电连接。

[0060] 驱动模块3的第一端、第二端、控制端分别与第一电平端VDD、第二节点B、第一节点A电连接；第二节点B与发光器件OLED的第一端电连接，发光器件OLED的第二端与第二电平端VSS电连接。发光器件OLED的第一端、第二端分别为阳极、阴极。

[0061] 第二开关模块4的第一端、第二端、第三端、控制端分别与初始化信号线Sense Line、第三节点C、第二节点B、第二栅极信号线G2电连接，第三节点C作为电荷存储模块2的第三端。

[0062] 在一些实施例中，参见图1所示，电荷存储模块2包括：第一电容Cst1和第二电容Cst2。第一电容Cst1，第一极作为电荷存储模块2的第一端，第二极与第三节点C电连接；第二电容Cst2，第一极与第三节点C电连接，第二极作为电荷存储模块2的第二端。可选地，第一电容Cst1和第二电容Cst2均为存储电容。

[0063] 在一些实施例中，参见图1所示，第一开关模块1包括：第一晶体管T1；第一晶体管T1的第一极、第二极、控制极分别作为第一开关模块1的第一端、第二端、控制端。

[0064] 在一些实施例中，参见图1所示，驱动模块3包括：第二晶体管T2；第二晶体管T2的第一极、第二极、控制极分别作为驱动模块3的第一端、第二端、控制端。第二晶体管T2为驱动TFT。具体的，图中S、D和G分别对应第二晶体管T2源极、漏极和栅极。

[0065] 在一些实施例中，参见图1所示，第二开关模块4包括：第三晶体管T3和第四晶体管T4。第三晶体管T3的第一极和第四晶体管T4的第一极共同作为第二开关模块4的第一端；第三晶体管T3的第二极作为第二开关模块4的第二端；第四晶体管T4的第二极作为第二开关模块4的第三端；第三晶体管T3的控制极和第四晶体管T4的控制极共同作为第二开关模块4的控制端。

[0066] 在一些实施例中，各晶体管均为薄膜晶体管，各晶体管的控制极均为薄膜晶体管的栅极；若晶体管的第一极为薄膜晶体管的源极，则晶体的第二极为薄膜晶体管的漏极；若晶体管的第一极为薄膜晶体管的漏极，则晶体的第二极为薄膜晶体管的源极。

[0067] 可选地，上述各晶体管均可以是N型TFT或P型TFT，当各晶体管均为N型TFT时，所形成的像素驱动电路如图1所示。

[0068] 本领域技术人员可以理解，图1所示的电路连接方式仅作为本申请实施例提供的像素驱动电路的一种示例，当各晶体管均为P型TFT或各晶体管的第一极和第二极分别为TFT的不同的极时，可适应地调整本申请实施例提供的像素驱动电路中各元件的电连接方式，适应地调整后的电连接方式仍然属于本申请实施例的保护范围。

[0069] 基于同一发明构思，本申请实施例提供一种显示面板，包括本申请实施例的像素驱动电路。

[0070] 基于同一发明构思，本申请实施例提供一种显示装置，包括本申请实施例的像素驱动电路或第二方面的显示面板。

[0071] 基于同一发明构思，本申请实施例提供一种像素驱动方法，应用于本申请实施例的像素驱动电路，参见图2所示，该像素驱动方法包括：

[0072] S201、第一阶段，第一开关模块1和第二开关模块4通过各自的控制端接收到第一电平信号时均导通，第一开关模块1将通过其第一端接收到的第一数据信号Vdata输出至第一节点A，第二开关模块4将通过其第一端接收的初始化信号Vref，输出至第二节点B和第三节点C。

[0073] S202、第二阶段,第一开关模块1和第二开关模块4通过各自的控制端接收到第二电平信号时断开,第二节点B的电平变化量为第三电平,电荷存储模块2的第一端随着电荷存储模块2与第二节点B电连接的第二端一起抬升第三电平;第三电平为第二电平端VSS的电平 V_{SS} 和发光器件OLED的跨压 $V_{oled-th}$ 之和。

[0074] S203、第三阶段,第二开关模块4通过其控制端接收第一电平信号时导通,第一开关模块1保持断开,第二开关模块4将初始化信号 V_{ref} 输出至第二节点B和第三节点C,电荷存储模块2的第一端随着电荷存储模块2与第三节点C电连接的第三端变化相同电平变化量,使得与电荷存储模块2的第一端电连接的第一节点A的电位与发光器件OLED的跨压 $V_{oled-th}$ 正相关,驱动模块3根据第一节点A的电位输出驱动电流 I_{DS} 至发光器件OLED;驱动电流 I_{DS} 与发光器件OLED的跨压 $V_{oled-th}$ 正相关。

[0075] 第二开关模块4通过其控制端接收第一电平信号时导通,第一开关模块1保持断开,驱动模块3输出的驱动电流与发光器件OLED的跨压正相关以实现发光器件OLED的补偿。

[0076] 可选地,第一电平信号为高电平,第二电平信号为低电平;或,第一电平信号为低电平,第二电平信号为高电平。

[0077] 本申请实施例的像素驱动方法基于本申请实施例的像素驱动电路,在第一阶段,控制第一开关模块1和第二开关模块4均导通,将第一数据信号 V_{data} 通过第一开关模块1输出至第一节点A,同时将初始化信号 V_{ref} 通过第二开关模块4分别输入到第二节点B和第三节点C。在第二阶段,控制第一开关模块1和第二开关模块4均断开,第二节点B的最后的电位会变为第三电平,第三电平为第二电平端VSS的电平和发光器件OLED的跨压 $V_{oled-th}$ 之和。第二节点B的电平变化量为第三电平,由于电荷存储模块2的总电荷保持不变,在电荷存储模块2的作用下,电荷存储模块2的第一端即第一节点A也被相应抬升第三电平,同时作为电荷存储模块2的第三端的第三节点C的电位与发光器件OLED的跨压 $V_{oled-th}$ 建立关联,便于第三阶段的驱动电流 I_{DS} 与发光器件OLED的跨压 $V_{oled-th}$ 建立关联。在第三阶段,控制第二开关模块4导通,第一开关模块1断开,电荷存储模块2的第一端随着电荷存储模块2的第三端变化相同电平变化量,使得第一节点A的电位与发光器件OLED的跨压正相关,驱动模块3根据第一节点A的电位输出驱动电流 I_{DS} 至发光器件OLED,这样驱动模块3输出的驱动电流 I_{DS} 与发光器件OLED的跨压 $V_{oled-th}$ 也正相关。

[0078] 由于发光器件OLED长期发光后出现老化现象,导致相同驱动电流 I_{DS} 的情况下,发光器件OLED的跨压 $V_{oled-th}$ 会增加,发光效率会随之下降,导致发光不均匀。本申请实施例像素驱动电路和像素驱动方法可以实现驱动模块3输出的驱动电流 I_{DS} 与发光器件OLED的跨压 $V_{oled-th}$ 正相关,也就是当发光器件OLED的跨压 $V_{oled-th}$ 增大时,驱动电流 I_{DS} 也相应增大,从而实现发光器件OLED的补偿,减少或消除发光器件OLED老化效果带来的发光不均匀的问题。本申请实施例的像素驱动电路可以通过各信号的时序控制,实现像素驱动电路自身电路结构对发光器件OLED老化的补偿。

[0079] 在一些实施例中,在第二阶段,也就是步骤S201中,第一开关模块1和第二开关模块4通过各自的控制端接收到第一电平信号时均导通,第一开关模块1将通过其第一端接收到的第二数据信号输出至第一节点A,第二开关模块4将通过其第一端接收的初始化信号 V_{ref} ,输出至第二节点B和第三节点C;第二数据信号为第一数据信号 V_{data} 的电平和驱动模块3的第二晶体管T2的阈值电压 V_{th} 之和。

[0080] 本申请实施例的像素驱动方法中,在第二阶段,第二节点B的电位会变为第二电平端的电平和发光器件OLED的跨压 $V_{oled-th}$ 之和,通过侦测可以知道第二节点B的电位,由于已知第二电平端VSS的电平 V_{SS} ,便相当于可以侦测到发光器件OLED的跨压 $V_{oled-th}$,同时也可以侦测到驱动电流 I_{DS} ,在驱动电流 I_{DS} 和跨压 $V_{oled-th}$ 已知的情况下,可以得到驱动模块3的第二晶体管T2的阈值电压 V_{th} ,基于本申请实施例的像素驱动电路的结构,将第一数据信号Vdata的电平增加阈值电压 V_{th} 之后,便可以抵消第二晶体管T2的阈值电压 V_{th} ,从而进一步实现发光器件OLED的补偿。因此,本申请实施例的像素驱动电路既实现自身电路结构对发光器件OLED老化补偿,也可以同时通过调整输入数据信号的电平,实现外部补偿,即本申请实施例的像素驱动电路和像素驱动方法可以同时实现发光器件OLED的内部补偿和外部补偿。

[0081] 下面参照图1所示的像素驱动电路以及图3所示的像素驱动方法的各控制的时序图,以各晶体管均为N型TFT的情况为例,对本申请实施例提供的像素驱动方法具体介绍。

[0082] 参见图3所示,图中第n行的第一栅极信号线G1(n)和第n行的第二栅极信号线G2(n)可以分别在第一电平(对应高电平VGH)和第二电平(对应低电平VGL)之间切换,数据信号线DL用于输出第一数据信号Vdata,初始化信号线Sense Line用于输出初始化信号Vref。同时,图中数字标号1、2、3分别对应第一阶段、第二阶段和第三阶段。

[0083] 第一阶段,为初始读数据信号阶段:

[0084] 在第一阶段中,控制第一栅极信号线G1和第二栅极信号线G2输出第一电平(对应高电平VGH),第一晶体管T1、第三晶体管T3和第四晶体管T4均打开,由第一晶体管T1写入第一数据信号Vdata,由第三晶体管T3和第四晶体管T4通过初始化信号线Sense Line写入初始化信号Vref至第三节点C和第四节点D,第一电平端VDD的电平 V_{DD} 为高电平,此时发光器件OLED不会发光,第二电容Cst2两端压差为0,第一电容Cst1两端压差即为第二晶体管T2的栅极(对应G点)电压和源极(对应S点)电压的差值 V_{gs} ,此时 V_{gs} 如公式(1)所示:

$$[0085] \quad V_{gs} = V_{data} - V_{ref} \quad (1)$$

[0086] 第二阶段,为提取跨压 $V_{oled-th}$ 阶段:

[0087] 控制第一栅极信号线G1和第二栅极信号线G2输出第二电平(对应低电平VGL),S点电位即为第二节点B的电位,此时第二晶体管T2的S点电位也被第一电平端VDD充电,第一晶体管T1、第三晶体管T3和第四晶体管T4均关闭,由于第一电容Cst1和第二电容Cst2的电容总电荷Q保持不变,故 V_{gs} 保持不变。在第二阶段,S点电位也就是第二节点B的电平变化量为第三电平,第三电平为第二电平端VSS的电平 V_{SS} 和发光器件OLED的跨压 $V_{oled-th}$ 之和,也就是 $V_{SS} + V_{oled-th}$,G点点位和S点点位同时抬升第三电平,最终G点电位如公式(2)所示:

$$[0088] \quad V_G = V_{data} - V_{ref} + V_{SS} + V_{oled-th} \quad (2)$$

[0089] 分析第三节点C的电位得到,第三节点C的电位如公式(3)所示:

$$[0090] \quad V_C = v_{ref} + (C_{st1} / (C_{st1} + C_{st2})) (V_{oled-th} + V_{SS}) \quad (3)$$

[0091] 公式(3)中, C_{st1} 为第一电容Cst1的电容、 C_{st2} 为第二电容Cst2的电容。

[0092] 第三阶段,为复位阶段:

[0093] 控制第一栅极信号线G1输出第二电平(对应低电平VGL),第二栅极信号线G2输出第一电平(对应高电平VGH),第三晶体管T3和第四晶体管T4打开,第一晶体管T1关闭,第三节点C的电位被复位为初始化信号Vref,第一晶体管T1关闭并由于第一电容Cst1的电容电

荷守恒,第二晶体管T2的G点电位随着第三节点C电位发生变化。初始化信号线Sense Line输出Vref,由式(3)可求出第三节点C电位变化值,第三节点C电位变化值如公式(4)所示:

$$[0094] \quad \Delta V_C = -(C_{st1}/C_{st1}+C_{st2}) (V_{oled-th}+V_{ss}) \quad (4)$$

[0095] 将公式(2)与公式(4)相加,即得最终第二晶体管T2的G端电位,第二晶体管T2的G端电位如公式(5)所示:

$$[0096] \quad V_G = V_{data} + (C_{st2}/(C_{st1}+C_{st2})) V_{oled-th} + V_{ss} \quad (5)$$

[0097] 那么,最终OLED发光输入Vgs的值如公式(6)所示:

$$[0098] \quad V_{GS} = V_{data} + (C_{st2}/C_{st1}+C_{st2}) (V_{oled-th}+V_{ss}) - v_{ref} \quad (6)$$

[0099] 观察式(6)可得最终第二晶体管T2的Vgs为Vdata、Vss、Vref以及Voled-th共同作用,在实际应用中,Vss的差异非常小,一般为0V,Vref一般也给0V,令 $a = C_{st2}/C_{st1}+C_{st2}$,化简公式(6)得到公式(7)如下:

$$[0100] \quad V_{GS} = V_{data} + aV_{oled-th} \quad (7)$$

[0101] 第二晶体管T2的 I_{DS} 如公式(8)所示:

$$[0102] \quad I_{DS} = k (V_{data} + aV_{oled-th} - V_{th})^2 \quad (8)$$

[0103] 观察公式(8),k为正值,驱动电流 I_{DS} 与OLED的跨压 $V_{oled-th}$ 正相关,也就是当跨压 $V_{oled-th}$ 增大时,驱动电流 I_{DS} 也增大,从而实现发光器件OLED的补偿,减少或消除发光器件OLED老化效果带来的发光不均匀的问题。

[0104] 同时,本申请实施例的像素驱动电路仍然可以通过外部补偿方法去捕捉第二晶体管T2的阈值电压 V_{th} ,通过增加第一数据信号Vdata的值到第二数据信号Vdata+Vth来抵消阈值电压 V_{th} ,第二数据信号Vdata2如公式(9)所示:

$$[0105] \quad V_{data2} = V_{data} + V_{th} \quad (9)$$

[0106] 将式(9)代入式(8)得到公式(10),如下:

$$[0107] \quad I_{DS} = k (V_{data2} + aV_{oled-th})^2 \quad (10)$$

[0108] 观察公式(10),当第二数据信号Vdata2为Vdata+Vth时,抵消了第二晶体管T2的阈值电压 V_{th} ,进一步使得驱动电流 I_{DS} 与OLED的跨压 $V_{oled-th}$ 的正相关,从而实现发光器件OLED的补偿。因此,本申请实施例的像素驱动电路既实现自身电路结构对发光器件OLED老化补偿,也可以同时通过调整输入数据信号的电平,实现外部补偿,即可以同时实现发光器件OLED的内部补偿和外部补偿。

[0109] 参见图4所示,应用于本申请实施例的像素驱动电路进行图像驱动模式时,控制第n行的第一栅极信号线G1(n)和第n行的第二栅极信号线G2(n)均输出第一电平(对应高电平VGH)。

[0110] 参见图5所示,应用于本申请实施例的像素驱动电路进行第二晶体管T2的阈值电压 V_{th} 的补偿模式时,控制第n行的第一栅极信号线G1(n)和第n行的第二栅极信号线G2(n)均输出第一电平(对应高电平VGH),阈值电压 V_{th} 的补偿模式的第一电平的输出时间长于图像驱动模式的第一电平的输出时间。

[0111] 参见图6所示,应用于本申请实施例的像素驱动电路进行第二晶体管T2的迁移率的补偿模式时,控制第n行的第一栅极信号线G1(n)依次输出第一电平(对应高电平VGH)、第二电平(对应高电平VGL)和第一电平(对应高电平VGH),在此阶段保持第n行的第二栅极信号线G2(n)均输出第一电平(对应高电平VGH)。

[0112] 应用本申请实施例,至少能够实现如下有益效果:

[0113] (1) 本申请实施例的像素驱动电路和像素驱动方法可以实现驱动模块输出的驱动电流与发光器件OLED的跨压正相关,也就是当发光器件OLED的跨压增大时,驱动电流也相应增大,从而实现发光器件OLED的补偿,减少或消除发光器件OLED老化效果带来的发光不均匀的问题。本申请实施例的像素驱动电路可以通过各信号时序控制,实现像素驱动电路自身电路结构对发光器件OLED老化的补偿。

[0114] (2) 本申请实施例的像素驱动电路和像素驱动方法既实现自身电路结构对发光器件OLED老化补偿,也可以同时通过调整输入数据信号的电平,实现外部补偿,即可以同时实现发光器件OLED的内部补偿和外部补偿。

[0115] (3) 本申请实施例的像素驱动电路还可以通过时序控制实现图像驱动、第二晶体管T2的阈值电压 V_{th} 的补偿和第二晶体管T2的迁移率的补偿,可以通过各控制信号的时序控制,实现各种模式之间的切换,实现多种功能,使得像素驱动电路能够发光均匀,提高显示效果。

[0116] 本技术领域技术人员可以理解,本申请中已经讨论过的各种操作、方法、流程中的步骤、措施、方案可以被交替、更改、组合或删除。进一步地,具有本申请中已经讨论过的各种操作、方法、流程中的其他步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。进一步地,现有技术中的具有与本申请中公开的各种操作、方法、流程中的步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。

[0117] 在本申请的描述中,需要理解的是,术语“中心”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本申请和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本申请的限制。

[0118] 术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中,除非另有说明,“多个”的含义是两个或两个以上。

[0119] 在本申请的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0120] 在本说明书的描述中,具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

[0121] 应该理解的是,虽然附图的流程图中的各个步骤按照箭头的指示依次显示,但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明,这些步骤的执行并没有严格的顺序限制,其可以以其他的顺序执行。而且,附图的流程图中的至少一部分步骤可以包括多个子步骤或者多个阶段,这些子步骤或者阶段并不必然是在同一时刻执行完成,而是可以在不同的时刻执行,其执行顺序也不必然是依次进行,而是可以与其他步骤或者其他步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

[0122] 以上所述仅是本申请的部分实施方式,应当指出,对于本技术领域的普通技术人

员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

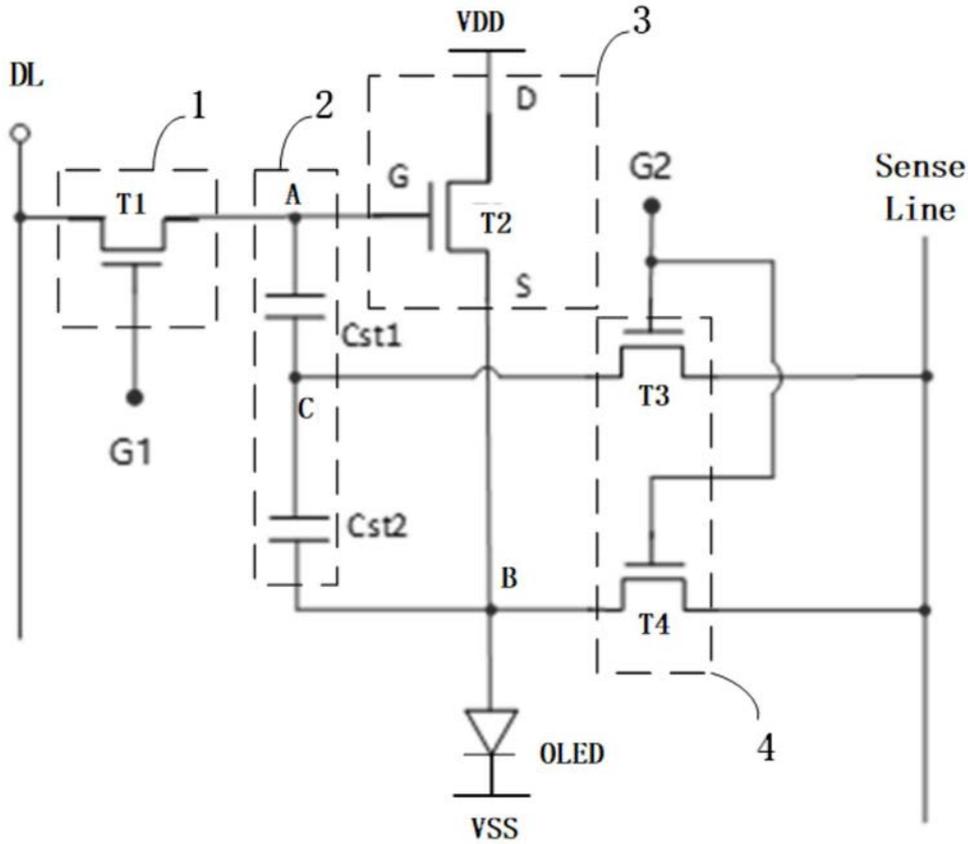


图1

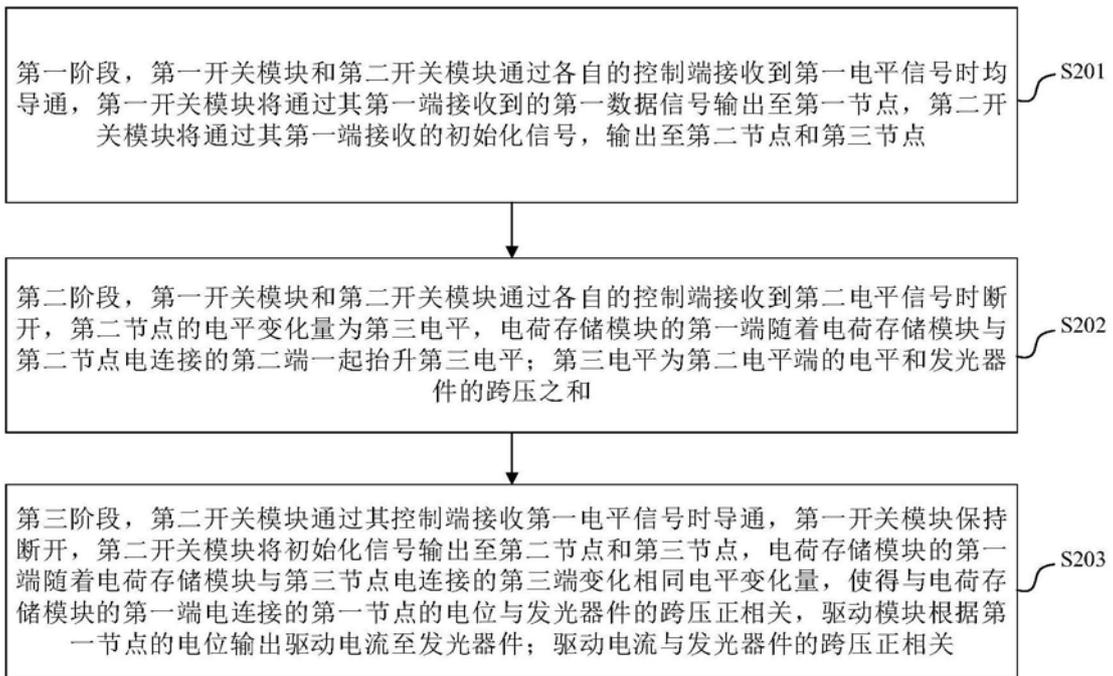


图2

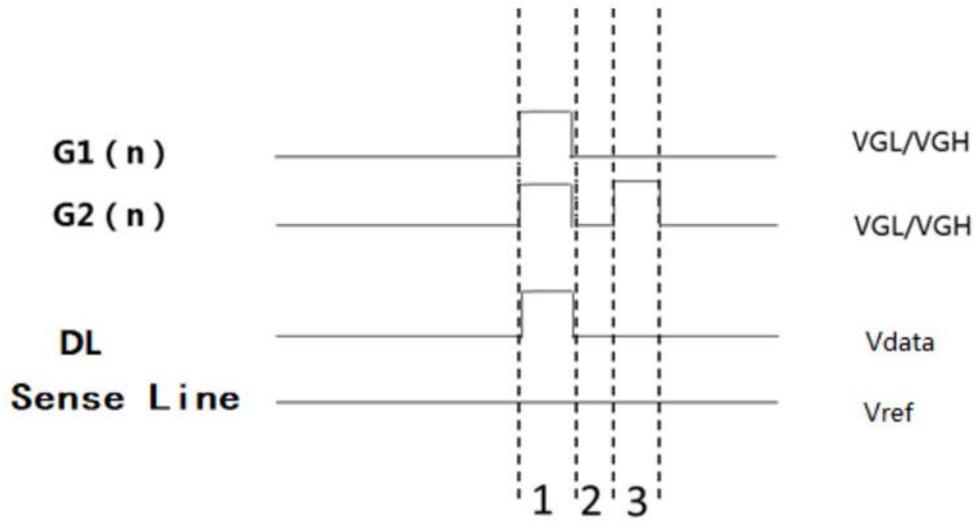


图3

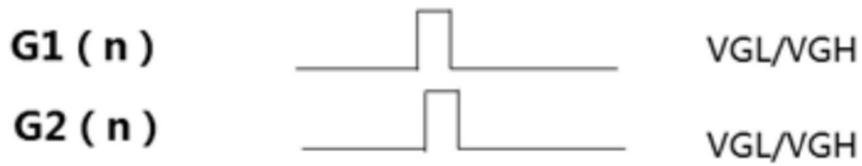


图4

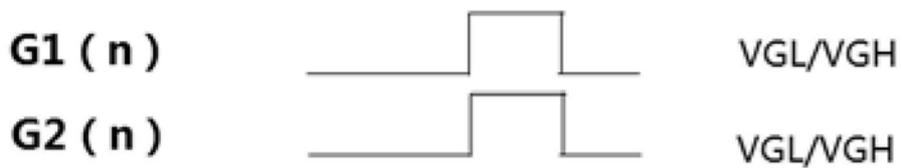


图5

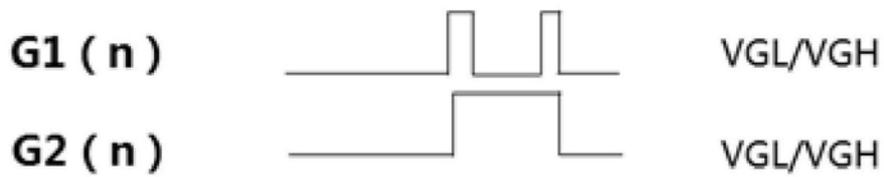


图6

专利名称(译)	像素驱动电路、显示面板、显示装置及像素驱动方法		
公开(公告)号	CN11126112A	公开(公告)日	2020-06-09
申请号	CN202010202349.9	申请日	2020-03-20
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	袁志东 李永谦 袁粲 李蒙		
发明人	袁志东 李永谦 袁粲 李蒙		
IPC分类号	G09G3/3225		
代理人(译)	宋海斌		
外部链接	Espacenet SIPO		

摘要(译)

本申请实施例提供了一种像素驱动电路、显示面板、显示装置及像素驱动方法。该像素驱动电路，包括：第一开关模块，第一端、第二端、控制端分别与数据信号线、第一节点、第一栅极信号线电连接；电荷存储模块，第一端、第二端分别与第一节点、第二节点电连接；驱动模块，第一端、第二端、控制端分别与第一电平端、第二节点、第一节点电连接；第二开关模块，第一端、第二端、第三端、控制端分别与初始化信号线、第三节点、第二节点、第二栅极信号线电连接，第三节点作为电荷存储模块的第三端。本申请实施例实现了发光器件OLED的补偿，减少或消除发光器件OLED老化效果带来的发光不均匀的问题。

