

1. 一种OLED像素电路,其特征在于,包括数据写入模块、驱动模块、阈值补偿模块、发光单元、感测模块以及第一发光控制模块;

所述驱动模块包括控制端、第一端和第二端,且被配置为控制流经所述第一端和所述第二端的驱动电流以用于驱动所述发光元件进行发光;

所述数据写入模块与所述驱动模块的控制端连接,且被配置为在重置阶段将参考电压写入所述驱动模块的控制端,在补偿阶段将阈值补偿信息写入所述驱动模块的第二端,在数据写入阶段将数据信号写入所述驱动模块的控制端;

所述阈值补偿模块与所述驱动模块的控制端以及所述驱动模块的第二端连接,且被配置为存储所述数据信号并耦合调整所述驱动模块的第二端的电压;

所述发光单元包括第一端和第二端,所述第一端与所述驱动模块的第一端连接,所述第二端与第二电压端连接;

所述感测模块和所述发光单元的第一端以及老化检测装置连接,且被配置为在显示过程中的每个重置阶段将感测电压写入所述发光单元的第一端和第二端,在老化检测过程中感测所述发光单元的老化信息并将所述老化信息传输至所述老化检测装置;

所述第一发光控制模块与第一电压端以及所述驱动模块的第一端连接,且被配置为在发光阶段将第一电压端与所述驱动模块的第一端导通,以将第一电压写入所述驱动模块的第一端。

2. 根据权利要求1所述的像素电路,其特征在于,还包括第二发光控制模块;

所述第二发光控制模块与所述驱动模块的第二端以及所述发光单元的第一端连接,且被配置为:

在显示过程中的每个重置阶段将所述驱动模块的第二端与所述发光单元的第一端导通,以使所述感测电压写入所述驱动模块的第一端和第二端;

在显示过程中的每个补偿阶段和数据写入阶段将所述驱动模块的第二端与所述发光单元的第一端断开,以防止所述驱动模块的第二端的电荷泄露到所述发光单元的第一端;

在显示过程中的每个发光阶段将所述驱动模块的第二端与所述发光单元的第一端导通,以使所述驱动电流流向所述发光单元的第一端。

3. 根据权利要求1或2所述的像素电路,其特征在于,所述驱动模块包括第一薄膜晶体管;

所述第一薄膜晶体管的栅极为所述驱动模块的控制端,所述第一薄膜晶体管的第一极为所述驱动模块的第一端,所述第一薄膜晶体管的第二极为所述驱动模块的第二端。

4. 根据权利要求1或2所述的像素电路,其特征在于,所述数据写入模块包括第二薄膜晶体管;

所述第二薄膜晶体管的栅极与第一扫描信号输入端连接,所述第二薄膜晶体管的第一端与数据信号输入端连接,所述第二薄膜晶体管的第二端与所述驱动模块的控制端连接。

5. 根据权利要求1或2所述的像素电路,其特征在于,所述感测模块包括第三薄膜晶体管和感测线;

所述第三薄膜晶体管的栅极与第二扫描信号输入端连接,所述第三薄膜晶体管的第一端通过所述感测线与感测信号输入端连接,所述第三薄膜晶体管的第二端与所述发光单元的第一端连接;

其中,所述感测线与所述老化检测装置连接。

6. 根据权利要求1或2所述的像素电路,其特征在于,所述阈值补偿模块包括存储电容;所述存储电容的第一极与所述驱动模块的控制端连接,所述存储电容的第二极与所述驱动模块的第二端连接。

7. 根据权利要求1或2所述的像素电路,其特征在于,
所述第一发光电路包括第四薄膜晶体管,所述第四薄膜晶体管的栅极与第一发光控制信号输入端连接,所述第四薄膜晶体管的第一极与所述第一电压端连接,所述第四薄膜晶体管的第二极与所述驱动模块的第一端连接。

8. 根据权利要求2所述的像素电路,其特征在于,
所述第二发光电路包括第五薄膜晶体管,所述第五薄膜晶体管的栅极与第二发光信号输入端连接,所述第五薄膜晶体管的第一极与所述驱动模块的第一端连接,所述第五薄膜晶体管的第二极与所述第二电压端连接。

9. 一种OLED显示面板,其特征在于,包括权利要求1-8中任一项所述的像素电路。

10. 根据权利要求9所述的显示面板,其特征在于,所述显示面板还包括所述老化检测装置,所述老化检测装置包括模数转换器、感测信号重置单元、第一开关管和第二开关管,其中,

所述模数转换器通过所述第一开关管与所述感测模块连接,且被配置为当所述第一开关管导通时接收所述老化信息;

所述感测信号重置单元通过所述第二开关管与所述感测模块连接,且被配置为当所述第二开关管导通时向所述感测模块写入感测基准电压。

11. 一种如权利要求1-8中任一项所述的像素电路的驱动方法,其特征在于,包括:

重置阶段,所述数据写入模块将参考电压提供给所述驱动模块的控制端,所述感测模块将所述感测电压提供给所述驱动模块的第一端和第二端;

补偿阶段,所述数据写入模块将所述参考电压提供给所述驱动模块的控制端,并将阈值补偿信息写入所述驱动模块的第二端,所述第一发光控制模块将第一电压端输入的第一电压提供给所述驱动模块的第一端;

数据写入阶段,所述数据写入模块将所述数据信号提供给所述驱动模块的控制端,所述阈值补偿模块根据所述驱动模块的控制端的电压变化量耦合调整所述驱动模块的第二端的电压;

发光阶段,所述第一发光控制模块和所述驱动模块导通,以使所述驱动电流施加至所述发光单元。

12. 根据权利要求11所述的驱动方法,其特征在于,所述像素电路还包括第二发光控制模块,所述驱动方法还包括:

在所述重置阶段,所述第二发光控制模块导通以将所述感测电压写入所述驱动模块的第二端;

在所述补偿阶段和所述数据写入阶段,所述第二发光控制模块断开以防止所述驱动模块的第二端的电荷泄露到所述发光单元的第一端;

在所述发光阶段,所述第二发光控制模块导通以将所述驱动电流施加至所述发光单元。

13. 一种如权利要求1-8中任一项所述的像素电路的老化检测方法,其特征在于,包括:

重置阶段,感测模块将老化感测装置提供的感测参考电压写入驱动模块的第二端,第一发光控制模块导通以将第一电压写入驱动模块的第一端;

第一追踪阶段,数据写入模块将数据信号提供给所述驱动模块的控制端,第一发光控制模块导通以使所述驱动模块的第一端维持在所述第一电压,所述补偿模块将所述阈值补偿信息写入所述驱动模块的第二端;

第二追踪阶段,第一发光控制模块导通以使所述驱动模块的第一端维持在所述第一电压;

感测阶段,所述第一发光控制模块和所述驱动模块导通以使所述发光单元进行发光,所述感测模块感测所述发光单元的老化信息;

采样阶段,所述感测模块将所述老化信息发送至所述老化检测装置;

写回阶段,所述数据写入模块将参考电压写入所述驱动模块的控制端,所述感测模块将所述感测电压写入所述驱动模块的第二端。

14. 根据权利要求13所述的老化检测方法,其特征在于,所述像素电路还包括第二发光控制模块,所述老化检测方法还包括:

在所述重置阶段,所述第二发光控制模块导通以使感测模块将老化感测装置提供的感测参考电压写入驱动模块的第二端;

在所述第一追踪阶段和所述第二追踪阶段,所述第二发光控制模块断开以防止所述驱动模块的第二端的电荷泄露到所述发光单元的第一端;

在所述感测阶段,所述第二发光控制模块导通以使所述发光单元发光,从而使所述感测模块感测所述发光单元的老化信息;

在所述采样阶段,所述第二发光控制模块导通以使所述发光单元发光,所述感测模块将所述老化信息提供给所述老化检测装置;

在所述写回阶段,所述第二发光控制模块导通以使所述感测模块将所述感测电压写入所述驱动模块的第二端。

OLED像素电路、驱动方法、老化检测方法和显示面板

技术领域

[0001] 本申请涉及显示技术领域,具体而言,本申请涉及一种OLED像素电路、驱动方法、老化检测方法和显示面板。

背景技术

[0002] OLED (OrganicLight-Emitting Diode,有机发光二极管)显示面板具有轻薄、亮度高、功耗低、柔性好等优点,因而受到广泛的关注。OLED显示面板的驱动方式分为有源矩阵驱动和无源矩阵驱动,其中,有源矩阵OLED (Active-matrixOLED, AMOLED)能够实现更好的分辨率和更多的色彩显示。

[0003] AMOLED显示面板的像素电路中包括薄膜晶体管 (Thin Film Transistor, TFT),由于TFT会随着使用时间的增长出现性能偏移,因此,需要对像素电路的驱动TFT进行 V_{th} (阈值电压)补偿。

[0004] 并且, OLED器件随着发光时间的增长也会出现老化现象,这使得OLED器件在原有的驱动电压或驱动电流下的亮度有所改变,因此,也需要对OLED器件的老化情况进行检测并基于此对OLED进行老化补偿。

发明内容

[0005] 本申请针对现有方式的缺点,提出一种OLED像素电路、驱动方法、老化检测方法和显示面板,能够对驱动TFT的阈值电压 V_{th} 进行补偿,同时能够对OLED器件的进行老化检测。

[0006] 第一个方面,本申请实施例提供了一种OLED像素电路,该像素电路包括数据写入模块、驱动模块、阈值补偿模块、发光单元、感测模块以及第一发光控制模块;

[0007] 所述驱动模块包括控制端、第一端和第二端,且被配置为控制流经所述第一端和所述第二端的驱动电流以用于驱动所述发光元件进行发光;

[0008] 所述数据写入模块与所述驱动模块的控制端连接,且被配置为在重置阶段将参考电压写入所述驱动模块的控制端,在补偿阶段将阈值补偿信息写入所述驱动模块的第二端,在数据写入阶段将数据信号写入所述驱动模块的控制端;

[0009] 所述阈值补偿模块与所述驱动模块的控制端以及所述驱动模块的第二端连接,且被配置为存储所述数据信号并耦合调整所述驱动模块的第二端的电压;

[0010] 所述发光单元包括第一端和第二端,所述第一端与所述驱动模块的第一端连接,所述第二端与第二电压端连接;

[0011] 所述感测模块和所述发光单元的第一端以及老化检测装置连接,且被配置为在显示过程中的每个重置阶段将感测电压写入所述发光单元的第一端和第二端,在老化检测过程中感测所述发光单元的老化信息并将所述老化信息传输至所述老化检测装置;

[0012] 所述第一发光控制模块与第一电压端以及所述驱动模块的第一端连接,且被配置为在发光阶段将第一电压端与所述驱动模块的第一端导通,以将第一电压写入所述驱动模块的第一端。

[0013] 第二个方面,本申请实施例提供了一种OLED显示面板,包括上述的像素电路。

[0014] 第三个方面,本申请实施例提供了一种上述像素电路的驱动方法,该驱动方法包括:

[0015] 重置阶段,所述数据写入模块将参考电压提供给所述驱动模块的控制端,所述感测模块将所述感测电压提供给所述驱动模块的第一端和第二端;

[0016] 补偿阶段,所述数据写入模块将所述参考电压提供给所述驱动模块的控制端,并将阈值补偿信息写入所述驱动模块的第二端,所述第一发光控制模块将第一电压端输入的第一电压提供给所述驱动模块的第一端;

[0017] 数据写入阶段,所述数据写入模块将所述数据信号提供给所述驱动模块的控制端,所述阈值补偿模块根据所述驱动模块的控制端的电压变化量耦合调整所述驱动模块的第二端的电压;

[0018] 发光阶段,所述第一发光控制模块和所述驱动模块导通,以使所述驱动电流施加至所述发光单元。

[0019] 第四个方面,本申请实施例提供一种上述像素电路的老化检测方法,该老化检测方法包括:

[0020] 重置阶段,感测模块将老化感测装置提供的感测参考电压写入驱动模块的第二端,第一发光控制模块导通以将第一电压写入驱动模块的第一端;

[0021] 第一追踪阶段,数据写入模块将数据信号提供给所述驱动模块的控制端,第一发光控制模块导通以使所述驱动模块的第一端维持在所述第一电压,所述补偿模块将所述阈值补偿信息写入所述驱动模块的第二端;

[0022] 第二追踪阶段,第一发光控制模块导通以使所述驱动模块的第一端维持在所述第一电压;

[0023] 感测阶段,所述第一发光控制模块和所述驱动模块导通以使所述发光单元进行发光,所述感测模块感测所述发光单元的老化信息;

[0024] 采样阶段,所述感测模块将所述老化信息发送至所述老化检测装置;

[0025] 写回阶段,所述数据写入模块将参考电压写入所述驱动模块的控制端,所述感测模块将所述感测电压写入所述驱动模块的第二端。

[0026] 本申请实施例提供的技术方案带来的有益技术效果是:

[0027] 本申请实施例提供的像素电路及其驱动方法、老化检测方法和显示面板,不仅可以实现对驱动模块的阈值电压 V_{th} 进行补偿,也可以实现对发光单元的老化信息的检测,以便于对发光单元进行老化补偿。

[0028] 本申请附加的方面和优点将在下面的描述中部分给出,这些将从下面的描述中变得明显,或通过本申请的实践了解到。

附图说明

[0029] 本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解,其中:

[0030] 图1为本申请实施例提供的一种像素电路的结构示意图;

[0031] 图2为本申请实施例提供的另一种像素电路的结构示意图;

- [0032] 图3为图1所示的像素电路的一种具体实现示例的结构示意图；
- [0033] 图4为图2所示的像素电路的一种具体实现示例的结构示意图；
- [0034] 图5为本申请实施例提供的一种像素电路的驱动方法的时序图；
- [0035] 图6为本申请实施例提供的一种显示面板的结构示意图；
- [0036] 图7为本申请实施例提供的一种像素电路与老化检测装置的连接示意图；
- [0037] 图8为本申请实施例提供的另一种像素电路与老化检测装置的连接示意图；
- [0038] 图9为本申请实施例提供的一种像素电路的老化检测方法的时序图。

具体实施方式

[0039] 下面详细描述本申请，本申请的实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。此外，如果已知技术的详细描述对于示出的本申请的特征是不必要的，则将其省略。下面通过参考附图描述的实施例是示例性的，仅用于解释本申请，而不能解释为对本申请的限制。

[0040] 本技术领域技术人员可以理解，除非另外定义，这里使用的所有术语(包括技术术语和科学术语)，具有与本申请所属领域中的普通技术人员的一般理解相同的意义。还应该理解的是，诸如通用字典中定义的那些术语，应该被理解为具有与现有技术的上下文中的意义一致的意义，并且除非像这里一样被特定定义，否则不会用理想化或过于正式的含义来解释。

[0041] 本技术领域技术人员可以理解，除非特意声明，这里使用的单数形式“一”、“一个”、“所述”和“该”也可包括复数形式。应该进一步理解的是，本申请的说明书中使用的措辞“包括”是指存在所述特征、整数、步骤、操作、元件和/或组件，但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元件、组件和/或它们的组。应该理解，当我们称元件被“连接”或“耦接”到另一元件时，它可以直接连接或耦接到其他元件，或者也可以存在中间元件。此外，这里使用的“连接”或“耦接”可以包括无线连接或无线耦接。这里使用的措辞“和/或”包括一个或多个相关联的列出项的全部或任一单元和全部组合。

[0042] 本申请的发明人考虑到，OLED像素电路中包括TFT，由于TFT会随着使用时间的增长出现性能偏移，因此，需要对像素电路的驱动TFT进行 V_{th} 补偿。并且，OLED器件随着发光时间的增长也会出现老化现象，这使得OLED器件在原有的驱动电压或驱动电流下的亮度有所改变，因此，也需要对OLED器件的老化情况进行检测并基于此对OLED进行老化补偿。

[0043] 对驱动TFT进行 V_{th} 补偿是需要在显示装置进行显示时实现，以使驱动TFT不受 V_{th} 漂移的影响。而对OLED器件进行老化补偿通常是在显示装置的显示结束时，对每个OLED器件进行检测以获得每个OLED器件的老化信息，并基于这些老化信息对每个OLED器件进行补偿，通常是在显示装置下次开启时，基于这些老化信息对每个OLED像素电路的数据信号进行调整，从而实现对OLED器件的老化补偿。

[0044] 因此，需要OLED像素电路能够实现 V_{th} 补偿，并能够与老化检测装置进行配合以实现OLED器件的老化检测。

[0045] 本申请提供的OLED像素电路、驱动方法、老化检测方法和显示装置，旨在解决现有技术的如上技术问题。

[0046] 下面以具体地实施例对本申请的技术方案以及本申请的技术方案如何解决上述

技术问题进行详细说明。

[0047] 本实施例提供了一种OLED像素电路,如图1所示,该像素电路I包括驱动模块10、数据写入模块20、阈值补偿模块30、发光单元40、感测模块50以及第一发光控制模块60。其中,
[0048] 驱动模块10包括控制端101、第一端102和第二端103,且被配置为控制流经第一端102和第二端103的驱动电流以用于驱动发光元件40进行发光。

[0049] 数据写入模块20与驱动模块10的控制端101连接,在重置阶段将参考电压写入驱动模块10的控制端101,在补偿阶段将阈值补偿信息写入驱动模块10的第二端103,在数据写入阶段将数据信号 V_{data} 写入驱动模块10的控制端101。

[0050] 阈值补偿模块30与驱动模块10的控制端101以及驱动模块10的第二端103连接,且被配置为存储数据信号 V_{data} 并耦合调整驱动模块10的第二端103的电压。

[0051] 发光单元40包括第一端401和第二端402,第一端401与驱动模块10的第二端103连接,第二端102与第二电压端VSS连接。

[0052] 感测模块50和发光单元40的第一端101以及老化检测装置II连接,且被配置为在显示过程中的每个重置阶段将感测写入驱动模块10的第一端102和第二端103,在老化检测过程中感测发光单元40的老化信息并将老化信息传输至老化检测装置II。

[0053] 第一发光控制模块60与第一电压端VDD以及驱动模块10的第一端102连接,且被配置在发光阶段将第一电压端VDD与驱动模块10的第一端102导通,以将第一电压VGH写入驱动模块10的第一端102。

[0054] 需要说明的是,本申请实施例中的第一电压端VDD可以保持输入直流高电平信号,该直流高电平即为上述的第一电压VGH,第二电压端VSS可以保持输入直流低电平信号,该直流低电平即为上述的第二电压VGL,且第二电压VGL低于第一电压VGH。以下各实施例与此相同,不再赘述。

[0055] 具体地,发光单元40为OLED器件,OLED器件在驱动电流的作用下进行发光。

[0056] 具体地,第一发光控制端电路60包括控制端601、第一端602和第二端603,第一发光控制端电路60的控制端601与第一发光信号输入端EM1连接,第一发光控制端电路60的第一端602与第一电压端VDD连接,第一发光控制端电路60的第二端603和驱动模块的第一端102连接第一节点N1。

[0057] 驱动模块10的第二端103和阈值补偿模块30的第二端302连接在第二节点N2。

[0058] 数据写入模块20包括控制端201、第一端202和第二端203,数据写入模块20的控制端201与第一扫描信号输入端G1连接,数据写入模块20的第一端与数据信号输入端 V_{data} 连接,数据写入模块20的第二端203、驱动模块10的控制端101以及补充电路30的第一端301连接在第三节点G。

[0059] 感测模块50包括控制端501、第一端502和第二端503,感测模块50的控制端501与第二扫描信号输入端G2连接,感测模块50的第一端502与感测信号输入端 V_{sense} 连接,感测模块50的第二端503和发光单元40的第一端401连接在第四节点S。

[0060] 本实施例提供的OLED像素电路,不仅可以实现对驱动模块的阈值电压 V_{th} 进行补偿,也可以实现对发光单元的老化信息的检测,以便于对发光单元进行老化补偿。

[0061] 进一步地,本实施例提供了一种像素电路,如图2所示,该像素电路I还包括第二发光控制模块70,第二发光控制模块70与驱动模块10的第二端103以及发光单元40的第一端

401连接,且被配置为在显示过程中的每个重置阶段,将驱动模块10的第二端103与发光单元40的第一端401导通,以使感测电压 V_{sense} 写入驱动模块10的第一端102和第二端103;在显示过程中的每个补偿阶段和数据写入阶段,将驱动模块10的第二端103与发光单元40的第一端401断开,以防止驱动模块10的第二端103的电荷泄露到发光单元40的第一端401;在显示过程中的每个发光阶段,将驱动模块10的第二端103与发光单元40的第一端401导通,以使驱动电流流向发光单元40的第一端401。

[0062] 具体地,第二发光控制模块70包括控制端701、第一端702和第二端703,第二发光控制模块70的控制端701与第二发光信号输入端EM2连接,第二发光控制模块70的第一端702、阈值补偿模块30的第二端302以及驱动模块10的第二端103连接在第二节点N2,第二发光控制模块70的第二端703、发光单元40的第一端401以及感测模块50的第二端503连接在第四节点S。

[0063] 在本实施例中,通过增设第二发光控制模块70,并利用第二发光信号对第二发光控制模块70进行控制,能够保证在显示过程的补偿阶段和数据写入阶段,驱动模块10的第二端103的电荷不会泄露到发光单元40的第一端401,也就是第二节点N2的电荷不会泄露到第四节点S,从而保持驱动模块10的控制端101(第三节点G)驱动模块的第二端103(第二节点N2)之间的电压差 V_{G-N2} ,进而保证发光单元40在发光阶段正常发光,使得显示装置能够以正常灰阶进行显示。并且,在老化检测过程中,第二发光控制模块70断开也可以防止第二节点N2的电荷不会泄露到第四节点S。

[0064] 在本实施例提供的像素电路中,如图1所示的像素电路可以具体实现为如图3所示的4T1C的像素电路,如图3所示,该像素电路包括第一至第四薄膜晶体管T1、T2、T3和T4,存储电容C以及OLED器件。在该像素电路中,第一薄膜晶体管T1作为驱动晶体管,第二至第四薄膜晶体管T2、T3和T4作为开关晶体管;OLED器件作为发光单元,OLED器件可以为发出红色、绿色、蓝色或白色光的OLED器件。

[0065] 如图3所示的4T1C的像素电路,能够实现对驱动TFT(第一薄膜晶体管T1)的 V_{th} 补偿,并配合老化检测装置实现对OLED器件的老化信息的检测,而且结构简单,利于提升OLED显示装置的分辨率。以下对图3所示的4T1C的像素电路及其驱动方法进行详细说明。

[0066] 如图3所示,在该像素电路中,驱动模块10包括第一薄膜晶体管T1,第一薄膜晶体管T1的栅极为驱动模块10的控制端,第一薄膜晶体管的第一极为驱动模块10的第一端,第一薄膜晶体管T1的第二极为驱动模块10的第二端。具体地,第一薄膜晶体管T1的栅极连接到第三节点G,第一薄膜晶体管T1的第一极连接到第一节点N1,第一薄膜晶体管T1的第二极连接到第二节点N2。

[0067] 如图3所示,在该像素电路中,数据写入模块20包括第二薄膜晶体管T2;第二薄膜晶体管T2的栅极与第一扫描信号的输入端G1连接,第二薄膜晶体管T2的第一端与数据信号的输入端 V_{data} 连接,第二薄膜晶体管T2的第二端与驱动模块10的控制端G连接。具体地,第二薄膜晶体管T2的栅极连接到第一扫描信号输入端G1。

[0068] 如图3所示,在该像素电路中,感测模块50包括第三薄膜晶体管T3和感测线L;第三薄膜晶体管T3的栅极与第二扫描信号的输入端G2连接,第三薄膜晶体管T3的第一极通过感测线L与感测信号输入端V连接,第三薄膜晶体管T3的第二极与发光单元的第一端,即OLED器件的第一极连接;其中,感测线L与老化检测装置连接。具体地,可以是感测线L上的任一

点与老化检测装置连接。

[0069] 如图3所示,在该像素电路中,阈值补偿模块包括存储电容C;存储电容C的第一极与驱动模块10的控制端连接,存储电容C的第二极与驱动模块10的第二端连接。具体地,存储电容C的第一极连接到第一节点G,存储电容C的第二极连接到第二节点N2。阈值补偿模块30通过存储电容C的自举作用对驱动模块10的第二端的电压进行耦合调整。

[0070] 如图3所示,在该像素电路中,第一发光控制模块60包括第四薄膜晶体管T4,第四薄膜晶体管T4的栅极与第一发光信号的输入端EM1连接,第四薄膜晶体管T4的第一极与第一电压端VDD连接,第四薄膜晶体管T4的第二极与驱动模块10的第一端连接。具体地,第四薄膜晶体管T4的第二极连接到第一节点N1。

[0071] 请结合图3和图5,本实施例对该4T1C的像素电路的驱动方法进行详细说明。该像素电路的驱动方法包括重置阶段M1、补偿阶段M2、数据写入阶段M3以及发光阶段M4。在本实施例中,以各薄膜晶体管的沟道类型均为N型为例,对该像素电路的驱动方法进行像素说明。需要说明的是,下述实施例仅为示例性说明,并不用于限制各薄膜晶体管的沟道类型,实际上,该像素电路中的各薄膜晶体管的沟道也可以均为P型。

[0072] 如图3和图5所示,在重置阶段M1,数据写入模块20将参考电压 V_{ref} 提供给驱动模块10的控制端(第三节点G),感测模块50将感测电压 V_{sense} 提供给驱动模块10的第一端(第一节点N1)和第二端(第二节点N2)。在该阶段,主要是实现各节点的电压重置,通常情况下,是将各节点的电压重置为较低的电平,而像素电路根据应用场景的不同,可以重置为不同的电平。

[0073] 具体地,在第一扫描信号输入端G1(第二薄膜晶体管T2的栅极)输入高电平,数据信号写入端 V_{data} 输入参考电压 V_{ref} ,由于 V_{ref} 为低电平,使得第二薄膜晶体管T2导通,从而使参考电压 V_{ref} 写入第三节点G,即第一薄膜晶体管T1的栅极的电压为 V_{ref} 。

[0074] 在第二扫描信号输入端G2(第三薄膜晶体管T3的栅极)输入高电平,感测信号输入端 V_{sense} 输入感测电压 V_{sense} ,使得第三薄膜晶体管T3导通,从而使感测电压 V_{sense} 写入第二节点N2,即第一薄膜晶体管T1的源极电压为 V_{sense} 。

[0075] 将参考电压 V_{ref} 设置为高于感测电压 V_{sense} ,并令两者的差值能够将第一薄膜晶体管T1导通,则感测电压 V_{sense} 写入到驱动模块10的第一端,也就是第一节点N1。

[0076] 此外,第一发光控制信号输入端EM1(第四薄膜晶体管T4)输入低电平,则第四晶体管T4处于断开状态。

[0077] 因此,在重置阶段,第二节点N2的电压 $V_{N2}=V_{sense}$,第三节点G的电压 $V_G=V_{ref}$,第四节点S的电压 $V_S=V_{sense}$ 。

[0078] 需要说明的是,本申请实施例中的符号 V_{data} 既可以表示数据信号的电平也可以表示数据信号输入端,符号 V_{sense} 既可以表示感测信号的电平也可以表示感测信号输入端,下述实施例中的符号 $V_{sen-ref}$ 既可以表示感测重置信号的电平也可以表示感测重置信号输入端。以下各实施例与此相同,不再赘述。

[0079] 如图3和图5所示,在补偿阶段M2,数据写入模块20将参考电压 V_{ref} 提供给驱动模块10的控制端,并将阈值补偿信息写入驱动模块10的第二端,第一发光控制模块60将第一电压端VDD输入的第一电压 V_{GH} 提供给驱动模块10的第一端。

[0080] 具体地,在第一扫描信号输入端G1(第二薄膜晶体管T2的栅极)输入高电平,数据

信号写入端 V_{data} 输入参考电压 V_{ref} ,则第二薄膜晶体管T2导通,从而使参考电压 V_{ref} 写入第三节点G,即第一薄膜晶体管T1的栅极的电压为 V_{ref} 。

[0081] 此外,第二扫描信号输入端G2(第三薄膜晶体管T3的栅极)输入低电平,感测信号输入端 V_{sense} 输入感测电压 V_{ref} ,则第三薄膜晶体管T3处于断开状态。

[0082] 第一发光信号控制端EM1输入高电平,使得第二薄膜晶体管T2导通,从而使第一电压端VDD输入的第一电压 V_{GH} 写入第三薄膜晶体管T3的第一极(第一节点N1)。

[0083] 因此,第一薄膜晶体管T1处于断开状态,第一薄膜晶体管T1采用耗尽型的TFT,在断开状态下,其栅源电压差,即 $V_{G-N2}=V_{th}$,由于该阶段第三节点G的电压 V_G 维持在参考电压 V_{ref} ,则 $V_{N2}=V_G-V_{th}=V_{ref}-V_{th}$ 。也就是将 V_{th} 写入到了第一薄膜晶体管T1的第二极,即将阈值补偿信息写入到了驱动模块10的第二端。

[0084] 如图3和图5所示,在数据写入阶段M3,数据写入模块20将数据信号 V_{data} 提供给驱动模块10的控制端,阈值补偿模块30根据驱动模块10的控制端的电压变化量耦合调整驱动模块10的第二端的电压。

[0085] 具体地,在第一扫描信号输入端G1(第二薄膜晶体管T2的栅极)输入高电平,数据信号写入端 V_{data} 输入数据信号 V_{data} ,使得第二薄膜晶体管T2导通,从而将数据信号 V_{data} 写入第三节点G,即第一薄膜晶体管T1的栅极的电压为 V_{data} 。

[0086] 此外,第二扫描信号输入端G2输入低电平,感测信号输入端 V_{sense} 输入感测电压 V_{sense} ,使得第三薄膜晶体管T3断开。第一发光控制信号输入端EM1输入低电平,使得第四薄膜晶体管T4断开。

[0087] 因此,第二节点N2,也就是第一薄膜晶体管T1的第二极(源极),的电压在存储电容C的自举作用下提升至 $V_{ref}-V_{th}+\Delta V$,则第一薄膜晶体管T1的栅极和源极之间的电压差,即 $V_{G-N2}=V_{data}-(V_{ref}-V_{th}+\Delta V)=V_{data}-V_{ref}+V_{th}-\Delta V$,其中, ΔV 为第二节点N2在此过程中经存储电容C的自举作用所举升的电压。

[0088] 如图3和图5所示,在发光阶段M4,第一发光控制模块60和驱动模块10导通,以使驱动电流施加至发光单元40。

[0089] 具体地,第一发光控制信号输入端EM1输入高电平,以使第四薄膜晶体管T4导通,从而使第一节点N1的电压为第一电压 V_{GH} ,而第一薄膜晶体管T1的栅极电压以及源极电压之差,即 V_{G-N2} 在此过程中维持恒定,此过程中第一薄膜晶体管T1导通。

[0090] 此外,第一扫描信号输入端G1和第二扫描信号输入端G2均输入低电平,使得第二薄膜晶体管T2和第三薄膜晶体管T3均断开。

[0091] 此时,发光单元40,即OLED器件在驱动电流 I_{drive} 的驱动下发光,驱动电流 I_{drive} 的大小可以通过下列公式进行计算:

$$\begin{aligned}
 I_{drive} &= \frac{\mu}{2} * \frac{W}{L} (V_{\text{栅极-源极}} - V_{th})^2 \\
 &= \frac{\mu}{2} * \frac{W}{L} (V_{G-N2} - V_{th})^2 \\
 [0092] \quad &= \frac{\mu}{2} * \frac{W}{L} (V_{data} - V_{ref} + V_{th} - \Delta V - V_{th})^2 \\
 &= \frac{\mu}{2} * \frac{W}{L} (V_{data} - V_{ref} - \Delta V)^2。
 \end{aligned}$$

[0093] 上列公式中的“ μ ”为第一薄膜晶体管T1的载流子的迁移率，“ $\frac{W}{L}$ ”为第一薄膜晶体管T1的沟道的宽长比。

[0094] 通过上列公式可以看出,在发光阶段M4中,驱动电流 I_{drive} 与第一薄膜晶体管T1的阈值电压 V_{th} 无关,即该4T1C的像素电路依据图5所示的时序进行驱动时,实现了对驱动TFT(第一薄膜晶体管T1)的阈值电压 V_{th} 的补偿。

[0095] 在本实施例提供的像素电路中,如图2所示的像素电路可以具体实现为如图4所示的5T1C的像素电路,如图4所示,该像素电路包括第一至第五薄膜晶体管T1、T2、T3、T4和T5,存储电容C以及OLED器件。在该像素电路中,第一薄膜晶体管T1作为驱动晶体管,第二至第五薄膜晶体管T2、T3、T4和T5作为开关晶体管。其中,第一至第四薄膜晶体管T1、T2、T3和T4与图3中所示的像素电路中的作用及时序相同,在本实施例中不再赘述。

[0096] 以下对图4所示的5T1C的像素电路、并结合该5T1C像素电路对其驱动方法进行详细说明。

[0097] 如图4所示,在该像素电路中,第二发光控制模块70包括第五薄膜晶体管T5,第五薄膜晶体管T5的栅极与第二发光信号输入端EM2连接,第五薄膜晶体管T5的第一极与驱动模块10的第一端连接,第五薄膜晶体管T5的第二极与发光单元40的第一端连接。具体地,第五薄膜晶体管T5的第一极连接到第二节点N2,第五薄膜晶体管T5的第二极连接到第四节点S。

[0098] 请结合图4和图5,在本实施例提供的像素电路的驱动方法中,还包括:在重置阶段M1,第二发光控制模块70导通以将感测电压 V_{sense} 写入驱动模块10的第二端。具体地,在第二发光信号输入端EM2输入高电平,由于第四节点S的电压为感测电压 V_{sense} ,因此,第五薄膜晶体管T5导通,以使感测电压 V_{sense} 写入到第二节点N2,即将感测电压 V_{sense} 写入驱动模块10的第二端。

[0099] 在补偿阶段M2和数据写入阶段M3,第二发光控制模块70断开以防止驱动模块10的第二端的电荷泄露到发光单元40的第一端。具体地,在第二发光信号输入端EM2输入低电平,以使第五薄膜晶体管T5断开,从而使第二节点N2和第四节点S断开以防止第二节点N2的电荷泄露到第四节点S,也就是防止驱动模块10的第二端的电荷泄露到发光单元40的第一端。

[0100] 在发光阶段M4,第二发光控制模块70导通以将驱动电流施加至发光单元40。具体地,在第二发光信号输入端EM2输入高电平以使第二节点N2与第四节点S导通,即第一薄膜晶体管T1的第二端与发光单元40的第一端导通,从而将驱动电流施加至OLED器件。

[0101] 如图4所示的5T1C的像素电路,能够实现对驱动TFT(第一薄膜晶体管T1)的阈值电压 V_{th} 进行补偿,并配合老化检测装置实现对OLED器件的老化信息的检测,而且结构简单,利于提升OLED显示装置的分辨率,并且第五薄膜晶体管T5可以在补偿阶段和数据写入阶段断开,使得第二节点N2的电荷不会泄露到第四节点S,从而维持第三节点G与第二节点N2之间的电压差 V_{G-N2} ,进而保证发光单元40在发光阶段正常发光,使得显示装置能够以正常灰阶进行显示,提高显示效果。

[0102] 基于同一发明构思,本实施例提供了一种显示面板,如图6所示,该显示面板包括上述实施例中的像素电路I,具有上述实施例的有益效果,在此不再赘述。

[0103] 进一步地,本实施例提供的显示面板还包括老化检测装置II,老化检测装置II与像素电路I连接。具体地,通常多个像素电路I连接到同一老化检测装置II。

[0104] 可选地,如图7或图8所示,老化检测装置包括模数转换器ADC、感测重置信号输入端 $V_{\text{sen-ref}}$ 、第一开关管SW1和第二开关管SW2,其中,模数转换器ADC通过第一开关管SW1与感测模块50连接,且被配置为当第一开关管SW1导通时接收老化信息;感测重置信号输入端 $V_{\text{sen-ref}}$ 通过第二开关管SW2与感测模块50连接,且被配置为当第二开关管SW2导通时向感测模块50输入感测基准电压 $V_{\text{sen-ref}}$ 。具体地,老化感测装置II连接到感测线L上的任一点。

[0105] 基于同一发明构思,本实施例提供了一种OLED像素电路的老化检测方法。如图1所示的像素电路I与老化检测装置II的连接情况,可以具体实现为如图7所示的4T1C的像素电路与老化检测装置II的连接结构。以下结合图9所示的老化检测方法的时序图对图7所示的4T1C的像素电路的老化检测方法进行详细说明。

[0106] 本实施例提供的老化检测方法包括重置阶段D1、第一追踪阶段D2、第二追踪阶段D3、感测阶段D4、采样阶段D5以及写回阶段D6。在本实施例中,以各薄膜晶体管的沟道类型均为N型为例,对该像素电路的驱动方法进行像素说明。需要说明的是,下述实施例仅为示例性说明,并不用于限制各薄膜晶体管的沟道类型,实际上,该像素电路中的各薄膜晶体管的沟道也可以均为P型。

[0107] 如图7和图9所示,在重置阶段D1,感测模块50将老化感测装置II提供的感测参考电压 $V_{\text{sen-ref}}$ 写入驱动模块10的第二端,第一发光控制模块60导通以将第一电压VGH写入驱动模块10的第一端。

[0108] 具体地,向第一开关管SW1的控制端输入低电平使第一开关管SW1断开,向第二开关管SW2的控制端输入高电平使第二开关管SW2导通,从而将感测参考电压 $V_{\text{sen-ref}}$ 提供给感测模块50。向第二扫描信号输入端G2输入高电平使第三薄膜晶体管T3导通,则感测参考电压 $V_{\text{sen-ref}}$ 写入第二节点N2,即写入驱动模块10的第一端。

[0109] 同时,第一发光控制信号输入端EM1输入高电平,使得第四薄膜晶体管T4导通,以将第一电压VGH写入驱动模块10的第一端。

[0110] 此外,第一扫描信号输入端G1输入低电平,使第二薄膜晶体管T2断开。

[0111] 在此过程中,感测线L的电压为感测参考电压 $V_{\text{sen-ref}}$,第一节点N1的电压 V_{N1} =第一电压VGH,第二节点N2的电压 $V_{N2}=V_{\text{sen-ref}}$ 。

[0112] 需要说明的是,虽然图7或图8中均未示出第一开关管SW1和第二开关管SW2的控制端,但实际上,第一开关管SW1和第二开关管SW2可以采用薄膜晶体管,并以薄膜晶体管的栅极作为第一开关管SW1和第二开关管SW2的控制端。

[0113] 如图7和图9所示,在第一追踪阶段D2,数据写入模块20将数据信号提供给驱动模块10的控制端,并将阈值补偿信息写入驱动模块的第二端,第一发光控制模块60导通以使驱动模块10的第一端维持在第一电压VGH。

[0114] 具体地,在第一扫描信号输入端G1输入高电平,数据信号写入端 V_{data} 输入数据信号 V_{data} ,则第二薄膜晶体管T2导通,从而使数据信号 V_{data} 写入第三节点G,即第一薄膜晶体管T1的栅极的电压为 V_{data} 。

[0115] 同时,第一发光控制信号输入端EM1输入高电平,使得第四薄膜晶体管T4导通,从而使第一节点的电压维持在第一电压VGH,即驱动模块10的第一端的电压维持在第一电压

VGH。

[0116] 此外,第二扫描信号输入端G2(第三薄膜晶体管T3的栅极)输入低电平,则第三薄膜晶体管T3处于断开状态。

[0117] 在此过程中,感测线L上的电压仍为感测重置电压 $V_{\text{sen-ref}}$,第三节点G的电压 $V_G = V_{\text{data}}$,第一节点N1的电压 $V_{N1} = V_{\text{GH}}$,第二节点N2的电压 $V_{N2} = V_{\text{data}} - V_{\text{th}}$,也就是将 V_{th} 写入到了第一薄膜晶体管T1的第二极,即将阈值补偿信息写入到了驱动模块10的第二端。

[0118] 如图7和图9所示,在第二追踪阶段D3,第一发光控制模块60导通以使驱动模块10的第一端维持在第一电压VGH。

[0119] 具体地,第一发光控制信号输入端EM1输入高电平,使得第四薄膜晶体管T4导通,从而使第一节点N1的电压维持在第一电压VGH,即驱动模块10的第一端的电压维持在第一电压VGH。

[0120] 在此过程中,感测线L上的电压仍为感测重置电压 $V_{\text{sen-ref}}$,第三节点G的电压 $V_G = V_{\text{data}}$,第一节点N1的电压 $V_{N1} = V_{\text{GH}}$,第二节点N2的电压 $V_{N2} = V_{\text{data}} - V_{\text{th}}$ 。

[0121] 如图7和图9所示,在感测阶段D4,第一发光控制模块60和驱动模块10导通以使发光单元40进行发光,感测模块50感测发光单元40的老化信息。

[0122] 具体地,第一发光控制信号输入端EM1输入高电平,使得第四薄膜晶体管T4导通,从而使第一节点N1的电压维持在第一电压VGH,即驱动模块10的第一端的电压维持在第一电压VGH。第一薄膜晶体管T1的栅源电压差 V_{G-N2} 仍维持不变,第一薄膜晶体管T1仍为导通状态,也就发光单元40仍在驱动电流的驱动下发光。

[0123] 同时,第二扫描信号输入端G2输入高电平,第三薄膜晶体管T3导通,从而使第一薄膜晶体管T1的第二极,即第二节点N2,向感测线L进行充电,感测线L的电压被抬升,而第二节点N2和第三节点G的电压被拉低。由于发光单元40,即OLED器件,的老化程度不同,能够充入感测线L的电量不同,使得感测线L的电压不同,也就是感测模块50感测发光单元40的老化信息。

[0124] 在此过程中,第一开关管SW1的控制端和第二开关管SW2的控制端均输入低电平,使第一开关管SW1和第二开关管SW2断开,从而防止在感测阶段D4,感测线L上的电量泄露到老化检测装置II中。

[0125] 如图7和图9所示,在采样阶段D5,感测模块50将老化信息发送至老化检测装置II。

[0126] 具体地,第一开关管SW1的控制端输入高电平使第一开关管SW1导通,第二开关管SW2的控制端输入低电平使第二开关管SW2断开,即数模转换器ADC对感测线L的电压进行采样。

[0127] 同时,第二扫描信号输入端G2输入高电平,第一发光控制信号输入端EM1也输入高电平,使第一薄膜晶体管T1、第三薄膜晶体管T3导通以及第四薄膜晶体管T4均导通,也就是在此过程中OLED器件在持续发光,从而保证感测线L上的电压维持在定值,进而保证数模转换器ADC采样结果的准确性。

[0128] 如图7和图9所示,在写回阶段D6,数据写入模块20将参考电压 V_{ref} 写入驱动模块10的控制端,感测模块50将感测电压 V_{sense} 写入驱动模块10的第二端。

[0129] 具体地,在第一扫描信号输入端G1输入高电平,数据信号写入端 V_{data} 输入参考电压 V_{ref} ,第二薄膜晶体管T2导通,从而使参考电压 V_{ref} 写入第三节点G,即第一薄膜晶体管T1

的栅极的电压为 V_{ref} ,也就是将参考电压 V_{ref} 写入驱动模块10的控制端。

[0130] 在第二扫描信号输入端G2输入高电平,感测信号重置单元 $V_{\text{sen-ref}}$ 输入感测电压 V_{sense} ,第三薄膜晶体管T3导通;同时,在第二开光管SW2的控制端输入高电平使第二开光管SW2导通;从而使感测电压 V_{sense} 写入第二节点N2,将感测电压 V_{sense} 写入驱动模块10的第二端。

[0131] 此外,第一发光控制信号输入端EM1输入高电平,则第四晶体管T4处于导通状态;第一薄膜晶体管T1的栅源电压差 $V_{\text{G-N2}}$ 仍维持不变,第一薄膜晶体管T1仍为导通状态;而第一开光管SW1的控制端输入低电平使第一开光管SW1断开。

[0132] 在此过程中,第二节点N2的电压 $V_{\text{N2}}=V_{\text{sense}}$,第三节点G的电压 $V_{\text{G}}=V_{\text{ref}}$,第四节点S的电压 $V_{\text{S}}=V_{\text{sense}}$ 。

[0133] 如图2所示的像素电路I与老化检测装置II的连接情况,可以具体实现为如图8所示的5T1C的像素电路与老化检测装置II的结构。以下结合图9所示的老化检测方法的时序图对图8所示的5T1C的像素电路的老化检测方法进行详细说明。

[0134] 本实施例提供的老化检测方法包括重置阶段D1、第一追踪阶段D2、第二追踪阶段D3、感测阶段D4、采样阶段D5以及写回阶段D6。在本实施例中,以各薄膜晶体管的沟道类型均为N型为例,对该像素电路的驱动方法进行像素说明。需要说明的是,下述实施例仅为示例性说明,并不用于限制各薄膜晶体管的沟道类型,实际上,该像素电路中的各薄膜晶体管的沟道也可以均为P型。

[0135] 其中,第一至第四薄膜晶体管T1、T2、T3和T4以及老化检测装置在老化检测方法中所起的作用以及时序与图7中所示像素电路的老化检测方法相同,在本实施例中不再赘述。

[0136] 如图7和图9所示,本实施例提供的老化检测方法还包括:

[0137] 在重置阶段D1,第二发光控制模块70导通以使感测模块50将老化感测装置II提供的感测参考电压 $V_{\text{sen-ref}}$ 写入驱动模块10的第二端。具体地,第二发光控制信号输入端EM2输入高电平,以使第五薄膜晶体管T5导通,从而使第二节点N2与第四节点S导通,使得感测参考电压 $V_{\text{sen-ref}}$ 写入第二节点N2,也就是感测参考电压 $V_{\text{sen-ref}}$ 写入驱动模块10的第一端。

[0138] 在第一追踪阶段D2和第二追踪阶段D3,第二发光控制模块70断开以防止驱动模块10的第二端的电荷泄露到发光单元40的第一端。具体地,第二发光控制信号输入端EM2输入低电平,以使第五薄膜晶体管T5断开,从而使第二节点N2与第四节点S断开以防止第二节点N2的电荷泄露到第四节点S,也就是防止驱动模块10的第二端的电荷泄露到发光单元40的第一端。

[0139] 在感测阶段D4,第二发光控制模块70导通以使发光单元40发光,从而使感测模块50感测发光单元40的老化信息。具体地,第二发光控制信号输入端EM2输入高电平,以使第五薄膜晶体管T5导通,从而使第二节点N2与第四节点S导通,也就是驱动电流能够流入发光单元40发光,第二节点的电荷也能够对感测线进行充电,即感测模块50感测发光单元40的老化信息。

[0140] 在采样阶段D5,第二发光控制模块70导通以使发光单元40发光,感测模块50将老化信息提供给老化检测装置II。具体地,第二发光控制信号输入端EM2输入高电平,以使第五薄膜晶体管T5导通,从而使第二节点N2与第四节点S导通,也就是驱动电流能够流入发光单元40发光,在该过程中,第二节点N2持续对感测线L充电,从而维持感测线L的电压,保证

老化信息能够提供给老化检测装置II。

[0141] 在写回阶段D6,第二发光控制模块70导通以使感测模块50将感测电压 V_{ref} 写入驱动模块10的第二端。具体地,第二发光控制信号输入端EM2输入高电平,以使第五薄膜晶体管T5导通,从而使第二节点N2与第四节点S导通,使得感测电压 V_{ref} 能写入到第二节点N2,也就是将感测电压 V_{ref} 写入驱动模块10的第二端。

[0142] 如此,即完成了此次对像素电路的老化检测,以便显示装置在下次启动时,能够根据此次老化检测的结果,对像素电极进行老化补偿。

[0143] 应用本申请实施例,至少能够实现如下有益效果:

[0144] 本申请实施例提供的像素电路及其驱动方法、老化检测方法和显示面板,不仅可以实现对驱动模块的阈值电压 V_{th} 进行补偿,也可以实现对发光单元的老化信息的检测,以便于对发光单元进行老化补偿。

[0145] 本技术领域技术人员可以理解,本申请中已经讨论过的各种操作、方法、流程中的步骤、措施、方案可以被交替、更改、组合或删除。进一步地,具有本申请中已经讨论过的各种操作、方法、流程中的其他步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。进一步地,现有技术中的具有与本申请中公开的各种操作、方法、流程中的步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。

[0146] 应该理解的是,虽然附图的流程图中的各个步骤按照箭头的指示依次显示,但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明,这些步骤的执行并没有严格的顺序限制,其可以以其他的顺序执行。而且,附图的流程图中的至少一部分步骤可以包括多个子步骤或者多个阶段,这些子步骤或者阶段并不必然是在同一时刻执行完成,而是可以在不同的时刻执行,其执行顺序也不必然是依次进行,而是可以与其他步骤或者其他步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

[0147] 以上所述仅是本申请的部分实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

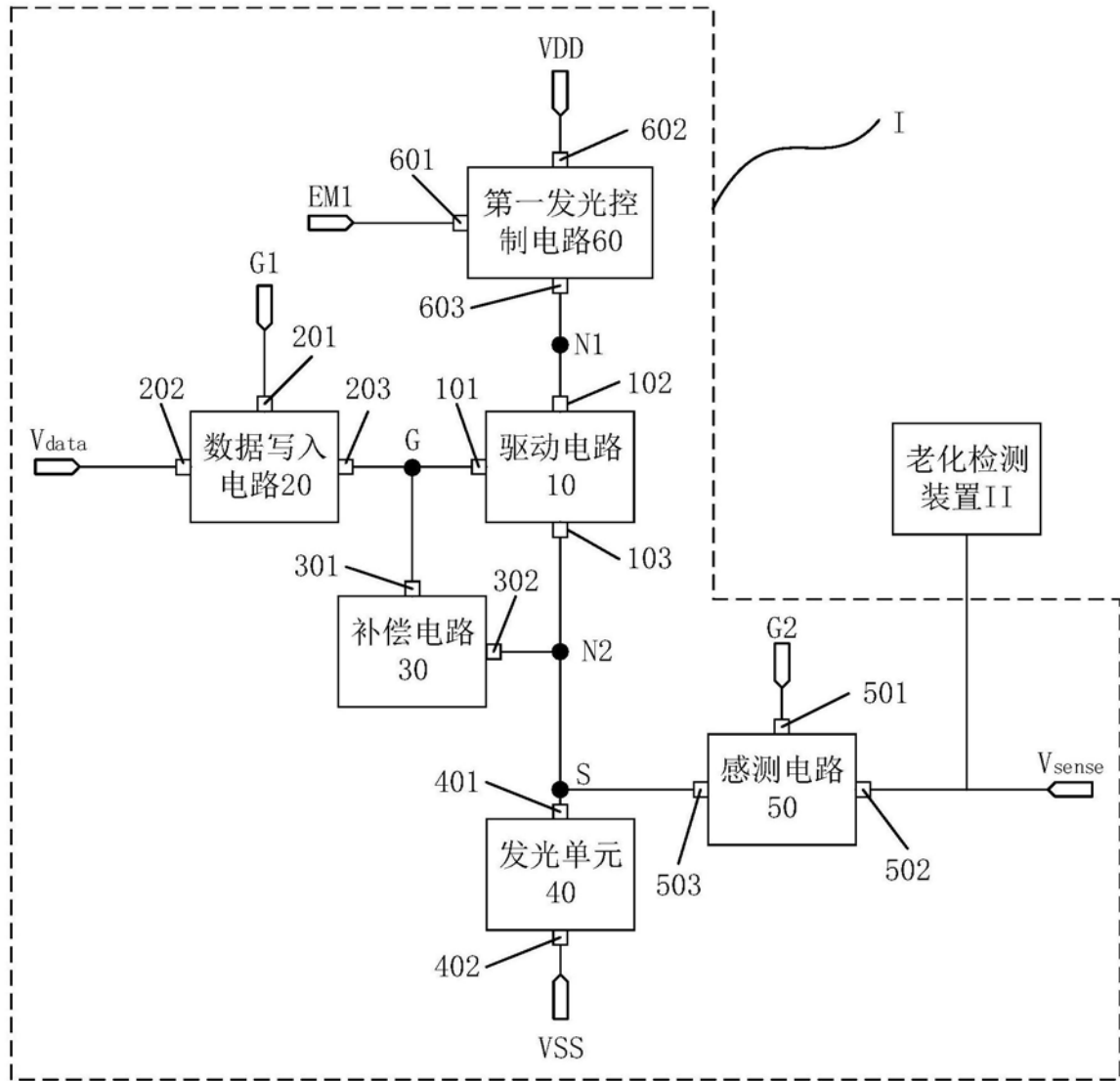


图1

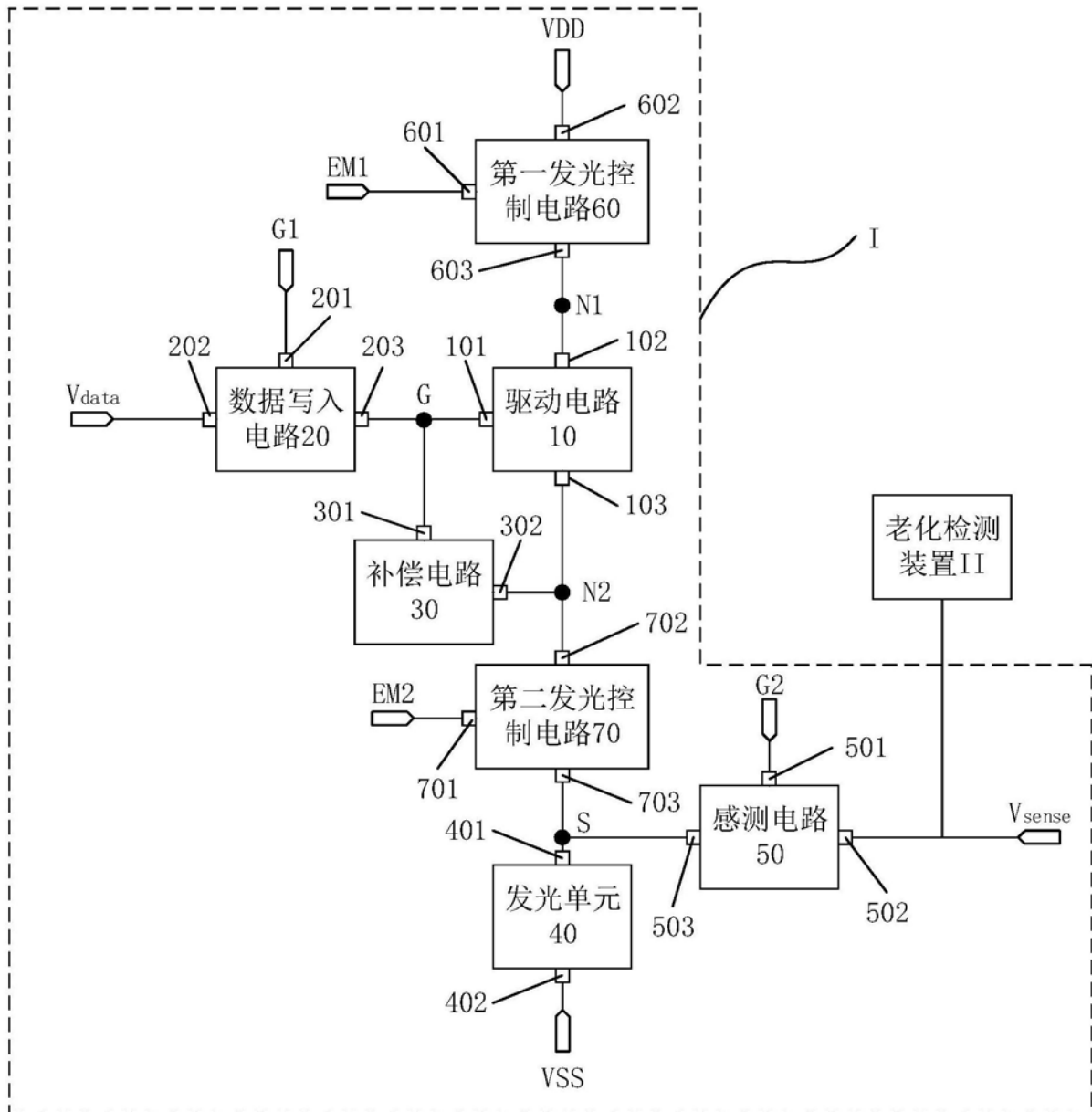


图2

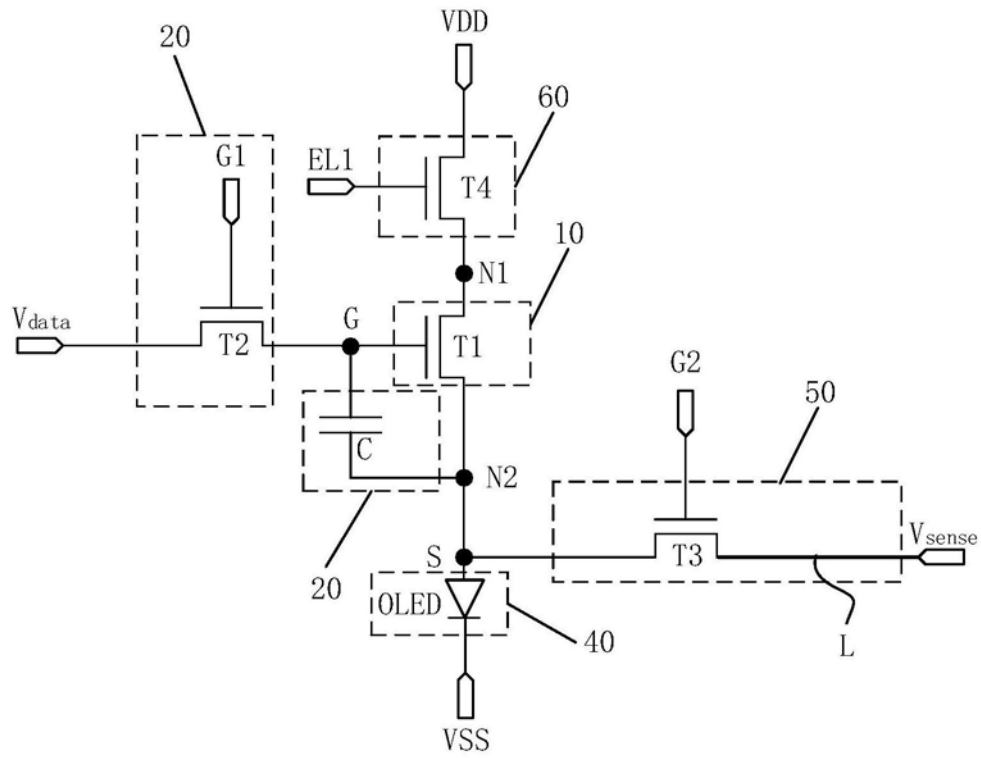


图3

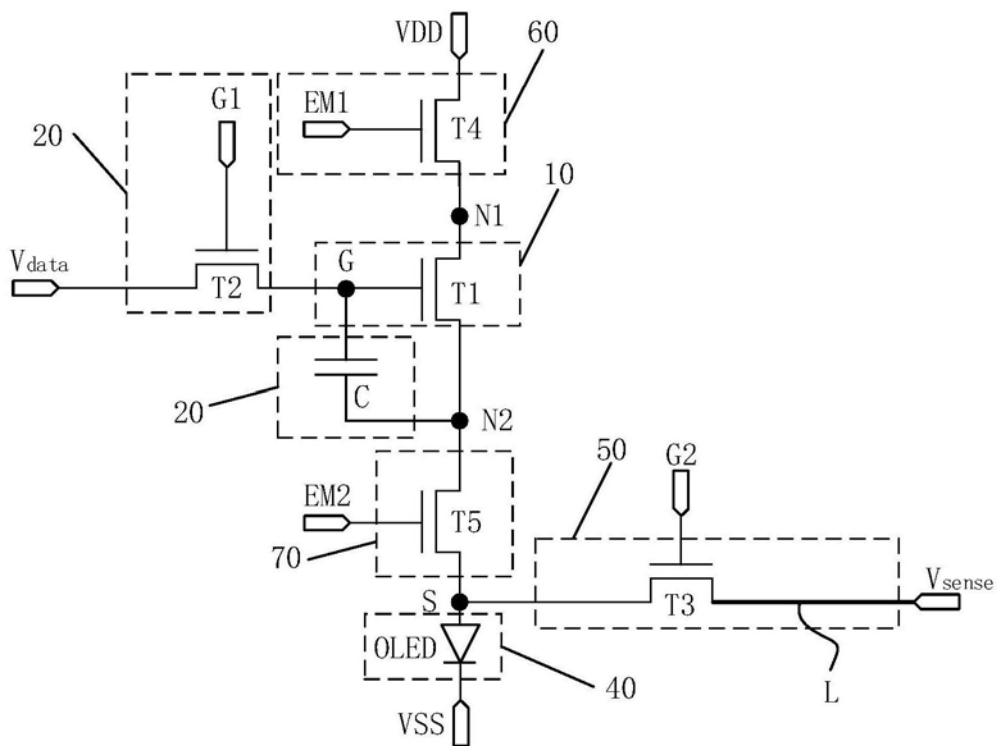


图4

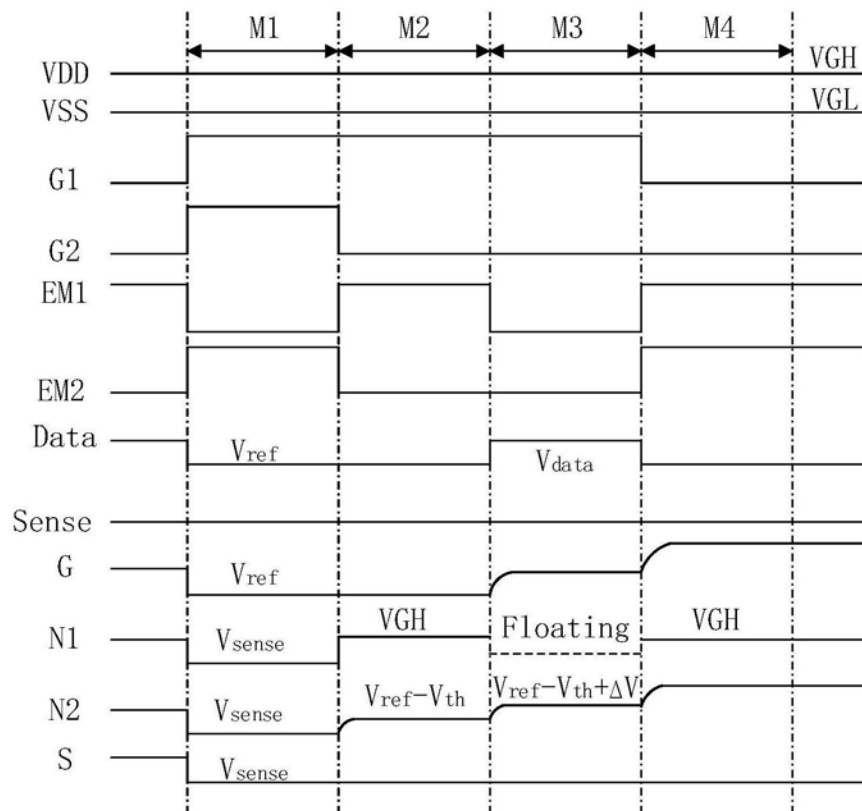


图5

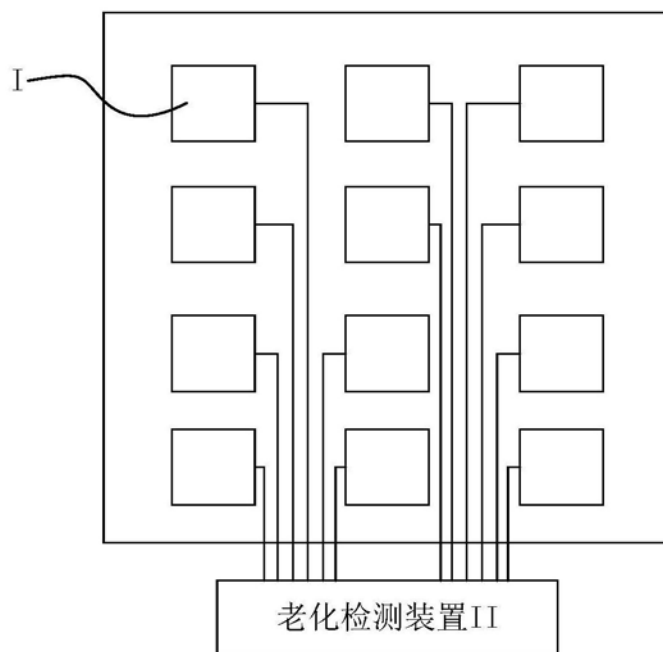


图6

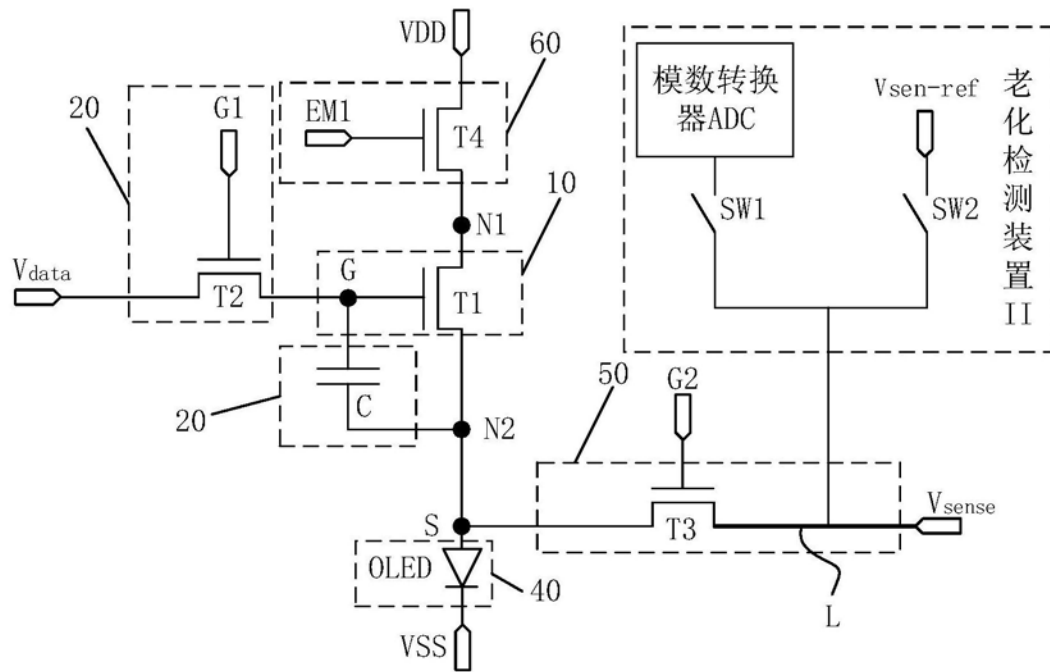


图7

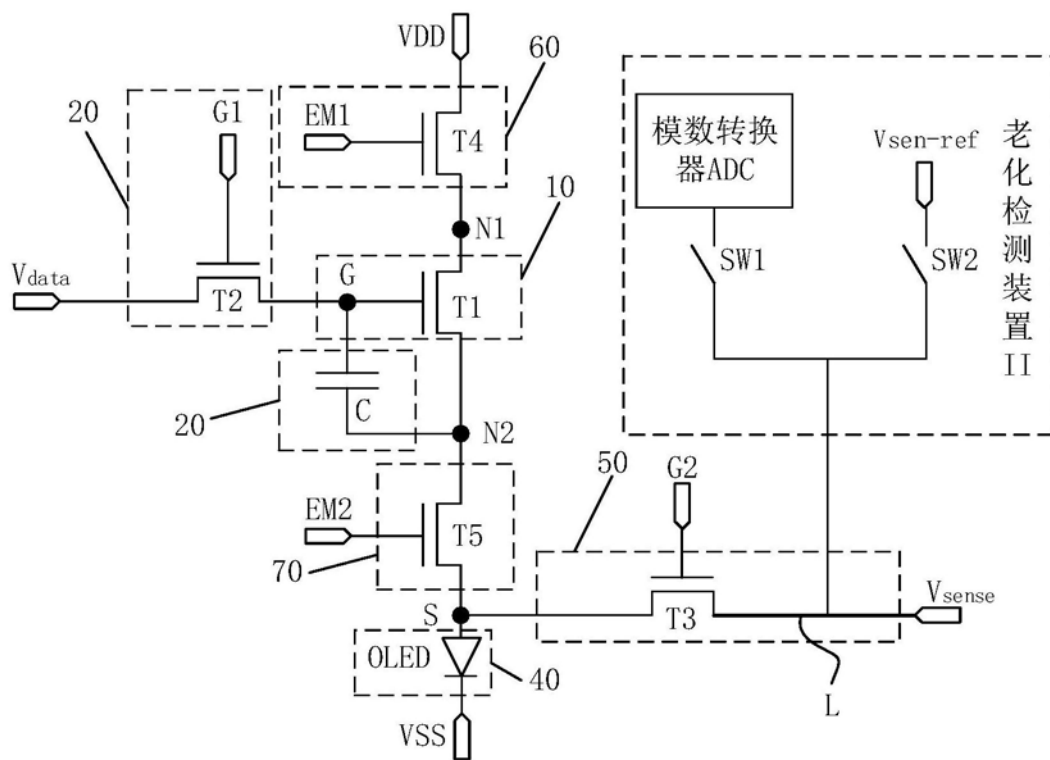


图8

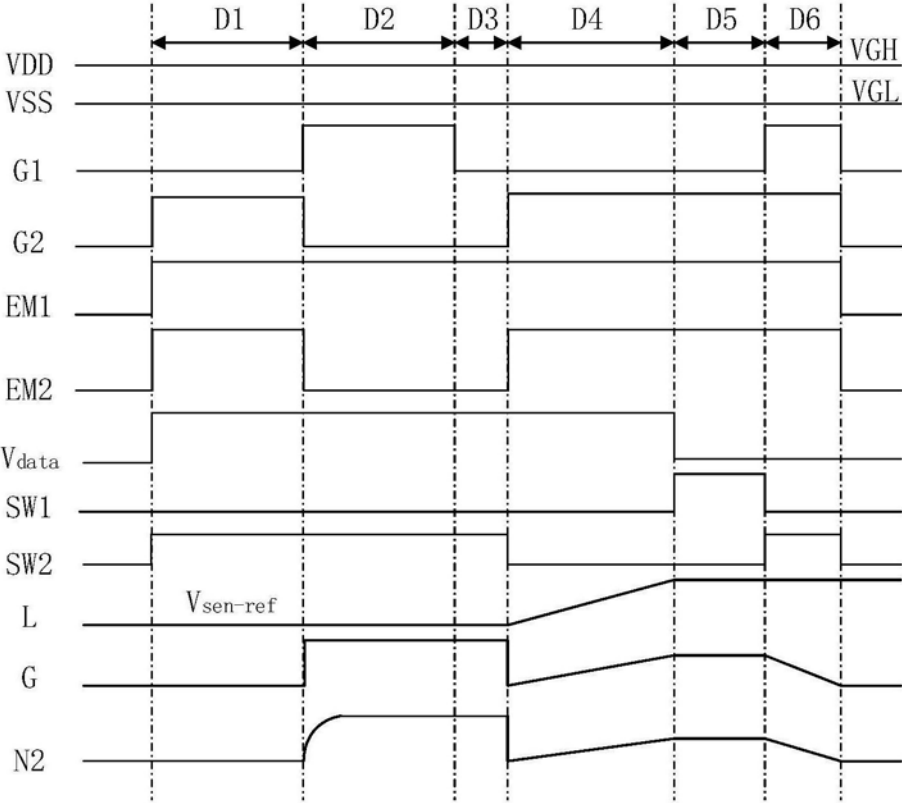


图9

专利名称(译)	OLED像素电路、驱动方法、老化检测方法和显示面板		
公开(公告)号	CN110634432A	公开(公告)日	2019-12-31
申请号	CN201911024820.3	申请日	2019-10-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
[标]发明人	王迎 李红敏 吴迪		
发明人	王迎 李红敏 吴迪		
IPC分类号	G09G3/00 G09G3/3208 G09G3/3233		
CPC分类号	G09G3/006 G09G3/3208 G09G3/3233		
外部链接	Espacenet SIPO		

摘要(译)

本申请实施例提供了一种OLED像素电路、驱动方法、老化检测方法和显示面板。该像素电路包括数据写入模块、驱动模块、阈值补偿模块、发光单元、感测模块和第一发光控制模块；驱动模块被配置为控制驱动电流以用于驱动发光元件进行发光；数据写入模块在补偿阶段将阈值补偿信息写入驱动模块的第二端；阈值补偿模块存储数据信号并耦合调整驱动模块的第二端的电压；感测模块在显示过程中将感测电压写入发光单元的第一端和第二端，在老化检测过程中感测发光单元的老化信息并将老化信息传输至老化检测装置。本申请实施例不仅可以实现对驱动模块的阈值电压进行补偿，也可以实现对发光单元的老化信息的检测，以便于对发光单元进行老化补偿。

