



(12)发明专利申请

(10)申请公布号 CN 110164375 A

(43)申请公布日 2019.08.23

(21)申请号 201810219431.5

(22)申请日 2018.03.16

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 成都京东方光电科技有限公司

(72)发明人 张陶然 莫再隆 周烜 代科

张祎杨

(74)专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 郭润湘

(51)Int.Cl.

G09G 3/3233(2016.01)

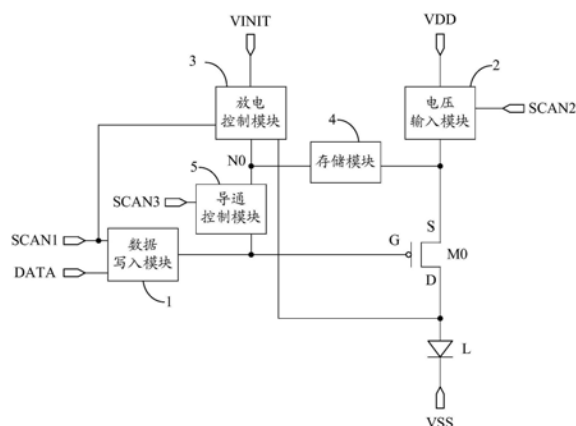
权利要求书2页 说明书11页 附图7页

(54)发明名称

像素补偿电路、驱动方法、电致发光显示面板及显示装置

(57)摘要

本发明公开了一种像素补偿电路、驱动方法、电致发光显示面板及显示装置,通过数据写入模块、电压输入模块、放电控制模块、存储模块、导通控制模块以及驱动晶体管的相互配合,可以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。



1. 一种像素补偿电路,其特征在于,包括:数据写入模块、电压输入模块、放电控制模块、存储模块、导通控制模块、驱动晶体管、发光器件;

所述数据写入模块用于在复位阶段与阈值补偿阶段,将数据信号提供给所述驱动晶体管的栅极;

所述电压输入模块用于在所述复位阶段与发光阶段将第一电源信号提供给所述驱动晶体管的第一极;

所述存储模块用于存储所述驱动晶体管的第一极和连接节点的电压;

所述放电控制模块用于在复位阶段对所述连接节点与所述发光器件的第一电极进行复位,以及在阈值补偿阶段控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;

所述导通控制模块用于在所述发光阶段导通所述连接节点与所述驱动晶体管的栅极;

所述驱动晶体管用于在所述发光阶段产生流向所述发光器件的第一电极的驱动电流,以驱动所述发光器件发光。

2. 如权利要求1所述的像素补偿电路,其特征在于,所述数据写入模块的控制端用于输入第一扫描信号,输入端用于输入所述数据信号,输出端与所述驱动晶体管的栅极耦接;所述数据写入模块用于在所述第一扫描信号的控制下,将所述数据信号提供给所述驱动晶体管的栅极;

所述电压输入模块的控制端用于输入第二扫描信号,输入端用于输入所述第一电源信号,输出端与所述驱动晶体管的第一极耦接;所述电压输入模块用于在所述第二扫描信号的控制下,将所述第一电源信号提供给所述驱动晶体管的第一极;

所述存储模块的第一端与所述驱动晶体管的第一极耦接,第二端与所述连接节点耦接;

所述放电控制模块的控制端用于接收所述第一扫描信号,输入端用于接收复位信号,输出端分别与所述连接节点、所述发光器件的第一电极以及所述驱动晶体管的第二极耦接;所述放电控制模块用于在所述第一扫描信号的控制下,将所述复位信号提供给所述连接节点与所述发光器件的第一电极,以及控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;

所述导通控制模块的控制端用于接收第三扫描信号,输入端与所述连接节点耦接,输出端与所述驱动晶体管的栅极耦接;所述导通控制模块用于在所述第三扫描信号的控制下,导通所述连接节点与所述驱动晶体管的栅极。

3. 如权利要求1所述的像素补偿电路,其特征在于,所述放电控制模块包括:第一开关晶体管与第二开关晶体管;

所述第一开关晶体管的栅极用于接收第一扫描信号,所述第一开关晶体管的第一极用于接收复位信号,所述第一开关晶体管的第二端与所述连接节点耦接;

所述第二开关晶体管的栅极用于接收所述第一扫描信号,所述第二开关晶体管的第一极用于接收所述复位信号,所述第二开关晶体管的第二极分别与所述驱动晶体管的第二极以及所述发光器件的第一电极耦接。

4. 如权利要求2或3所述的像素补偿电路,其特征在于,所述第一扫描信号的上升沿以线性上升的方式,从低电平信号转变为高电平信号;和/或,

所述第一扫描信号的下降沿以线性下降的方式,从高电平信号转变为低电平信号。

5.如权利要求1所述的像素补偿电路,其特征在于,所述存储模块包括:存储电容;

所述存储电容的第一端与所述驱动晶体管的第一极耦接,所述存储电容的第二端与所述连接节点耦接。

6.如权利要求1所述的像素补偿电路,其特征在于,所述导通控制模块包括:第三开关晶体管;

所述第三开关晶体管的栅极用于接收第三扫描信号,所述第三开关晶体管的第一极与所述连接节点耦接,所述第三开关晶体管的第二极与所述驱动晶体管的栅极耦接。

7.如权利要求6所述的像素补偿电路,其特征在于,所述第三扫描信号与所述第一扫描信号为同一信号。

8.如权利要求1所述的像素补偿电路,其特征在于,所述电压输入模块包括:第四开关晶体管;

所述第四开关晶体管的栅极用于接收第二扫描信号,所述第四开关晶体管的第一极用于接收所述第一电源信号,所述第四开关晶体管的第二极与所述驱动晶体管的第一极耦接。

9.如权利要求1所述的像素补偿电路,其特征在于,所述数据写入模块包括:第五开关晶体管;

所述第五开关晶体管的栅极用于接收第一扫描信号,所述第五开关晶体管的第一极用于接收所述数据信号,所述第五开关晶体管的第二极与所述驱动晶体管的栅极耦接。

10.如权利要求1所述的像素补偿电路,其特征在于,所述发光器件包括:电致发光二极管;

所述电致发光二极管的阳极作为所述发光器件的第一电极,所述电致发光二极管的阴极用于接收第二电源信号。

11.一种电致发光显示面板,其特征在于,包括如权利要求1-10任一项所述的像素补偿电路。

12.一种显示装置,其特征在于,包括如权利要求11所述的电致发光显示面板。

13.一种如权利要求1-10任一项所述的像素补偿电路的驱动方法,其特征在于,包括:

复位阶段,所述数据写入模块将数据信号提供给所述驱动晶体管的栅极;所述电压输入模块将第一电源信号提供给所述驱动晶体管的第一极;所述放电控制模块对所述连接节点与所述发光器件的第一电极进行复位;

阈值补偿阶段,所述数据写入模块将数据信号提供给所述驱动晶体管的栅极;所述放电控制模块控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;所述存储模块存储所述驱动晶体管的第一极和连接节点的电压;

发光阶段,所述电压输入模块将第一电源信号提供给所述驱动晶体管的第一极;所述存储模块存储所述驱动晶体管的第一极和连接节点的电压;所述导通控制模块导通所述连接节点与所述驱动晶体管的栅极;所述驱动晶体管产生流向所述发光器件的第一电极的驱动电流,以驱动所述发光器件发光。

像素补偿电路、驱动方法、电致发光显示面板及显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种像素补偿电路、驱动方法、电致发光显示面板及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,是当今平板显示器研究领域的热点之一。其中,用于控制OLED进行发光的像素电路的设计是OLED显示器的核心技术内容。由于OLED属于电流驱动,需要稳定的电流来控制其发光。然而,由于工艺制程和器件老化等原因,会使像素电路中驱动OLED发光的驱动晶体管的阈值电压 V_{th} 存在不均匀性,这样导致流过OLED的电流会发生变化使得显示亮度不均,从而影响整个图像的显示效果。并且由于流过每个OLED的电流与驱动晶体管的源极连接的电源电压相关,由于电源电压存在IR Drop(压降)的原因,也会造成不同区域的电流存在差异,进而造成不同区域的OLED出现亮度不均匀现象。

发明内容

[0003] 本发明实施例提供一种像素补偿电路、驱动方法、电致发光显示面板及显示装置,用以使驱动发光器件发光的工作电流保持稳定,提高图像显示亮度的均匀性。

[0004] 因此,本发明实施例提供了一种像素补偿电路,包括:数据写入模块、电压输入模块、放电控制模块、存储模块、导通控制模块、驱动晶体管、发光器件;

[0005] 所述数据写入模块用于在复位阶段与阈值补偿阶段,将数据信号提供给所述驱动晶体管的栅极;

[0006] 所述电压输入模块用于在所述复位阶段与发光阶段将第一电源信号提供给所述驱动晶体管的第一极;

[0007] 所述存储模块用于存储所述驱动晶体管的第一极和连接节点的电压;

[0008] 所述放电控制模块用于在复位阶段对所述连接节点与所述发光器件的第一电极进行复位,以及在阈值补偿阶段控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;

[0009] 所述导通控制模块用于在所述发光阶段导通所述连接节点与所述驱动晶体管的栅极;

[0010] 所述驱动晶体管用于在所述发光阶段产生流向所述发光器件的第一电极的驱动电流,以驱动所述发光器件发光。

[0011] 可选地,在本发明实施例提供的上述像素补偿电路中,所述数据写入模块的控制端用于输入第一扫描信号,输入端用于输入所述数据信号,输出端与所述驱动晶体管的栅极耦接;所述数据写入模块用于在所述第一扫描信号的控制下,将所述数据信号提供给所述驱动晶体管的栅极;

[0012] 所述电压输入模块的控制端用于输入第二扫描信号,输入端用于输入所述第一电源信号,输出端与所述驱动晶体管的第一极耦接;所述电压输入模块用于在所述第二扫描信号的控制下,将所述第一电源信号提供给所述驱动晶体管的第一极;

[0013] 所述存储模块的第一端与所述驱动晶体管的第一极耦接,第二端与所述连接节点耦接;

[0014] 所述放电控制模块的控制端用于接收所述第一扫描信号,输入端用于接收复位信号,输出端分别与所述连接节点、所述发光器件的第一电极以及所述驱动晶体管的第二极耦接;所述放电控制模块用于在所述第一扫描信号的控制下,将所述复位信号提供给所述连接节点与所述发光器件的第一电极,以及控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;

[0015] 所述导通控制模块的控制端用于接收第三扫描信号,输入端与所述连接节点耦接,输出端与所述驱动晶体管的栅极耦接;所述导通控制模块用于在所述第三扫描信号的控制下,导通所述连接节点与所述驱动晶体管的栅极。

[0016] 可选地,在本发明实施例提供的上述像素补偿电路中,所述放电控制模块包括:第一开关晶体管与第二开关晶体管;

[0017] 所述第一开关晶体管的栅极用于接收第一扫描信号,所述第一开关晶体管的第一极用于接收复位信号,所述第一开关晶体管的第二端与所述连接节点耦接;

[0018] 所述第二开关晶体管的栅极用于接收所述第一扫描信号,所述第二开关晶体管的第一极用于接收所述复位信号,所述第二开关晶体管的第二极分别与所述驱动晶体管的第二极以及所述发光器件的第一电极耦接。

[0019] 可选地,在本发明实施例提供的上述像素补偿电路中,所述第一扫描信号的上升沿以线性上升的方式,从低电平信号转变为高电平信号;和/或,

[0020] 所述第一扫描信号的下降沿以线性下降的方式,从高电平信号转变为低电平信号。

[0021] 可选地,在本发明实施例提供的上述像素补偿电路中,所述存储模块包括:存储电容;

[0022] 所述存储电容的第一端与所述驱动晶体管的第一极耦接,所述存储电容的第二端与所述连接节点耦接。

[0023] 可选地,在本发明实施例提供的上述像素补偿电路中,所述导通控制模块包括:第三开关晶体管;

[0024] 所述第三开关晶体管的栅极用于接收第三扫描信号,所述第三开关晶体管的第一极与所述连接节点耦接,所述第三开关晶体管的第二极与所述驱动晶体管的栅极耦接。

[0025] 可选地,在本发明实施例提供的上述像素补偿电路中,所述第三扫描信号与所述第一扫描信号为同一信号。

[0026] 可选地,在本发明实施例提供的上述像素补偿电路中,所述电压输入模块包括:第四开关晶体管;

[0027] 所述第四开关晶体管的栅极用于接收第二扫描信号,所述第四开关晶体管的第一极用于接收所述第一电源信号,所述第四开关晶体管的第二极与所述驱动晶体管的第一极耦接。

[0028] 可选地,在本发明实施例提供的上述像素补偿电路中,所述数据写入模块包括:第五开关晶体管;

[0029] 所述第五开关晶体管的栅极用于接收第一扫描信号,所述第五开关晶体管的第一极用于接收所述数据信号,所述第五开关晶体管的第二极与所述驱动晶体管的栅极耦接。

[0030] 可选地,在本发明实施例提供的上述像素补偿电路中,所述发光器件包括:电致发光二极管;

[0031] 所述电致发光二极管的阳极作为所述发光器件的第一电极,所述电致发光二极管的阴极用于接收第二电源信号。

[0032] 相应地,本发明实施例还提供了一种电致发光显示面板,包括本发明实施例提供的上述任一种像素补偿电路。

[0033] 相应地,本发明实施例还提供了一种显示装置,包括本发明实施例提供的电致发光显示面板。

[0034] 相应地,本发明实施例还提供了一种本发明实施例提供的像素补偿电路的驱动方法,包括:

[0035] 复位阶段,所述数据写入模块将数据信号提供给所述驱动晶体管的栅极;所述电压输入模块将第一电源信号提供给所述驱动晶体管的第一极;所述放电控制模块对所述连接节点与所述发光器件的第一电极进行复位;

[0036] 阈值补偿阶段,所述数据写入模块将数据信号提供给所述驱动晶体管的栅极;所述放电控制模块控制所述驱动晶体管将所述驱动晶体管的阈值电压写入所述驱动晶体管的第一极;所述存储模块存储所述驱动晶体管的第一极和连接节点的电压;

[0037] 发光阶段,所述电压输入模块将第一电源信号提供给所述驱动晶体管的第一极;所述存储模块存储所述驱动晶体管的第一极和连接节点的电压;所述导通控制模块导通所述连接节点与所述驱动晶体管的栅极;所述驱动晶体管产生流向所述发光器件的第一电极的驱动电流,以驱动所述发光器件发光。

[0038] 本发明有益效果如下:

[0039] 本发明实施例提供的像素补偿电路、驱动方法、电致发光显示面板及显示装置,在复位阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,放电控制模块对连接节点与发光器件的第一电极进行复位,以及电压输入模块将第一电源信号提供给驱动晶体管的第一极,分别对连接节点与驱动晶体管的第一极进行充电,提高充电速率,降低充电时间。在阈值补偿阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,以及放电控制模块控制驱动晶体管将驱动晶体管的阈值电压写入驱动晶体管的第一极,从而可以实现写入数据信号以及对驱动晶体管的阈值电压 V_{th} 的补偿。在发光阶段,通过电压输入模块将第一电源信号提供给驱动晶体管的第一极,以及导通控制模块导通连接节点与驱动晶体管的栅极,以实现第一电源信号的IR Drop进行补偿,以及控制驱动晶体管产生驱动电流,以驱动发光器件发光。从而可以通过上述各模块的相互配合,以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。

附图说明

- [0040] 图1为本发明实施例提供的像素补偿电路的结构示意图；
- [0041] 图2为本发明实施例提供的像素补偿电路的具体结构示意图之一；
- [0042] 图3为本发明实施例提供的像素补偿电路的具体结构示意图之二；
- [0043] 图4为本发明实施例提供的像素补偿电路的具体结构示意图之三；
- [0044] 图5a为实施例一中的电路时序图；
- [0045] 图5b为实施例二中的电路时序图；
- [0046] 图6为第一扫描信号的波形示意图；
- [0047] 图7a为第一扫描信号的仿真模拟图；
- [0048] 图7b为驱动晶体管的第二极输出的电流的仿真模拟图；
- [0049] 图8为本发明实施例提供的驱动方法的流程图。

具体实施方式

[0050] 目前,为了解决驱动晶体管的阈值电压 V_{th} 与IR Drop导致的亮度不均匀现象,OLED显示器中一般采用可以补偿阈值电压 V_{th} 与IR Drop的像素补偿电路来驱动OLED发光。然而,现有的OLED显示器的像素补偿电路中包括的开关晶体管的个数较多且电路工作时序较复杂,导致工艺难度较大,生产成本增加,以及导致像素补偿电路占用较大面积。并且,目前像素补偿电路的充电时间较长,从而不利于OLED显示器实现高的分辨率。

[0051] 基于此,本发明实施例提供了一种像素补偿电路,可以通过简单的结构与简单的时序来实现对驱动晶体管的阈值电压与电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。

[0052] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的像素补偿电路、驱动方法、电致发光显示面板及显示装置的具体实施方式进行详细地说明。应当理解,下面所描述的优选实施例仅用于说明和解释本发明,并不用于限定本发明。并且在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0053] 本发明实施例提供一种像素补偿电路,如图1所示,包括:数据写入模块1、电压输入模块2、放电控制模块3、存储模块4、导通控制模块5、驱动晶体管M0、发光器件L;其中,

[0054] 数据写入模块1用于在复位阶段与阈值补偿阶段,将数据信号DATA提供给驱动晶体管M0的栅极G;

[0055] 电压输入模块2用于在复位阶段与发光阶段将第一电源信号VDD提供给驱动晶体管M0的第一极S;

[0056] 存储模块4用于存储驱动晶体管M0的第一极S和连接节点N0的电压;

[0057] 放电控制模块3用于在复位阶段对连接节点N0与发光器件L的第一电极进行复位,以及在阈值补偿阶段控制驱动晶体管M0将驱动晶体管M0的阈值电压写入驱动晶体管M0的第一极S;

[0058] 导通控制模块5用于在发光阶段导通连接节点N0与驱动晶体管M0的栅极G;

[0059] 驱动晶体管M0用于在发光阶段产生流向发光器件L的第一电极的驱动电流,以驱动发光器件L发光。

[0060] 本发明实施例提供的像素补偿电路,在复位阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,放电控制模块对连接节点与发光器件的第一电极进行复位,以

及电压输入模块将第一电源信号提供给驱动晶体管的第一极,分别对连接节点与驱动晶体管的第一极进行充电,提高充电速率,降低充电时间。在阈值补偿阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,以及放电控制模块控制驱动晶体管将驱动晶体管的阈值电压写入驱动晶体管的第一极,从而可以实现写入数据信号以及对驱动晶体管的阈值电压 V_{th} 的补偿。在发光阶段,通过电压输入模块将第一电源信号提供给驱动晶体管的第一极,以及导通控制模块导通连接节点与驱动晶体管的栅极,以实现第一电源信号的IR Drop进行补偿,以及控制驱动晶体管产生驱动电流,以驱动发光器件发光。从而可以通过上述各模块的相互配合,以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。

[0061] 在具体实施时,在本发明实施例提供的像素补偿电路中,如图1所示,数据写入模块1的控制端用于输入第一扫描信号SCAN1,输入端用于输入数据信号DATA,输出端与驱动晶体管M0的栅极G耦接;数据写入模块1用于在第一扫描信号SCAN1的控制下,将数据信号DATA提供给驱动晶体管M0的栅极G。

[0062] 电压输入模块2的控制端用于输入第二扫描信号SCAN2,输入端用于输入第一电源信号VDD,输出端与驱动晶体管M0的第一极S耦接;电压输入模块2用于在第二扫描信号SCAN2的控制下,将第一电源信号VDD提供给驱动晶体管M0的第一极S。

[0063] 存储模块4的第一端与驱动晶体管M0的第一极S耦接,第二端与连接节点N0耦接。

[0064] 放电控制模块3的控制端用于接收第一扫描信号SCAN1,输入端用于接收复位信号VINIT,输出端分别与连接节点N0、发光器件L的第一电极以及驱动晶体管M0的第二极D耦接;放电控制模块3用于在第一扫描信号SCAN1的控制下,将复位信号VINIT提供给连接节点N0与发光器件L的第一电极,以及控制驱动晶体管M0将驱动晶体管M0的阈值电压写入驱动晶体管M0的第一极S。

[0065] 导通控制模块5的控制端用于接收第三扫描信号SCAN3,输入端与连接节点N0耦接,输出端与驱动晶体管M0的栅极G耦接;导通控制模块5用于在第三扫描信号SCAN3的控制下,导通连接节点N0与驱动晶体管M0的栅极G。

[0066] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0067] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图1至图4所示,驱动晶体管M0可以为P型晶体管;其中,驱动晶体管M0的第一极S作为其源极,驱动晶体管M0的第二极D作为其漏极。并且该驱动晶体管M0处于饱和状态时的电流由驱动晶体管M0的源极流向其漏极。

[0068] 发光器件一般在驱动晶体管处于饱和状态时的电流的作用下实现发光。并且,一般发光器件具有发光阈值电压,在发光器件两端的电压大于或等于发光阈值电压时进行发光。在具体实施时,在本发明实施例提供的上述像素补偿电路中,发光器件可以包括:电致发光二极管;其中,电致发光二极管的阳极作为发光器件的第一电极,电致发光二极管的阴极用于接收第二电源信号。具体地,电致发光二极管可以包括:OLED,或量子点发光二极管(Quantum Dot Light Emitting Diodes, QLED)。

[0069] 在具体实施时,在本发明实施例提供的上述像素补偿电路中,第一电源信号的电

压 V_{dd} 一般为正值,复位信号的电压 V_{init} 一般为负值。第二电源信号的电压 V_{ss} 一般为接地电压或为负值。在实际应用中,上述各电压需要根据实际应用环境来设计确定,在此不作限定。

[0070] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图2至图4所示,放电控制模块3可以包括:第一开关晶体管M1与第二开关晶体管M2。其中,第一开关晶体管M1的栅极用于接收第一扫描信号SCAN1,第一开关晶体管M1的第一极用于接收复位信号VINIT,第一开关晶体管M1的第二端与连接节点N0耦接。第二开关晶体管M2的栅极用于接收第一扫描信号SCAN1,第二开关晶体管M2的第一极用于接收复位信号VINIT,第二开关晶体管M2的第二极分别与驱动晶体管M0的第二极D以及发光器件L的第一电极耦接。

[0071] 在具体实施时,在本发明实施例提供的像素补偿电路中,第一开关晶体管在第一扫描信号的控制下处于导通状态时,可以将复位信号提供给连接节点。第二开关晶体管在第一扫描信号的控制下处于导通状态时,可以将复位信号提供给驱动晶体管的第二极与发光器件的第一电极。

[0072] 在具体实施时,如图2与图4所示,第一开关晶体管M1与第二开关晶体管M2可以为N型晶体管。如图3所示,第一开关晶体管M1与第二开关晶体管M2也可以为P型晶体管,在此不作限定。

[0073] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图2至图4所示,存储模块4可以包括:存储电容Cst;其中,存储电容Cst的第一端与驱动晶体管M0的第一极S耦接,存储电容Cst的第二端与连接节点N0耦接。

[0074] 在具体实施时,存储电容可以根据输入驱动晶体管的第一极的信号与输入连接节点的信号进行充电或放电,以存储其两端的电压。在连接节点处于浮接状态时,可以通过存储电容的耦合作用,将输入驱动晶体管的第一极的电压耦合到连接节点。

[0075] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图2至图4所示,导通控制模块5可以包括:第三开关晶体管M3;其中,第三开关晶体管M3的栅极用于接收第三扫描信号SCAN3,第三开关晶体管M3的第一极与连接节点N0耦接,第三开关晶体管M3的第二极与驱动晶体管M0的栅极G耦接。

[0076] 在具体实施时,在本发明实施例提供的像素补偿电路中,第三开关晶体管在第三扫描信号的控制下处于导通状态时,可以将连接节点与驱动晶体管的栅极导通,以将连接节点的信号输入驱动晶体管的栅极。

[0077] 在具体实施时,如图2至图4所示,第三开关晶体管M3可以为P型晶体管,当然,第三开关晶体管也可以为N型晶体管,在此不作限定。

[0078] 为了减少信号线的设置,节省信号端口数量,节省布线空间,在具体实施时,可以使第三扫描信号与第一扫描信号设置为同一信号。具体地,如图4所示,第一开关晶体管M1、第二开关晶体管M2以及第三开关晶体管M3的栅极均用于接收第一扫描信号SCAN1。并且,第一开关晶体管M1与第三开关晶体管M3的类型不同。例如,第一开关晶体管M1为N型晶体管,第三开关晶体管M3为P型晶体管。

[0079] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图2至图4所示,电压输入模块2可以包括:第四开关晶体管M4;其中,第四开关晶体管M4的栅极用于接收第二扫描信号SCAN2,第四开关晶体管M4的第一极用于接收第一电源信号VDD,第四开关晶

体管M4的第二极与驱动晶体管M0的第一极S耦接。

[0080] 在具体实施时,在本发明实施例提供的像素补偿电路中,第四开关晶体管在第二扫描信号的控制下处于导通状态时,可以将第一电源信号提供给驱动晶体管的第一极。

[0081] 在具体实施时,如图2至图4所示,第四开关晶体管M4可以为P型晶体管,当然,第四开关晶体管也可以为N型晶体管,在此不作限定。

[0082] 具体地,在具体实施时,在本发明实施例提供的像素补偿电路中,如图2至图4所示,数据写入模块1可以包括:第五开关晶体管M5;其中,第五开关晶体管M5的栅极用于接收第一扫描信号SCAN1,第五开关晶体管M5的第一极用于接收数据信号DATA,第五开关晶体管M5的第二极与驱动晶体管M0的栅极G耦接。

[0083] 在具体实施时,在本发明实施例提供的像素补偿电路中,第五开关晶体管在第一扫描信号的控制下处于导通状态时,可以将数据信号提供给驱动晶体管的栅极。

[0084] 在具体实施时,如图2与图4所示,第五开关晶体管M5可以为N型晶体管,如图3所示,第五开关晶体管M5也可以为P型晶体管,在此不作限定。

[0085] 以上仅是举例说明本发明实施例提供的像素补偿电路中各模块的具体结构,在具体实施时,上述各模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不作限定。

[0086] 进一步地,为了简化像素补偿电路的制作工艺流程,在具体实施时,在本发明实施例提供的上述像素补偿电路中,如图3所示,在驱动晶体管M0为P型晶体管时,所有的晶体管可以均为P型晶体管。

[0087] 在具体实施时,在本发明实施例提供的上述像素补偿电路中,P型晶体管在高电平作用下截止,在低电平作用下导通;N型晶体管在高电平作用下导通,在低电平作用下截止。

[0088] 需要说明的是,本发明实施例提供的上述像素补偿电路中的晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal Oxide Semiconductor),在此不作限定。在具体实施时,可以根据开关晶体管类型以及信号的电压的不同,可以将开关晶体管的第一极作为其源极,第二极作为其漏极;或者反之,将第一极作为其漏极,第二极作为其源极,在此不做具体区分。

[0089] 下面结合电路时序图对本发明实施例提供的上述像素补偿电路的工作过程作以描述。下述描述中以1表示高电平,0表示低电平。需要说明的是,1和0是逻辑电平,其仅是为了更好的解释本发明实施例的具体工作过程,而不是在具体实施时施加在各开关晶体管的栅极上的电压。

[0090] 实施例一、

[0091] 以图2所示的像素补偿电路的结构为例,其对应的电路时序图如图5a所示。在图5a中,主要选取复位阶段T1、阈值补偿阶段T2以及发光阶段T3。

[0092] 在复位阶段T1,SCAN1=1,SCAN2=0,SCAN3=1。

[0093] 由于SCAN1=1,因此第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均导通。导通的第一开关晶体管M1将复位信号VINIT提供给连接节点N0,以对连接节点N0进行复位。导通的第二开关晶体管M2将复位信号VINIT提供给驱动晶体管M0的第二极D与发光器件L的阳极,以对发光器件L的阳极进行复位。导通的第五开关晶体管M5将数据信号DATA提供给驱动晶体管M0的栅极G。由于SCAN2=0,因此第四开关晶体管M4导通,并将第一

电源信号VDD提供给驱动晶体管M0的第一极S,以对驱动晶体管的M0的第一极S进行复位,并对存储电容Cst进行充电。此时,驱动晶体管M0的栅极的电压 V_G 为数据信号DATA的电压 V_{data} ,驱动晶体管M0的第一极S的电压 V_S 为第一电源信号VDD的电压 V_{dd} ,驱动晶体管M0的第二极D的电压 V_D 为复位信号VINIT的电压 V_{init} 。因此,驱动晶体管M0会产生由其第一极S流向第二极D的电流,该电流通过第二开关晶体管M2释放,从而可以避免本阶段中由于驱动晶体管M0产生的电流而导致发光器件L提前开启。由于SCAN3=1,因此第三开关晶体管M3截止。

[0094] 在阈值补偿阶段T2,SCAN1=1,SCAN2=1,SCAN3=1。

[0095] 由于SCAN1=1,因此第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均导通。导通的第一开关晶体管M1将复位信号VINIT提供给连接节点N0,使连接节点N0的电压 V_{N0} 为 V_{init} 。导通的第二开关晶体管M2将复位信号VINIT提供给驱动晶体管M0的第二极D。导通的第五开关晶体管M5将数据信号DATA提供给驱动晶体管M0的栅极G,使 $V_G = V_{data}$ 。由于SCAN2=1,因此第四开关晶体管M4截止。由于存储电容Cst的作用,驱动晶体管M0的第一极S的电压 V_S 可以先保持为 V_{dd} ,因此,驱动晶体管M0会产生由其第一极S流向第二极D的电流,该电流通过第二开关晶体管M2释放,从而使得 V_S 的电压下降,即存储电容Cst进行放电,直至驱动晶体管M0的第一极的电压 V_S 变为 $V_{data} - V_{th}$,驱动晶体管M0关闭,从而实现对驱动晶体管M0的阈值电压 V_{th} 的补偿。并且,由于本阶段中驱动晶体管M0产生的电流可以通过第二开关晶体管M2释放,从而可以减少漏电流进入发光器件L,从而增加黑画面的时间,进而可以改善短时残像的问题。由于SCAN3=1,因此第三开关晶体管M3截止。

[0096] 在发光阶段T3,SCAN1=0,SCAN2=0,SCAN3=0。

[0097] 由于SCAN1=0,因此第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均截止,连接节点N0处于浮接状态。由于SCAN2=0,因此第四开关晶体管M4导通,并将第一电源信号VDD提供给驱动晶体管M0的第一极S,使电压 $V_S = V_{dd}$ 。由于连接节点N0处于浮接状态,通过存储电容Cst的耦合作用,连接节点N0的电压 V_{N0} 可以跳变为: $V_{init} + V_{dd} - V_{data} + V_{th}$ 。由于SCAN3=0,因此第三开关晶体管M3导通,使 $V_G = V_{init} + V_{dd} - V_{data} + V_{th}$ 。根据饱和状态电流特性,驱动晶体管M0产生的用于驱动发光器件L发光的驱动电流 I_L 满足公式: $I_L = K (V_{GS} - V_{th})^2 = K [V_{init} + V_{dd} - V_{data} + V_{th} - V_{dd} - V_{th}]^2 = K [V_{init} - V_{data}]^2$ 。其中, V_{GS} 为驱动晶体管M0的栅源电压;并且,K为结构参数,且 $K = \frac{1}{2} \mu C_o \frac{W}{L}$, μ 代表驱动晶体管M0的迁移率, C_o 代表单位面积栅氧化

层电容, $\frac{W}{L}$ 代表驱动晶体管M0的宽长比,相同结构中这些数值相对稳定,可以算作常量。通过上式可知,驱动晶体管M0产生的驱动电流 I_L 仅与复位信号VINIT的电压 V_{init} 和数据信号DATA的电压 V_{data} 相关,而与驱动晶体管M0的阈值电压 V_{th} 以及第一电源信号VDD的电压 V_{dd} 无关,可以解决由于驱动晶体管M0的阈值电压 V_{th} 漂移以及IR Drop对驱动电流 I_L 的影响,从而使发光器件L的驱动电流保持稳定,进而保证了发光器件L的正常工作。

[0098] 并且,在发光阶段T3中,由于电压 V_{dd} 需要通过存储电容Cst的耦合作用耦合到连接节点N0中,因此为了避免第四开关晶体管M4与第一开关晶体管M1同时导通,对电容Cst保存的连接节点N0的电压造成不利影响,在具体实施时,在发光阶段T3开始的一段时间内,可以使SCAN1=0,SCAN2=1,SCAN3=0,以在第四开关晶体管M4还处于截止状态时控制第一开关晶体管M1完全关闭。在该时间之后使SCAN1=0,SCAN2=0,SCAN3=0,以控制第四开关晶体管M4由截止变为导通状态,使电压 V_{dd} 通过存储电容Cst的耦合作用耦合到连接节点N0中。

[0099] 本发明提供的上述实施例中,通过上述各晶体管与存储电容之间的相互配合,可以通过简单的结构与简单的时序,实现对驱动晶体管的阈值电压 V_{th} 与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积。并且,在具体实施时,由于第一电源信号的电压一般为固定电压值的电压,在复位阶段中采用第一电源信号对存储电容进行充电,可以提高存储电容的充电速率,降低充电时间,从而可以提高电路的处理速率,进而有利于应用于高分辨率的显示面板的设计中。

[0100] 实施例二、

[0101] 以图4所示的像素补偿电路的结构为例,其对应的电路时序图如图5b所示。在图5b中,主要选取复位阶段T1、阈值补偿阶段T2以及发光阶段T3。

[0102] 在复位阶段T1,SCAN1=1,SCAN2=0。由于SCAN1=1,因此第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均导通,而第三开关晶体管M3截止。由于SCAN2=0,因此第四开关晶体管M4导通。因此,本阶段中的工作过程与实施例一中的复位阶段T1的工作过程基本相同,在此不作赘述。

[0103] 在阈值补偿阶段T2,SCAN1=1,SCAN2=1。由于SCAN1=1,因此第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均导通,而第三开关晶体管M3截止。由于SCAN2=1,因此第四开关晶体管M4截止。因此,本阶段中的工作过程与实施例一中的阈值补偿阶段T2的工作过程基本相同,在此不作限定。

[0104] 在发光阶段T3,SCAN1=0,SCAN2=0。由于SCAN1=0,因此第三开关晶体管M3导通,而第一开关晶体管M1、第二开关晶体管M2以及第五开关晶体管M5均截止,连接节点N0处于浮接状态。由于SCAN2=0,因此第四开关晶体管M4导通。因此,本阶段中的工作过程与实施例一中的发光阶段T3的工作过程基本相同,在此不作限定。

[0105] 并且,为了避免第四开关晶体管M4与第一开关晶体管M1同时导通,对电容Cst保存的连接节点N0的电压造成不利影响,在具体实施时,在发光阶段T3开始的一段时间内,可以使SCAN1=0,SCAN2=1,以在第四开关晶体管M4还处于截止状态时控制第一开关晶体管M1完全关闭。在该时间之后使SCAN1=0,SCAN2=0,以控制第四开关晶体管M4由截止变为导通状态,使电压 V_{da} 通过存储电容Cst的耦合作用耦合到连接节点N0中。

[0106] 本发明提供的上述实施例中,通过上述各晶体管与存储电容之间的相互配合,可以通过简单的结构与简单的时序,实现对驱动晶体管的阈值电压 V_{th} 与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积。并且,在具体实施时,由于第一电源信号的电压一般为固定电压值的电压,在复位阶段中采用第一电源信号对存储电容进行充电,可以提高存储电容的充电速率,降低充电时间,从而可以提高电路的处理速率,进而有利于应用于高分辨率的显示面板的设计中。

[0107] 在实际应用中,在第一扫描信号进行高低电平切换时,例如图5a与图5b中,第一扫描信号SCAN1直接由低电平信号切换为高电平信号,或由高电平信号切换为低电平信号时,会导致驱动晶体管M0出现电流值较大的尖峰电流,从而可能会对电路造成影响。为了改善尖峰电流的影响,在具体实施时,如图6所示,可以使第一扫描信号SCAN1的上升沿以线性上升的方式,使第一扫描信号SCAN1从低电平信号逐渐变为高电平信号。例如图7a与图7b所示,图7a为第一扫描信号SCAN1的仿真模拟图,其中,横坐标代表时间,纵坐标代表电压值。图7b为驱动晶体管M0的第二极D流出的电流的仿真模拟图,其中,横坐标代表时间,纵坐标

代表电流值。从图7a与图7b中可以看出,通过使第一扫描信号SCAN1由-7V以线性上升的方式渐变到7V,可以使驱动晶体管M0的第二极D流出的电流稳定,从而可以避免出现尖峰电流。

[0108] 当然,如图6所示,也可以使第一扫描信号SCAN1的下降沿以线性下降的方式,使第一扫描信号SCAN1从高电平信号逐渐变为低电平信号。例如图7a与图7b所示,通过使第一扫描信号SCAN1由7V以线性下降的方式渐变到-7V,可以使驱动晶体管M0的第二极D流出的电流稳定,从而可以避免出现尖峰电流。

[0109] 基于同一发明构思,本发明实施例还提供了一种本发明实施例提供的像素补偿电路的驱动方法。该驱动方法解决问题的原理与前述像素补偿电路相似,因此该驱动方法的实施可以参见前述像素补偿电路的实施,重复之处在此不再赘述。

[0110] 如图8所示,本发明实施例提供的像素补偿电路的驱动方法可以包括:

[0111] S801、复位阶段,数据写入模块将数据信号提供给驱动晶体管的栅极;电压输入模块将第一电源信号提供给驱动晶体管的第一极;放电控制模块对连接节点与发光器件的第一电极进行复位。

[0112] S802、阈值补偿阶段,数据写入模块将数据信号提供给驱动晶体管的栅极;放电控制模块控制驱动晶体管将驱动晶体管的阈值电压写入驱动晶体管的第一极;存储模块存储驱动晶体管的第一极和连接节点的电压。

[0113] S803、发光阶段,电压输入模块将第一电源信号提供给驱动晶体管的第一极;存储模块存储驱动晶体管的第一极和连接节点的电压;导通控制模块导通连接节点与驱动晶体管的栅极;驱动晶体管产生流向发光器件的第一电极的驱动电流,以驱动发光器件发光。

[0114] 本发明实施例提供的上述驱动方法,可以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。

[0115] 基于同一发明构思,本发明实施例还提供了一种电致发光显示面板,包括本发明实施例提供的上述任一种像素补偿电路。该电致发光显示面板解决问题的原理与前述像素补偿电路相似,因此该电致发光显示面板的实施可以参见前述像素补偿电路的实施,重复之处在此不再赘述。

[0116] 在具体实施时,本发明实施例提供的电致发光显示面板可以包括有机发光显示面板、量子点发光显示面板。

[0117] 基于同一发明构思,本发明实施例还提供了一种显示装置,包括本发明实施例提供的上述电致发光显示面板。该显示装置的实施可以参见上述像素补偿电路的实施例,重复之处不再赘述。

[0118] 在具体实施时,本发明实施例提供的显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0119] 本发明实施例提供的像素补偿电路、驱动方法、电致发光显示面板及显示装置,在复位阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,放电控制模块对连接节点与发光器件的第一电极进行复位,以及电压输入模块将第一电源信号提供给驱动晶体

管的第一极,分别对连接节点与驱动晶体管的第一极进行充电,提高充电速率,降低充电时间。在阈值补偿阶段,通过数据写入模块将数据信号提供给驱动晶体管的栅极,以及放电控制模块控制驱动晶体管将驱动晶体管的阈值电压写入驱动晶体管的第一极,从而可以实现写入数据信号以及对驱动晶体管的阈值电压 V_{th} 的补偿。在发光阶段,通过电压输入模块将第一电源信号提供给驱动晶体管的第一极,以及导通控制模块导通连接节点与驱动晶体管的栅极,以实现第一电源信号的IR Drop进行补偿,以及控制驱动晶体管产生驱动电流,以驱动发光器件发光。从而可以通过上述各模块的相互配合,以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿,从而可以简化制备工艺、降低生产成本以及减小占用面积,有利于高分辨率的OLED显示面板的设计。

[0120] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

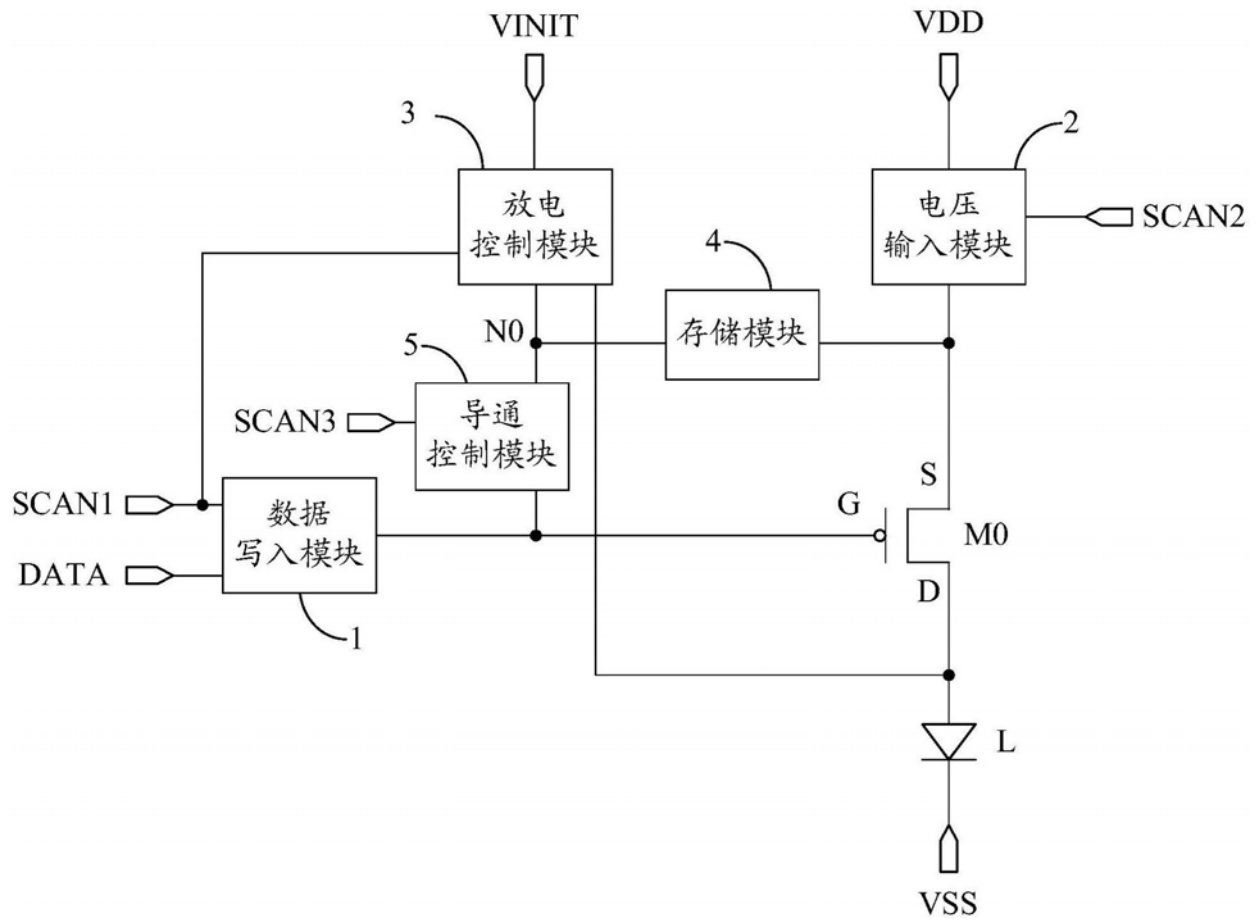


图1

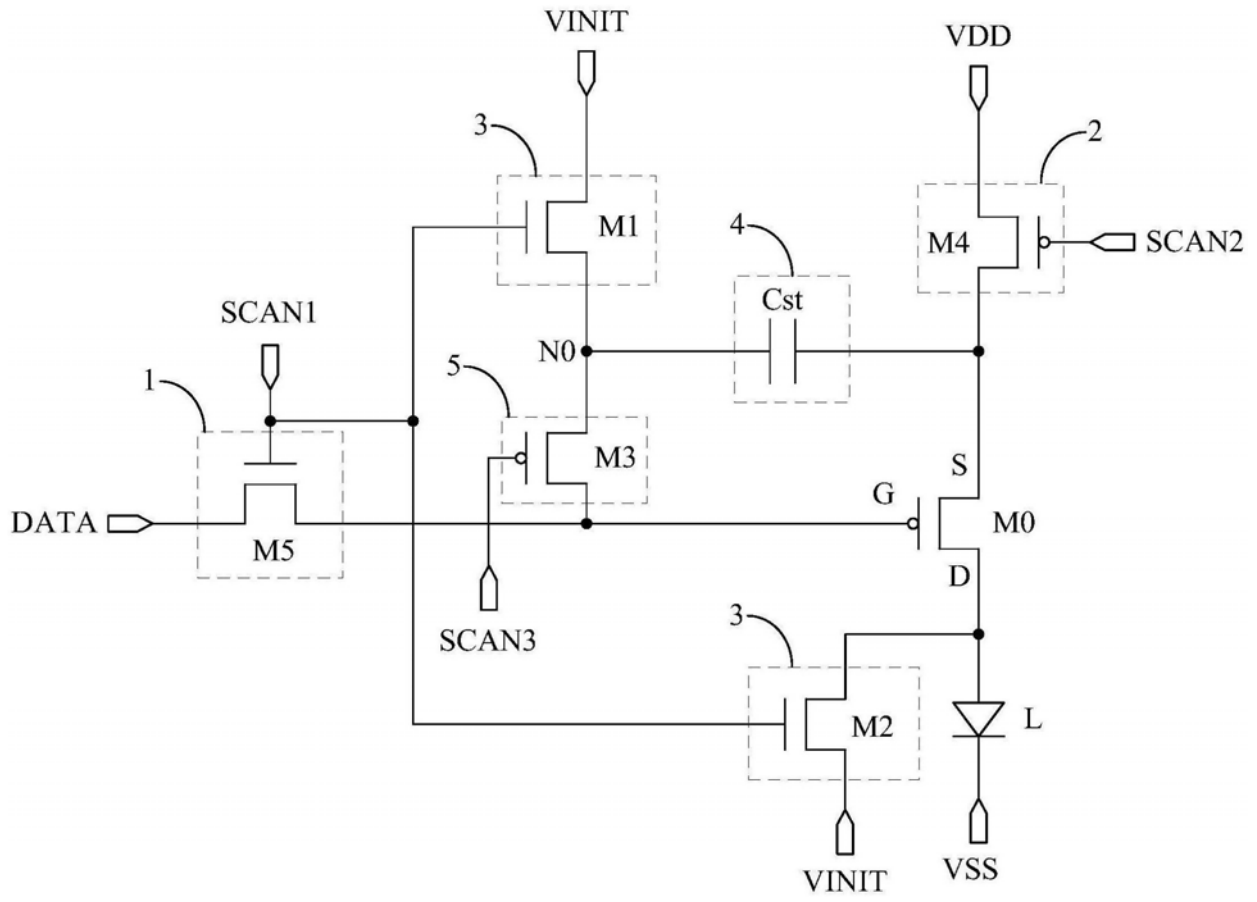


图2

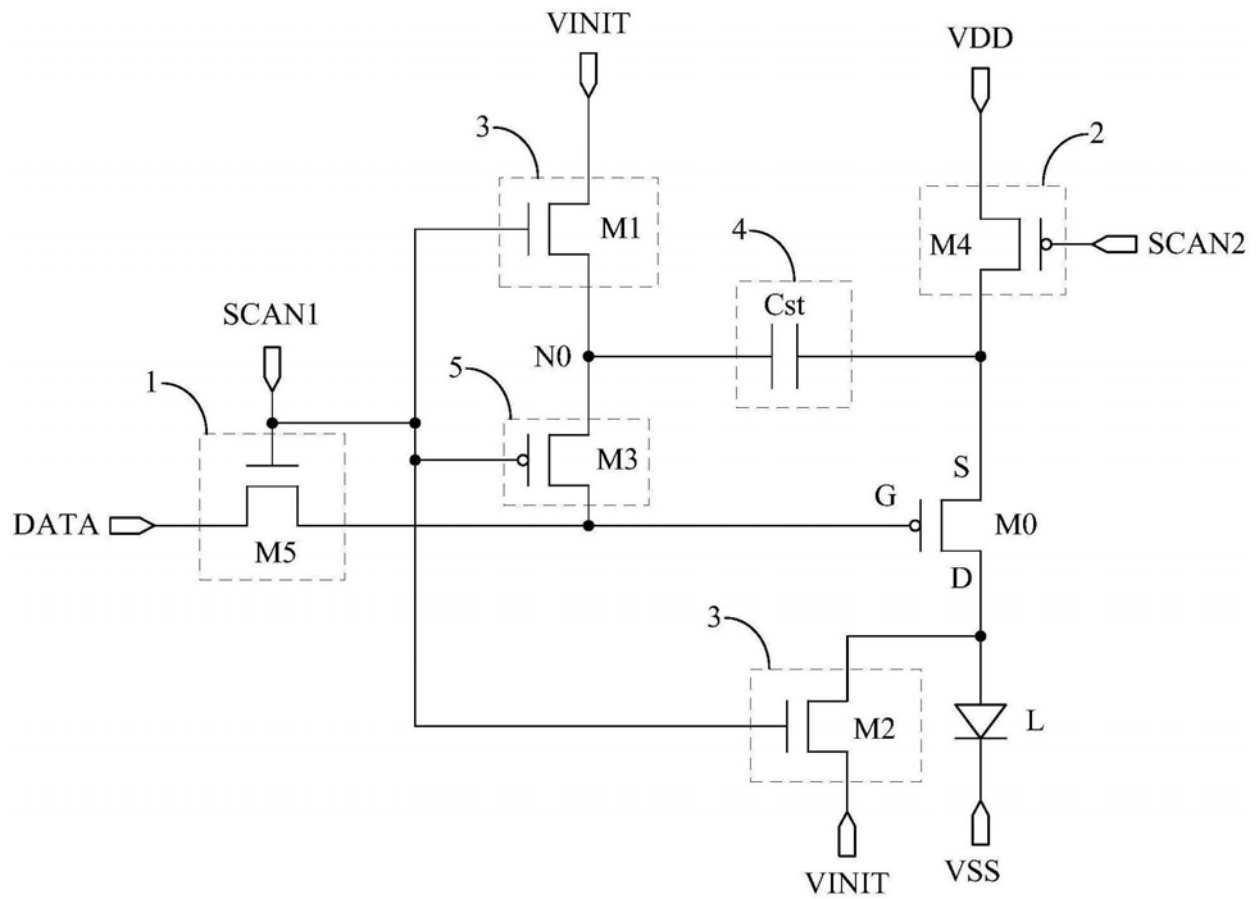


图4

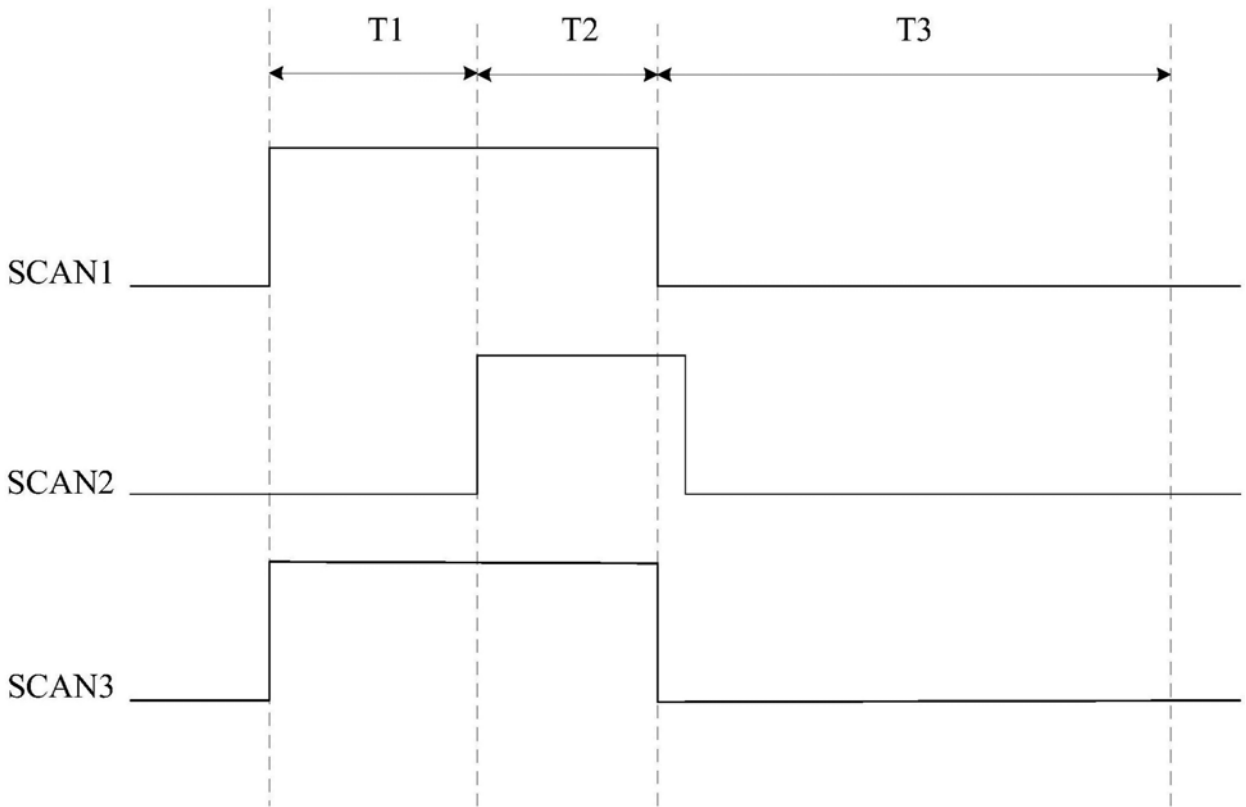


图5a

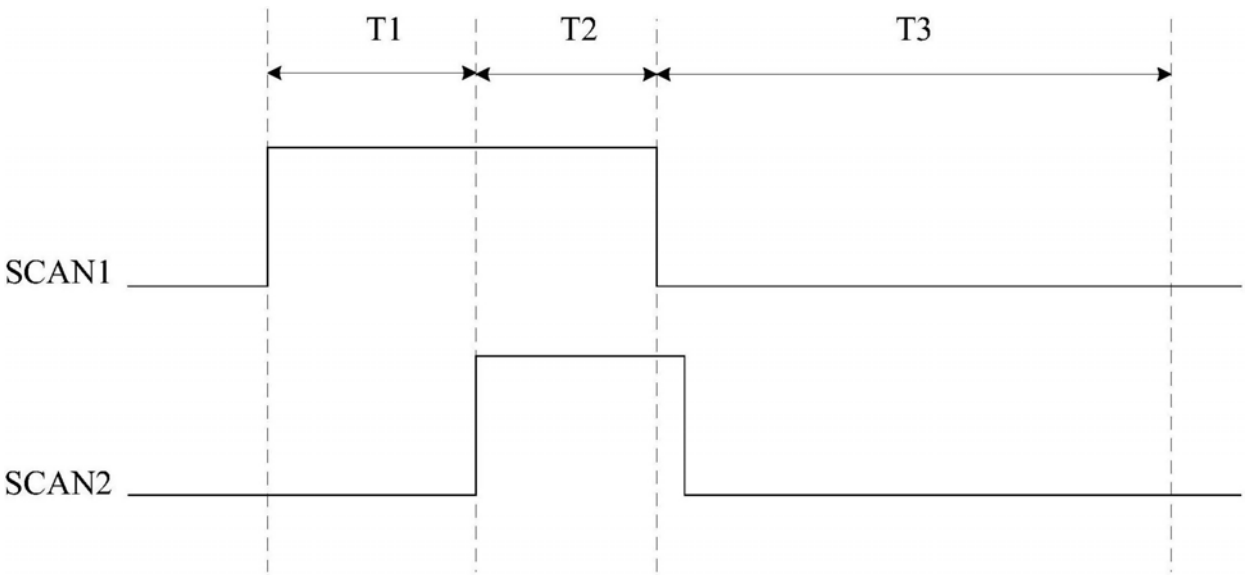


图5b

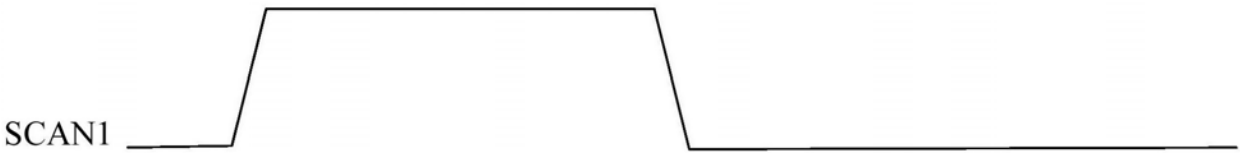


图6

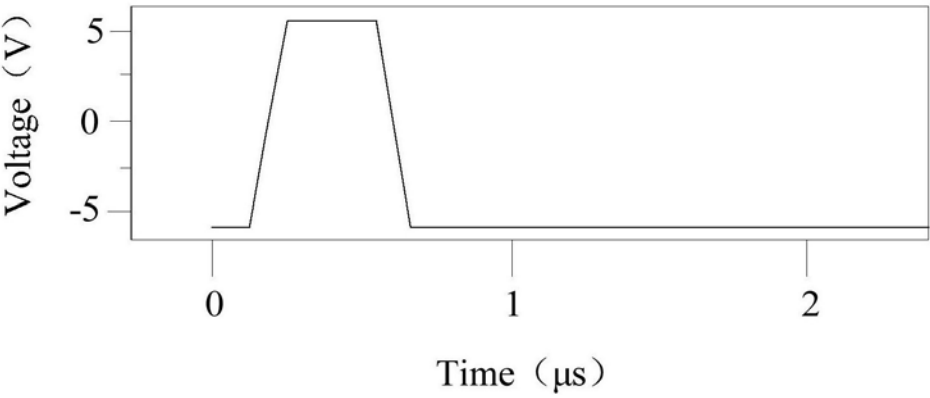


图7a

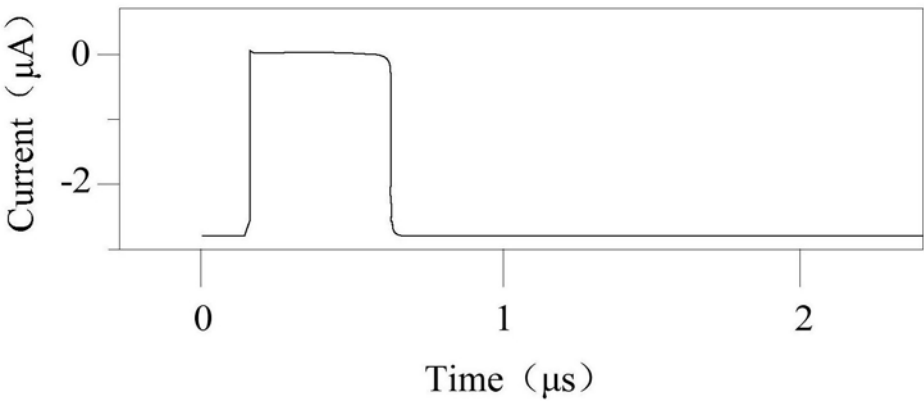


图7b

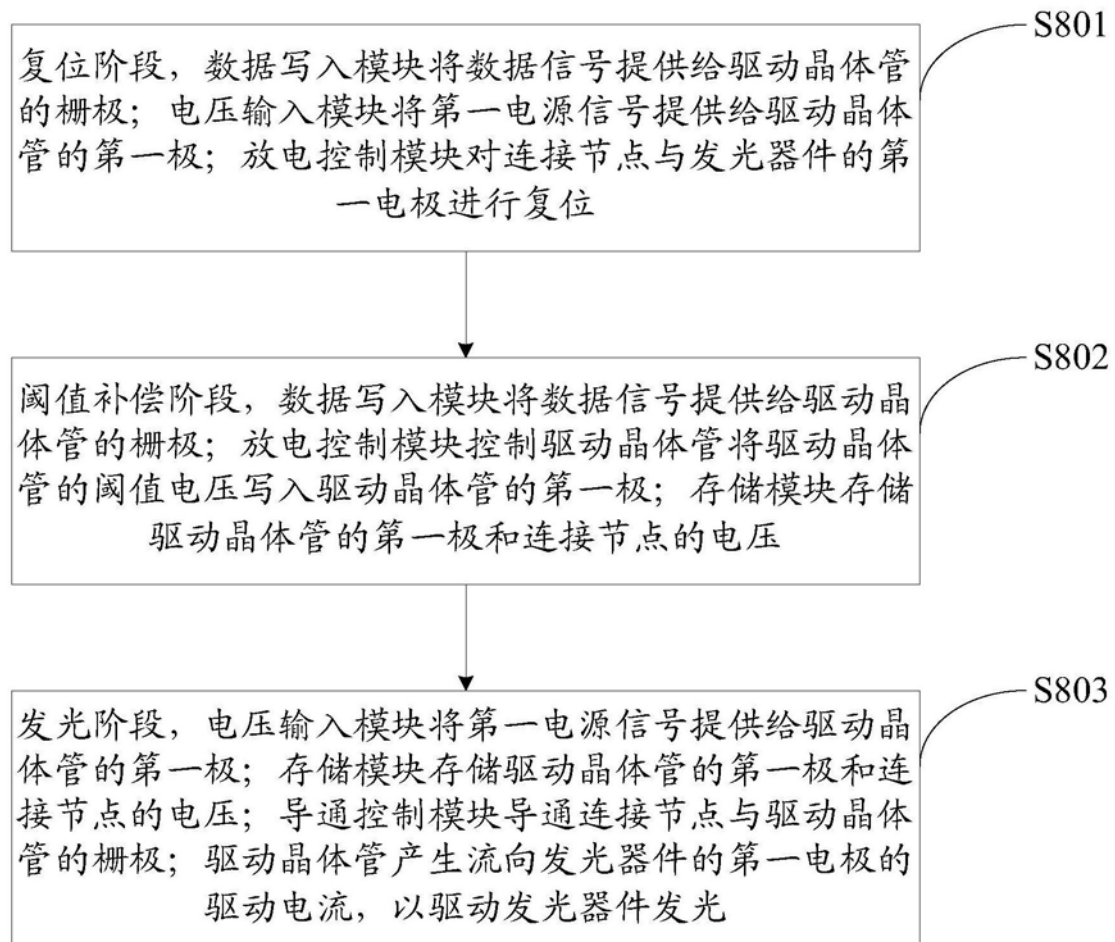


图8

专利名称(译)	像素补偿电路、驱动方法、电致发光显示面板及显示装置		
公开(公告)号	CN110164375A	公开(公告)日	2019-08-23
申请号	CN201810219431.5	申请日	2018-03-16
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	张陶然 莫再隆 周烜 代科 张祎杨		
发明人	张陶然 莫再隆 周烜 代科 张祎杨		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素补偿电路、驱动方法、电致发光显示面板及显示装置，通过数据写入模块、电压输入模块、放电控制模块、存储模块、导通控制模块以及驱动晶体管的相互配合，可以通过简单的结构与简单的时序实现对驱动晶体管的阈值电压与第一电源信号的IR Drop的补偿，从而可以简化制备工艺、降低生产成本以及减小占用面积，有利于高分辨率的OLED显示面板的设计。

