

1. 一种数据驱动器,包括:

第一放大器,所述第一放大器提供数据信号;

采样/保持电路,所述采样/保持电路接收感测电压;

第一开关电路,所述第一开关电路选择性地将驱动初始化电压或感测初始化电压连接至第一数据线或第二数据线;和

第二开关电路,所述第二开关电路选择性地将所述第一放大器连接至所述第一数据线或所述第二数据线并且选择性地将所述采样/保持电路连接至所述第一数据线或所述第二数据线。

2. 根据权利要求1所述的数据驱动器,其中当所述第一开关电路将所述驱动初始化电压连接至所述第一数据线时,所述第二开关电路将所述第一放大器连接至所述第二数据线,

当所述第一开关电路将所述驱动初始化电压连接至所述第二数据线时,所述第二开关电路将所述第一放大器连接至所述第一数据线。

3. 根据权利要求1所述的数据驱动器,其中当所述第一开关电路将所述感测初始化电压连接至所述第一数据线时,所述第二开关电路将所述第一放大器连接至所述第二数据线,

当所述第一开关电路将所述感测初始化电压连接至所述第二数据线时,所述第二开关电路将所述第一放大器连接至所述第一数据线。

4. 根据权利要求3所述的数据驱动器,其中当所述第二开关电路将所述采样/保持电路连接至所述第一数据线时,所述第二开关电路将所述第一放大器连接至所述第二数据线,

当所述第二开关电路将所述采样/保持电路连接至所述第二数据线时,所述第二开关电路将所述第一放大器连接至所述第一数据线。

5. 根据权利要求4所述的数据驱动器,其中在所述第一开关电路将所述感测初始化电压连接至所述第一数据线之后,所述第二开关电路将所述采样/保持电路连接至所述第一数据线,

其中在所述第一开关电路将所述感测初始化电压连接至所述第二数据线之后,所述第二开关电路将所述采样/保持电路连接至所述第二数据线。

6. 根据权利要求1所述的数据驱动器,其中所述第一开关电路将根据所述采样/保持电路从所述第一数据线接收的感测电压而变化的驱动初始化电压连接至所述第一数据线,

其中所述第一开关电路将根据所述采样/保持电路从所述第二数据线接收的感测电压而变化的驱动初始化电压连接至所述第二数据线。

7. 根据权利要求1所述的数据驱动器,还包括:

第二放大器,所述第二放大器提供数据信号;

第三开关电路,所述第三开关电路选择性地将驱动初始化电压或感测初始化电压连接至第三数据线或第四数据线;和

第四开关电路,所述第二开关电路选择性地将所述第二放大器连接至所述第三数据线或所述第四数据线并且选择性地将所述采样/保持电路连接至所述第三数据线或所述第四数据线。

8. 根据权利要求7所述的数据驱动器,其中当所述第二开关电路将所述第一放大器连

接至所述第一数据线和所述第二数据线中的一个以通过所述第一数据线和所述第二数据线中的一个施加黑数据电压时,所述第一开关电路将所述感测初始化电压连接至所述第一数据线和所述第二数据线中的另一个,

其中当所述第四开关电路将所述第二放大器连接至所述第三数据线和所述第四数据线中的一个以通过所述第三数据线和所述第四数据线中的一个施加所述黑数据电压时,所述第三开关电路将所述感测初始化电压连接至所述第三数据线和所述第四数据线中的另一个。

9. 一种数据驱动器,包括:

第一放大器,所述第一放大器在第一感测时间中通过第一数据线提供数据信号,并且在第二感测时间中通过第二数据线提供数据信号;和

采样/保持电路,所述采样/保持电路在所述第一感测时间中通过所述第二数据线接收感测电压,并且在所述第二感测时间中通过所述第一数据线接收感测电压。

10. 根据权利要求9所述的数据驱动器,其中所述第一放大器在第一驱动时间中通过所述第一数据线提供数据信号,并且在第二驱动时间中通过所述第二数据线提供数据信号,

其中所述第二数据线在所述第一驱动时间中连接至驱动初始化电压,所述第一数据线在所述第二驱动时间中连接至驱动初始化电压。

11. 根据权利要求9所述的数据驱动器,其中在所述采样/保持电路通过所述第二数据线接收感测电压之前,所述第二数据线在所述第一感测时间中连接至感测初始化电压,

其中在所述采样/保持电路通过所述第一数据线接收感测电压之前,所述第一数据线在所述第二感测时间中连接至所述感测初始化电压。

12. 根据权利要求9所述的数据驱动器,还包括:

第二放大器,所述第二放大器在第三感测时间中通过第三数据线提供数据信号,并且在第四感测时间中通过第四数据线提供数据信号,

其中所述采样/保持电路在所述第三感测时间中通过所述第四数据线接收感测电压,并且在所述第四感测时间中通过所述第三数据线接收感测电压。

13. 根据权利要求12所述的数据驱动器,其中所述第一放大器在所述第三感测时间中通过所述第一数据线提供黑数据电压,在所述第四感测时间中通过所述第二数据线提供所述黑数据电压,

其中所述第二放大器在所述第一感测时间中通过所述第三数据线提供所述黑数据电压,在所述第二感测时间中通过所述第四数据线提供所述黑数据电压。

14. 根据权利要求10所述的数据驱动器,其中所述第二数据线在所述第一驱动时间中连接至根据所述采样/保持电路通过所述第一数据线接收的感测电压而变化的驱动初始化电压,

其中所述第一数据线在所述第二驱动时间中连接至根据所述采样/保持电路通过所述第二数据线接收的感测电压而变化的驱动初始化电压。

15. 一种有机发光显示装置,包括:

第一数据线,所述第一数据线将数据信号提供至第一像素,并且将初始化电压提供至第二像素;

第二数据线,所述第二数据线将数据信号提供至所述第二像素,并且将所述初始化电

压提供至所述第一像素；

第一栅极线,所述第一栅极线将第一栅极信号提供至所述第一像素;和
第二栅极线,所述第二栅极线将第二栅极信号提供至所述第二像素。

16. 根据权利要求15所述的有机发光显示装置,其中所述第一像素包括:

第一晶体管,所述第一晶体管给所述第一像素中的有机发光二极管提供驱动电流;
第二晶体管,所述第二晶体管通过所述第一栅极信号导通,并且连接在所述第一晶体管的栅极电极和所述第一数据线之间;和

第三晶体管,所述第三晶体管通过所述第一栅极信号导通,并且连接在所述第一晶体管的输出所述驱动电流的电极和所述第二数据线之间。

17. 根据权利要求15所述的有机发光显示装置,其中所述第二像素包括:

第一晶体管,所述第一晶体管给所述第二像素中的有机发光二极管提供驱动电流;
第二晶体管,所述第二晶体管通过所述第二栅极信号导通,并且连接在所述第一晶体管的栅极电极和所述第二数据线之间;和

第三晶体管,所述第三晶体管通过所述第二栅极信号导通,并且连接在所述第一晶体管的输出所述驱动电流的电极和所述第一数据线之间。

18. 根据权利要求15所述的有机发光显示装置,其中所述第一数据线和所述第二数据线相邻设置在所述第一像素和所述第二像素之间。

19. 根据权利要求15所述的有机发光显示装置,其中所述第一数据线在第一驱动时间将数据信号提供至所述第一像素,并且在第二驱动时间将初始化电压提供至所述第二像素,

其中所述第一数据线在第一感测时间将数据信号提供至所述第一像素,并且在第二感测时间将初始化电压提供至所述第二像素和从所述第二像素接收感测电压。

20. 根据权利要求19所述的有机发光显示装置,其中所述第一像素的第二晶体管和第三晶体管在所述第一驱动时间和所述第一感测时间中通过所述第一栅极信号导通。

21. 根据权利要求19所述的有机发光显示装置,其中所述第二数据线在所述第二驱动时间中将数据信号提供至所述第二像素,并且在所述第一驱动时间中将初始化电压提供至所述第一像素,

其中所述第二数据线在所述第二感测时间中将数据信号提供至所述第二像素,并且在所述第一感测时间中将初始化电压提供至所述第一像素和从所述第一像素接收感测电压。

22. 根据权利要求21所述的有机发光显示装置,其中所述第二像素的第二晶体管和第三晶体管在所述第二驱动时间和所述第二感测时间中通过所述第二栅极信号导通。

23. 根据权利要求21所述的有机发光显示装置,还包括:

第三数据线,所述第三数据线将数据信号提供至第三像素,并且将初始化电压提供至第四像素;和

第四数据线,所述第四数据线将数据信号提供至所述第四像素,并且将初始化电压提供至所述第三像素,

其中所述第一栅极线将所述第一栅极信号提供至所述第三像素,

其中所述第二栅极线将所述第二栅极信号提供至所述第四像素。

24. 根据权利要求23所述的有机发光显示装置,其中所述第三数据线在所述第一感测

时间将黑数据电压提供至第三像素,所述第四数据线在所述第二感测时间将所述黑数据电压提供至所述第四像素。

25. 根据权利要求21所述的有机发光显示装置,其中所述第二数据线在所述第一驱动时间中将根据所述第二数据线从所述第一像素接收的感测电压而变化的初始化电压提供至所述第一像素,

其中所述第一数据线在所述第二驱动时间中将根据所述第一数据线从所述第二像素接收的感测电压而变化的初始化电压提供至所述第二像素。

数据驱动器及使用该数据驱动器的有机发光显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2017年12月11日提交的韩国专利申请No.10-2017-0169697的优先权，为了所有目的通过参考将该专利申请结合在此，如同在此完全阐述一样。

技术领域

[0003] 本公开内容涉及一种数据驱动器及使用该数据驱动器的有机发光显示装置。

背景技术

[0004] 响应于信息社会的发展，对于显示图像的各种显示装置的需求逐渐增加。诸如液晶显示 (LCD) 装置、等离子显示面板 (PDP) 和有机发光显示装置之类的一系列显示装置近来被广泛使用。

[0005] 在这些显示装置之中，有机发光显示装置近来成为显要，因为其是自发光显示装置，具有优异的特性，诸如快速响应速度、宽视角和出色的色再现性，并且可提供薄外形。

[0006] 近来，对于有机发光显示装置来说需要高分辨率和/或大面积。在具有高分辨率和/或大面积的有机发光显示装置中，当栅极驱动器和数据驱动器的输出栅极信号和数据信号的通道数量增加时，栅极驱动器和/或数据驱动器的制造成本增加，由此增加了有机发光显示装置的制造成本。此外，考虑到设计的美学角度，显示装置的边框趋于更窄。栅极驱动器和数据驱动器的输出栅极信号和数据信号的通道数量的增加可使显示面板与栅极驱动器和/或显示面板与数据驱动器之间的电线复杂化，这成为问题。此外，当栅极驱动器和数据驱动器的尺寸因通道数量增加而增加时，可能难以提供窄边框。

[0007] 此外，具有高开口率的有机发光显示装置可有利地发射高亮度光，由此降低功耗。因此，需要能够提供高开口率的方案。

发明内容

[0008] 本公开内容的各个方面提供了一种能够降低制造成本的数据驱动器及使用该数据驱动器的有机发光显示装置。

[0009] 还提供了一种可减小边框区域并且可增大开口率的具有高分辨率和/或大面积的有机发光显示装置。

[0010] 根据本公开内容的一个方面，一种数据驱动器，可包括：第一放大器；采样/保持电路；第一开关电路，所述第一开关电路选择性地驱动初始化电压和感测初始化电压连接至第一数据线和第二数据线；和第二开关电路，所述第二开关电路选择性地驱动所述第一放大器连接至所述第一数据线和所述第二数据线并且选择性地驱动所述采样/保持电路连接至所述第一数据线和所述第二数据线。

[0011] 根据本公开内容的另一个方面，一种数据驱动器，可包括：第一放大器，所述第一放大器在第一驱动时间中通过第一数据线提供数据信号，在第二驱动时间中通过第二数据线提供数据信号，在第一感测时间中通过所述第一数据线提供数据信号，并且在第二感测

时间中通过所述第二数据线提供数据信号;和采样/保持电路,所述采样/保持电路在所述第一感测时间中通过所述第二数据线接收感测电压并且在所述第二感测时间中通过所述第一数据线接收感测电压。

[0012] 根据本公开内容的另一个方面,一种有机发光显示装置,可包括:第一像素,所述第一像素通过第一数据线接收数据信号并且通过第二数据线接收初始化电压;第二像素,所述第二像素通过所述第二数据线接收数据信号并且通过所述第一数据线接收所述初始化电压;在第一方向上延伸的所述第一数据线;与所述第一数据线平行且相邻延伸的所述第二数据线;以及在第二方向上彼此相邻延伸的第一栅极线和第二栅极线,其中所述第一栅极线允许经由所述第一栅极线将栅极信号施加至所述第一像素,并且所述第二栅极线允许经由所述第二栅极线将所述栅极信号施加至所述第二像素。

[0013] 根据示例性实施方式,可提供一种能够降低制造成本的数据驱动器及使用该数据驱动器的有机发光显示装置。

[0014] 此外,可提供一种可减小边框区域并且可增大开口率的具有高分辨率和/或大面积的有机发光显示装置。

附图说明

[0015] 将从下面结合附图的详细描述更清楚地理解本公开内容的上述和其他的目的、特征和优点,其中:

[0016] 图1是图解根据示例性实施方式的有机发光显示装置的示例性构造的框图;

[0017] 图2是图解有机发光显示装置的驱动的实施方式的概念图;

[0018] 图3是图解根据示例性实施方式的有机发光显示装置中的包括像素的示例性显示面板的电路图;

[0019] 图4是图解根据示例性实施方式的有机发光显示装置中应用的像素的实施方式的电路图;

[0020] 图5A是在驱动模式中输入至图4中所示的像素的信号的时序图;

[0021] 图5B是图解在感测模式中输入至图4中所示的像素的信号的波形的时序图;

[0022] 图6是图解根据示例性实施方式的驱动器的示例性构造的框图;

[0023] 图7是图解根据示例性实施方式的像素与数据驱动器之间的示例性连接的电路图;

[0024] 图8A是图解在驱动模式中输入至图7中所示的像素和数据驱动器的信号的波形的时序图;

[0025] 图8B是图解在感测模式中输入至图7中所示的像素和数据驱动器的信号的波形的另一时序图;

[0026] 图9是图解根据示例性实施方式的像素与数据驱动器之间的另一示例性连接的电路图;

[0027] 图10A是图解在驱动模式中输入至图9中所示的像素和数据驱动器的信号的波形的时序图;

[0028] 图10B是图解在感测模式中输入至图9中所示的像素和数据驱动器的信号的波形的时序图。

具体实施方式

[0029] 下文中,将详细参照本公开内容的实施方式,附图中图解了这些实施方式的一些例子。在整个该申请中,应当参照附图,在附图中将使用相同的参考数字和符号指代相同或相似的组件。在本公开内容下面的描述中,在本公开内容的主题反而变得不清楚的情形中,将省略结合在此的已知功能和组件的详细描述。

[0030] 还将理解到,尽管在此可使用诸如“第一”、“第二”、“A”、“B”、“(a)”和“(b)”之类的术语描述各种要素,但这些术语仅仅用来将一个要素与另一个要素区分开。这些术语不限制这些要素的本质、顺序、次序或数量。将理解到,当称一要素“连接至”或“耦接至”另一要素时,其不仅可“直接连接或耦接至”另一要素,而且还可经由“中间”要素“间接连接或耦接至”另一要素。

[0031] 图1是图解根据示例性实施方式的有机发光显示装置的示例性构造的框图。

[0032] 参照图1,有机发光显示装置100可包括显示面板110、数据驱动器120、栅极驱动器130和控制器140。

[0033] 显示面板110可包括多个像素101。多个像素101可被施加至此的数据信号和栅极信号驱动,并且可响应于数据信号的数据电压电平表现出灰度级。多个像素101的每一个可发射红色光、蓝色光和绿色光。然而,多个像素101发射的光的颜色不限于此。

[0034] 给多个像素101传输数据信号的数据线D1, ..., 和D_m、以及给多个像素101传输栅极信号的栅极线G1, ..., 和G_n可设置在显示面板110上。数据线D1, ..., 和D_m可与栅极线G1, ..., 和G_n交叉。多个像素101可连接至数据线D1, ..., 和D_m以及栅极线G1, ..., 和G_n。设置在显示面板110上的电线不限于数据线D1, ..., 和D_m以及栅极线G1, ..., 和G_n。

[0035] 数据驱动器120可给数据线D1, ..., 和D_m传输数据信号。从数据驱动器120输出的数据信号可以是模拟数据信号。模拟数据信号可以是对应于灰度级的数据电压。数据驱动器120可包括多个驱动器集成电路(IC)。可根据显示面板110的分辨率确定数据驱动器120的驱动器IC的数量。

[0036] 栅极驱动器130可使栅极信号按顺序驱动至栅极线G1, ..., 和G_n。尽管栅极驱动器130被示出为与显示面板110分离的组件,但本公开内容不限于此。栅极驱动器可被提供为设置在显示面板110的特定区域中的面板内栅极(GIP)电路。尽管栅极驱动器130被示出为设置在显示面板110的一侧,但本公开内容不限于此。栅极驱动器130可包括多个驱动器IC。

[0037] 数据驱动器120和栅极驱动器130可经由印刷电路板(PCB)连接至显示面板110。

[0038] 控制器140可输出控制信号,以控制数据驱动器120和栅极驱动器130。控制器140可给数据驱动器120传输数字数据信号。控制器140可从外部源接收图像信号,将图像信号转换为数字数据信号并将数字数据信号传输至数据驱动器120。

[0039] 图2是图解有机发光显示装置的驱动的实施方式的概念图。

[0040] 参照图2,在显示面板110中,第一数据线D1和第二数据线D2彼此平行在第一方向上延伸,而第一栅极线GL1到第四栅极线GL4彼此平行在第二方向上延伸。此外,第一栅极线GL1到第四栅极线GL4之中的第二栅极线GL2和第三栅极线GL3可彼此相邻设置。第二栅极线GL2和第三栅极线GL3彼此相邻可指在第二栅极线GL2与第三栅极线GL3之间未设置像素。然而,本公开内容不限于此。

[0041] 第一像素101a的开关晶体管STa可连接至第一数据线D1和第一栅极线GL1。第二像

素101b的开关晶体管STb可连接至第一数据线D1和第二栅极线GL2。第三像素101c的开关晶体管STa可连接至第二数据线D2和第一栅极线GL1。第四像素101d的开关晶体管STb可连接至第二数据线D2和第二栅极线GL2。

[0042] 第五像素102a的开关晶体管STa可连接至第一数据线D1和第三栅极线GL3。第六像素102b的开关晶体管STb可连接至第一数据线D1和第四栅极线GL4。第七像素102c的开关晶体管STa可连接至第二数据线D2和第三栅极线GL3。第八像素102d的开关晶体管STb可连接至第二数据线D2和第四栅极线GL4。

[0043] 尽管显示面板110被示出为包括以 2×4 矩阵布置的多个像素,但这仅仅是说明性的示例,本公开内容不限于此。

[0044] 例如,在包括如上所述布置的多个像素的显示面板110中,数据信号可提供至像素,使得数据信号可在不同时间点提供至第一像素101a和第二像素101b。更具体地,在第一水平时间Hsync期间,数据信号可提供至数据线D1, ..., 和D2两次,并且第一栅极信号和第二栅极信号可按顺序施加至第一栅极线GL1和第二栅极线GL2。以这种方式驱动显示面板110的方法可称为双速率驱动(DRD)方法。

[0045] 当使用DRD方法驱动有机发光显示装置时,可减少设置在显示面板110上的数据线D1, ..., 和Dn的数量。当数据线D1, ..., 和Dn的数量减少时,可使用具有更少数量的输出数据信号的通道的数据驱动器。因此,与显示面板110的分辨率相比,显示面板110中使用的数据驱动器120可具有更少数量的输出数据信号的通道。此外,当数据驱动器120使用多个驱动器IC时,可减少驱动器IC的数量。然而,这可增加设置在显示面板110上的栅极线的数量和栅极驱动器130的制造成本,这成为问题。这进而可增加有机发光显示装置100的制造成本。此外,由于栅极驱动器130与显示面板110之间的电线数量的增加,难以提供窄边框。

[0046] 图3是图解根据示例性实施方式的有机发光显示装置中的包括像素的示例性显示面板的电路图。

[0047] 参照图3,第一像素101a可包括有机发光二极管OLEDa和像素电路,像素电路包括第一晶体管T1a到第三晶体管T3a和电容器C1a。第二像素101b可包括有机发光二极管OLEDb和像素电路,像素电路包括第一晶体管T1b到第三晶体管T3b和电容器C1b。第一晶体管T1a和T1b可以是给有机发光二极管OLEDa和OLEDb提供驱动电流的驱动晶体管。此外,第二晶体管T2a和T2b可对应于图2中所示的开关晶体管STa和STb。

[0048] 在第一像素101a中,第一晶体管T1a可具有连接至第一节点N1a的栅极电极、连接至提供第一电压EVDD的第一电压线VL1a的第一电极、以及连接至第二节点N2a的第二电极。第二晶体管T2a可具有连接至栅极线GL1的栅极电极、连接至提供数据电压Vdata的数据线DL的第一电极、以及连接至第一节点N1a的第二电极。第三晶体管T3a可具有连接至第一感测线Sense1的栅极电极、连接至第二节点N2a的第一电极、以及连接至传输基准电压Vref的第二电压线VL2的第二电极。第一电容器C1a可具有连接至第一节点N1a的第一电极和设置在第二节点N2a与第三晶体管T3a之间的第二电极。此外,有机发光二极管OLEDa可具有连接至第二节点N2a的阳极和被传输第二电压EVSS的阴极。

[0049] 在第二像素101b中,第一晶体管T1b可具有连接至第一节点N1b的栅极电极、连接至提供第一电压EVDD的第一电压线VL1b的第一电极、以及连接至第二节点N2b的第二电极。第二晶体管T2b可具有连接至栅极线GL2的栅极电极、连接至提供数据电压Vdata的数据线

DL的第一电极、以及连接至第一节点N1b的第二电极。第三晶体管T3b可具有连接至第二感测线Sense2的栅极电极、连接至第二节点N2b的第一电极、以及连接至传输基准电压Vref的第二电压线VL2的第二电极。第一电容器C1b可具有连接至第一节点N1b的第一电极和设置在第二节点N2b与第三晶体管T3b之间的第二电极。此外,有机发光二极管OLEDb可具有连接至第二节点N2b的阳极和被传输第二电压EVSS的阴极。

[0050] 通过第二电压线VL2传输的基准电压Vref可以是感测电压Vsense和初始化电压Vinit之一。可通过第二电压线VL2在不同时间点传输感测电压Vsense和初始化电压Vinit。感测电压Vsense可以是在特定时间点(即,感测时间)已施加至第二电压线VL2的电压。

[0051] 尽管如上构造的像素101a和101b共用单条数据线DL,但两条栅极线GL1和GL2以及两条感测线Sense1和Sense2是必需的。这相应增加了传输栅极信号和感测信号的栅极驱动器130的尺寸,这成为问题。栅极驱动器130的尺寸增加可不利地增加边框区域。此外,还可增加设置在显示面板110上的栅极线的数量和感测线的数量,由此降低了显示面板110的开口率,这成为问题。

[0052] 图4是图解根据示例性实施方式的有机发光显示装置中应用的像素的实施方式的电路图。

[0053] 参照图4,在第一像素101a中,第一晶体管T1a可具有连接至第一节点N1a的栅极电极、连接至传输第一电压EVDD的第一电压线VL1a的第一电极、以及连接至第二节点N2a的第二电极。第二晶体管T2a可具有连接至第一栅极线GL1的栅极电极、连接至第一数据线DL1的第一电极、以及连接至第一节点N1a的第二电极。第三晶体管T3a可具有连接至第一栅极线GL1的栅极电极、连接至第二数据线DL2的第一电极、以及连接至第二节点N2a的第二电极。第一电容器C1a可设置在第一节点N1a与第二节点N2a之间。此外,有机发光二极管OLEDa可具有连接至第二节点N2a的阳极和被传输第二电压EVSS的阴极。

[0054] 在第二像素101b中,第一晶体管T1b可具有连接至第一节点N1b的栅极电极、连接至第一电压线VL1b的第一电极、以及连接至第二节点N2b的第二电极。第二晶体管T2b可具有连接至第二栅极线GL2的栅极电极、连接至第二数据线DL2的第一电极、以及连接至第一节点N1b的第二电极。第三晶体管T3b可具有连接至第二栅极线GL2的栅极电极、连接至第一数据线DL1的第一电极、以及连接至第二节点N2b的第二电极。第一电容器C1b可设置在第一节点N1b与第二节点N2b之间。此外,有机发光二极管OLEDb可具有连接至第二节点N2b的阳极和被传输第二电压EVSS的阴极。

[0055] 如上所述在显示面板110上设置像素101a和101b的情形中,与图3中所示的像素的情形中不同,不需要感测信号。由于栅极驱动器130不需要输出感测信号,所以可减少通道的数量,由此减小栅极驱动器130的尺寸。此外,当栅极驱动器130包括多个驱动器IC时,还可减少驱动器IC的数量。因此,可降低有机发光显示装置的制造成本。此外,由于减小了栅极驱动器130的尺寸并且减少了驱动器IC的数量,所以可减小显示装置100的边框区域的尺寸。此外,由于不输出感测信号,所以不必在显示面板110上设置感测线Sense1和Sense2。这可相应增大显示面板110的开口率。

[0056] 此外,有机发光显示装置100配置成感测第一晶体管T1a和T1b以及有机发光二极管OLEDa和OLEDb的阈值电压、迁移率等并且修正数据信号。这可相应提高图像质量并且补偿劣化,由此增加有机发光显示装置100的寿命。在这点上,图3中所示的显示面板110可通

过经由第二电压线VL2感测第二节点N2a和N2b的电压来获得与阈值电压、迁移率等有关的信息。

[0057] 相比之下,当在显示面板110上设置图4中所示的像素时,第二电压线VL2可以是不必要的。

[0058] 图5A是在驱动模式中输入至图4中所示的像素的信号的时序图。

[0059] 参照图5A,驱动模式可以是在显示面板110上显示图像的模式。驱动模式可包括第一驱动时间TD1和第二驱动时间TD2。然而,根据本公开内容的驱动模式不限于此。

[0060] 在第一驱动时间TD1中,通过第一栅极线GL1提供第一栅极信号g1,并且可通过第一数据线DL1提供第一数据信号Vdata1。此外,可通过第二数据线DL2提供驱动初始化电压VPRER。在第一驱动时间TD1中,第一像素101a的第二晶体管T2a和第三晶体管T3a可响应于第一栅极信号g1导通。在此,第二像素101b的第二晶体管T2b和第三晶体管T3b可保持截止。

[0061] 当第一像素101a的第二晶体管T2a和第三晶体管T3a导通时,数据信号可传输至第一像素101a的第一节点N1a,并且驱动初始化电压VPRER可传输至第一像素101a的第二节点N2a。第一电容器C1a和有机发光二极管OLEDa的阳极被驱动初始化电压VPRER初始化,同时通过传输至第一节点N1a的第一数据信号Vdata1,可导致驱动电流从第一晶体管T1a的第一电极流到第二电极。由于驱动电流可提供至有机发光二极管OLEDa,所以在对应于第一数据信号Vdata1的驱动电流提供至有机发光二极管OLEDa的情况下,从第一像素101a发射光。由于第二像素101b的第二晶体管T2b和第三晶体管T3b保持截止,所以在没有驱动电流提供至有机发光二极管OLEDb的情况下,从第二像素101b不发射光。

[0062] 在第二驱动时间TD2中,可通过第二栅极线GL2提供第二栅极信号g2,可通过第一数据线DL1提供驱动初始化电压VPRER,并且可通过第二数据线DL2提供第二数据信号Vdata2。在第二驱动时间TD2中,第一像素101a的第二晶体管T2a和第三晶体管T3a可保持截止,而第二像素101b的第二晶体管T2b和第三晶体管T3b可响应于第二栅极信号g2导通。

[0063] 由于第二晶体管T2a和第三晶体管T3a保持截止,所以在没有驱动电流提供至有机发光二极管OLEDa的情况下,从第一像素101a不发射光。当第二像素101b的第二晶体管T2b和第三晶体管T3b导通时,第二数据信号Vdata2可传输至第二像素101b的第一节点N1b,并且驱动初始化电压VPRER可传输至第二节点N2b。第一电容器C1b和有机发光二极管OLEDb的阳极被驱动初始化电压VPRER初始化,同时通过传输至第一节点N1b的第二数据信号Vdata2,可导致驱动电流从第一晶体管T1b的第一电极流到第二电极。由于驱动电流可提供至有机发光二极管OLEDb,所以在对应于第二数据信号Vdata2的驱动电流提供至有机发光二极管OLEDb的情况下,从第二像素101b发射光。

[0064] 图5B是图解在感测模式中输入至图4中所示的像素的信号的波形的时序图。

[0065] 参照图5B,感测模式可以是感测设置在显示面板110上的像素101的晶体管T1和有机发光二极管的阈值电压和/或迁移率的模式。感测模式可包括第一感测时间TS1和第二感测时间TS2。然而,根据本公开内容的感测模式不限于此。

[0066] 第一感测时间TS1可包括第一写入时间Tsr1和第一读取时间Tss1,第二感测时间TS2可包括第二写入时间Tsr2和第二读取时间Tss2。尽管在图5B中写入时间Tsr1和Tsr2被示出为比读取时间Tss1和Tss2短,但这仅仅是说明性的示例,本公开内容不限于此。在第一感测时间TS1中,可通过第一栅极线GL1传输第一栅极信号g1。在第一感测时间TS1中,第一

像素101a的第二晶体管T2a和第三晶体管T3a可通过第一栅极信号g1导通。此外,在第一感测时间TS1中可通过第一数据线DL1传输第一数据信号Vdata1,而在第一感测时间TS1的第一写入时间Tsr1中可通过第二数据线DL2传输感测初始化电压VPRES。因而,在第一写入时间Tsr1中感测初始化电压VPRES可传输至第二节点N2a。

[0067] 在第一感测时间TS1中,当第一数据信号Vdata1传输至第一像素101a的第一晶体管T1a的栅极电极时,对应于第一数据信号Vdata1的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1a。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDa的阈值电压低的电压电平。因此,有机发光二极管OLEDa可不产生光。

[0068] 在第一读取时间Tss1中,可不通过第二数据线DL2传输感测初始化电压VPRES。当不通过第二数据线DL2传输感测初始化电压VPRES时,第二数据线DL2可保持第二节点N2a的电压,并且可通过感测第二数据线DL2的感测电压Vsense确定与晶体管和有机发光二极管的阈值电压、迁移率等有关的信息。

[0069] 在第二感测时间TS2中,可通过第二栅极线GL2传输第二栅极信号g2。在第二感测时间TS2中,第二像素101b的第二晶体管T2b和第三晶体管T3b可通过第二栅极信号g2导通。进而,在第二感测时间TS2中,可通过第二数据线DL2传输第二数据信号Vdata2,同时可通过第一数据线DL1传输感测初始化电压VPRES。此外,在第二感测时间TS2的第二写入时间Tsr2中可通过第一数据线DL1传输感测初始化电压VPRES。因而,仅在第二写入时间Tsr2中,感测初始化电压VPRES可传输至第二节点N2b。

[0070] 在第二写入时间Tsr2中,当第二数据信号Vdata2传输至第二像素101b的第一晶体管T1b的栅极电极时,对应于第二数据信号Vdata2的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1b。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDb的阈值电压低的电压电平。因此,有机发光二极管OLEDb可不产生光。

[0071] 在第二读取时间Tss2中,可不通过第一数据线DL1传输感测初始化电压VPRES。当不通过第一数据线DL1传输感测初始化电压VPRES时,第一数据线DL1可保持第二节点N2b的电压,并且可通过感测第一数据线DL1的感测电压Vsense确定与晶体管和有机发光二极管的阈值电压、迁移率等有关的信息。

[0072] 因此,代替使用单独的线,如图3中所示的第二电压线VL2,可使用数据线DL1和DL2给像素101a和101b施加数据信号和初始化电压。此外,可感测施加至数据线DL1和DL2的感测电压Vsense。

[0073] 图6是图解根据示例性实施方式的数据驱动器的示例性构造的框图。

[0074] 参照图6,数据驱动器120可包括第一放大器121、采样/保持电路122、第一开关电路123和第二开关电路124。第一开关电路123和第二开关电路124二者可连接至第一数据线DL1和第二数据线DL2,以响应于驱动模式和感测模式将第一数据线DL1和第二数据线DL2连接至第一放大器121或采样/保持电路122。此外,第一开关电路123和第二开关电路124可响应于驱动模式和感测模式给第一数据线DL1或第二数据线DL2提供驱动初始化电压VPRER或感测初始化电压VPRES。驱动模式可以是在显示面板110上显示图像的模式,感测模式可以是感测设置在显示面板110上的像素101的晶体管T1和有机发光二极管的阈值电压和/或迁移率的模式。此外,驱动模式可包括第一驱动时间TD1和第二驱动时间TD2,感测模式可包括第一感测时间TS1和第二感测时间TS2。然而,根据本公开内容的驱动模式或感测模式不限

于此。

[0075] 第一放大器121可在第一驱动时间TD1中通过第一数据线DL1提供数据信号,而在第二驱动时间TD2中通过第二数据线DL2提供数据信号。第一放大器121可在第一感测时间TS1中通过第一数据线DL1提供第一数据信号Vdata1,而在第二感测时间TS2中通过第二数据线DL2提供第二数据信号Vdata2。此外,第一放大器121可在通过第二数据线DL2提供第二数据信号Vdata2之前通过第一数据线DL1提供第一数据信号Vdata1。第一放大器121可通过在第一驱动时间TD1和第二驱动时间TD2中按顺序输出第一数据信号和第二数据信号,通过第一数据线DL1和第二数据线DL2按顺序提供第一数据信号和第二数据信号。

[0076] 采样/保持电路122可在第一感测时间TS1中通过第二数据线DL2接收感测电压,在第二感测时间TS2中通过第一数据线DL1接收感测电压。

[0077] 采样/保持电路122可在第一感测时间TS1和第二感测时间TS2中接收与第一像素101a的第二节点N2a的电压和第二像素101b的第二节点N2b的电压对应的感测电压。采样/保持电路122可在第一感测时间TS1和第二感测时间TS2中按顺序接收第一像素101a的第二节点N2a的电压和第二像素101b的第二节点N2b的电压。

[0078] 因此,数据驱动器120可连接至数据线DL1和DL2,以给数据线DL1和DL2传输数据信号并且从数据线DL1和DL2接收感测电压。数据驱动器120的该构造可减少与数据线DL1和DL2以外的其他线连接的通道的数量。

[0079] 图7是图解根据示例性实施方式的像素与数据驱动器之间的示例性连接的电路图。

[0080] 参照图7,第一像素101a和第二像素101b可设置在显示面板110上。第一像素101a和第二像素101b可经由第一数据线DL1和第二数据线DL2连接至数据驱动器120。此外,第一数据线DL1和第二数据线DL2可彼此相邻设置,同时第一栅极线GL1和第二栅极线GL2可彼此相邻设置。术语“相邻设置”可指在两条线之间未设置像素。

[0081] 在第一像素101a中,第一晶体管T1a可具有连接至第一节点N1a的栅极电极、连接至传输第一电压EVDD的第一电压线VL1a的第一电极、以及连接至第二节点N2a的第二电极。第二晶体管T2a可具有连接至第一栅极线GL1的栅极电极、连接至第一数据线DL1的第一电极、以及连接至第一节点N1a的第二电极。第三晶体管T3a可具有连接至第一栅极线GL1的栅极电极、连接至第二数据线DL2的第一电极、以及连接至第二节点N2a的第二电极。第一电容器C1a可设置在第一节点N1a与第二节点N2a之间。此外,有机发光二极管OLEDa可具有连接至第二节点N2a的阳极和被传输第二电压EVSS的阴极。

[0082] 在第二像素101b中,第一晶体管T1b可具有连接至第一节点N1b的栅极电极、连接至第一电压线VL1b的第一电极、以及连接至第二节点N2b的第二电极。第二晶体管T2b可具有连接至第二栅极线GL2的栅极电极、连接至第二数据线DL2的第一电极、以及连接至第一节点N1b的第二电极。第三晶体管T3b可具有连接至第二栅极线GL2的栅极电极、连接至第一数据线DL1的第一电极、以及连接至第二节点N2b的第二电极。第一电容器C1b可设置在第一节点N1b与第二节点N2b之间。此外,有机发光二极管OLEDb可具有连接至第二节点N2b的阳极和被传输第二电压EVSS的阴极。

[0083] 数据驱动器120可包括第一放大器121、采样/保持电路122、第一开关电路123和第二开关电路124。

[0084] 第一放大器121可在第一驱动时间TD1中通过第一数据线DL1提供数据信号,而在第二驱动时间TD2中通过第二数据线DL2提供数据信号。第一放大器121可在第一感测时间TS1中通过第一数据线DL1提供数据信号,而在第二感测时间TS2中通过第二数据线DL2提供数据信号。

[0085] 采样/保持电路122可在第一感测时间TS1中通过第二数据线DL2接收感测电压,在第二感测时间TS2中通过第一数据线DL1接收感测电压。

[0086] 第一开关电路123可包括第一到第四开关SW1a、SW1b、SW2a和SW2b。第一开关SW1a可选择性地给第一数据线DL1传输感测初始化电压VPRES,第二开关SW1b可选择性地给第二数据线DL2传输感测初始化电压VPRES,第三开关SW2a可选择性地给第一数据线DL1传输驱动初始化电压VPRER,第四开关SW2b可选择性地给第二数据线DL2传输驱动初始化电压VPRER。

[0087] 第一开关SW1a可通过第一电压选择信号SPRE1导通,第二开关SW1b可通过第二电压选择信号SPRE2导通。此外,第三开关SW2a可通过第三电压选择信号RPRE1导通,第四开关SW2b可通过第四电压选择信号RPRE2导通。

[0088] 第二开关电路124可包括第五到第八开关SW3a、SW3b、SW4a和SW4b。第五开关SW3a和第六开关SW3b可响应于第一模式选择信号DSEL1或第二模式选择信号DSEL2选择性地将第一放大器121连接至第一数据线DL1或第二数据线DL2。第七开关SW4a和第八开关SW4b可响应于第三模式选择信号SSEL1或第四模式选择信号SSEL2选择性地将采样/保持电路122连接至第一数据线DL1或第二数据线DL2。

[0089] 第五开关SW3a可通过第一模式选择信号DSEL1导通,第六开关SW3b可通过第二模式选择信号DSEL2导通,第七开关SW4a可通过第三模式选择信号SSEL1导通,第八开关SW4b可通过第四模式选择信号SSEL2导通。

[0090] 第一开关电路123和第二开关电路124中包括的第一到第八开关SW1a到SW4b可以是p-型金属氧化物半导体(MOS)晶体管。

[0091] 图8A是图解在驱动模式中输入至图7中所示的像素和数据驱动器的信号的波形的时序图。

[0092] 参照图8A,可在第一驱动时间TD1中传输第一栅极信号g1。此外,在第一驱动时间TD1中,第四电压选择信号RPRE2可作为导通信号ON传输,并且第一模式选择信号DSEL1可作为导通信号ON传输。因而,在第一驱动时间TD1中,第一像素101a的第二晶体管T2a和第三晶体管T3a可通过第一栅极信号g1导通。此外,在第一驱动时间TD1中,第四开关SW2b可通过第四电压选择信号RPRE2导通,并且第五开关SW3a可通过第一模式选择信号DSEL1导通。因而,在第一驱动时间TD1中,可通过第一数据线DL1传输第一数据信号Vdata1,并且可通过第二数据线DL2传输驱动初始化电压VPRER。

[0093] 因此,第一数据信号Vdata1可传输至第一像素101a的第一节点N1a,并且驱动初始化电压VPRER可传输至第一像素101a的第二节点N2a。第一数据信号Vdata1也可传输至第一像素101a的第一晶体管T1a的栅极电极,使得对应于第一数据信号Vdata1的驱动电流可在从第一电极到第二电极的方向上流过第一晶体管T1a。在此,由于驱动初始化电压VPRER传输至第一晶体管T1a的第二电极,所以可通过驱动初始化电压VPRER修正从第一电极流到第二电极的驱动电流。因而,可通过驱动初始化电压VPRER修正流过有机发光二极管OLEDa的

驱动电流。当驱动初始化电压VPRER对应于与阈值电压、迁移率等有关的信息时,流过有机发光二极管OLEDa的驱动电流可以是补偿阈值电压和迁移率的驱动电流。

[0094] 在第二驱动时间TD2中,可传输第二栅极信号g2。在第二驱动时间TD2中,第三电压选择信号RPRE1可作为导通信号ON传输,并且第二模式选择信号DSEL2可作为导通信号ON传输。因而,在第二驱动时间TD2中,第二像素101b的第二晶体管T2b和第三晶体管T3b可通过第二栅极信号g2导通。此外,在第二驱动时间TD2中,第三开关SW2a可通过第三电压选择信号RPRE1导通,并且第六开关SW3b可通过第二模式选择信号DSEL2导通。因而,在第二驱动时间TD2中,可通过第二数据线DL2传输第二数据信号Vdata2,同时可通过第一数据线DL1传输驱动初始化电压VPRER。

[0095] 因此,第二数据信号Vdata2可传输至第二像素101b的第一节点N1b,并且驱动初始化电压VPRER可传输至第二像素101b的第二节点N2b。第二数据信号Vdata2也可传输至第二像素101b的第一晶体管T1b的栅极电极,使得对应于第二数据信号Vdata2的驱动电流可在从第一电极到第二电极的方向上流过第一晶体管T1b。由于驱动初始化电压VPRER传输至第一晶体管T1b的第二电极,所以可通过驱动初始化电压VPRER修正从第一电极流到第二电极的驱动电流。因而,可通过驱动初始化电压VPRER修正流过有机发光二极管OLEDb的驱动电流。当驱动初始化电压VPRER对应于与阈值电压、迁移率等有关的信息时,流过有机发光二极管OLEDb的驱动电流可以是补偿阈值电压和迁移率的驱动电流。

[0096] 图8B是图解输入至图7中所示的像素和数据驱动器的信号的波形的另一时序图。

[0097] 参照图8B,第一感测时间TS1可包括第一写入时间Tsr1和第一读取时间Tss1,第二感测时间TS2可包括第二写入时间Tsr2和第二读取时间Tss2。

[0098] 在第一感测时间TS1中,可通过第一栅极线GL1传输第一栅极信号g1。此外,在第一感测时间TS1的第一写入时间Tsr1中,第二电压选择信号SPRE2可作为导通信号ON传输,并且第一模式选择信号DSEL1可作为导通信号ON传输。此外,在第一读取时间Tss1中,第四模式选择信号SSEL2可作为导通信号ON传输。因而,在第一感测时间TS1中,第一像素101a的第二晶体管T2a和第三晶体管T3a可通过第一栅极信号g1导通,并且第五开关SW3a可通过第一模式选择信号DSEL1导通。此外,第二开关SW1b可在第一感测时间TS1的第一写入时间Tsr1中通过第二电压选择信号SPRE2导通,而第八开关SW4b可在第一感测时间TS1的第一读取时间Tss1中通过第四模式选择信号SSEL2导通。

[0099] 因而,在第一感测时间TS1中,第一数据信号Vdata1可传输至第一数据线DL1,并且感测初始化电压VPRES可传输至第二数据线DL2。此外,在第一感测时间TS1的第一写入时间Tsr1中,可通过第二数据线DL2传输感测初始化电压VPRES。因而,感测初始化电压VPRES可仅在第一写入时间Tsr1中传输至第二节点N2a。

[0100] 在第一写入时间Tsr1中,当第一数据信号Vdata1传输至第一像素101a的第一晶体管T1a的栅极电极时,对应于第一数据信号Vdata1的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1a。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDa的阈值电压低的电压电平。因此,有机发光二极管OLEDa可不产生光。

[0101] 在第一读取时间Tss1中,第二开关SW1b可截止,而第八开关SW4b可导通。此外,第五开关SW3a可保持导通。当第二开关SW1b截止时,感测初始化电压VPRES不再传输至第二数据线DL2。由于第八开关SW4b保持导通,所以采样/保持电路122可连接至第二数据线DL2。因

而,在第一读取时间 T_{ss1} 中,采样/保持电路122可经由第三晶体管 T_{3a} 、第二数据线 DL_2 和第八开关 SW_{4b} 接收第一像素101a的第二节点 N_{2a} 的电压。

[0102] 在第二感测时间 TS_2 中,可通过第二栅极线 GL_2 传输第二栅极信号 g_2 。此外,在第二感测时间 TS_2 的第二写入时间 T_{sr2} 中,第一电压选择信号 $SPRE_1$ 可作为导通信号 ON 传输,并且第二模式选择信号 $DSEL_2$ 可作为导通信号 ON 传输。此外,在第二读取时间 T_{ss2} 中,第三模式选择信号 $SSEL_1$ 可作为导通信号 ON 传输。因而,在第二感测时间 TS_2 中,第二像素101b的第二晶体管 T_{2b} 和第三晶体管 T_{3b} 可通过第二栅极信号 g_2 导通,并且第六开关 SW_{3b} 可通过第二模式选择信号 $DSEL_2$ 导通。此外,第一开关 SW_{1a} 可在第二感测时间 TS_2 的第二写入时间 T_{sr2} 中通过第一电压选择信号 $SPRE_1$ 导通,而第七开关 SW_{4a} 可在第二感测时间 TS_2 的第二读取时间 T_{ss2} 中通过第三模式选择信号 $SSEL_1$ 导通。

[0103] 因而,可通过第二数据线 DL_2 传输第二数据信号 V_{data2} ,同时可通过第一数据线 DL_1 传输感测初始化电压 V_{PRES} 。此外,在第二感测时间 TS_2 的第二写入时间 T_{sr2} 中,可通过第一数据线 DL_1 传输感测初始化电压 V_{PRES} 。因而,感测初始化电压 V_{PRES} 可仅在第二写入时间 T_{sr2} 中传输至第二节点 N_{2b} 。

[0104] 在第二写入时间 T_{sr2} 中,当第二数据信号 V_{data2} 传输至第二像素101b的第一晶体管 T_{1b} 的栅极电极时,对应于第二数据信号 V_{data2} 的感测电流可在从第一电极到第二电极的方向上流过第一晶体管 T_{1b} 。在此,感测初始化电压 V_{PRES} 可具有比有机发光二极管 $OLED_b$ 的阈值电压低的电压电平。因此,有机发光二极管 $OLED_b$ 可不产生光。

[0105] 在第二读取时间 T_{ss2} 中,第一开关 SW_{1a} 可截止,并且第七开关 SW_{4a} 可导通。此外,第六开关 SW_{3b} 可保持导通。当第一开关 SW_{1a} 截止时,可不再通过第一数据线 DL_1 传输感测初始化电压 V_{PRES} 。由于第七开关 SW_{4a} 保持导通,所以采样/保持电路122可连接至第一数据线 DL_1 。因而,在第二读取时间 T_{ss2} 中,采样/保持电路122可经由第三晶体管 T_{3b} 、第一数据线 DL_1 和第七开关 SW_{4a} 接收第二像素101b的第二节点 N_{2b} 的电压。

[0106] 图9是图解根据示例性实施方式的像素与数据驱动器之间的另一示例性连接的电路图。

[0107] 参照图9,第一像素101a、第二像素101b、第三像素101c和第四像素101d可设置在显示面板110上。此外,第一到第四像素101a、101b、101c和101d的每一个可以是发射红色光、绿色光、蓝色光和白色光之一的像素。然而,第一到第四像素101a到101d发射的光的颜色不限于此。第一像素101a和第二像素101b可通过第一数据线 DL_1 和第二数据线 DL_2 连接至数据驱动器120,第三像素101c和第四像素101d可通过第三数据线 DL_3 和第四数据线 DL_4 连接至数据驱动器120。数据驱动器120可以是多个驱动器IC之一。然而,根据本公开内容的数据驱动器不限于此。第一数据线 DL_1 和第二数据线 DL_2 可彼此相邻设置,同时第三数据线 DL_3 和第四数据线 DL_4 可彼此相邻设置。此外,第一栅极线 GL_1 和第二栅极线 GL_2 可彼此相邻设置。术语“相邻设置”可指在两条线之间未设置像素。

[0108] 在第一像素101a中,第一晶体管 T_{1a} 可具有连接至第一节点 N_{1a} 的栅极电极、连接至传输第一电压 EV_{DD} 的第一电压线 VL_{1a} 的第一电极、以及连接至第二节点 N_{2a} 的第二电极。第二晶体管 T_{2a} 可具有连接至第一栅极线 GL_1 的栅极电极、连接至第一数据线 DL_1 的第一电极、以及连接至第一节点 N_{1a} 的第二电极。第三晶体管 T_{3a} 可具有连接至第一栅极线 GL_1 的栅极电极、连接至第二数据线 DL_2 的第一电极、以及连接至第二节点 N_{2a} 的第二电极。第一电容

器C1a可设置在第一节点N1a与第二节点N2a之间。此外,有机发光二极管OLEDa可具有连接至第二节点N2a的阳极和被传输第二电压EVSS的阴极。

[0109] 在第二像素101b中,第一晶体管T1b可具有连接至第一节点N1b的栅极电极、连接至第一电压线VL1b的第一电极、以及连接至第二节点N2b的第二电极。第二晶体管T2b可具有连接至第二栅极线GL2的栅极电极、连接至第二数据线DL2的第一电极、以及连接至第一节点N1b的第二电极。第三晶体管T3b可具有连接至第二栅极线GL2的栅极电极、连接至第一数据线DL1的第一电极、以及连接至第二节点N2b的第二电极。第一电容器C1b可设置在第一节点N1b与第二节点N2b之间。此外,有机发光二极管OLEDb可具有连接至第二节点N2b的阳极和被传输第二电压EVSS的阴极。

[0110] 在第三像素101c中,第一晶体管T1c可具有连接至第一节点N1c的栅极电极、连接至传输第一电压EVDD的第一电压线VL1c的第一电极、以及连接至第二节点N2c的第二电极。第二晶体管T2c可具有连接至第一栅极线GL1的栅极电极、连接至第三数据线DL3的第一电极、以及连接至第一节点N1c的第二电极。第三晶体管T3c可具有连接至第一栅极线GL1的栅极电极、连接至第四数据线DL4的第一电极、以及连接至第二节点N2c的第二电极。第一电容器C1c可设置在第一节点N1c与第二节点N2c之间。此外,有机发光二极管OLEDc可具有连接至第二节点N2c的阳极和被传输第二电压EVSS的阴极。

[0111] 在第四像素101d中,第一晶体管T1d可具有连接至第一节点N1d的栅极电极、连接至第一电压线VL1d的第一电极、以及连接至第二节点N2d的第二电极。第二晶体管T2d可具有连接至第二栅极线GL2的栅极电极、连接至第四数据线DL4的第一电极、以及连接至第一节点N1d的第二电极。第三晶体管T3d可具有连接至第二栅极线GL2的栅极电极、连接至第三数据线DL3的第一电极、以及连接至第二节点N2d的第二电极。第一电容器C1d可设置在第一节点N1d与第二节点N2d之间。此外,有机发光二极管OLEDd可具有连接至第二节点N2d的阳极和被传输第二电压EVSS的阴极。

[0112] 数据驱动器120可包括第一开关电路123a、第二开关电路124a、第三开关电路123b和第四开关电路124b。此外,数据驱动器120可进一步包括选择性地连接至第一数据线DL1和第二数据线DL2的第一放大器121a、选择性地连接至第三数据线DL3和第四数据线DL4的第二放大器121b、以及选择性地连接至第一至第四数据线DL1至DL4的采样/保持电路122。

[0113] 第一开关电路123a可包括第一开关SW1a、第二开关SW1b、第三开关SW2a和第四开关SW2b。第一开关SW1a和第二开关SW1b可响应于第一电压选择信号SPRE1和第二电压选择信号SPRE2选择性地给第一数据线DL1和第二数据线DL2传输感测初始化电压VPRES,第三开关SW2a和第四开关SW2b可响应于第三电压选择信号RPRE1和第四电压选择信号RPRE2选择性地给第一数据线DL1和第二数据线DL2传输驱动初始化电压VPRER。

[0114] 第一开关SW1a可通过第一电压选择信号SPRE1导通,第二开关SW1b可通过第二电压选择信号SPRE2导通。此外,第三开关SW2a可通过第三电压选择信号RPRE1导通,第四开关SW2b可通过第四电压选择信号RPRE2导通。

[0115] 第二开关电路124a可包括第五开关SW3a、第六开关SW3b、第七开关SW4a和第八开关SW4b。第五开关SW3a和第六开关SW3b可响应于第一模式选择信号DSEL1和第二模式选择信号DSEL2选择性地给第一放大器121a连接至第一数据线DL1或第二数据线DL2,第七开关SW4a和第八开关SW4b可响应于第三模式选择信号SSEL1和第四模式选择信号SSEL2选择性

地将采样/保持电路122连接至第一数据线DL1或第二数据线DL2。

[0116] 第五开关SW3a可通过第一模式选择信号DSEL1导通,第六开关SW3b可通过第二模式选择信号DSEL2导通,第七开关SW4a可通过第三模式选择信号SSEL1导通,第八开关SW4b可通过第四模式选择信号SSEL2导通。

[0117] 第三开关电路123b可包括第九开关SW1c、第十开关SW1d、第十一开关SW2c和第十二开关SW2d。第九开关SW1c和第十开关SW1d可响应于第一电压选择信号SPRE1和第二电压选择信号SPRE2选择性地给第三数据线DL3和第四数据线DL4传输感测初始化电压VPRES,第十一开关SW2c和第十二开关SW2d可响应于第三电压选择信号RPRE1和第四电压选择信号RPRE2选择性地给第三数据线DL3和第四数据线DL4传输驱动初始化电压VPRER。

[0118] 第九开关SW1c可通过第一电压选择信号SPRE1导通,第十开关SW1d可通过第二电压选择信号SPRE2导通。此外,第十一开关SW2c可通过第三电压选择信号RPRE1导通,第十二开关SW2d可通过第四电压选择信号RPRE2导通。

[0119] 第四开关电路124b可包括第十三开关SW3c、第十四开关SW3d、第十五开关SW4c和第十六开关SW4d。第十三开关SW3c和第十四开关SW3d可响应于第一模式选择信号DSEL1和第二模式选择信号DSEL2选择性地给第二放大器121b连接至第三数据线DL3或第四数据线DL4,第十五开关SW4c和第十六开关SW4d可响应于第五模式选择信号SSEL3和第六模式选择信号SSEL4选择性地给采样/保持电路122连接至第三数据线DL3或第四数据线DL4。

[0120] 第十三开关SW3c可通过第一模式选择信号DSEL1导通,第十四开关SW3d可通过第二模式选择信号DSEL2导通。此外,第十五开关SW4c可通过第五模式选择信号SSEL3导通,第十六开关SW4d可通过第六模式选择信号SSEL4导通。

[0121] 图10A是图解在驱动模式中输入至图9中所示的像素和数据驱动器的信号的波形的时序图。

[0122] 参照图10A,在第一驱动时间TD1中,可传输第一栅极信号g1。此外,在第一驱动时间TD1中,第四电压选择信号RPRE2可作为导通信号ON传输,并且第一模式选择信号DSEL1可作为导通信号ON传输。因而,在第一驱动时间TD1中,第一像素101a的第二晶体管T2a和第三晶体管T3a可通过第一栅极信号g1导通。第三像素101c的第二晶体管T2c和第三晶体管T3c可通过第一栅极信号g1导通。此外,在第一驱动时间TD1中,第四开关SW2b可通过第四电压选择信号RPRE2导通,并且第五开关SW3a可通过第一模式选择信号DSEL1导通。此外,第十二开关SW2d可通过第四电压选择信号RPRE2导通,第十三开关SW3c可通过第一模式选择信号DSEL1导通。因而,在第一驱动时间TD1中,可通过第一数据线DL1传输第一数据信号Vdata1,可通过第二数据线DL2传输驱动初始化电压VPRER,可通过第三数据线DL3传输第三数据信号Vdata3,可通过第四数据线DL4传输驱动初始化电压VPRER。

[0123] 因此,第一数据信号Vdata1可传输至第一像素101a的第一节点N1a,并且驱动初始化电压VPRER可传输至第一像素101a的第二节点N2a。第一数据信号Vdata1也可传输至第一像素101a的第一晶体管T1a的栅极电极,使得对应于第一数据信号Vdata1的驱动电流可在从第一电极到第二电极的方向上流过第一晶体管T1a。第三数据信号Vdata3可传输至第三像素101c的第一节点N1c,并且驱动初始化电压VPRER可传输至第三像素101c的第二节点N2c。第三数据信号Vdata3也可传输至第三像素101c的第一晶体管T1c的栅极电极,使得对应于第三数据信号Vdata3的驱动电流可在从第一电极到第二电极的方向上流过第一晶体

管T1c。

[0124] 在此,由于驱动初始化电压VPRER传输至第一晶体管T1a和T1c的第二电极,所以可通过驱动初始化电压VPRER修正从第一电极流到第二电极的驱动电流。因而,可通过驱动初始化电压VPRER修正流过有机发光二极管OLEDa和OLEDC的驱动电流。当驱动初始化电压VPRER对应于与阈值电压、迁移率等有关的信息时,流过有机发光二极管OLEDa和OLEDC的驱动电流可以是补偿阈值电压和迁移率的驱动电流。

[0125] 在第二驱动时间TD2中,可传输第二栅极信号g2。在第二驱动时间TD2中,第三电压选择信号RPRE1可作为导通信号ON传输,并且第二模式选择信号DSEL2可作为导通信号ON传输。因而,在第二驱动时间TD2中,第二像素101b的第二晶体管T2b和第三晶体管T3b可通过第二栅极信号g2导通。此外,第四像素101d的第二晶体管T2d和第三晶体管T3d可通过第二栅极信号g2导通。

[0126] 在第二驱动时间TD2中,第三开关SW2a可通过第三电压选择信号RPRE1导通,第六开关SW3b可通过第二模式选择信号DSEL2导通。此外,第十一开关SW2c可通过第三电压选择信号RPRE1导通,第十四开关SW3d可通过第二模式选择信号DSEL2导通。因而,在第二驱动时间TD2中,可通过第二数据线DL2传输第二数据信号Vdata2,可通过第一数据线DL1传输驱动初始化电压VPRER,可通过第四数据线DL4传输第四数据电压Vdata4,并且可通过第三数据线DL3传输驱动初始化电压VPRER。

[0127] 因此,第二数据信号Vdata2可传输至第二像素101b的第一节点N1b,同时驱动初始化电压VPRER可传输至第二像素101b的第二节点N2b。此外,第二数据信号Vdata2可传输至第二像素101b的第一晶体管T1b的栅极电极,使得对应于第二数据信号Vdata2的驱动电流可在从第一电极到第二电极的方向上流过第一晶体管T1b。第四数据信号Vdata4可传输至第四像素101d的第一节点N1d,同时驱动初始化电压VPRER可传输至第四像素101d的第二节点N2d。此外,第四数据信号Vdata4可传输至第四像素101d的第一晶体管T1d的栅极电极,使得对应于第四数据信号Vdata4的驱动电流可在从第一电极到第二电极的方向上流过第一晶体管T1d。在此,由于驱动初始化电压VPRER传输至第二像素101b和第四像素101d的第一晶体管T1b和T1d的第二电极,所以可通过驱动初始化电压VPRER修正从第一晶体管T1b和T1d的第一电极流到第二电极的驱动电流。因而,可通过驱动初始化电压VPRER修正流过有机发光二极管OLEDb和OLEDD的驱动电流。当驱动初始化电压VPRER对应于与阈值电压、迁移率等有关的信息时,流过有机发光二极管OLEDb和OLEDD的驱动电流可以是补偿阈值电压和迁移率的驱动电流。

[0128] 图10B是图解在感测模式中输入至图9中所示的像素和数据驱动器的信号的波形的时序图。

[0129] 参照图10B,当通过第一数据线DL1和第二数据线DL2中的一个施加数据信号Vdata时,感测初始化电压VPRES可施加至第一数据线DL1和第二数据线DL2中的另一个。当通过第一数据线DL1和第二数据线DL2中的一个施加黑色数据电压BLACK时,感测初始化电压VPRES可施加至第一数据线DL1和第二数据线DL2中的另一个。

[0130] 第一感测时间TS1可包括第一写入时间Tsr1和第一读取时间Tss1,第二感测时间TS2可包括第二写入时间Tsr2和第二读取时间Tss2。第三感测时间TS3可包括第三写入时间Tsr3和第三读取时间Tss3,第四感测时间TS4可包括第四写入时间Tsr4和第四读取时间

Tss4。

[0131] 在第一感测时间TS1中,第三数据线DL3可接收黑色数据信号。在第二感测时间TS2中,第四数据线DL4可接收黑色数据信号。在第三感测时间TS3中,第一数据线DL1可接收黑色数据信号。在第四感测时间TS4中,第二数据线DL2可接收黑色数据信号。

[0132] 第一到第四数据线DL1到DL4之中的至少一条数据线可在第一感测时间TS1中接收对应于数据信号的数据电压Vdata1,在第二感测时间TS2的第二写入时间Tsr2中接收感测初始化电压VPRES,在第三感测时间TS3中接收对应于黑色数据信号的黑色数据电压BLACK,并且在第四感测时间TS4的第四写入时间Tsr4中接收感测初始化电压VPRES。

[0133] 在第一感测时间TS1中,可通过第一栅极线GL1传输第一栅极信号g1。此外,在第一感测时间TS1的第一写入时间Tsr1中,第二电压选择信号SPRE2可作为导通信号ON传输。第一模式选择信号DSEL1可作为导通信号ON传输。此外,在第一读取时间Tss1中,第四模式选择信号SSEL2可作为导通信号ON传输。因而,在第一感测时间TS1中,第一像素101a的第二晶体管T2a和第三晶体管T3a可通过第一栅极信号g1导通,并且第五开关SW3a可通过第一模式选择信号DSEL1导通。在第一感测时间TS1的第一写入时间Tsr1中,第二开关SW1b可通过第二电压选择信号SPRE2导通。在第一感测时间TS1的第一读取时间Tss1中,第八开关SW4b可通过第四模式选择信号SSEL2导通。

[0134] 因而,在第一感测时间TS1中,可通过第一数据线DL1传输第一数据信号Vdata1,同时可通过第二数据线DL2传输感测初始化电压VPRES。此外,在第一感测时间TS1的第一写入时间Tsr1中,可通过第二数据线DL2传输感测初始化电压VPRES。因而,感测初始化电压VPRES可仅在第一写入时间Tsr1中传输至第二节点N2a。

[0135] 在第一写入时间Tsr1中,当第一数据信号Vdata1传输至第一像素101a的第一晶体管T1a的栅极电极时,对应于第一数据信号Vdata1的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1a。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDa的阈值电压低的电压电平。因而,有机发光二极管OLEDa可不产生光。

[0136] 在第一读取时间Tss1中,第二开关SW1b可截止,而第八开关SW4b可导通。第五开关SW3a可保持导通。当第二开关SW1b截止时,可不再通过第二数据线DL2传输感测初始化电压VPRES。由于第八开关SW4b保持导通,所以采样/保持电路122可连接至第二数据线DL2。因而,在第一读取时间Tss1中,采样/保持电路122可经由第三晶体管T3a、第二数据线DL2和第八开关SW4b接收第二节点N2a的电压。

[0137] 在第二感测时间TS2中,可通过第二栅极线GL2传输第二栅极信号g2。在第二感测时间TS2的第二写入时间Tsr2中,第一电压选择信号SPRE1可作为导通信号ON传输。第二模式选择信号DSEL2可作为导通信号ON传输。此外,在第二读取时间Tss2中,第三模式选择信号SSEL1可作为导通信号ON传输。因而,在第二感测时间TS2中,第二像素101b的第二晶体管T2b和第三晶体管T3b可通过第二栅极信号g2导通,并且第六开关SW3b可通过第二模式选择信号DSEL2导通。此外,在第二感测时间TS2的第二写入时间Tsr2中,第一开关SW1a可通过第一电压选择信号SPRE1导通。在第二感测时间TS2的第二读取时间Tss2中,第七开关SW4a可通过第三模式选择信号SSEL1导通。

[0138] 因而,在第二感测时间TS2中,可通过第二数据线DL2传输第二数据信号Vdata2,并且可通过第一数据线DL1传输感测初始化电压VPRES。此外,在第二感测时间TS2的第二写入

时间Tsr2中,可通过第一数据线DL1传输感测初始化电压VPRES。因而,感测初始化电压VPRES可仅在第二写入时间Tsr2中传输至第二节点N2b。

[0139] 在第二写入时间Tsr2中,当第二数据信号Vdata2传输至第二像素101b的第一晶体管T1b的栅极电极时,对应于第二数据信号Vdata2的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1b。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDb的阈值电压低的电压电平。因此,有机发光二极管OLEDb可不产生光。

[0140] 在第二读取时间Tss2中,第一开关SW1a可截止,并且第七开关SW4a可导通。此外,第六开关SW3b可保持导通。当第一开关SW1a截止时,可不再通过第一数据线DL1传输感测初始化电压VPRES。由于第七开关SW4a保持导通,所以采样/保持电路122可连接至第一数据线DL1。因而,在第二读取时间Tss2中,采样/保持电路122可经由第三晶体管T3b、第一数据线DL1和第七开关SW4a接收第二像素101b的第二节点N2b的电压。

[0141] 在第三感测时间TS3中,可通过第一栅极线GL1传输第一栅极信号g1。此外,在第三感测时间TS3的第三写入时间Tsr3中,第二电压选择信号SPRE2可作为导通信号ON传输。第一模式选择信号DSEL1可作为导通信号ON传输。此外,在第三读取时间Tss3中,第六模式选择信号SSEL4可作为导通信号ON传输。因而,在第三感测时间TS3中,第三像素101c的第二晶体管T2c和第三晶体管T3c可通过第一栅极信号g1导通,并且第十三开关SW3c可通过第一模式选择信号DSEL1导通。此外,在第三感测时间TS3的第三写入时间Tsr3中,第十开关SW1d可通过第二电压选择信号SPRE2导通,并且在第三感测时间TS3的第三读取时间Tss3中,第十六开关SW4d可通过第六模式选择信号SSEL4导通。

[0142] 因而,在第三感测时间TS3中,可通过第三数据线DL3传输第三数据信号Vdata3,并且可通过第四数据线DL4传输感测初始化电压VPRES。因而,感测初始化电压VPRES可仅在第三写入时间Tsr3中传输至第二节点N2c。

[0143] 在第三写入时间Tsr3中,当第三数据信号Vdata3传输至第三像素101c的第一晶体管T1c的栅极电极时,对应于第三数据信号Vdata3的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1c。在此,感测初始化电压VPRES可具有比有机发光二极管OLEDc的阈值电压低的电压电平。因而,有机发光二极管OLEDc可不产生光。

[0144] 在第三读取时间Tss3中,第十开关SW1d可截止,并且第十六开关SW4d可导通。第十三开关SW3c可保持导通。当第十开关SW1d截止时,可不再通过第四数据线DL4传输感测初始化电压VPRES。由于第十六开关SW4d保持导通,所以采样/保持电路122可连接至第四数据线DL4。因而,在第三读取时间Tss3中,采样/保持电路122可经由第三晶体管T3c、第四数据线DL4和第十六开关SW4d接收第三像素101c的第二节点N2c的电压。

[0145] 在第四感测时间TS4中,可通过第二栅极线GL2传输第二栅极信号g2。此外,在第四感测时间TS4的第四写入时间Tsr4中,第一电压选择信号SPRE1可作为导通信号ON传输。第二模式选择信号DSEL2可作为导通信号ON传输。在第二读取时间Tss2中,第五模式选择信号SSEL3可作为导通信号ON传输。因而,在第四感测时间TS4中,第四像素101d的第二晶体管T2d和第三晶体管T3d可通过第二栅极信号g2导通。此外,在第四感测时间TS4的第四写入时间Tsr4中,第九开关SW1c可通过第一电压选择信号SPRE1导通。在第四感测时间TS4的第四读取时间Tss4中,第十五开关SW4c可通过第五模式选择信号SSEL3导通。

[0146] 因而,在第四感测时间TS4中,可通过第四数据线DL4传输第四数据信号Vdata4,并

且可通过第三数据线DL3传输感测初始化电压VPRES。因而，在第四写入时间Tsr4中，感测初始化电压VPRES可传输至第二节点N2d。

[0147] 在第四写入时间Tsr4中，当第四数据信号Vdata4传输至第四像素101d的第一晶体管T1d的栅极电极时，对应于第四数据信号Vdata4的感测电流可在从第一电极到第二电极的方向上流过第一晶体管T1d。在此，感测初始化电压VPRES可具有比有机发光二极管OLEDd的阈值电压低的电压电平。因此，有机发光二极管OLEDd可不产生光。

[0148] 在第四读取时间Tss4中，第九开关SW1c可截止，并且第十五开关SW4c可导通。第十四开关SW3d可保持导通。当第九开关SW1c截止时，可不再通过第三数据线DL3传输感测初始化电压VPRES。由于第十五开关SW4c保持导通，所以采样/保持电路122可连接至第三数据线DL3。因而，在第四读取时间Tss4中，采样/保持电路122可经由第三晶体管T3d、第三数据线DL3和第十五开关SW4c接收第二节点N2d的电压。

[0149] 如上所述，数据信号电压和初始化电压可经由第一到第四数据线DL1到DL4传输至第一到第四像素101a到101d并且可经由第一到第四数据线DL1到DL4从第一到第四像素101a到101d获得感测电压。因而，与其中经由第二电压线VL2传输初始化电压并获得感测电压的图3的情形不同，第二电压线VL2是不必要的，并且不需要传输感测信号的感测线Sense1和Sense2。因此，可减少设置在显示面板110上的电线的数量。当数据驱动器120通过第二电压线感测电压时，除了连接至数据线的通道以外，数据驱动器120还需要具有连接至第二电压线的通道。在包括如图9中所示构造的像素的显示面板110中，第二和第三晶体管连接到同一栅极线，并且不需要传输感测信号的感测线Sense1和Sense2，由此可减少栅极驱动器130的通道的数量。因此，可降低栅极驱动器130的制造成本，由此降低有机发光显示装置的制造成本。

[0150] 为了解释本公开内容的特定原理而提出了前面的描述和附图。在不背离本公开内容的原理的情况下，本公开内容所属领域的技术人员可通过组合、拆分、替换或改变元件而进行各种修改和变化。在此公开的前述实施方式应当解释为是对本公开内容的原理和范围来说是说明性的，而不是限制性的。应当理解，本公开内容的范围应由所附权利要求限定，其所有等同均落入本公开内容的范围内。

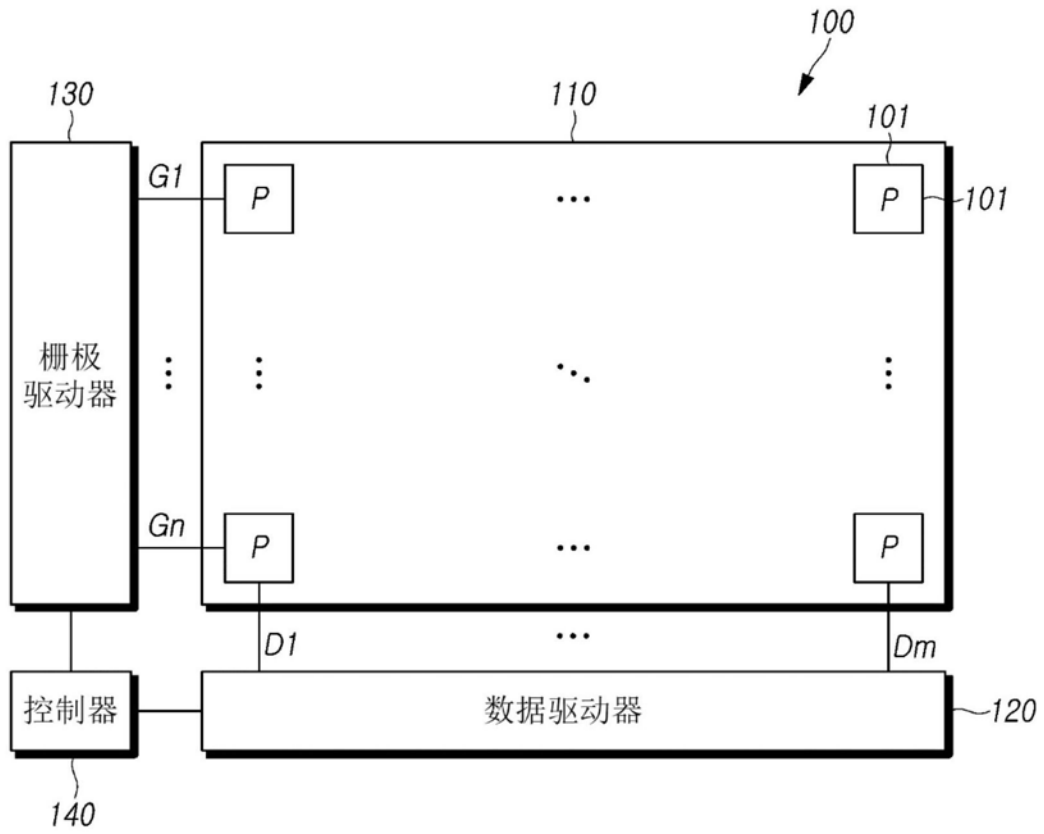


图1

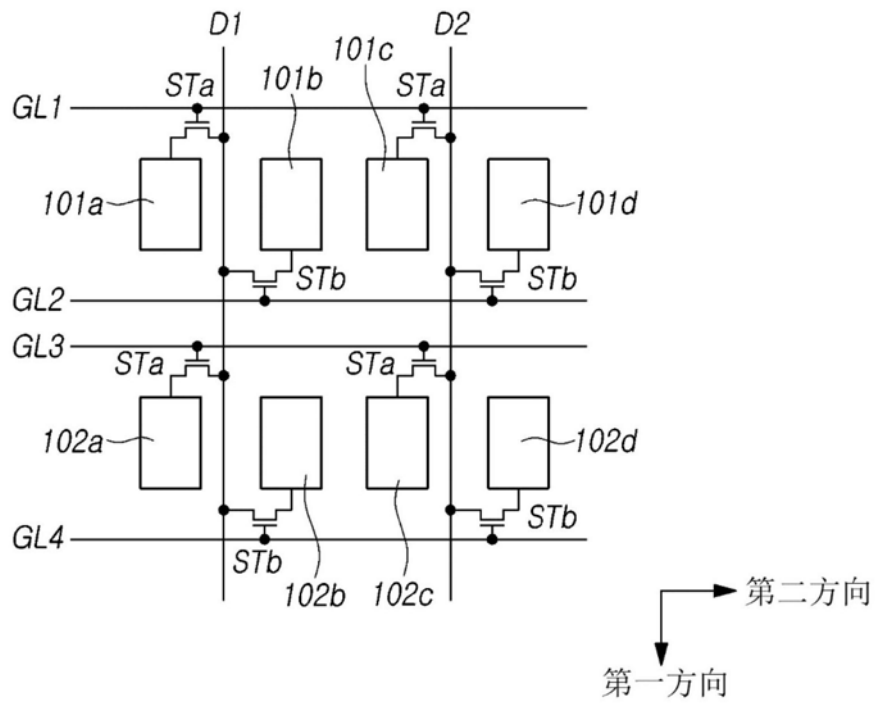


图2

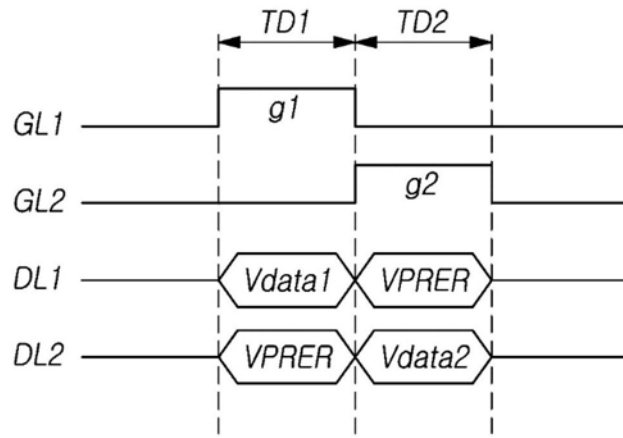


图5A

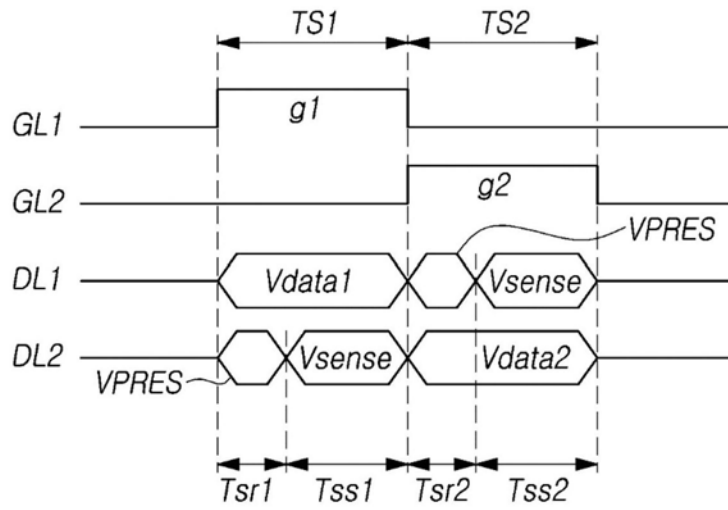


图5B

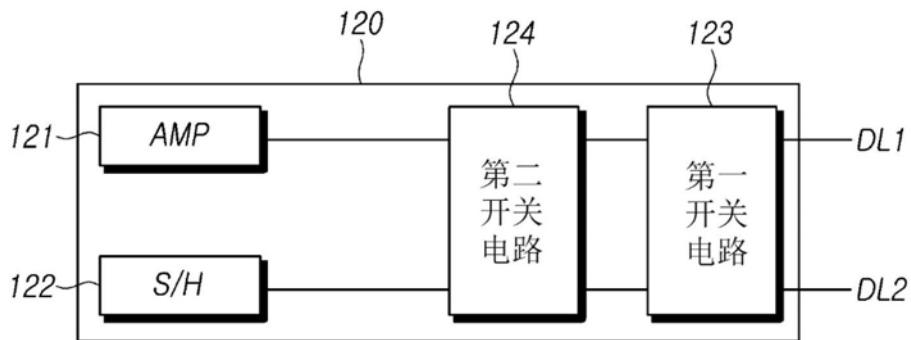


图6

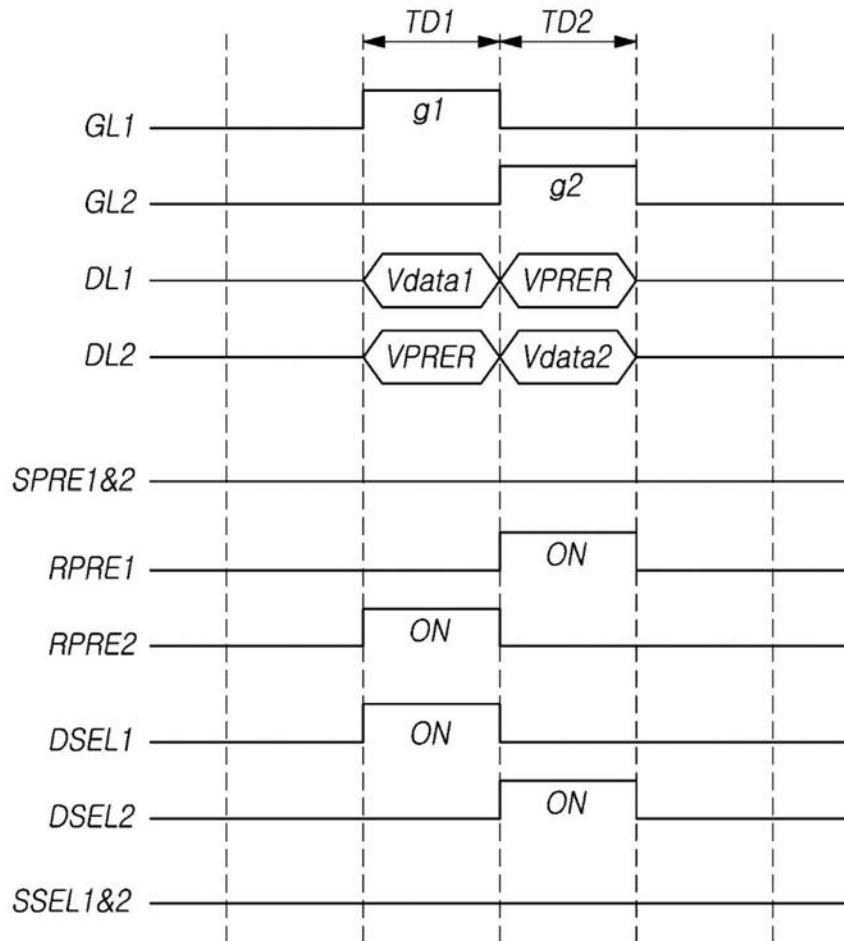


图8A

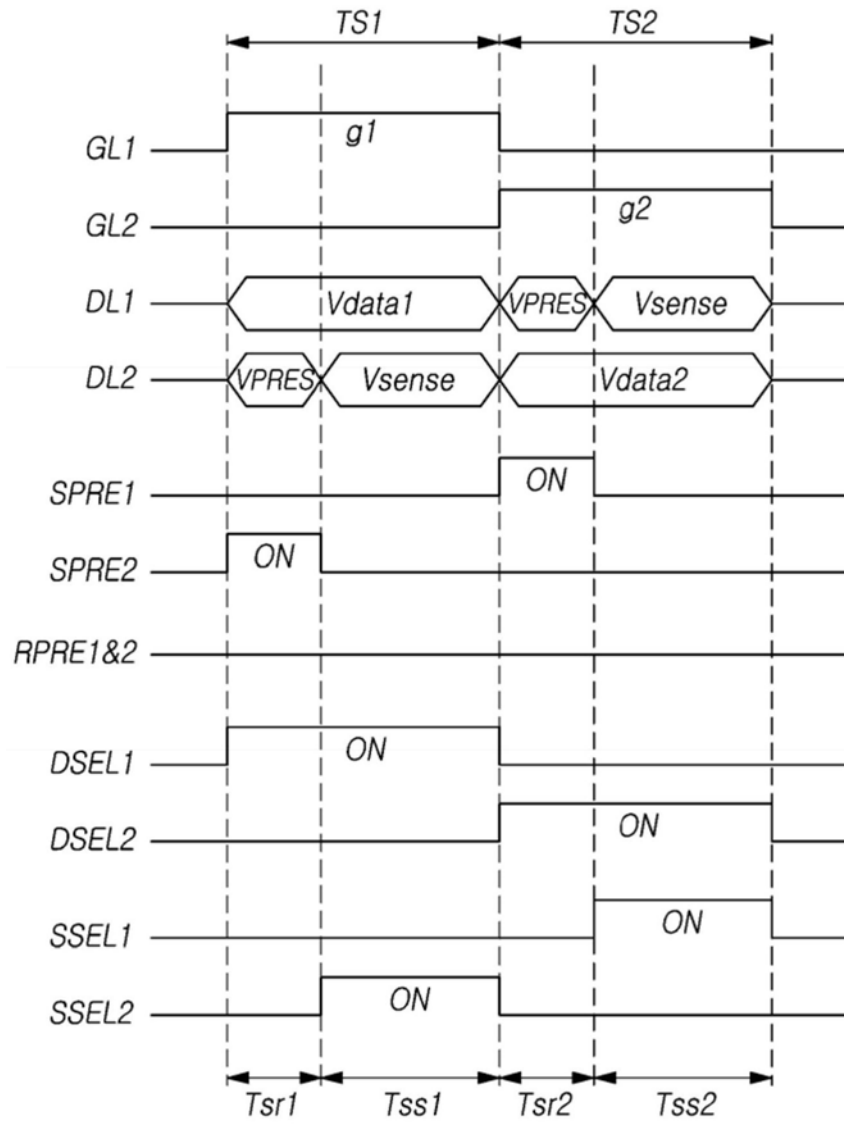


图8B

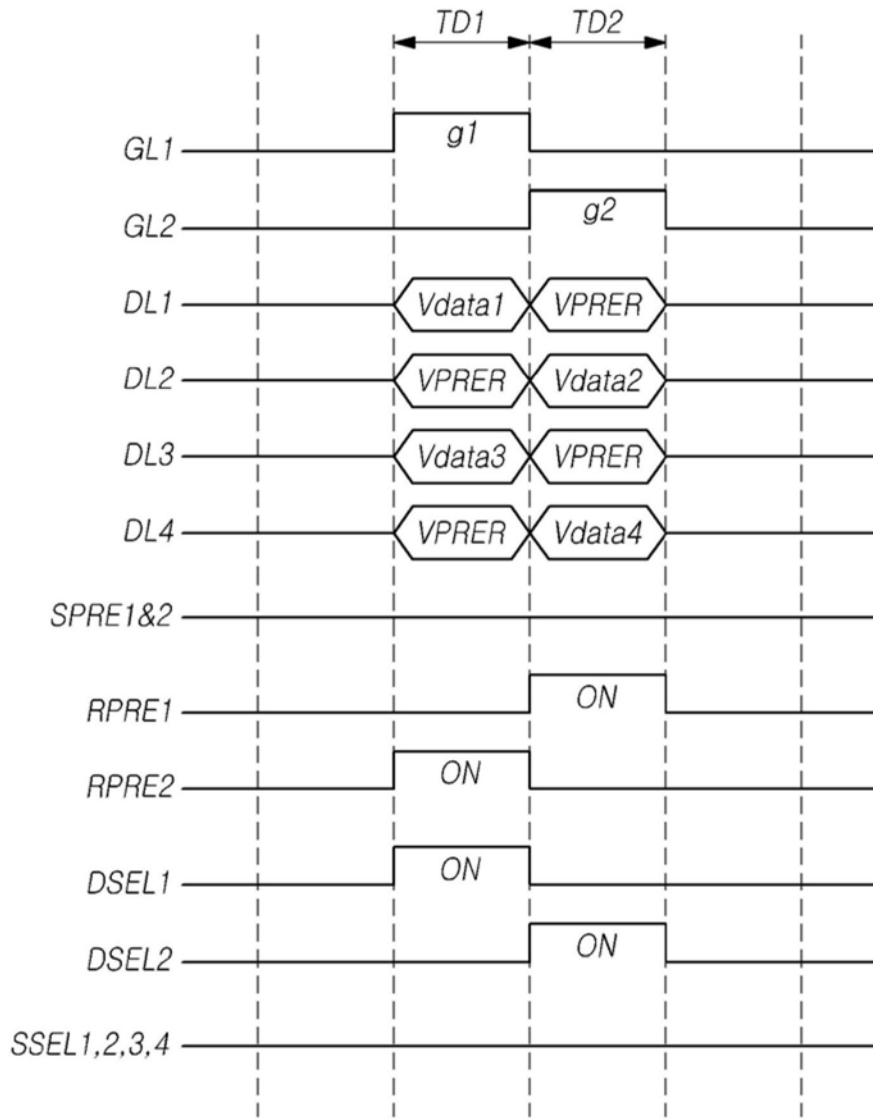


图10A

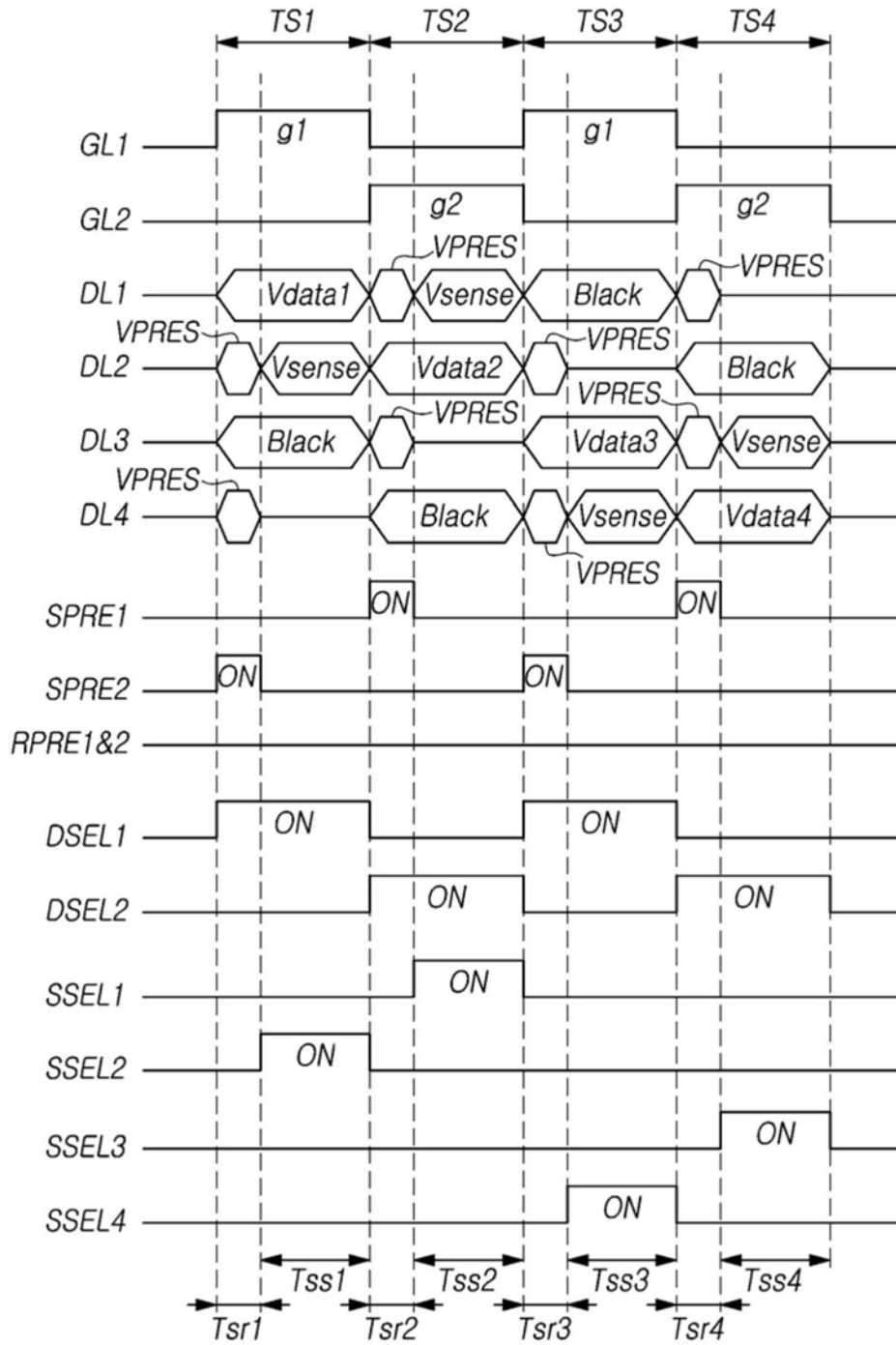


图10B

专利名称(译)	数据驱动器及使用该数据驱动器的有机发光显示装置		
公开(公告)号	CN109994078A	公开(公告)日	2019-07-09
申请号	CN201811494948.1	申请日	2018-12-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金志勳		
发明人	金志勳		
IPC分类号	G09G3/3275 H01L27/32		
CPC分类号	G09G3/3275 H01L27/3276 G09G3/3233 G09G2300/0465 G09G2310/0291 G09G2310/0294 G09G2310/08 G09G2320/0295 G09G3/3266 G09G2300/0809		
代理人(译)	徐金国		
优先权	1020170169697 2017-12-11 KR		
外部链接	Espacenet SIPO		

摘要(译)

一种数据驱动器及使用该数据驱动器的有机发光显示装置。数据驱动器包括第一放大器、采样/保持电路、第一开关电路和第二开关电路。第一开关电路选择性地驱动初始化电压和感测初始化电压连接至第一数据线和第二数据线。第二开关电路选择性地驱动第一放大器连接至第一数据线和第二数据线并且选择性地驱动采样/保持电路连接至第一数据线和第二数据线。

