



(12)发明专利申请

(10)申请公布号 CN 109545142 A

(43)申请公布日 2019.03.29

(21)申请号 201811621849.5

(22)申请日 2018.12.28

(71)申请人 上海天马微电子有限公司

地址 201201 上海市浦东新区汇庆路888、889号

(72)发明人 钱旭 龚华 张骏

(74)专利代理机构 北京汇思诚业知识产权代理有限公司 11444

代理人 王刚 龚敏

(51) Int. Cl.

G09G 3/3225(2016.01)

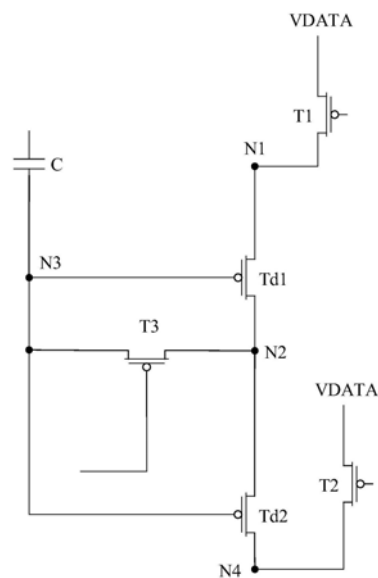
权利要求书3页 说明书9页 附图10页

(54)发明名称

像素驱动电路、方法、显示面板和显示装置

(57)摘要

本发明实施例提供一种有机发光像素驱动电路、方法、显示面板和显示装置,涉及显示技术领域,能够改善由于充电时间不足而导致的显示不良。该有机发光像素驱动电路包括:第一驱动晶体管和第二驱动晶体管;第一开关晶体管,第一开关晶体管的第一端电连接于数据信号端,第一开关晶体管的第二端电连接于第一节点;第二开关晶体管,第二开关晶体管的第一端电连接于数据信号端,第二开关晶体管的第二端电连接于第四节点;第三开关晶体管,第三开关晶体管的第一端电连接于第三节点,第三开关晶体管的第二端电连接于第二节点。



1. 一种有机发光像素驱动电路,其特征在于,包括:

第一驱动晶体管,所述第一驱动晶体管的第一端电连接于第一节点,所述第一驱动晶体管的第二端电连接于第二节点,所述第一驱动晶体管的控制端电连接于第三节点;

第二驱动晶体管,所述第二驱动晶体管的第一端电连接于所述第二节点,所述第二驱动晶体管的第二端电连接于第四节点,所述第二驱动晶体管的控制端电连接于所述第三节点;

第一开关晶体管,所述第一开关晶体管的第一端电连接于数据信号端,所述第一开关晶体管的第二端电连接于所述第一节点;

第二开关晶体管,所述第二开关晶体管的第一端电连接于所述数据信号端,所述第二开关晶体管的第二端电连接于所述第四节点;

第三开关晶体管,所述第三开关晶体管的第一端电连接于所述第三节点,所述第三开关晶体管的第二端电连接于所述第二节点;

电连接于所述第三节点的存储单元。

2. 根据权利要求1所述的有机发光像素驱动电路,其特征在于,

所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管的控制端均电连接于第一扫描信号端。

3. 根据权利要求2所述的有机发光像素驱动电路,其特征在于,还包括:

第四开关晶体管,所述第四开关晶体管的第一端电连接于第一电压电源端,所述第四开关晶体管的第二端电连接于所述第一节点,所述第四开关晶体管的控制端电连接于发光控制信号端;

第五开关晶体管,所述第五开关晶体管的第一端电连接于所述第四节点,所述第五开关晶体管的第二端电连接于第五节点,所述第五开关晶体管的控制端电连接于所述发光控制信号端;

有机发光器件,所述有机发光器件的阳极电连接于所述第五节点,所述有机发光器件的阴极电连接于第二电压电源端。

4. 根据权利要求3所述的有机发光像素驱动电路,其特征在于,

所述存储单元包括存储电容,所述存储电容的第一端电连接于所述第一电压电源端,所述存储电容的第二端电连接于所述第三节点。

5. 根据权利要求3所述的有机发光像素驱动电路,其特征在于,还包括:

第六开关晶体管,所述第六开关晶体管的第一端电连接于参考电压端,所述第六开关晶体管的第二端电连接于所述第三节点,所述第六开关晶体管的控制端电连接于第二扫描信号端。

6. 根据权利要求5所述的有机发光像素驱动电路,其特征在于,还包括:

第七开关晶体管,所述第七开关晶体管的第一端电连接于所述参考电压端,所述第七开关晶体管的第二端电连接于所述第五节点,所述第七开关晶体管的控制端电连接于所述第二扫描信号端。

7. 一种驱动方法,其特征在于,用于如权利要求1至6中任意一项所述的有机发光像素驱动电路,所述驱动方法包括:

补偿阶段,控制所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管导

通,使所述数据信号端的数据信号以并联的方式通过所述第一驱动晶体管和所述第二驱动晶体管向所述第三节点充电;

发光阶段,控制所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管截止,使所述第一驱动晶体管和所述第二驱动晶体管在所述第三节点的电压控制下以串联的方式产生用于发光的驱动电流。

8. 根据权利要求7所述的驱动方法,其特征在于,

所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管的控制端均电连接于第一扫描信号端;

在所述补偿阶段,响应于所述第一扫描信号端的导通电平,所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管导通,使所述数据信号端的数据信号以并联的方式通过所述第一驱动晶体管和所述第二驱动晶体管向所述第三节点充电;

在所述发光阶段,响应于所述第一扫描信号端的截止电平,所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管截止,使所述第一驱动晶体管和所述第二驱动晶体管在所述第三节点的电压控制下以串联的方式产生用于发光的驱动电流。

9. 根据权利要求8所述的驱动方法,其特征在于,

所述有机发光像素驱动电路还包括:

第四开关晶体管,所述第四开关晶体管的第一端电连接于第一电压电源端,所述第四开关晶体管的第二端电连接于所述第一节点,所述第四开关晶体管的控制端电连接于发光控制信号端;

第五开关晶体管,所述第五开关晶体管的第一端电连接于所述第四节点,所述第五开关晶体管的第二端电连接于第五节点,所述第五开关晶体管的控制端电连接于所述发光控制信号端;

有机发光器件,所述有机发光器件的阳极电连接于所述第五节点,所述有机发光器件的阴极电连接于第二电压电源端;

在所述补偿阶段,响应于所述发光控制信号端的截止电平,所述第四开关晶体管和所述第五开关晶体管截止;

在所述发光阶段,响应于所述发光控制信号端的导通电平,所述第四开关晶体管和所述第五开关晶体管导通,所述有机发光器件在所述驱动电流的控制下发光。

10. 根据权利要求9所述的驱动方法,其特征在于,

所述有机发光像素驱动电路还包括:

第六开关晶体管,所述第六开关晶体管的第一端电连接于参考电压端,所述第六开关晶体管的第二端电连接于所述第三节点,所述第六开关晶体管的控制端电连接于第二扫描信号端;

所述驱动方法还包括:

复位阶段,响应于所述第二扫描信号端的导通电平,所述第六开关晶体管导通,所述参考电压端的参考电压传输至所述第三节点,对所述第三节点进行复位,响应于所述第一扫描信号端的截止电平,所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管截止,响应于所述发光控制信号端的截止电平,所述第四开关晶体管和所述第五开关晶体管截止;

在所述补偿阶段,响应于所述第二扫描信号端的截止电平,所述第六开关晶体管截止;  
在所述发光阶段,响应于所述第二扫描信号端的截止电平,所述第六开关晶体管截止。

11. 根据权利要求10所述的驱动方法,其特征在于,  
所述有机发光像素驱动电路还包括:

第七开关晶体管,所述第七开关晶体管的第一端电连接于所述参考电压端,所述第七开关晶体管的第二端电连接于所述第五节点,所述第七开关晶体管的控制端电连接于所述第二扫描信号端;

在所述复位阶段,响应于所述第二扫描信号端的导通电平,所述第七开关晶体管导通,所述参考电压端的参考电压传输至所述第五节点,对所述有机发光器件阳极进行复位;

在所述补偿阶段,响应于所述第二扫描信号端的截止电平,所述第七开关晶体管截止;  
在所述发光阶段,响应于所述第二扫描信号端的截止电平,所述第七开关晶体管截止。

12. 一种显示面板,其特征在于,包括如权利要求1至6中任意一项所述的有机发光像素驱动电路。

13. 根据权利要求12所述的显示面板,其特征在于,包括:

呈阵列分布的多个子像素,每个所述子像素包括一个所述有机发光像素驱动电路;

沿第一方向延伸、沿第二方向排列的多条数据线,其中,每n条所述数据线组成一个数据线组;

与每个所述数据线组对应的源信号线;

与每个所述数据线组对应的多路选择器,每个所述多路选择器包括与对应的所述数据线组中每条所述数据线对应电连接的选通端,每个所述多路选择器还包括与对应的所述源信号线电连接的连通端,所述多路选择器用于使所述连通端分时与每个所述选通端之间导通。

14. 一种显示装置,其特征在于,包括如权利要求12或13所述的显示面板。

## 像素驱动电路、方法、显示面板和显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种有机发光像素驱动电路、方法、显示面板和显示装置。

### 背景技术

[0002] 随着显示技术的发展,有机发光显示(Organic Light Emitting Display,简称OLED)面板由于其具有自发光、高亮度、广视角、快速反应等优良特性,应用越来越广泛。随着显示分辨率和扫描率的提升,充电时间越来越短,充电时间的缩短又会导致充电不足,从而对显示造成不良影响。

### 发明内容

[0003] 本发明实施例提供一种有机发光像素驱动电路、方法、显示面板和显示装置,能够改善由于充电时间不足而导致的显示不良。

[0004] 一方面,本发明实施例提供一种有机发光像素驱动电路,包括:

[0005] 第一驱动晶体管,所述第一驱动晶体管的第一端电连接于第一节点,所述第一驱动晶体管的第二端电连接于第二节点,所述第一驱动晶体管的控制端电连接于第三节点;

[0006] 第二驱动晶体管,所述第二驱动晶体管的第一端电连接于所述第二节点,所述第二驱动晶体管的第二端电连接于第四节点,所述第二驱动晶体管的控制端电连接于所述第三节点;

[0007] 第一开关晶体管,所述第一开关晶体管的第一端电连接于数据信号端,所述第一开关晶体管的第二端电连接于所述第一节点;

[0008] 第二开关晶体管,所述第二开关晶体管的第一端电连接于所述数据信号端,所述第二开关晶体管的第二端电连接于所述第四节点;

[0009] 第三开关晶体管,所述第三开关晶体管的第一端电连接于所述第三节点,所述第三开关晶体管的第二端电连接于所述第二节点;

[0010] 电连接于所述第三节点的存储单元。

[0011] 另一方面,本发明实施例还提供一种显示面板,包括上述的有机发光像素驱动电路。

[0012] 另一方面,本发明实施例还提供一种显示装置,包括上述的显示面板。

[0013] 本发明实施例中的有机发光像素驱动电路、方法、显示面板和显示装置,通过在补偿阶段,使两个驱动晶体管并联进行充电,在发光阶段,两个驱动晶体管串联的方式进行驱动发光,提高了在补偿阶段的充电速度,改善了由于充电时间不足而导致的显示不良;并且,更加有效地补偿了阈值电压的漂移,从而改善了由于阈值漂移带来的显示不良。

### 附图说明

[0014] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现

有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

- [0015] 图1为现有技术中一种有机发光像素驱动电路的结构示意图;
- [0016] 图2为图1中部分像素驱动电路在补偿阶段的等效电路图;
- [0017] 图3为图1中部分像素驱动电路在发光阶段的等效电路图;
- [0018] 图4为现有技术中另一种有机发光像素驱动电路的结构示意图;
- [0019] 图5为本发明实施例中一种有机发光像素驱动电路的部分结构示意图;
- [0020] 图6为图5中部分像素驱动电路在补偿阶段的等效电路图;
- [0021] 图7为图5中部分像素驱动电路在发光阶段的等效电路图;
- [0022] 图8为三种像素驱动电路的像素测试曲线图;
- [0023] 图9为本发明实施例中一种有机发光像素驱动电路的结构示意图;
- [0024] 图10为图9中有机发光像素驱动电路对应的时序信号图;
- [0025] 图11为本发明实施例中一种显示面板的结构示意图;
- [0026] 图12为本发明实施例中一种显示装置的结构示意图。

### 具体实施方式

[0027] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0028] 在本发明实施例中使用的术语是仅仅出于描述特定实施例的目的,而非旨在限制本发明。在本发明实施例和所附权利要求书中所使用的单数形式的“一种”、“所述”和“该”也旨在包括多数形式,除非上下文清楚地表示其他含义。

[0029] 为了进一步说明本发明实施例的有益效果,在对本发明实施例进行详细介绍之前,首先对发明人发现现有技术的问题的过程进行说明,如图1所示,图1为现有技术中一种有机发光像素驱动电路的结构示意图,现有的有机发光像素驱动电路包括第一至第六开关晶体管T1-T6,一个驱动晶体管Td,一个存储电容C,存储电容C连接于第一电压电源端PVDD和第一节点N1之间,用于维持第一节点N1的电位,第一扫描信号端S1用于控制第三开关晶体管T3和第四开关晶体管T4,第二扫描信号端S2用于控制第五开关晶体管T5和第六开关晶体管T6,发光控制信号端EMIT用于控制第一开关晶体管T1和第二开关晶体管T2。在复位阶段,参考电压端VREF通过第五开关晶体管T5和第六开关晶体管T6为第一节点N1和第二节点N2复位;在补偿阶段,第三开关晶体管T3和第四开关晶体管T4导通,其他开关晶体管截止,数据信号端VDATA通过第三开关晶体管T3、驱动晶体管Td和第四开关晶体管T4为第一节点N1充电,使第一节点N1的电位被充电至 $V_{data}+V_{th}$ , $V_{data}$ 为数据信号端VDATA的数据电压, $V_{th}$ 为驱动晶体管Td的阈值电压;在发光阶段,第一开关晶体管T1和第二开关晶体管T2导通,其他开关晶体管截止,驱动晶体管Td和发光器件E串联在第一电压电源端PVDD和第二电压电源端PVEE之间,驱动晶体管Td在第一节点N1的电压控制下产生驱动电流,驱动电流控制发光器件E发光,在发光阶段,驱动电流的电流值与 $V_{th}$ 无关,从而避免了阈值漂移对显示

的不良影响。然而,为了保证发光均一性,通常驱动晶体管Td的沟道长度较大,然而,驱动晶体管Td的沟道长度较大,则在补偿阶段,充电电流较小,并且为了稳定第一节点N1的电压,通常存储电容C的电容值较大,在高分辨率的要求下,每个像素的补偿阶段时间越来越短,出现了充电不足的问题,如果通过调节数据电压Vdata来弥补,则会带来功耗增加的问题。如图2和图3所示,图2为图1中部分像素驱动电路在补偿阶段的等效电路图,图3为图1中部分像素驱动电路在发光阶段的等效电路图,如图1和2所示,在补偿阶段,第一节点N1的电压为 $V_t$ ,驱动晶体管Td第一端的电压为 $V_s$ , $V_s$ 为数据信号端VDATA提供的数据电压, $t$ 为充电时间,即补偿阶段的持续时间,当 $t$ 趋近于0时, $V_t$ 趋近于 $ref$ , $ref$ 为参考电压端VREF提供的参考电压, $c$ 为存储电容C的电容值, $V_{th}$ 为驱动晶体管Td的阈值电压,在补偿阶段,具有方程组一:

$$[0030] \quad \begin{cases} c \frac{dV_t}{dt} = k(V_t - V_s - V_{th})^2 \\ V_t |_{t=0} = ref \end{cases},$$

[0031] 根据该方程组可以得到以下等式:

$$[0032] \quad -\frac{1}{V_t - V_s - V_{th}} = \frac{k}{c} t + \frac{1}{V_s + V_{th} - ref},$$

[0033] 其中, $k$ 为与驱动晶体管Td宽长比相关的常数;

[0034] 如图1和图3所示,在发光阶段,驱动晶体管Td在第一节点N1处的电压 $V_t$ 的控制下产生驱动电流 $I$ ,驱动电流 $I$ 满足以下公式:

$$[0035] \quad I = k(V_t - VDD - V_{th})^2 = k \left( \frac{-1}{\frac{k}{c} t + \frac{1}{V_s + V_{th} - ref}} + V_s - VDD \right)^2,$$

[0036] 由于分辨率的提升,补偿时间不足,会导致阈值电压漂移的影响不能被忽略。

[0037] 为了解决上述问题,出现了设置两个驱动晶体管的方案,如图4所示,图4为现有技术中另一种有机发光像素驱动电路的结构示意图,图4中像素驱动电路与图1中像素驱动电路的区别仅在于,将一个驱动晶体管替换为两个驱动晶体管,其中第一驱动晶体管Td1的设置方式与图1中驱动晶体管Td的设置方式相同,增加了第二驱动晶体管Td2,这样,第一驱动晶体管Td1的沟道长度无需较大,从而增大了在补偿阶段的充电电流,使得第一节点N1可以在更短的时间内被充电至所需要的电位,降低了充电不足的概率。然而,对于图4中所示的结构,在实际测试过程中,发现第二驱动晶体管Td2的阈值漂移约为第一驱动晶体管Td1的阈值漂移的两倍,因此,会由于对阈值漂移补偿的不足而导致显示残影的问题。针对两个驱动晶体管阈值漂移补偿的不足而导致显示残影的问题,提出了本发明实施例的技术方案,以下对本发明实施例中的技术方案进行详细说明。

[0038] 如图5所示,图5为本发明实施例中一种有机发光像素驱动电路的部分结构示意图,本发明实施例提供一种有机发光像素驱动电路,包括:第一驱动晶体管Td1,第一驱动晶

晶体管Td1的第一端电连接于第一节点N1,第一驱动晶体管Td1的第二端电连接于第二节点N2,第一驱动晶体管Td1的控制端电连接于第三节点N3;第二驱动晶体管Td2,第二驱动晶体管Td2的第一端电连接于第二节点N2,第二驱动晶体管Td2的第二端电连接于第四节点N4,第二驱动晶体管Td2的控制端电连接于第三节点N3;第一开关晶体管T1,第一开关晶体管T1的第一端电连接于数据信号端VDATA,第一开关晶体管T1的第二端电连接于第一节点N1;第二开关晶体管T2,第二开关晶体管T2的第一端电连接于数据信号端VDATA,第二开关晶体管T2的第二端电连接于第四节点N4;第三开关晶体管T3,第三开关晶体管T3的第一端电连接于第三节点N3,第三开关晶体管T3的第二端电连接于第二节点N2;电连接于第三节点N3的存储单元C。

[0039] 如图5、图6和图7所示,图6为图5中部分像素驱动电路在补偿阶段的等效电路图,图7为图5中部分像素驱动电路在发光阶段的等效电路图,本发明实施例还提供一种驱动方法,用于上述的有机发光像素驱动电路,该驱动方法包括:

[0040] 补偿阶段,控制第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3导通,使数据信号端VDATA的数据信号以并联的方式通过第一驱动晶体管Td1和第二驱动晶体管Td2向第三节点N3充电;

[0041] 发光阶段,控制第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3截止,使第一驱动晶体管Td1和第二驱动晶体管Td2在第三节点N3的电压控制下以串联的方式产生用于发光的驱动电流。

[0042] 具体地,在补偿阶段,第一节点N1和第四节点N4的电压为 $V_s$ , $V_s$ 为数据信号端VDATA提供的数据电压,第三节点N3的电压为 $V_t$ , $t$ 为充电时间,即补偿阶段的持续时间, $c$ 为存储单元C的电容值, $V_{th}$ 为第一驱动晶体管Td1或第二驱动晶体管Td2的阈值电压,需要说明的是,实际电路中,第一驱动晶体管Td1和第二驱动晶体管Td2的阈值电压可能不同,这里为了方便说明,令第一驱动晶体管Td1和第二驱动晶体管Td2的阈值电压均为 $V_{th}$ , $V_m$ 为第二节点N2处的电压,在补偿阶段,具有以下方程组二:

$$[0043] \quad \begin{cases} c \frac{dV_t}{dt} = 4k(V_t - V_s - V_{th})^2, \\ V_t|_{t=0} = ref \end{cases},$$

[0044] 与上述方程组一相比,由于补偿过程变为通过两个驱动晶体管并联充电,因此其中的系数 $k$ 变为 $4k$ , $k$ 为常熟,根据该方程组二可以得到以下等式:

$$[0045] \quad -\frac{1}{V_t - V_s - V_{th}} = \frac{4k}{c}t + \frac{1}{V_s + V_{th} - ref},$$

[0046] 在发光阶段,第一驱动晶体管Td1产生第一驱动电流I1,第一驱动电流I1满足:

$$[0047] \quad I1 = 4k \left[ (V_t - V_s - V_{th})(V_m - V_s) - \frac{(V_m - V_s)^2}{2} \right],$$

[0048] 第二驱动晶体管Td2产生第一驱动电流I2,第一驱动电流I2满足:

$$[0049] \quad I2 = 2k(V_t - V_m - V_{th})^2,$$

[0050] 根据 $I1 = I2$ ,得到:

$$[0051] \quad V_t - V_m - V_{th} = \frac{1}{\sqrt{2}} (V_t - V_s - V_{th})$$

[0052] 进而可以得到 $V_m$ ，将 $V_m$ 代入I1或I2中，得到：

$$[0053] \quad I1 = k(V_t - VDD - V_{th})^2$$

$$= k \left[ \frac{-1}{\frac{4k}{c}t + \frac{1}{V_s + V_{th} - ref}} + V_s - VDD \right]^2$$

[0054] 与图1中驱动电流I对应的公式相比，充电速度为原来的4倍，同时， $V_t$ 中的分母中 $k$ 变为 $4k$ ，即 $V_{th}$ 对于驱动电流的影响更小。

[0055] 另外，与图4中所示的像素驱动电路相比，本发明实施例中的像素驱动电路，改变了补偿阶段的充电方式，通过两个驱动晶体管同时进行充电，因此，充电速度更快，且对于阈值漂移的消除效果更好，具体可以参照以下模拟仿真的结果。

[0056] 表1

[0057]

像素驱动电路结构	驱动晶体管宽长比	存储电容值 (pF)	电流相对变化
----------	----------	------------	--------

[0058]

A1	3/17	0.108	0.3%
A2	3/17	0.108	10%
A3	3/17	0.108	1.4%

[0059] 如表1所示，表1为阈值漂移量为0.1V时不同像素驱动电路结构对应的电流相对变化量模拟结果，当像素驱动电路结构中包含两个驱动晶体管时，两个驱动晶体管的宽长比均设置为3/17，存储电容值为存储单元或存储电容的电容值，A1表示图1中所示的像素驱动电路结构，即仅包含一个驱动晶体管的像素驱动电路，A2表示图4中所示的像素驱动电路结构，即包含两个驱动晶体管，但是在补偿阶段，仅通过其中一个驱动晶体管进行充电，A3表示本发明实施例中图5所示的像素驱动电路结构，即包含两个驱动晶体管，但是在补偿阶段，通过两个驱动晶体管并联的方式进行充电。通过表1可知，在相同的阈值电压漂移量下，A3与A2相比，电流相对变化较小，即更加有效地补偿了阈值电压的漂移

[0060] 如图8所示，图8为三种像素驱动电路的像素测试曲线图，B1表示图1中所示的像素驱动电路结构对应的测试曲线，B2表示图4中所示的像素驱动电路结构对应的测试曲线，B3表示本发明实施例中图5所示的像素驱动电路结构对应的测试曲线，在不同数据电压 $V_{data}$ 下模拟不同灰阶测试显示面板的亮度值，其中，控制每个发光器件的驱动电流一致，补偿阶段的持续时间为 $1.25\mu s$ ，可以看出，在较低的补偿时间下， $V_{data}$ 为6V表示黑态灰阶，B3曲线中黑态灰阶下显示面板的亮度仍能够达到0.01nit附近，说明在三种结构中，本发明实施例中像素驱动电路在补偿阶段的充电速度最快。

[0061] 本发明实施例中的有机发光像素驱动电路和驱动方法，通过在补偿阶段，使两个

驱动晶体管并联进行充电,在发光阶段,两个驱动晶体管串联的方式进行驱动发光,提高了在补偿阶段的充电速度,改善了由于充电时间不足而导致的显示不良;并且,更加有效地补偿了阈值电压的漂移,从而改善了由于阈值漂移带来的显示不良。

[0062] 可选地,如图9所示,图9为本发明实施例中一种有机发光像素驱动电路的结构示意图,第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3的控制端均电连接于第一扫描信号端S1,即使用最简单的方式实现对这三个开关晶体管的控制。

[0063] 可选地,如图9和10所示,图10为图9中有机发光像素驱动电路对应的时序信号图,在上述驱动方法的基础上,在补偿阶段t2,响应于第一扫描信号端S1的导通电平,第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3导通,使数据信号端VDATA的数据信号以并联的方式通过第一驱动晶体管Td1和第二驱动晶体管Td2向第三节点N3充电;在发光阶段t3,响应于第一扫描信号端S1的截止电平,第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3截止,使第一驱动晶体管Td1和第二驱动晶体管Td2在第三节点N3的电压控制下以串联的方式产生用于发光的驱动电流。

[0064] 可选地,有机发光像素驱动电路还包括:第四开关晶体管T4,第四开关晶体管T4的第一端电连接于第一电压电源端PVDD,第四开关晶体管T4的第二端电连接于第一节点N1,第四开关晶体管T4的控制端电连接于发光控制信号端EMIT;第五开关晶体管T5,第五开关晶体管T5的第一端电连接于第四节点N4,第五开关晶体管T5的第二端电连接于第五节点N5,第五开关晶体管T5的控制端电连接于发光控制信号端EMIT;有机发光器件E,有机发光器件E的阳极电连接于第五节点N5,有机发光器件E的阴极电连接于第二电压电源端PVEE。

[0065] 可选地,在上述驱动方法的基础上,在补偿阶段t2,响应于发光控制信号端EMIT的截止电平,第四开关晶体管T4和第五开关晶体管T5截止,防止补偿阶段对于有机发光器件E发光亮度的不良影响,同时防止其他电位对于补偿阶段两个驱动晶体管通过并联的方式进行充电的过程;在发光阶段t3,响应于发光控制信号端EMIT的导通电平,第四开关晶体管T4和第五开关晶体管T5导通,有机发光器件E在驱动电流的控制下发光。

[0066] 可选地,存储单元C包括存储电容,存储电容的第一端电连接于第一电压电源端PVDD,存储电容的第二端电连接于第三节点N3,存储电容用于保持第三节点N3的电位,可以连接于第一电压电源端PVDD和第三节点N3之间,由于第一电压电源端PVDD的电位不变,从而在发光阶段保持第三节点N3的电位不变,但是,在其他可实现的试试方式中,存储电容也可以连接于第三节点N3和其他固定电位之间,只要能够在发光阶段保持第三节点N3的电位不变即可。

[0067] 可选地,上述有机发光像素驱动电路还包括:第六开关晶体管T6,第六开关晶体管T6的第一端电连接于参考电压端VREF,第六开关晶体管T6的第二端电连接于第三节点N3,第六开关晶体管T6的控制端电连接于第二扫描信号端S2。

[0068] 可选地,在上述驱动方法的基础上,驱动方法还包括:复位阶段t1,响应于第二扫描信号端S2的导通电平,第六开关晶体管T6导通,参考电压端VREF的参考电压传输至第三节点N3,对第三节点N3进行复位,响应于第一扫描信号端S1的截止电平,第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3截止,响应于发光控制信号端EMIT的截止电平,第四开关晶体管T4和第五开关晶体管T5截止;在补偿阶段t2,响应于第二扫描信号端S2的截止电平,第六开关晶体管T6截止;在发光阶段t3,响应于第二扫描信号端S2的截止电平,

第六开关晶体管T6截止。

[0069] 具体地,通过第六开关晶体管T6可以实现对第三节点N3的复位,从而保证补偿阶段的稳定性。

[0070] 可选地,有机发光像素驱动电路还包括:第七开关晶体管T7,第七开关晶体管T7的第一端电连接于参考电压端VREF,第七开关晶体管T7的第二端电连接于第五节点N5,第七开关晶体管T7的控制端电连接于第二扫描信号端S2,可以理解地,在其他可实现的实施方式中,第七开关晶体管T7的控制端也可以电连接于其他控制信号端,例如第一扫描信号端,只要在发光阶段t3之前进行有机发光器件E的阳极复位即可。

[0071] 可选地,在上述驱动方法的基础上,在复位阶段t1,响应于第二扫描信号端S2的导通电平,第七开关晶体管T7导通,参考电压端VREF的参考电压传输至第五节点N5,对有机发光器件E阳极进行复位;在补偿阶段t2,响应于第二扫描信号端S2的截止电平,第七开关晶体管T7截止;在发光阶段t3,响应于第二扫描信号端S2的截止电平,第七开关晶体管T7截止。

[0072] 以下结合图9和图10,通过完整的驱动方法对本发明实施例中的有机发光像素驱动电路进行说明:

[0073] 在复位阶段t1,发光控制信号端EMIT提供高电平,控制第四开关晶体管T4和第五开关晶体管T5截止,有机发光器件E不发光,第二扫描信号端S2提供低电平,控制第六开关晶体管T6导通,参考电压端VREF的参考电压传输至第三节点N3,对第三节点N3进行复位,参考电压为低电平,第一扫描信号端S1提供高电平,控制第一开关晶体管T1、第三开关晶体管T3和第五开关晶体管T5截止,第二扫描信号端S2提供低电平,控制第七开关晶体管T7导通,参考电压端VREF的参考电压传输至第五节点N5,对有机发光器件E的阳极进行复位;

[0074] 在补偿阶段t2,发光控制信号端EMIT提供高电平,控制第四开关晶体管T4和第五开关晶体管T5截止,有机发光器件E不发光,第二扫描信号端S2提供高电平,控制第六开关晶体管T6截止,第一扫描信号端S1提供低电平,控制第一开关晶体管T1、第三开关晶体管T3和第五开关晶体管T5导通,数据信号端VDATA的数据信号以并联的方式通过第一驱动晶体管Td1和第二驱动晶体管Td2向第三节点N3充电,参考图6以及上述关于图6的说明,第三节点N3的电位 $V_t$ 满足以下等式:

$$[0075] \quad -\frac{1}{V_t - V_s - V_{th}} = \frac{4k}{c} t + \frac{1}{V_s + V_{th} - ref},$$

[0076] 第二扫描信号端S2提供高电平,控制第七开关晶体管T7截止;

[0077] 在发光阶段t3,发光控制信号端EMIT提供低电平,控制第四开关晶体管T4和第五开关晶体管T5导通,第二扫描信号端S2提供高电平,控制第六开关晶体管T6截止,第一扫描信号端S1提供高电平,控制第一开关晶体管T1、第三开关晶体管T3和第五开关晶体管T5截止,第二扫描信号端S2提供高电平,控制第七开关晶体管T7截止,在存储电容C的作用下,第三节点N3的电位保持 $V_t$ ,在第三节点N3的电位控制下,第一驱动晶体管Td1和第二驱动晶体管Td2产生驱动电流I,参照图7以及上述关于图7的说明:

[0078] 驱动电流I满足:

$$\begin{aligned}
 I &= k(V_t - V_{DD} - V_{th})^2 \\
 [0079] \quad &= k \left[ \frac{-1}{\frac{4k}{c}t + \frac{1}{V_s + V_{th} - ref}} + V_s - V_{DD} \right]^2
 \end{aligned}$$

[0080] 需要说明的是,图9仅为本发明实施例中一种具体的有机发光像素驱动电路的结构示意图,本发明实施例对于有机发光像素驱动电路的具体结构不作限定,只要能够实现补偿阶段,使两个驱动晶体管通过并联的方式进行充电,在发光阶段,使两个驱动晶体管通过串联的方式产生驱动电流,即可。

[0081] 如图11所示,图11为本发明实施例中一种显示面板的结构示意图,本发明实施例提供一种显示面板,包括上述的有机发光像素驱动电路1。

[0082] 该有机发光像素驱动电路的具体结构、原理和驱动方法与上述实施例相同,再次不再赘述。

[0083] 本发明实施例中的显示面板,通过在补偿阶段,使两个驱动晶体管并联进行充电,在发光阶段,两个驱动晶体管串联的方式进行驱动发光,提高了在补偿阶段的充电速度,改善了由于充电时间不足而导致的显示不良;并且,更加有效地补偿了阈值电压的漂移,从而改善了由于阈值漂移带来的显示不良。

[0084] 可选地,显示面板包括:呈阵列分布的多个子像素,每个子像素包括一个有机发光像素驱动电路1;沿第一方向h1延伸、沿第二方向h2排列的多条数据线2,其中,每n条数据线2组成一个数据线组20;与每个数据线组20对应的源信号线3;与每个数据线组20对应的多路选择器4,每个多路选择器4包括与对应的数据线组20中每条数据线2对应电连接的选通端41,每个多路选择器4还包括与对应的源信号线3电连接的连通端42,多路选择器4用于使连通端42分时与每个选通端41之间导通。

[0085] 具体地,多路选择器4可以减少数据线2在非显示区域的空间占用,并且节省驱动芯片的引脚数量,使每个数据线组20中的多条数据线2均通过多路选择器4电连接于同一条源信号线3,再使源信号线3连接于驱动芯片,数据线2在显示区域中电连接于每列有机发光像素驱动电路中的数据信号端VDATA,在驱动过程中,驱动芯片通过源信号线3为每个数据线组20中的多条数据线2分时提供数据电压,然而,这样会减小驱动芯片为每条数据线2提供数据电压的时间,从而降低了补偿阶段的持续时间,因此,设置有多路选择器4的显示面板更加适用本发明实施例中的有机发光像素驱动电路。

[0086] 如图12所示,图12为本发明实施例中一种显示装置的结构示意图,本发明实施例还提供一种显示装置,包括上述的显示面板100。

[0087] 其中,显示面板100的具体结构和原理与上述实施例相同,在此不再赘述。显示装置可以是例如触摸显示屏、手机、平板计算机、笔记本电脑、电纸书或电视机等任何具有显示功能的电子设备。

[0088] 本发明实施例中的显示装置,通过在补偿阶段,使两个驱动晶体管并联进行充电,在发光阶段,两个驱动晶体管串联的方式进行驱动发光,提高了在补偿阶段的充电速度,改善了由于充电时间不足而导致的显示不良;并且,更加有效地补偿了阈值电压的漂移,从而改善了由于阈值漂移带来的显示不良。

[0089] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明保护的范围之内。

[0090] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

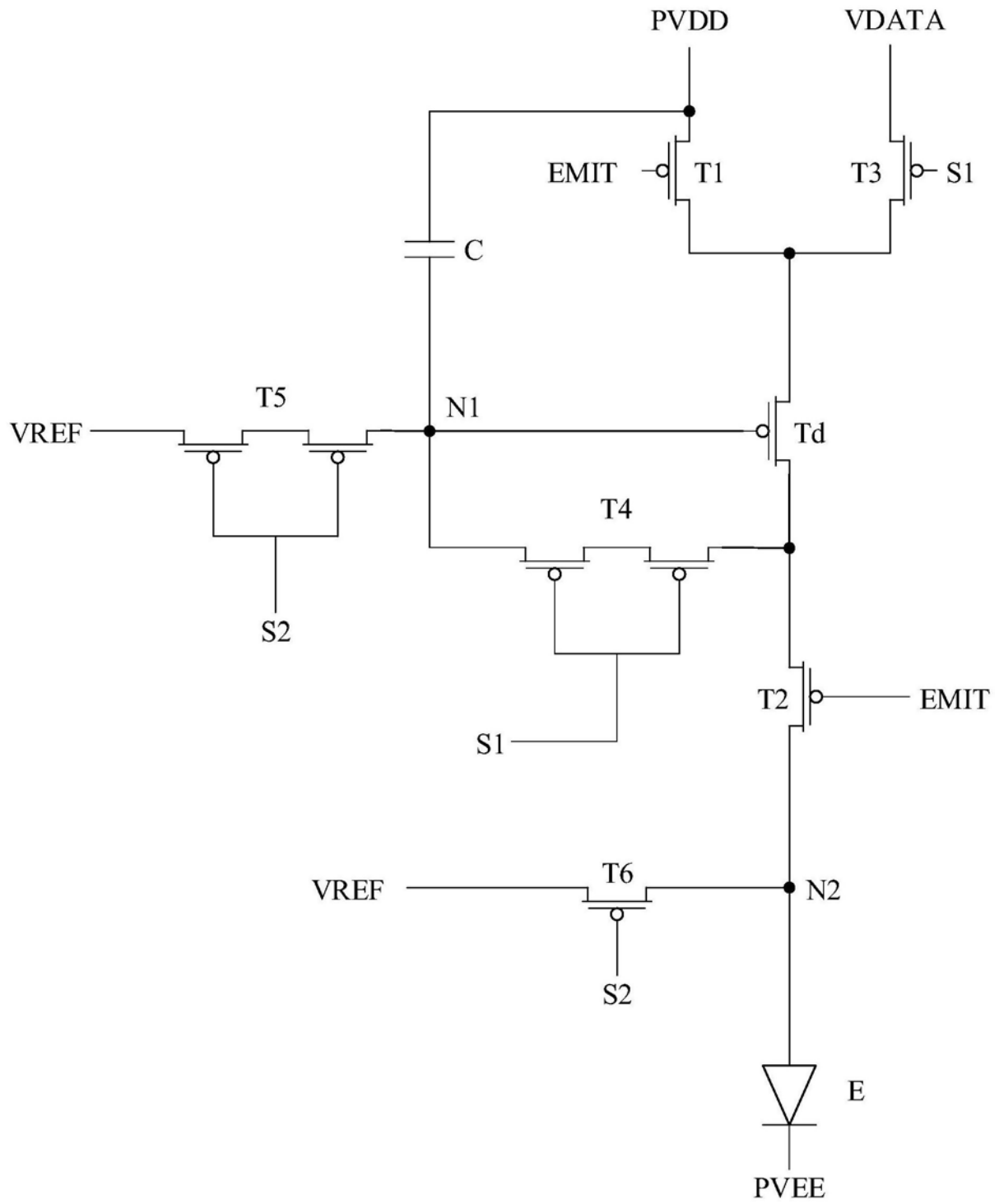


图1

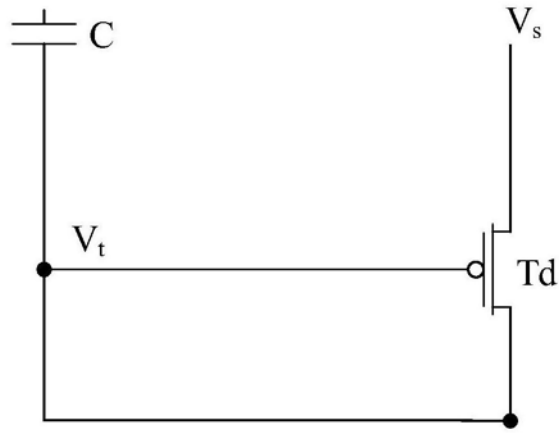


图2

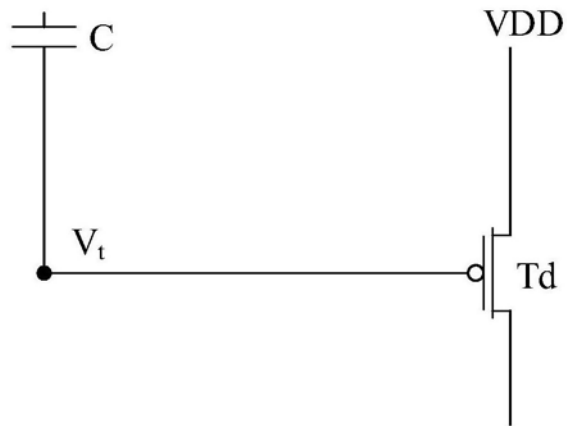


图3



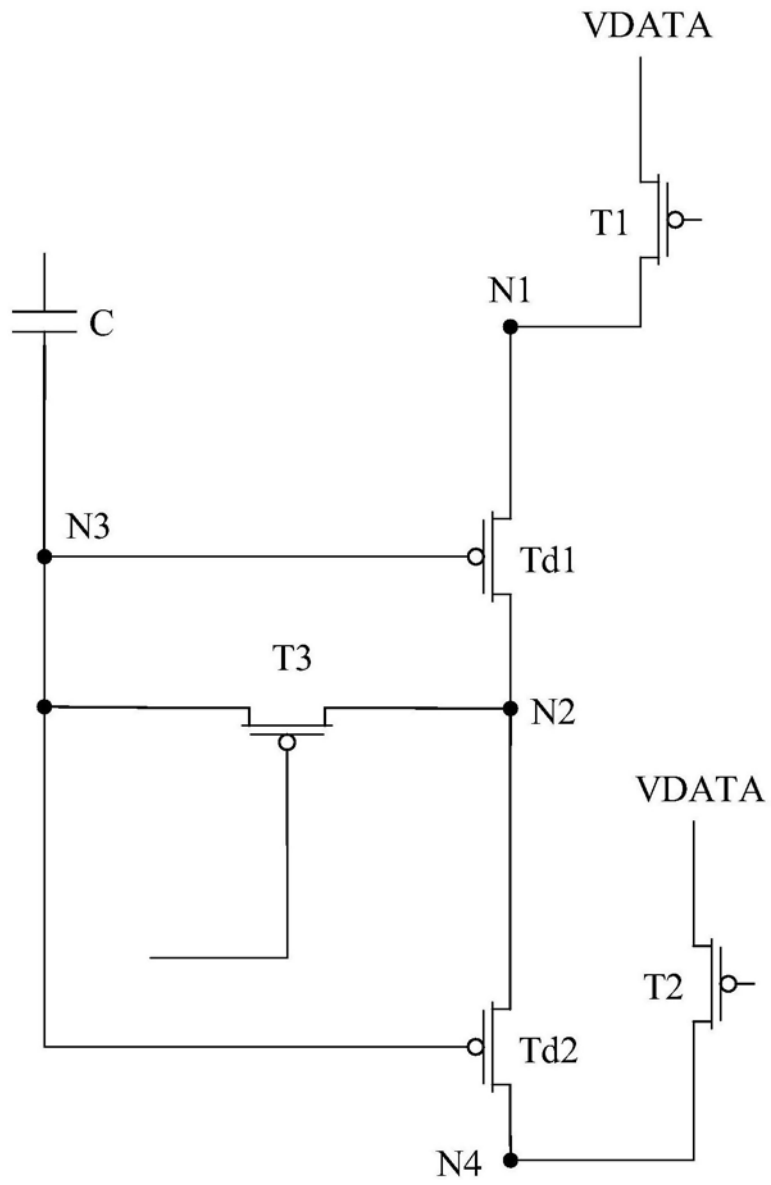


图5

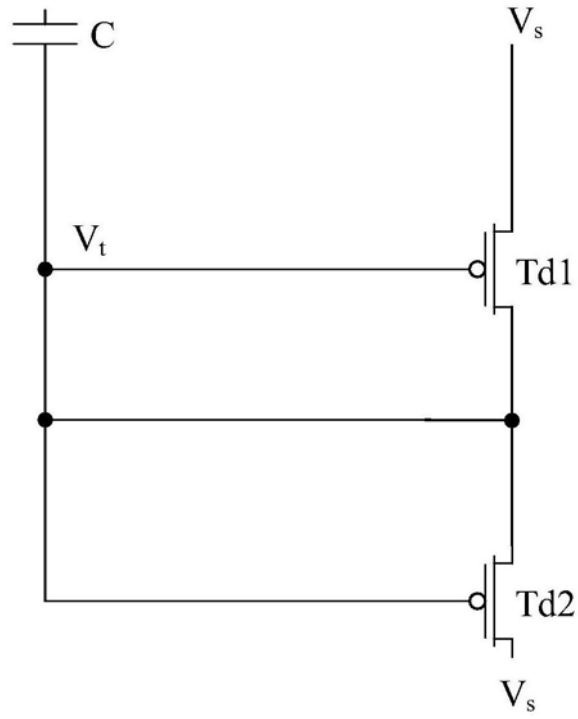


图6

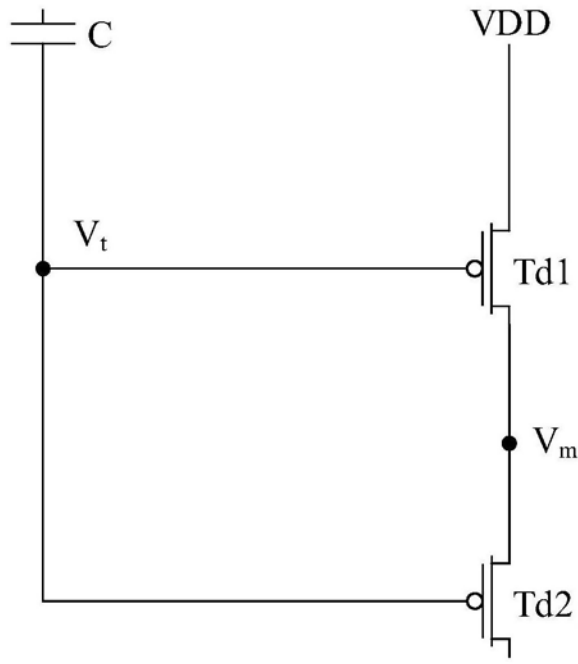


图7

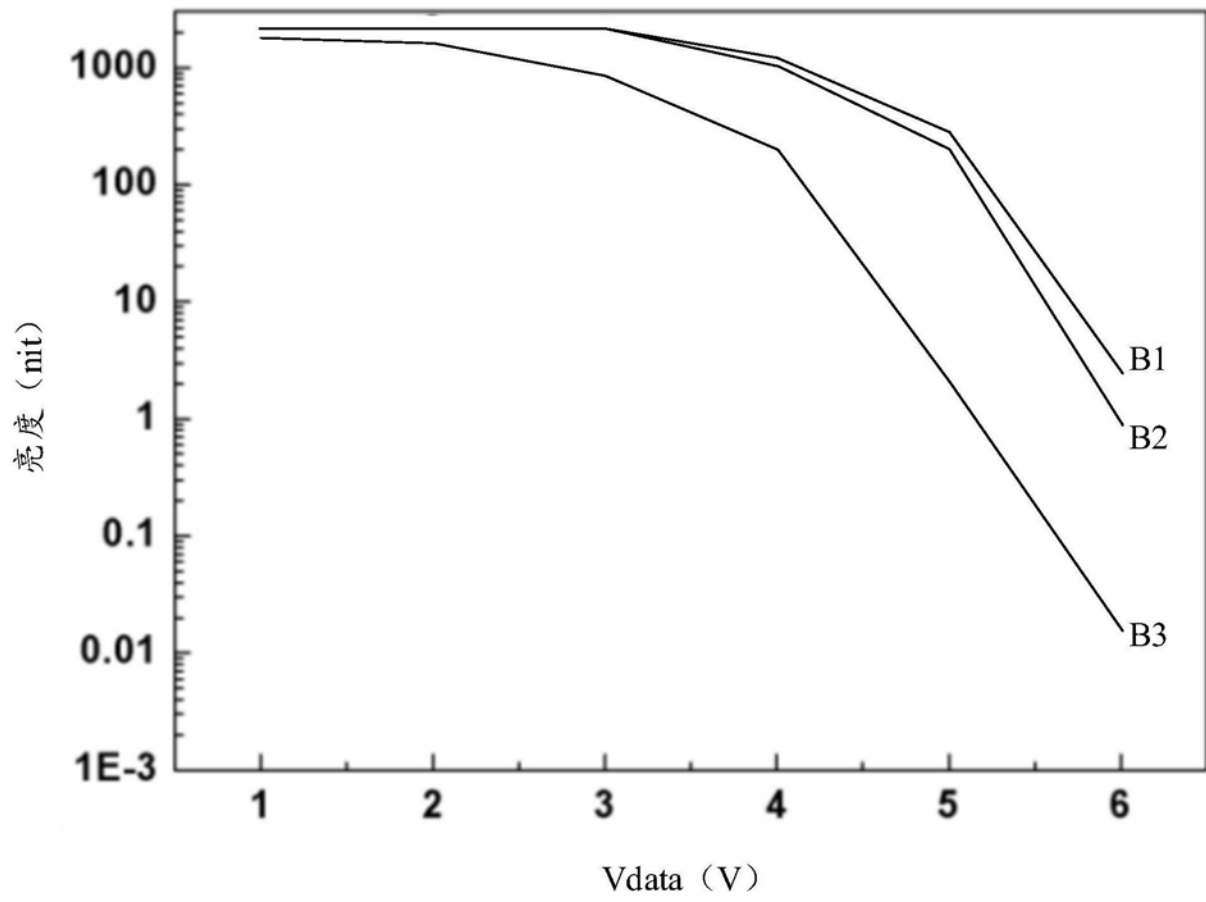


图8

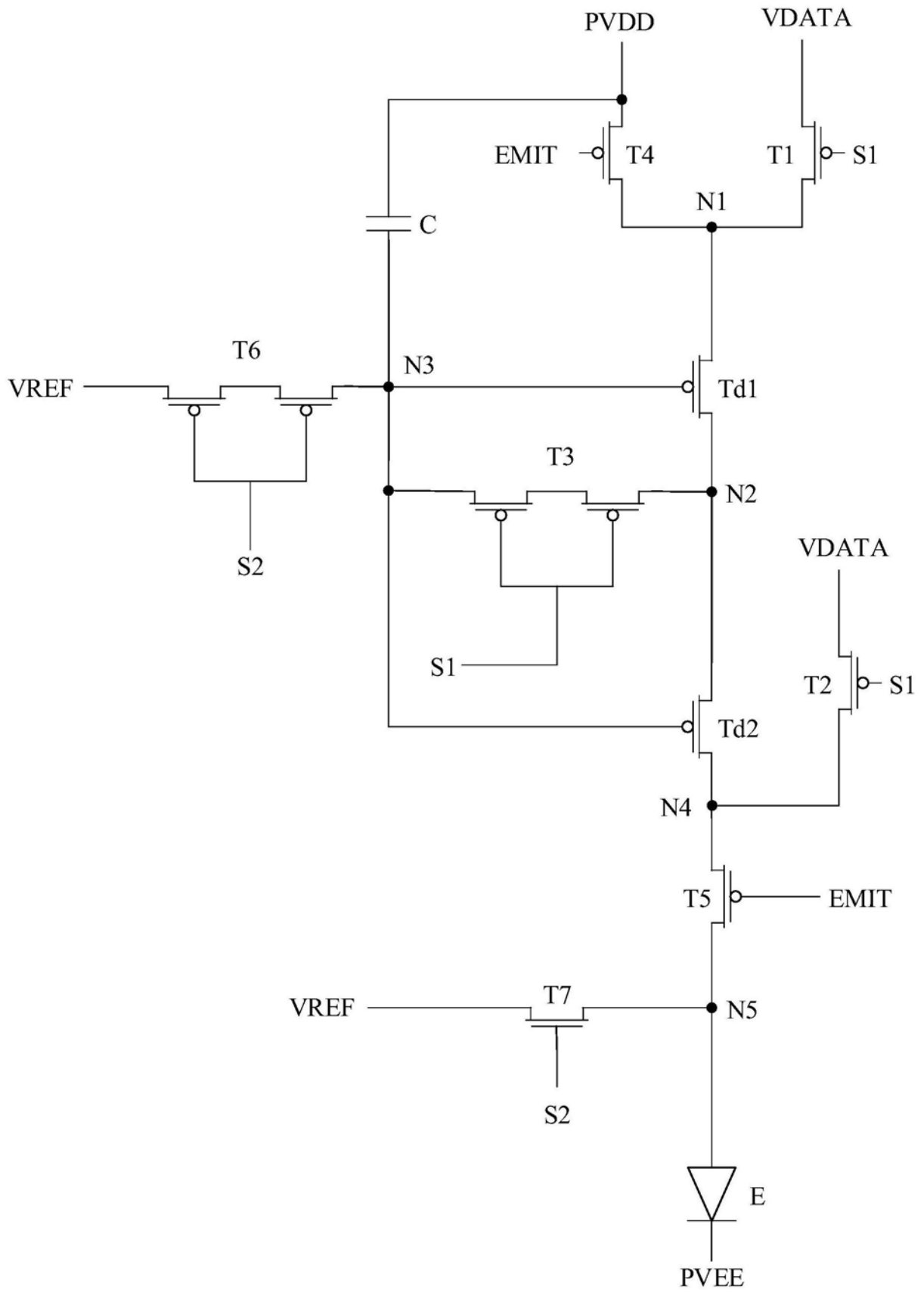


图9

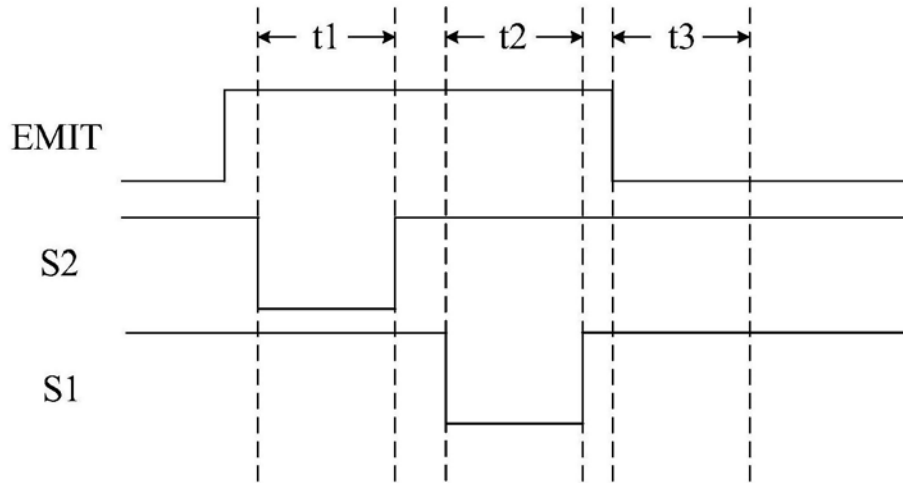


图10

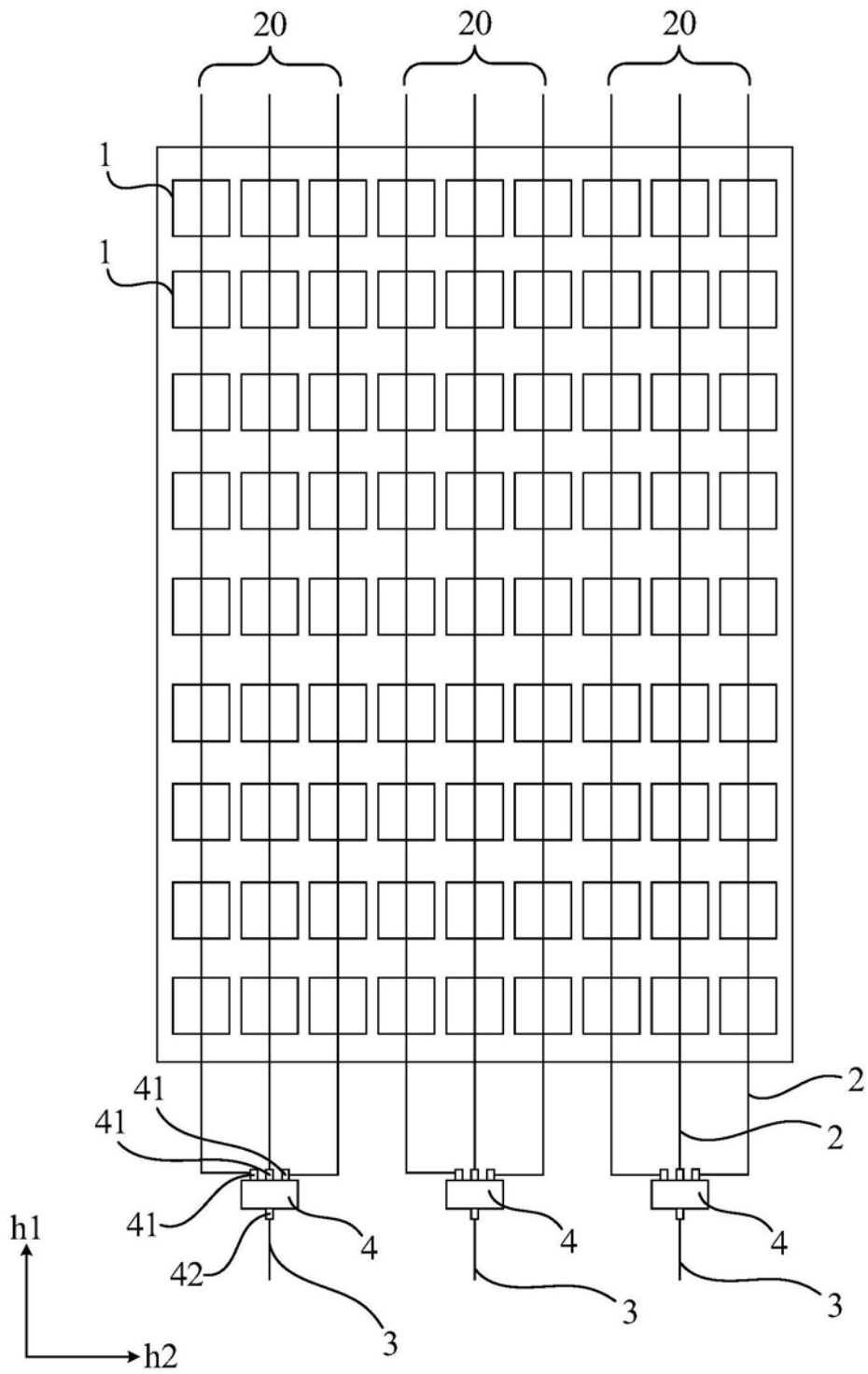


图11

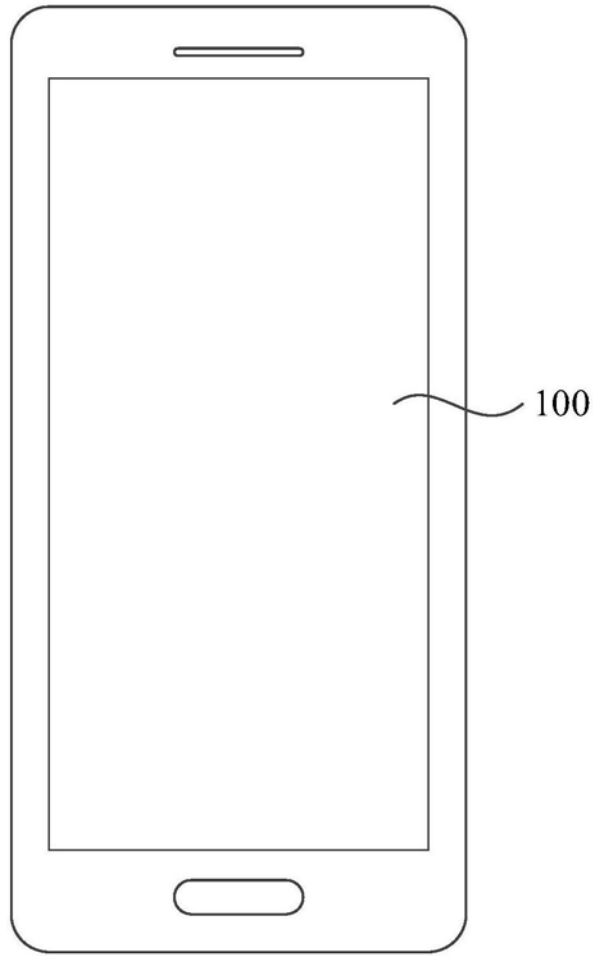


图12

专利名称(译)	像素驱动电路、方法、显示面板和显示装置		
公开(公告)号	<a href="#">CN109545142A</a>	公开(公告)日	2019-03-29
申请号	CN201811621849.5	申请日	2018-12-28
[标]申请(专利权)人(译)	上海天马微电子有限公司		
申请(专利权)人(译)	上海天马微电子有限公司		
当前申请(专利权)人(译)	上海天马微电子有限公司		
[标]发明人	钱旭 龚华 张骏		
发明人	钱旭 龚华 张骏		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G3/3233 G09G3/3266 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0297 G09G2320/0252 G09G3/3291 G09G2300/0426 G09G2300/0439 G09G2300/0809 H01L27/3276		
代理人(译)	王刚 龚敏		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明实施例提供一种有机发光像素驱动电路、方法、显示面板和显示装置，涉及显示技术领域，能够改善由于充电时间不足而导致的显示不良。该有机发光像素驱动电路包括：第一驱动晶体管和第二驱动晶体管；第一开关晶体管，第一开关晶体管的第一端电连接于数据信号端，第一开关晶体管的第二端电连接于第一节点；第二开关晶体管，第二开关晶体管的第一端电连接于数据信号端，第二开关晶体管的第二端电连接于第四节点；第三开关晶体管，第三开关晶体管的第一端电连接于第三节点，第三开关晶体管的第二端电连接于第二节点。

