



(10)授权公告号 CN 107204352 B

(45)授权公告日 2020.06.16

(21)申请号 201610149683.6

(22)申请日 2016.03.16

(65)同一申请的已公布的文献号

申请公布号 CN 107204352 A

(43)申请公布日 2017.09.26

(73)专利权人 昆山工研院新型平板显示技术中心有限公司

地址 215300 江苏省苏州市昆山市昆山高新区晨丰路188号

(72)发明人 张婷婷 黄秀颀 胡思明 朱晖
朱涛

(74)专利代理机构 上海思微知识产权代理事务所(普通合伙) 31237

代理人 余毅勤

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 21/77(2017.01)

(56)对比文件

CN 1728895 A, 2006.02.01,

CN 102023401 A, 2011.04.20,

US 6226057 B1, 2001.05.01,

审查员 廉海峰

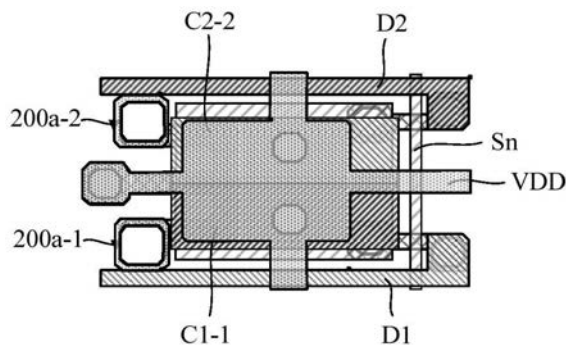
权利要求书3页 说明书21页 附图21页

(54)发明名称

OLED显示面板以及OLED显示面板的制造方法

(57)摘要

本发明提供了一种OLED显示面板以及OLED显示面板的制造方法,包括扫描线、数据线和电源线VDD,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线VDD并沿该电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。一方面,可有效减少数据线之间发生短路的几率,且大幅度消除数据线之间的串扰;另一方面,也可基于现有设备和工艺条件缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。



1. 一种OLED显示面板,其特征在于,包括形成于一基板上的扫描线、数据线和电源线,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线并沿该电源线镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上;每个像素组内的两个子像素分别为第一子像素和第二子像素,所述第一子像素包括第一存储电容,所述第二子像素包括第二存储电容,所述第一存储电容的上极板和第二存储电容的上极板位于不同结构层上,其中,所述第一子像素还包括第一开关晶体管和第一驱动晶体管,所述第二子像素还包括第二开关晶体管和第二驱动晶体管,所述第一开关晶体管的源极连接第一数据线,所述第二开关晶体管的源极连接第二数据线,所述第一数据线和所述第二存储电容的上极板设置在同一层,所述第二数据线和所述第一存储电容的上极板设置在同一层。

2. 如权利要求1所述的OLED显示面板,其特征在于,所述第一数据线、第二数据线和电源线相互平行,所述扫描线与所述电源线相互垂直,并且,所述第一数据线和第二数据线、所述第一存储电容和第二存储电容、所述第一开关晶体管和第二开关晶体管、所述第一驱动晶体管和第二驱动晶体管均沿所述电源线镜像对称。

3. 如权利要求2所述的OLED显示面板,其特征在于,所述OLED显示面板具体包括:

硅岛,形成于所述基板上,用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

图形化的第一金属层,形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

图形化的第二金属层,形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极和第二存储电容的上极板;

第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

图形化的第三金属层,形成于所述第二层间绝缘层上,用以作为第二数据线、第二开关晶体管的源极和第一存储电容的上极板;

第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

图形化的第四金属层,形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极、所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

4. 如权利要求3所述的OLED显示面板,其特征在于,所述OLED显示面板还包括一开口,所述开口贯穿所述第二层间绝缘层并正对所述第一存储电容的下极板。

5. 一种OLED显示面板的制造方法,其特征在于,包括:

在一基板上形成扫描线、数据线、电源线、由所述扫描线和数据线定义的以矩阵方式排列的多个像素组;

其中,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线并沿该电源线镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上;每个像素组内的两个子像素分别为第一子像素和第二子像素,所述第一子像素包括第一存储电容,所述第二子像素包括第二存储电容,所述第一存储电容的上极板和第二存储电容的上极板位于不同结构层上,其中,所述第一子像素还包括第一开关晶体管和第一驱动晶体管,所述第二子像素还包括第二开关晶体管和第二驱动晶体管,所述第一开关晶体管的源极连接第一数据线,所述第二开关晶体管的源极连接第二数据线,所述第一数据线和所述第二存储电容的上极板设置在同一层,所述第二数据线和所述第一存储电容的上极板设置在同一层。

6. 如权利要求5所述的OLED显示面板的制造方法,其特征在于,所述第一数据线、第二数据线和电源线相互平行,所述扫描线与所述电源线相互垂直,并且,所述第一数据线和第二数据线、所述第一存储电容和第二存储电容、所述第一开关晶体管和所述第二开关晶体管、所述第一驱动晶体管和所述第二驱动晶体管均沿所述电源线镜像对称。

7. 如权利要求6所述的OLED显示面板的制造方法,其特征在于,所述OLED显示面板通过如下步骤形成:

形成硅岛,所述硅岛用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

形成栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

形成图形化的第一金属层,所述图形化的第一金属层形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

形成第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

形成图形化的第二金属层,所述图形化的第二金属层形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极和第二存储电容的上极板;

形成第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

形成图形化的第三金属层,所述图形化的第三金属层形成于所述第二层间绝缘层上,用以作为第二数据线、第二开关晶体管的源极和第一存储电容的上极板;

形成第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

形成图形化的第四金属层,所述图形化的第四金属层形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极以及所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

8.如权利要求7所述的OLED显示面板的制造方法,其特征在于,形成所述第二层间绝缘层之后,还形成一贯穿所述第二层间绝缘层的开口,所述开口正对所述第一存储电容的下极板。

OLED显示面板以及OLED显示面板的制造方法

技术领域

[0001] 本发明涉及显示器技术领域,特别涉及一种OLED显示面板以及OLED显示面板的制造方法。

背景技术

[0002] 随着信息社会的发展,人们对显示设备的需求日益增长。为了满足这种要求,各种平板显示装置如薄膜晶体管液晶显示器(TFT-LCD)、等离子体显示器(PDP)、有机发光二极管(OLED)显示器都得到了迅猛的发展。在这些平板显示装置当中,OLED显示器由于具有主动发光、对比度高、响应速度快、轻薄等诸多优点,正在逐步占据平板显示的主导地位。目前,OLED显示器已经广泛应用于手机、电视、电脑以及智能手表等各种高性能显示领域中。

[0003] 图1为传统的OLED显示面板的像素电路图。如图1所示,在现有的OLED显示面板中,最基本的像素电路包括开关晶体管T1、驱动晶体管T2和存储电容Cs,所述开关晶体管T1的栅极与扫描线Sn连接,所述开关晶体管T1的源极与数据线Dm连接,所述开关晶体管T1的漏极、驱动晶体管T2的栅极和存储电容Cs的第一基板均连接于节点N1,所述驱动晶体管T2的源极和存储电容Cs的第二基板均与第一电源VDD连接,所述驱动晶体管T2的漏极与所述有机发光二极管OLED的阳极连接,所述有机发光二极管OLED的阴极与第二电源VSS连接。通过扫描线Sn打开所述开关晶体管T1时,数据线Dm提供的电压经由所述开关晶体管T1存储到存储电容Cs,从而控制所述驱动晶体管T2产生电流,以驱动所述有机发光二极管OLED发光。

[0004] 随着生活水平的不断提高和生产水平水平的日益改进,市场对高清晰、高分辨率产品的追求也越来越迫切。然而,传统的OLED显示面板的分辨率一般在250PPI以下(PPI表示每英寸所拥有的像素数目,PPI数值越高,代表显示器能够以越高的像素密度显示图像),已经无法满足人们对于高分辨率显示器的追求。这是因为分辨率的提高要求同层间距比如相邻数据线之间的距离缩小,然而目前的OLED中相邻的像素单元的数据线通常设置在同一结构层上,基于现有的工艺条件(比如光刻机的曝光限制),很难进一步缩小相邻数据线之间的距离,从而导致OLED显示面板的分辨率难以提高。除了光刻机的曝光限制之外,数据线串扰和数据线短路也是生产高分辨率的OLED必须解决的技术难题。数据线串扰是指两条数据线之间的耦合,两条数据线之间的互感和互容会引起数据线出现噪声,研究表明,两条数据线上电流强度相同时,两条数据线间的距离越近,彼此之间的串扰效应越明显。数据线短路是指两条数据线之间彼此相连,使像素电极无法接收到正常信号而产生不良。在相同工艺条件下,两条数据线间的距离越近,彼此之间发生短路的几率越大。

发明内容

[0005] 本发明的目的在于解决现有的有机发光显示器的分辨率低的问题。

[0006] 本发明的另一目的在于消除有机发光显示器的数据线之间的串扰和短路现象。

[0007] 为解决上述技术问题,本发明提供一种OLED显示面板,包括形成于一基板上的扫

描线、数据线和电源线,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线并沿该电源线镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。

[0008] 可选的,在所述的OLED显示面板中,每个像素组内的两个子像素分别为第一子像素和第二子像素,所述第一子像素包括第一存储电容,所述第二子像素包括第二存储电容。

[0009] 可选的,在所述的OLED显示面板中,所述第一存储电容的上极板和第二存储电容的上极板位于不同结构层上。

[0010] 可选的,在所述的OLED显示面板中,所述第一子像素还包括第一开关晶体管和第一驱动晶体管,所述第二子像素还包括第二开关晶体管和第二驱动晶体管,所述第一开关晶体管的源极连接第一数据线,所述第二开关晶体管的源极连接第二数据线,所述第一数据线、第二数据线和电源线相互平行,所述扫描线与所述电源线相互垂直,并且,所述第一数据线和第二数据线、所述第一存储电容和第二存储电容、所述第一开关晶体管和第二开关晶体管、所述第一驱动晶体管和第二驱动晶体管均沿所述电源线镜像对称。

[0011] 可选的,在所述的OLED显示面板中,具体包括:

[0012] 硅岛,形成于所述基板上,用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

[0013] 栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

[0014] 图形化的第一金属层,形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

[0015] 第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

[0016] 图形化的第二金属层,形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极和第二存储电容的上极板;

[0017] 第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

[0018] 图形化的第三金属层,形成于所述第二层间绝缘层上,用以作为第二数据线、第二开关晶体管的源极和第一存储电容的上极板;

[0019] 第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

[0020] 图形化的第四金属层,形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

[0021] 钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极、所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

[0022] 可选的,在所述的OLED显示面板中,还包括一开口,所述开口贯穿所述第二层间绝

缘层并正对所述第一存储电容的下极板。

[0023] 可选的,在所述的OLED显示面板中,所述第一存储电容的上极板和第二存储电容的上极板位于相同结构层上。

[0024] 可选的,在所述的OLED显示面板中,具体包括:

[0025] 硅岛,形成于所述基板上,用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

[0026] 栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

[0027] 图形化的第一金属层,形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

[0028] 第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

[0029] 图形化的第二金属层,形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极、第一存储电容的上极板和第二存储电容的上极板;

[0030] 第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

[0031] 图形化的第三金属层,形成于所述第二层间绝缘层上,用以作为第二数据线和第二开关晶体管的源极;

[0032] 第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

[0033] 图形化的第四金属层,形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

[0034] 钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极以及所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

[0035] 本发明还提供一种OLED显示面板的制造方法,包括:

[0036] 在一基板上形成扫描线、数据线、电源线、由所述扫描线和数据线定义的以矩阵方式排列的多个像素组;

[0037] 其中,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线并沿该电源线镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。

[0038] 可选的,在所述的OLED显示面板的制造方法中,每个像素组内的两个子像素分别为第一子像素和第二子像素,所述第一子像素包括第一存储电容,所述第二子像素包括第二存储电容,所述第一存储电容的上极板和第二存储电容的上极板位于不同结构层上,通过两次工艺形成。

[0039] 可选的,在所述的OLED显示面板的制造方法中,所述第一子像素还包括第一开关

晶体管 and 第一驱动晶体管,所述第二子像素还包括第二开关晶体管和第二驱动晶体管,所述第一开关晶体管的源极连接第一数据线,所述第二开关晶体管的源极连接第二数据线,所述第一数据线、第二数据线和电源线相互平行,所述扫描线与所述电源线相互垂直,并且,所述第一数据线和第二数据线、所述第一存储电容和第二存储电容、所述第一开关晶体管和第二开关晶体管、所述第一驱动晶体管和第二驱动晶体管均沿所述电源线镜像对称。

[0040] 可选的,在所述的OLED显示面板的制造方法中,所述OLED显示面板具体通过如下步骤形成:

[0041] 形成硅岛,所述硅岛用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

[0042] 形成栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

[0043] 形成图形化的第一金属层,所述图形化的第一金属层形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

[0044] 形成第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

[0045] 形成图形化的第二金属层,所述图形化的第二金属层形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极和第二存储电容的上极板;

[0046] 形成第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

[0047] 形成图形化的第三金属层,所述图形化的第三金属层形成于所述第二层间绝缘层上,用以作为第二数据线、第二开关晶体管的源极和第一存储电容的上极板;

[0048] 形成第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

[0049] 形成图形化的第四金属层,所述图形化的第四金属层形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

[0050] 钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极以及所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

[0051] 可选的,在所述的OLED显示面板的制造方法中,形成所述第二层间绝缘层之后,还形成一贯穿所述第二层间绝缘层的开口,所述开口正对所述第一存储电容的下极板。

[0052] 可选的,在所述的OLED显示面板的制造方法中,所述第一存储电容的上极板和第二存储电容的上极板位于同一结构层上,通过一次工艺形成。

[0053] 可选的,在所述的OLED显示面板的制造方法中,所述OLED显示面板具体通过如下步骤形成:

[0054] 形成硅岛,所述硅岛形成于所述基板上,用以作为所述第一开关晶体管、第一驱动晶体管、第二开关晶体管以及第二驱动晶体管的有源层;

[0055] 形成栅绝缘层和第一通孔,所述栅绝缘层形成于所述基板和硅岛上,所述第一通孔用于导通所述第一开关晶体管的漏极和第一存储电容的下极板以及所述第二开关晶体管的漏极和所述第二存储电容的下极板;

[0056] 形成图形化的第一金属层,所述图形化的第一金属层形成于所述栅绝缘层上,用以作为扫描线、第一存储电容的下极板、第二存储电容的下极板、第一开关晶体管的栅极、第一驱动晶体管的栅极、第二开关晶体管的栅极和第二驱动晶体管的栅极;

[0057] 形成第一层间绝缘层和第二通孔,所述第一层间绝缘层形成于所述栅绝缘层以及图形化的第一金属层上,所述第二通孔用于导通所述第一数据线和第一开关晶体管的源极;

[0058] 形成图形化的第二金属层,所述图形化的第二金属层形成于所述第一层间绝缘层上,用以作为所述第一数据线、第一开关晶体管的源极、第一存储电容的上极板和第二存储电容的上极板;

[0059] 形成第二层间绝缘层和第三通孔,所述第二层间绝缘层形成于所述第一层间绝缘层以及图形化的第二金属层上,所述第三通孔用于导通第二数据线和第二开关晶体管的源极;

[0060] 形成图形化的第三金属层,所述图形化的第三金属层形成于所述第二层间绝缘层上,用以作为第二数据线和第二开关晶体管的源极;

[0061] 形成第三层间绝缘层和第四通孔,所述第三层间绝缘层形成于所述第二层间绝缘层以及图形化的第三金属层上,所述第四通孔用于导通第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线、第一存储电容的上极板以及第二存储电容的上极板;

[0062] 形成图形化的第四金属层,所述图形化的第四金属层形成于所述第三层间绝缘层上,用以作为第一驱动晶体管的源极和漏极、第二驱动晶体管的源极和漏极、电源线;

[0063] 形成钝化绝缘层和接触孔,所述钝化绝缘层形成于所述第三层间绝缘层以及图形化的第四金属层上,所述接触孔用于导通所述第一驱动晶体管的漏极与第一有机发光二极管的阳极以及所述第二驱动晶体管的漏极与第二有机发光二极管的阳极。

[0064] 在本发明提供的OLED显示面板中,包括扫描线、数据线和电源线VDD,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线VDD并沿该电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上(即两个子像素各自连接的数据线不在同一层)。一方面,由于本发明将同一像素组内两个子像素对应连接的数据线设置在不同的结构层上,在不缩小像素面积的情况下,使同层相邻的数据线之间的距离增加了一倍,使不在同一层相邻的数据线之间由层间绝缘层隔离,可有效减少数据线之间发生短路的几率,且在使用中大幅度消除了数据线之间的串扰,不但提高了产品的成品率,而且提升了产品的画面品质。另一方面,由于同一像素组内两个子像素对应连接的数据线设置在不同的结构层上,也可基于现有设备和工艺条件缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。

[0065] 进一步的,所述第一存储电容的上极板和第二存储电容的上极板位于不同结构层

上,通过两次工艺形成,比如所述第一数据线和第二存储电容的上极板一并形成,而第二数据线和第一存储电容的上极板一并形成,即第一数据线和第一存储电容的上极板不在同一层,第二数据线和第二存储电容的上极板不在同一层,由此,有利于缩小同层的数据线和存储电容上极板的间距,可进一步缩小像素面积,提升OLED显示面板的PPI。

附图说明

- [0066] 图1是传统的OLED显示面板的像素电路图;
- [0067] 图2a是本发明实施例一中OLED显示面板的一个像素组形成硅岛后的平面示意图;
- [0068] 图2b是本发明实施例一中OLED显示面板的第一子像素形成硅岛后的剖面示意图;
- [0069] 图2c是本发明实施例一中OLED显示面板的第二子像素形成硅岛后的剖面示意图;
- [0070] 图3a是本发明实施例一中OLED显示面板的一个像素组形成第一通孔后的平面示意图;
- [0071] 图3b是本发明实施例一中OLED显示面板的第一子像素形成第一通孔后的剖面示意图;
- [0072] 图3c是本发明实施例一中OLED显示面板的第二子像素形成第一通孔后的剖面示意图;
- [0073] 图4a是本发明实施例一中OLED显示面板的一个像素组形成第一金属层后的平面示意图;
- [0074] 图4b是本发明实施例一中OLED显示面板的第一子像素形成第一金属层后的剖面示意图;
- [0075] 图4c是本发明实施例一中OLED显示面板的第二子像素形成第一金属层后的剖面示意图;
- [0076] 图5a是本发明实施例一中OLED显示面板的一个像素组形成第二通孔后的平面示意图;
- [0077] 图5b是本发明实施例一中OLED显示面板的第一子像素形成第二通孔后的剖面示意图;
- [0078] 图5c是本发明实施例一中OLED显示面板的第二子像素形成第二通孔后的剖面示意图;
- [0079] 图6a是本发明实施例一中OLED显示面板的一个像素组形成第二金属层后的平面示意图;
- [0080] 图6b是本发明实施例一中OLED显示面板的第一子像素形成第二金属层后的剖面示意图;
- [0081] 图6c是本发明实施例一中OLED显示面板的第二子像素形成第二金属层后的剖面示意图;
- [0082] 图7a是本发明实施例一中OLED显示面板的一个像素组形成第三通孔后的平面示意图;
- [0083] 图7b是本发明实施例一中OLED显示面板的第一子像素形成第三通孔后的剖面示意图;
- [0084] 图7c是本发明实施例一中OLED显示面板的第二子像素形成第三通孔后的剖面示意图;

意图；

[0085] 图8a是本发明实施例一中OLED显示面板的一个像素组形成第三金属层后的平面示意图；

[0086] 图8b是本发明实施例一中OLED显示面板的第一子像素形成第三金属层后的剖面示意图；

[0087] 图8c是本发明实施例一中OLED显示面板的第二子像素形成第三金属层后的剖面示意图；

[0088] 图9a是本发明实施例一中OLED显示面板的一个像素组形成第四通孔后的平面示意图；

[0089] 图9b是本发明实施例一中OLED显示面板的第一子像素形成第四通孔后的剖面示意图；

[0090] 图9c是本发明实施例一中OLED显示面板的第二子像素形成第四通孔后的剖面示意图；

[0091] 图10a是本发明实施例一中OLED显示面板的一个像素组形成第四金属层后的平面示意图；

[0092] 图10b是本发明实施例一中OLED显示面板的第一子像素形成第四金属层后的剖面示意图；

[0093] 图10c是本发明实施例一中OLED显示面板的第二子像素形成第四金属层后的剖面示意图；

[0094] 图11a是本发明实施例一中OLED显示面板的一个像素组形成接触孔后的平面示意图；

[0095] 图11b是本发明实施例一中OLED显示面板的第一子像素形成接触孔后的剖面示意图；

[0096] 图11c是本发明实施例一中OLED显示面板的第二子像素形成接触孔后的剖面示意图；

[0097] 图12a是本发明实施例一中OLED显示面板的一个像素组形成阳极后的平面示意图；

[0098] 图12b是本发明实施例一中OLED显示面板的第一子像素形成阳极后的剖面示意图；

[0099] 图12c是本发明实施例一中OLED显示面板的第二子像素形成阳极后的剖面示意图；

[0100] 图13a是本发明实施例二中OLED显示面板的一个像素组形成硅岛后的平面示意图；

[0101] 图13b是本发明实施例二中OLED显示面板的第一子像素形成硅岛后的剖面示意图；

[0102] 图13c是本发明实施例二中OLED显示面板的第二子像素形成硅岛后的剖面示意图；

[0103] 图14a是本发明实施例二中OLED显示面板的一个像素组形成第一通孔后的平面示意图；

- [0104] 图14b是本发明实施例二中OLED显示面板的第一子像素形成第一通孔后的剖面示意图；
- [0105] 图14c是本发明实施例二中OLED显示面板的第二子像素形成第一通孔后的剖面示意图；
- [0106] 图15a是本发明实施例二中OLED显示面板的一个像素组形成第一金属层后的平面示意图；
- [0107] 图15b是本发明实施例二中OLED显示面板的第一子像素形成第一金属层后的剖面示意图；
- [0108] 图15c是本发明实施例二中OLED显示面板的第二子像素形成第一金属层后的剖面示意图；
- [0109] 图16a是本发明实施例二中OLED显示面板的一个像素组形成第二通孔后的平面示意图；
- [0110] 图16b是本发明实施例二中OLED显示面板的第一子像素形成第二通孔后的剖面示意图；
- [0111] 图16c是本发明实施例二中OLED显示面板的第二子像素形成第二通孔后的剖面示意图；
- [0112] 图17a是本发明实施例二中OLED显示面板的一个像素组形成第二金属层后的平面示意图；
- [0113] 图17b是本发明实施例二中OLED显示面板的第一子像素形成第二金属层后的剖面示意图；
- [0114] 图17c是本发明实施例二中OLED显示面板的第二子像素形成第二金属层后的剖面示意图；
- [0115] 图18a是本发明实施例二中OLED显示面板的一个像素组形成第三通孔后的平面示意图；
- [0116] 图18b是本发明实施例二中OLED显示面板的第一子像素形成第三通孔后的剖面示意图；
- [0117] 图18c是本发明实施例二中OLED显示面板的第二子像素形成第三通孔后的剖面示意图；
- [0118] 图19a是本发明实施例二中OLED显示面板的一个像素组形成第三金属层后的平面示意图；
- [0119] 图19b是本发明实施例二中OLED显示面板的第一子像素形成第三金属层后的剖面示意图；
- [0120] 图19c是本发明实施例二中OLED显示面板的第二子像素形成第三金属层后的剖面示意图；
- [0121] 图20a是本发明实施例二中OLED显示面板的一个像素组形成第四通孔后的平面示意图；
- [0122] 图20b是本发明实施例二中OLED显示面板的第一子像素形成第四通孔后的剖面示意图；
- [0123] 图20c是本发明实施例二中OLED显示面板的第二子像素形成第四通孔后的剖面示意图；

意图；

[0124] 图21a是本发明实施例二中OLED显示面板的一个像素组形成第四金属层后的平面示意图；

[0125] 图21b是本发明实施例二中OLED显示面板的第一子像素形成第四金属层后的剖面示意图；

[0126] 图21c是本发明实施例二中OLED显示面板的第二子像素形成第四金属层后的剖面示意图；

[0127] 图22a是本发明实施例二中OLED显示面板的一个像素组形成接触孔后的平面示意图；

[0128] 图22b是本发明实施例二中OLED显示面板的第一子像素形成接触孔后的剖面示意图；

[0129] 图22c是本发明实施例二中OLED显示面板的第二子像素形成接触孔后的剖面示意图；

[0130] 图23a是本发明实施例二中OLED显示面板的一个像素组形成阳极后的平面示意图；

[0131] 图23b是本发明实施例二中OLED显示面板的第一子像素形成阳极后的剖面示意图；

[0132] 图23c是本发明实施例二中OLED显示面板的第二子像素形成阳极后的剖面示意图；

[0133] 附图标记说明：

[0134] 第一开关晶体管-T11；第一开关晶体管的栅极-G11；第一开关晶体管的源极-S11；第一开关晶体管的漏极-D11；

[0135] 第一驱动晶体管-T12；第一驱动晶体管的栅极-G12；第一驱动晶体管的源极-S12；第一驱动晶体管的漏极-D12；

[0136] 第二开关晶体管-T21；第二开关晶体管的栅极-G21；第二开关晶体管的源极-S21；第二开关晶体管的漏极-D21；

[0137] 第二驱动晶体管-T22；第二驱动晶体管的栅极-G22；第二驱动晶体管的源极-S22；第二驱动晶体管的漏极-D22；

[0138] 第一存储电容-C1；第一存储电容的下极板-C1-1；第一存储电容的上极板-C1-2；

[0139] 第二存储电容-C2；第二存储电容的下极板-C2-1；第二存储电容的上极板-C2-2；

[0140] 第一数据线-D1；第二数据线-D2；扫描线-Sn；电源线-VDD；

[0141] 基板-100；缓冲层-101；

[0142] 硅岛的第一段-111-1；硅岛的第二段-111-2；硅岛的第三段-112-1；硅岛的第四段-112-2；硅岛的第五段-113；硅岛的第六段-114；

[0143] 栅绝缘层-120；第一通孔-120a-1、120a-2；

[0144] 第一层间绝缘层-140；第二通孔-140a-1；

[0145] 第二层间绝缘层-160；第三通孔-160a-2；开口-160b；

[0146] 第三层间绝缘层-180；第四通孔-180a、180a-1、180a-2、180a-3、180a-4；

[0147] 钝化绝缘层-200；接触孔-200a-1、200a-2；

[0148] 第一有机发光二极管的阳极-221;第二有机发光二极管的阳极-222。

具体实施方式

[0149] 本发明的核心思想在于,提供一种OLED显示面板及其制造方法,所述OLED显示面板包括扫描线、数据线和电源线VDD,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线VDD并沿该电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。如此一来,在不缩小像素面积的情况下,可使同层相邻的数据线之间的距离增加一倍,使不同层相邻的数据线之间由层间绝缘层隔离,有效减少数据线之间发生短路的几率,且可大幅度消除数据线之间的串扰。另外,由于同一像素组内两个子像素对应连接的数据线设置在不同的结构层上,也可基于现有设备和工艺条件缩小像素面积,提升OLED显示面板的PPI,进而提高OLED显示面板的分辨率。

[0150] 以下结合附图和具体实施例对本发明提出的OLED显示面板以及OLED显示面板的制造方法作进一步详细说明。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图中各层薄膜厚度和区域大小形状不反映OLED显示面板的真实比例,目的只是示意性的说明本发明内容。

[0151] 实施例一

[0152] 图12a是本发明实施例一中OLED显示面板的一个像素组的平面示意图,所反映的是两个子像素的结构,图12b是图12a中第一子像素的剖面示意图,图12c是图12a中第二子像素的剖面示意图。

[0153] 如图12a、12b、12c所示,本实施例的OLED显示面板的主体结构包括形成在基板100上的扫描线、数据线和电源线,所述扫描线和数据线定义了以矩阵方式排列的多个像素组,每个像素组内具有两个子像素,同一像素组内的两个子像素连接同一电源线VDD并沿该电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。为便于说明本实施例的技术方案,如图12a所示,本实施例将沿平行于纸面方向上下排列的两个子像素分别称为第一子像素和第二子像素,其中,位于下侧的子像素称为第一子像素,位于上侧的子像素称为第二子像素,与第一子像素的开关晶体管的源极连接的数据线称为第一数据线D1,与第二子像素的开关晶体管的源极连接的数据线称为第二数据线D2。

[0154] 继续参考图12a、12b、12c,并结合2a至图11c所示,所述第一数据线D1位于第二层间绝缘层160下方(具体是在第一层间绝缘层140与第二层间绝缘层160之间),所述第一数据线D1通过贯穿第一层间绝缘层140的通孔(这里是指第二通孔-140a-1)与第一开关晶体管的源极S11连接;所述第二数据线D2位于第二层间绝缘层160上方(具体是在第二层间绝缘层160与第三层间绝缘层180之间),所述第二数据线D2通过贯穿第一层间绝缘层140和第二层间绝缘层-160的通孔(这里是指第三通孔160a-2)与第二开关晶体管的源极-S21连接;即,第一数据线D1和第二数据线D2分别位于第二层间绝缘层160的两侧,第一数据线D1和第二数据线D2之间间隔设置一第二层间绝缘层160,第一数据线D1和第二数据线D2通过不同深度的通孔与开关晶体管的源极连接。如此,在不缩小像素面积的情况下,使同层相邻的数据线之间的距离增加了一倍,不同层相邻的数据线之间则由层间绝缘层(这里具体是指第二层间绝缘层160)隔离,在生产中可有效减少数据线之间发生短路的几率,且在使用中大

幅度消除了数据线之间的串扰,不但提高了产品的成品率,而且提升了产品的画面品质。当然,由于同一像素组内两个子像素对应连接的数据线设置在不同的结构层上(同层相邻的数据线之间的距离得以增大),因此不必受限于现有设备和工艺条件,得以缩小像素面积,提升OLED显示面板的PPI。

[0155] 具体的,如图12a和图12b所示,所述第一子像素包括第一开关晶体管T11、第一驱动晶体管T12和第一存储电容C1。所述第一开关晶体管T11包括栅极G11、源极S11、漏极D11、有源层111-1(即硅岛的第一段)。所述第一驱动晶体管T12包括栅极G12、源极S12、漏极D12、有源层111-2(即硅岛的第二段)。所述第一存储电容C1包括第一极板(即下极板C1-1)、第二极板(即上极板C1-2)以及形成于下极板C1-1和上极板C1-2之间的第一层间绝缘层140。其中,所述第一开关晶体管T11的栅极G11与扫描线Sn连接(二者实际上为一体结构),所述第一开关晶体管T11的源极S11与第一数据线D1连接(二者实际上为一体结构),所述第一开关晶体管T11的漏极D11、第一存储电容C1的第一极板(即下极板C1-1)、第一驱动晶体管T12的栅极G12连接,所述第一驱动晶体管T12的源极S12和第一存储电容C1的第二极板(即上极板C1-2)均与电源线VDD连接,所述第一驱动晶体管T12的漏极D12与第一有机发光二极管的阳极221连接。所述扫描线Sn用于向第一开关晶体管T11提供开启或关断电压,所述第一驱动晶体管T12用于控制第一数据线D1向第一有机发光二极管提供数据电压。

[0156] 具体的,如图12a和图12c所示,所述第二子像素包括第二开关晶体管T21、第二驱动晶体管T22和第二存储电容C2。所述第二开关晶体管T21包括栅极G21、源极S21、漏极D21、有源层112-1(即硅岛的第三段)。所述第二驱动晶体管T22包括栅极G22、源极S22、漏极D22、有源层112-2(即硅岛的第四段)。所述第二存储电容C2包括第一极板(即下极板C2-1)、第二极板(即上极板C2-2)以及形成于下极板C2-1和上极板C2-2之间的第一层间绝缘层140。其中,所述第二开关晶体管T21的栅极G21与扫描线Sn连接(二者实际上为一体结构),所述第二开关晶体管T21的源极S21与第二数据线D2连接(二者实际上为一体结构),所述第二开关晶体管T21的漏极D21、第二存储电容C2的第一极板(即下极板C2-1)、第二驱动晶体管T22的栅极G22连接,所述第二驱动晶体管T22的源极S22和第二存储电容C2的第二极板(即上极板C2-2)均与电源线VDD连接,所述第二驱动晶体管T22的漏极D22与第二有机发光二极管的阳极222连接。所述扫描线Sn用于向第二开关晶体管T21提供开启或关断电压,所述第二驱动晶体管T22用于控制第二数据线D2向第二有机发光二极管提供数据电压。

[0157] 继续参考图10a、11a、12a,所述第一数据线D1、第二数据线D2和电源线VDD相互平行,扫描线Sn则与所述电源线VDD相互垂直,且所述第一数据线D1和第二数据线D2沿电源线VDD镜像对称。同时,所述第一存储电容C1和第二存储电容C2沿电源线VDD镜像对称,所述第一开关晶体管T11和第二开关晶体管T21沿电源线VDD镜像对称,所述第一驱动晶体管T12和第二驱动晶体管T22沿电源线VDD镜像对称。具体的,本实施例中,所述第一存储电容C1的下极板C1-1和第二存储电容C2的下极板C2-1均为长方形且面积相同并沿电源线VDD镜像对称,所述第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2均为长方形且面积相同并沿电源线VDD镜像对称。

[0158] 重点参考图2a、2b、2c所示,所述OLED显示面板还包括硅岛,所述硅岛形成于所述基板100上,用以作为第一开关晶体管T11、第一驱动晶体管T12、第二开关晶体管T21以及第二驱动晶体管T22的有源层。

[0159] 重点参考图3a、3b、3c所示,所述OLED显示面板还包括栅绝缘层120以及第一通孔120a-1、120a-2,所述栅绝缘层120形成于所述基板100和硅岛上,所述第一通孔120a-1、120a-2贯穿所述栅绝缘层120,所述第一通孔120a-1用于导通第一开关晶体管T11的漏极D11和第一存储电容C1的下极板C1-1,所述第一通孔120a-2用于导通第二开关晶体管T21的漏极D21和第二存储电容C2的下极板C2-1。

[0160] 重点参考图4a、4b、4c所示,所述OLED显示面板还包括图形化的第一金属层,所述图形化的第一金属层形成于所述栅绝缘层120上,用以作为第一开关晶体管T11的栅极G11、第一驱动晶体管T12的栅极G12、第二开关晶体管T21的栅极G21、第二驱动晶体管T22的栅极G22、扫描线Sn、第一存储电容C1的第一电极(即下极板)C1-1和第二存储电容C2的第一电极(即下极板)C2-1。

[0161] 重点参考图5a、5b、5c所示,所述OLED显示面板还包括第一层间绝缘层140以及第二通孔140a-1,所述第一层间绝缘层140形成于所述栅绝缘层120以及图形化的第一金属层上,所述第二通孔140a-1用于导通第一数据线D1和第一开关晶体管T11的源极S11。

[0162] 重点参考图6a、6b、6c所示,所述OLED显示面板还包括图形化的第二金属层,所述图形化的第二金属层形成于所述第一层间绝缘层140上,用以作为第一数据线D1、第一开关晶体管T11的源极S11和第二存储电容C2的第二电极(即上极板C2-2)。

[0163] 重点参考图7a、7b、7c所示,所述OLED显示面板还包括第二层间绝缘层160以及第三通孔160a-2,所述第二层间绝缘层160形成于所述第一层间绝缘层140以及图形化的第二金属层上,所述第三通孔160a-2用于导通第二数据线D2和第二开关晶体管T21的源极S21。进一步的,所述OLED显示面板还包括开口160b,所述开口160b贯穿所述第二层间绝缘层160并正对所述第一存储电容C1的下极板C1-1。

[0164] 重点参考图8a、8b、8c所示,所述OLED显示面板还包括图形化的第三金属层,所述图形化的第三金属层形成于所述第二层间绝缘层160上以及所述开口160b,用以作为第二数据线D2、第二开关晶体管T21的源极S21和第一存储电容C1的第二电极(即上极板C1-2)。

[0165] 重点参考图9a、9b、9c所示,所述OLED显示面板还包括第三层间绝缘层180以及第四通孔180a、180a-1、180a-2、180a-3、180a-4,所述第三层间绝缘层180形成于所述第二层间绝缘层160以及图形化的第三金属层上,所述第四通孔180a、180a-1、180a-2、180a-3、180a-4用于导通第一驱动晶体管T12的源极和漏极、第二驱动晶体管T22的源极和漏极、电源线VDD、第一存储电容C1的上极板C1-2以及第二存储电容C2的上极板C2-2。

[0166] 重点参考图10a、10b、10c所示,所述OLED显示面板还包括图形化的第四金属层,所述图形化的第四金属层形成于所述第三层间绝缘层180上,用以作为第一驱动晶体管T12的源极S12和漏极D12、第二驱动晶体管T22的源极S22和漏极D22、电源线VDD。

[0167] 重点参考图11a、11b、11c所示,所述OLED显示面板还包括钝化绝缘层200以及接触孔200a-1、200a-2,所述钝化绝缘层200形成于所述第三层间绝缘层180以及图形化的第四金属层上,所述接触孔200a-1用于导通所述第一驱动晶体管T12的漏极与第一有机发光二极管的阳极221,所述接触孔200a-2用于导通所述第二驱动晶体管T22的漏极与第二有机发光二极管的阳极222。

[0168] 以下结合本发明OLED显示面板实施例一制造过程的平面俯视图和剖面示意图,进一步说明本实施例的技术方案,在以下说明中,本发明所称的光刻工艺包括光刻胶涂覆、掩

模、曝光、刻蚀和光刻胶剥离等工艺,光刻胶以正性光刻胶为例。

[0169] 图2a是本发明实施例一中OLED显示面板的一个像素组形成硅岛后的平面示意图,图2b是本发明实施例一中OLED显示面板的第一子像素形成硅岛后的剖面示意图,图2c是本发明实施例一中OLED显示面板的第二子像素形成硅岛后的剖面示意图。

[0170] 首先,如图2a、2b、2c所示,提供一基板100。所述基板100通常为透明基板,具体的,所述透明基板可为硬质基板或可挠式基板,例如透明玻璃基板或透明塑料基板。所述透明基板的形状可为平面、曲面或其他不规则形状。应理解的是,所述透明基板的材质以及形状在此不做限制。

[0171] 接着,继续参考图2a、2b、2c所示,在所述基板100上形成硅岛。其中,形成硅岛的具体过程包括:采用化学气相沉积(CVD)工艺在所述基板100上形成一非晶硅层(a-Si);对所述非晶硅层采用准分子激光退火(ELA)、固相晶化(SPC)或金属诱导结晶(MIC)等工艺方法,将其转化成多晶硅层(P-Si);进行第一道光刻工艺,图形化所述多晶硅层形成硅岛。所述硅岛用以作为第一开关晶体管T11的有源层、第一驱动晶体管T12的有源层、第二开关晶体管T21的有源层以及第二驱动晶体管T22的有源层。具体而言,所述硅岛对应于所述第一开关晶体管T11、第一驱动晶体管T12、第二开关晶体管T21和第二驱动晶体管T22各自的源极和漏极位置。

[0172] 重点参考图2a所示,本实施例中,所述硅岛包括第一段111-1、第二段111-2、第三段112-1、第四段112-2、第五段113以及第六段114,上述六部分均大致呈条状,且上述第一段111-1、第二段111-2、第三段112-1、第四段112-2、第五段113沿X方向延伸,而所述第六段114沿Y方向延伸。其中,第一段111-1和第三段112-1为独立的条状结构,第一段111-1用以作为第一子像素中第一开关晶体管T11的有源层,第三段112-1用以作为第二子像素中第二开关晶体管T21的有源层,并且,第一段111-1和第三段112-1镜像对称。第五段113位于第二段111-2和第四段112-2之间,所述第二段111-2和第四段112-2镜像对称,第六段114连接第二段111-2、第四段112-2、第五段113的一端以形成“山”字形结构,第二段111-2、第四段112-2、第五段113、第六段114共同作为第一驱动晶体管T12和第二驱动晶体管T22的有源层(即第五段113为两个驱动晶体管所共用)。应当认识到,在本发明其它实施例中,所述硅岛的形状可以做一些适当的变化,例如,第一驱动晶体管T12和第二驱动晶体管T22的有源层还可以是两个开口方向相同的“U”型结构(即第一驱动晶体管T12和第二驱动晶体管T22并不共用有源层),本发明并不限制硅岛的具体形状。

[0173] 优选的,如图2b和图2c所示,在基板100上形成硅岛之前,先在所述基板100上形成缓冲层101,所述缓冲层101采用的材料例如为氮化硅或氧化硅。在基板100上形成硅岛之后,进行第二道光刻工艺,以对所述硅岛的预定区域进行离子注入,如图2a中虚线框所示,本实施例是对所述第一开关晶体管T11的漏极区域和第二开关晶体管T21的漏极区域进行离子注入,以使其导通性能更好。

[0174] 图3a是本发明实施例一中OLED显示面板的一个像素组形成第一通孔后的平面示意图,图3b是本发明实施例一中OLED显示面板的第一子像素形成第一通孔后的剖面示意图,图3c是本发明实施例一中OLED显示面板的第二子像素形成第一通孔后的剖面示意图。

[0175] 如图3a、3b、3c所示,采用化学气相沉积(CVD)工艺在所述硅岛和未被覆盖的缓冲层101上形成栅绝缘层120,并进行第三道光刻工艺,在所述栅绝缘层120中开设第一通孔

120a-1、120a-2,所述第一通孔120a-1位于所述硅岛的第一段111-1的一端,用于连接后续形成的第一开关晶体管T11的漏极D11和第一存储电容C1的下极板C1-1,所述第一通孔120a-2位于所述硅岛的第三段112-1的一端,用于连接后续形成的第二开关晶体管T21的漏极D21和第二存储电容C2的下极板C2-1。本实施例中,所述栅绝缘层120采用的材料例如为氧化物、氮化物或氧氮化合物,当然,所述栅绝缘层120亦可采用其它绝缘材料,本发明对此并不予限制。

[0176] 图4a是本发明实施例一中OLED显示面板的一个像素组形成第一金属层(第四道光刻工艺)后的平面示意图,图4b是本发明实施例一中OLED显示面板的第一子像素形成第一金属层后的剖面示意图,图4c是本发明实施例一中OLED显示面板的第二子像素形成第一金属层后的剖面示意图。

[0177] 接着,如图4a、4b、4c所示,采用溅射或蒸发工艺在所述栅绝缘层120上形成第一金属层,并进行第四道光刻工艺,图形化所述第一金属层,分别形成第一开关晶体管T11的栅极G11、第一驱动晶体管T12的栅极G12、第二开关晶体管T21的栅极G21、第二驱动晶体管T22的栅极G22、扫描线Sn、第一存储电容C1的第一电极(即下极板)C1-1和第二存储电容C2的第一电极(即下极板)C2-1。所述第一金属层可以采用Cr、W、Ti、Ta、Mo、Al、Cu等金属或合金的单层膜,也可以采用由多层金属薄膜构成的复合薄膜。

[0178] 重点参考图4a所示,本实施例中,第一存储电容C1的第一电极(即下极板)C1-1和第二存储电容C2的第一电极(即下极板)C2-1对称分布,优选的,二者的形状均为长方形且面积相同。如图4b和图4c所示,所述第一开关晶体管T11的漏极D11与第一存储电容C1的下极板C1-1通过第一通孔120a-1连接,所述第二开关晶体管T21的漏极D21与第二存储电容C2的下极板C2-1通过第一通孔120a-2连接。需要说明的是,所述第一驱动晶体管T12的栅极G12与第一存储电容C1的下极板C1-1实际上是一体结构(如图4a所示),但为了便于下文说明第一驱动晶体管T12和第一存储电容C1各自的结构特性,在图4b中二者未连成一体;同理,所述第二驱动晶体管T22的栅极G22与第二存储电容C2的下极板C2-1实际上也是一体结构(如图4a所示),但为了便于下文说明第二驱动晶体管T22和第二存储电容C2各自的结构特性,在图4c中二者未连成一体。

[0179] 图5a是本发明实施例一中OLED显示面板的一个像素组形成第二通孔(第五道光刻工艺)后的平面示意图,图5b是本发明实施例一中OLED显示面板的第一子像素形成第二通孔后的剖面示意图,图5c是本发明实施例一中OLED显示面板的第二子像素形成第二通孔后的剖面示意图。

[0180] 如图5a、5b、5c所示,采用化学气相沉积(CVD)工艺形成第一层间绝缘层140,并进行第五道光刻工艺,在所述第一层间绝缘层140和栅绝缘层120中开设第二通孔140a-1,所述第二通孔140a-1位于第一开关晶体管T11的源极位置,用于导通后续形成的第一数据线D1和第一开关晶体管T11的源极S11。具体而言,所述第二通孔140a-1位于所述硅岛的第一段111-1的另一端,并且,所述第二通孔140a-1贯穿所述第一段111-1上方的第一层间绝缘层140和栅绝缘层120。本实施例中,所述第一层间绝缘层140采用的材料例如为氧化物、氮化物或氧氮化合物,当然,所述第一层间绝缘层140亦可采用其它绝缘材料,本发明对此并不予限制。

[0181] 图6a是本发明实施例一中OLED显示面板的一个像素组形成第二金属层(第六道光

刻工艺)后的平面示意图,图6b是本发明实施例一中OLED显示面板的第一子像素形成第二金属层后的剖面示意图,图6c是本发明实施例一中OLED显示面板的第二子像素形成第二金属层后的剖面示意图。

[0182] 如图6a、6b、6c所示,采用溅射或蒸发工艺在所述第一层间绝缘层140上形成第二金属层,并进行第六道光刻工艺,图形化所述第二金属层,以形成第一数据线D1、第一开关晶体管T11的源极S11和第二存储电容C2的第二电极(即上极板C2-2)。所述第二金属层可以采用Cr、W、Ti、Ta、Mo、Al、Cu等金属或合金的单层膜,也可以采用由多层金属薄膜构成的复合薄膜。重点参考图6a所示,本实施例中,所述第一数据线D1与第二存储电容C2的上极板C2-2相互平行,所述第一数据线D1和第一开关晶体管T11的源极S11实际上是一体结构,第二存储电容C2的上极板C2-2的形状为长方形,且所述第二存储电容C2的上极板C2-2位于第二存储电容C2的下极板C2-1的正上方,至此,第二存储电容C2已经形成,其由下极板C2-1、上极板C2-2以及位于二者之间的第一层间绝缘层140共同构成。

[0183] 图7a是本发明实施例一中OLED显示面板的一个像素组形成第三通孔(第七道光刻工艺)后的平面示意图,图7b是本发明实施例一中OLED显示面板的第一子像素形成第三通孔后的剖面示意图,图7c是本发明实施例一中OLED显示面板的第二子像素形成第三通孔后的剖面示意图。

[0184] 如图7a、7b、7c所示,采用化学气相沉积(CVD)的方法形成第二层间绝缘层160,并进行第七道光刻工艺,在所述第二层间绝缘层160、第一层间绝缘层140和栅绝缘层120中开设第三通孔160a-2,所述第三通孔160a-2位于第二开关晶体管T21的源极位置,用于导通后续形成的第二数据线D2和第二开关晶体管T21的源极S21。具体而言,所述第三通孔160a-2位于所述硅岛的第三段112-1的另一端,即,所述第三通孔160a-2贯穿所述硅岛的第三段112-1上方的第二层间绝缘层160、第一层间绝缘层140和栅绝缘层120。本实施例中,所述第二层间绝缘层160采用的材料例如为氧化物、氮化物或氧氮化合物,当然,所述第二层间绝缘层160亦可采用其它绝缘材料,本发明对此并不予限制。

[0185] 优选方案中,为了使第一存储电容C1和第二存储电容C2的电容值相同,形成第三通孔160a-2之后,进行第八道光刻工艺,在所述第二层间绝缘层160中形成正对第一存储电容C1的下极板C1-1的开口160b,即去除第一存储电容C1的下极板C1-1上方的第二层间绝缘层160,以使第一存储电容C1和第二存储电容C2的介质层厚度相同,也就是说,使第一存储电容C1和第二存储电容C2均采用第一层间绝缘层140作为介质层。可以理解的是,本发明并不限定第三通孔160a-2和开口160b形成顺序,在本发明其它实施例中也可在形成第三通孔160a-2之前形成该开口160b。进一步的,该形成开口160b的步骤并不是必须的,亦可采用其它方式例如增大第一存储电容的极板面积等方式使第一存储电容C1和第二存储电容C2的电容值相同。

[0186] 图8a是本发明实施例一中OLED显示面板的一个像素组形成第三金属层(第九道光刻工艺)后的平面示意图,图8b是本发明实施例一中OLED显示面板的第一子像素形成第三金属层后的剖面示意图,图8c是本发明实施例一中OLED显示面板的第二子像素形成第三金属层后的剖面示意图。

[0187] 如图8a、8b、8c所示,采用溅射或蒸发工艺在所述第二层间绝缘层160上形成第三金属层,并进行第九道光刻工艺,图形化所述第三金属层,以形成第二数据线D2、第二开关

晶体管T21的源极S21和第一存储电容C1的第二电极(即上极板C1-2)。本实施例中,所述第一数据线D1和第一存储电容C1的上极板C1-2不在同一层(即位于不同结构层),所述第二数据线D2和第二存储电容C2的上极板C2-2不在同一层(即位于不同结构层),由此,有利于缩小同层间距(这里是指同层的数据线和存储电容上极板的间距),进而缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。所述第三金属层可以采用Cr、W、Ti、Ta、Mo、Al、Cu等金属或合金的单层膜,也可以采用由多层金属薄膜构成的复合薄膜。重点参考图8a所示,本实施例中,第一存储电容C1的第二电极(即上极板C1-2)和第二存储电容C2的第二电极(即上极板C2-2)对称分布,优选的,二者的形状均为长方形。重点参考图8b和图8c所示,所述第二数据线D2与第一存储电容C1的上极板C1-2相互平行,所述第二数据线D2和第二开关晶体管T21的源极S21实际上是一体结构,且所述第一存储电容C1的上极板C1-2位于其下极板C1-1的正上方。并且,第一存储电容C1的下极板C1-1和第二存储电容C2的下极板C2-1面积相同,第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2面积相同。

[0188] 图9a是本发明实施例一中OLED显示面板的一个像素组形成第四通孔(第十道光刻工艺)后的平面示意图,图9b是本发明实施例一中OLED显示面板的第一子像素形成第四通孔后的剖面示意图,图9c是本发明实施例一中OLED显示面板的第二子像素形成第四通孔后的剖面示意图。

[0189] 如图9a、9b、9c所示,采用化学气相沉积(CVD)的方法形成第三层间绝缘层180,并进行第九道光刻工艺,在所述第三层间绝缘层180中开设第四通孔180a、180a-1、180a-2、180a-3、180a-4,用于导通第一驱动晶体管T12的源极和漏极、第二驱动晶体管T22的源极和漏极、电源线VDD、第一存储电容C1的上极板C1-2以及第二存储电容C2的上极板C2-2。

[0190] 具体而言,所述第四通孔180a位于第一驱动晶体管T12和第二驱动晶体管T22的源极位置,贯穿硅岛的第五段113(即有源层113)上方的栅绝缘层120、第一层间绝缘层140、第二层间绝缘层160和第三层间绝缘层180。所述第四通孔180a-1位于第一驱动晶体管T12的漏极位置,贯穿硅岛的第二段111-2(即有源层111-2)上方的栅绝缘层120、第一层间绝缘层140、第二层间绝缘层160和第三层间绝缘层180。所述第四通孔180a-2位于第二驱动晶体管T22的漏极位置,贯穿硅岛的第四段112-2(即有源层112-2)上方的栅绝缘层120、第一层间绝缘层140、第二层间绝缘层160和第三层间绝缘层180。所述第四通孔180a-3位于第一存储电容C1上方,贯穿第一存储电容C1的上极板C1-2上方的第三层间绝缘层180。所述第四通孔180a-4位于第二存储电容C2上方,贯穿第二存储电容C2的上极板C2-2上方的第二层间绝缘层160和第三层间绝缘层180。本实施例中,所述第三层间绝缘层180采用的材料例如为氧化物、氮化物或氧氮化合物,当然,所述第三层间绝缘层180亦可采用其它绝缘材料,本发明对此并不予限制。

[0191] 图10a是本发明实施例一中OLED显示面板的一个像素组形成第四金属层后的平面示意图,图10b是本发明实施例一中OLED显示面板的第一子像素形成第四金属层后的剖面示意图,图10c是本发明实施例一中OLED显示面板的第二子像素形成第四金属层后的剖面示意图。

[0192] 如图10a、10b、10c所示,采用溅射或蒸发工艺在所述第三层间绝缘层180上形成第四金属层,并进行第十一道光刻工艺,图形化所述第四金属层,以形成第一驱动晶体管T12

的源极S12和漏极D12、第二驱动晶体管T22的源极S22和漏极D22、电源线VDD。所述第四金属层可以采用Cr、W、Ti、Ta、Mo、Al、Cu等金属或合金的单层膜,也可以采用由多层金属薄膜构成的复合薄膜。重点参考图10a所示,本实施例中,所述第四金属层位于所述第一存储电容C1和第二存储电容C2上方,并且,所述电源线VDD、第一驱动晶体管T12的源极S12、第二驱动晶体管T22的源极S22实际上是一体结构,更具体地说,第一驱动晶体管T12和第二驱动晶体管T22共用源极,并且,第一驱动晶体管T12的漏极D12与第二驱动晶体管T22的漏极D22沿电源线VDD镜像对称,同样,第一存储电容C1和第二存储电容C2也沿电源线VDD镜像对称。

[0193] 图11a是本发明实施例一中OLED显示面板的一个像素组形成接触孔后的平面示意图,图11b是本发明实施例一中OLED显示面板的第一子像素形成接触孔后的剖面示意图,图11c是本发明实施例一中OLED显示面板的第二子像素形成接触孔后的剖面示意图。

[0194] 如图11a、11b、11c所示,采用化学气相沉积(CVD)的方法在所述电源线VDD以及未被电源线VDD覆盖的第三层间绝缘层180上形成钝化绝缘层200,并进行第十二道光刻工艺,在所述钝化绝缘层200中形成接触孔200a-1、200a-2,所述接触孔200a-1、200a-2位于所述第一驱动晶体管T12和第二驱动晶体管T22的漏极位置,具体是贯穿所述第一驱动晶体管T12和第二驱动晶体管T22的漏极上方的钝化绝缘层200。本实施例中,所述钝化绝缘层200采用的材料例如为氧化物、氮化物或氧氮化合物,当然,所述钝化绝缘层200亦可采用其它绝缘材料,本发明对此并不予限制。

[0195] 接着,如图12a、12b、12c所示,采用溅射或蒸发工艺在所述钝化绝缘层170上形成一电极层,并进行第十三道光刻工艺,图形化所述电极层,以形成第一有机发光二极管的阳极221和第二有机发光二极管的阳极222,所述第一有机发光二极管的阳极221通过所述接触孔200a-1与第一驱动晶体管T12的漏极D12电性连接,所述第二有机发光二极管的阳极222通过所述接触孔200a-2与第二驱动晶体管T22的漏极D22电性连接。所述电极层可以采用氧化铟锡、氧化锌、氧化铟锌、银、金或铝中的一种或多种。

[0196] 继续参考图12b所示,所述第一驱动晶体管T12的源极S12通过所述第四通孔180a与其有源层112-1实现电性连接,同时所述第一驱动晶体管T12的源极S12通过所述第四通孔180a-3与所述电源线VDD和第一存储电容C1的第二电极(即上极板C1-2)实现电性连接。

[0197] 继续参考图12c所示,所述第二驱动晶体管T22的源极S22通过所述第四通孔180a与其有源层112-2实现电性连接,同时所述第二驱动晶体管T22的源极S22通过所述第四通孔180a-4与所述电源线VDD和第二存储电容C2的第二电极(即上极板C2-2)实现电性连接。

[0198] 进一步的,形成第一有机发光二极管的阳极221和第二有机发光二极管的阳极222之后,还可采用常规工艺形成像素限定层,后续还可采用常规工艺形成发光层和阴极,以完成OLED器件制备,在此不再赘述。

[0199] 综上,在本实施例所述的OLED显示面板中,两个子像素为一组,并根据电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。可在不缩小像素面积的情况下,使同层相邻的数据线之间的距离增加了一倍,使不同层相邻的数据线之间由层间绝缘层隔离,有效减少数据线之间发生短路的几率,且在使用中大幅度消除了数据线之间的串扰,不但提高了产品的成品率,而且提升了产品的画面品质。再者,由于同一像素组内两个子像素对应连接的数据线设置在不同的结构层上,也可基于现有设备和工艺条件缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。此外,本实

施例中第一数据线D1和第一存储电容C1的上极板C1-2不在同一层,第二数据线D2和第二存储电容C2的上极板C2-2不在同一层,比如所述第一数据线D1和第二存储电容C2的上极板C2-2一并形成,而第二数据线D2和第一存储电容C1的上极板C1-2一并形成,由此,有利于缩小同层的数据线和存储电容上极板的间距,进而缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。

[0200] 实施例二

[0201] 本实施例中,第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2是一体结构,通过一次工艺形成。

[0202] 如图19a、20a、21a所示,所述第一数据线D1、第二数据线D2和电源线VDD相互平行,所述扫描线Sn与所述电源线VDD相互垂直,并且,所述第一数据线D1和第二数据线D2沿电源线VDD镜像对称,所述第一存储电容C1和第二存储电容C2沿电源线VDD镜像对称,所述第一开关晶体管T11和第二开关晶体管T21沿电源线VDD镜像对称,所述第一驱动晶体管T12和第二驱动晶体管T22沿电源线VDD镜像对称。

[0203] 具体的,本实施例中,所述第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2是一体结构且为长方形,所述第一存储电容C1的下极板C1-1和第二存储电容C2的下极板C2-1亦为长方形。

[0204] 以下结合本发明TFT-LCD阵列基板实施例一制造过程的平面俯视图和剖面示意图,进一步说明本实施例的技术方案。

[0205] 图13a是本发明实施例二中OLED显示面板的一个像素组形成硅岛后的平面示意图,图13b是本发明实施例二中OLED显示面板的第一子像素形成硅岛后的剖面示意图,图13c是本发明实施例二中OLED显示面板的第二子像素形成硅岛后的剖面示意图。

[0206] 如图13a、13b、13c所示,提供一基板100。接着,在所述基板100上形成硅岛。所述硅岛用以作为第一开关晶体管T11的有源层、第一驱动晶体管T12的有源层、第二开关晶体管T21的有源层以及第二驱动晶体管T22的有源层。本实施例中,在基板100上形成硅岛之前,先在所述基板100上形成缓冲层101。优选的,在基板100上形成硅岛之后,进行第二道光刻工艺,以对所述硅岛的预定区域进行离子注入。

[0207] 图14a是本发明实施例二中OLED显示面板的一个像素组形成第一通孔后的平面示意图,图14b是本发明实施例二中OLED显示面板的第一子像素形成第一通孔后的剖面示意图,图14c是本发明实施例二中OLED显示面板的第二子像素形成第一通孔后的剖面示意图。

[0208] 如图14a、14b、14c所示,采用化学气相沉积(CVD)工艺在所述硅岛和未被覆盖的缓冲层101上形成栅绝缘层120,并进行第三道光刻工艺,在所述栅绝缘层120中开设第一通孔120a-1、120a-2。

[0209] 图15a是本发明实施例二中OLED显示面板的一个像素组形成第一金属层后的平面示意图,图15b是本发明实施例二中OLED显示面板的第一子像素形成第一金属层后的剖面示意图,图15c是本发明实施例二中OLED显示面板的第二子像素形成第一金属层后的剖面示意图。

[0210] 如图15a、15b、15c所示,采用溅射或蒸发工艺在所述栅绝缘层120上形成第一金属层,并进行第四道光刻工艺,图形化所述第一金属层,分别形成第一开关晶体管T11的栅极G11、第一驱动晶体管T12的栅极G12、第二开关晶体管T21的栅极G21、第二驱动晶体管T22的

栅极G22、扫描线Sn、第一存储电容C1的第一电极(即下极板)C1-1和第二存储电容C2的第一电极(即下极板)C2-1。

[0211] 图16a是本发明实施例二中OLED显示面板的一个像素组形成第二通孔后的平面示意图,图16b是本发明实施例二中OLED显示面板的第一子像素形成第二通孔后的剖面示意图,图16c是本发明实施例二中OLED显示面板的第二子像素形成第二通孔后的剖面示意图。

[0212] 如图16a、16b、16c所示,采用化学气相沉积(CVD)工艺形成第一层间绝缘层140,并进行第五道光刻工艺,在所述第一层间绝缘层140和栅绝缘层120中开设第二通孔140a-1,所述第二通孔140a-1位于第一开关晶体管T11的源极位置,用于导通后续形成的第一数据线D1和第一开关晶体管T11的源极S11。

[0213] 图17a是本发明实施例二中OLED显示面板的一个像素组形成第二金属层后的平面示意图,图17b是本发明实施例二中OLED显示面板的第一子像素形成第二金属层后的剖面示意图,图17c是本发明实施例二中OLED显示面板的第二子像素形成第二金属层后的剖面示意图。

[0214] 如图17a、17b、17c所示,采用溅射或蒸发工艺在所述第一层间绝缘层140上形成第二金属层,并进行第六道光刻工艺,图形化所述第二金属层,以形成第一数据线D1、第一开关晶体管T11的源极S11、第一存储电容C1的第二电极(即上极板C1-2)和第二存储电容C2的第二电极(即上极板C2-2)。

[0215] 重点参考图17a所示,本实施例与实施例一区别在于,第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2是一体结构,通过一次工艺形成,由于同时形成了第一存储电容C1和第二存储电容C2的上极板,无需额外形成开口以确保一存储电容C1和第二存储电容C2的电容值相等,相比于实施例一的方案可简化工艺,降低成本。

[0216] 图18a是本发明实施例二中OLED显示面板的一个像素组形成第三通孔后的平面示意图,图18b是本发明实施例二中OLED显示面板的第一子像素形成第三通孔后的剖面示意图,图18c是本发明实施例二中OLED显示面板的第二子像素形成第三通孔后的剖面示意图。

[0217] 如图18a、18b、18c所示,采用化学气相沉积(CVD)的方法形成第二层间绝缘层160,并进行第七道光刻工艺,在所述第二层间绝缘层160、第一层间绝缘层140和栅绝缘层120中开设第三通孔160a-2,所述第三通孔160a-2位于第二开关晶体管T21的源极位置,用于导通后续形成的第二数据线D2和第二开关晶体管T21的源极S21。

[0218] 图19a是本发明实施例二中OLED显示面板的一个像素组形成第三金属层后的平面示意图,图19b是本发明实施例二中OLED显示面板的第一子像素形成第三金属层后的剖面示意图,图19c是本发明实施例二中OLED显示面板的第二子像素形成第三金属层后的剖面示意图。

[0219] 如图19a、19b、19c所示,采用溅射或蒸发工艺在所述第二层间绝缘层160上形成第三金属层,并进行第八道光刻工艺,图形化所述第三金属层,以形成第二数据线D2以及第二开关晶体管T21的源极S21,本实施例中,所述第二数据线D2与第二开关晶体管T21的源极S21为一体结构。

[0220] 图20a是本发明实施例二中OLED显示面板的一个像素组形成第四通孔后的平面示意图,图20b是本发明实施例二中OLED显示面板的第一子像素形成第四通孔后的剖面示意图,图20c是本发明实施例二中OLED显示面板的第二子像素形成第四通孔后的剖面示意图。

[0221] 如图20a、20b、20c所示,采用化学气相沉积(CVD)的方法形成第三层间绝缘层180,并进行第八道光刻工艺,在所述第三层间绝缘层180中开设第四通孔180a、180a-1、180a-2、180a-3、180a-4,用于导通第一驱动晶体管T12的源极和漏极、第二驱动晶体管T22的源极和漏极、电源线VDD、第一存储电容C1的上极板C1-2以及第二存储电容C2的上极板C2-2。

[0222] 图21a是本发明实施例二中OLED显示面板的一个像素组形成第四金属层后的平面示意图,图21b是本发明实施例二中OLED显示面板的第一子像素形成第四金属层后的剖面示意图,图21c是本发明实施例二中OLED显示面板的第二子像素形成第四金属层后的剖面示意图。

[0223] 如图21a、21b、21c所示,采用溅射或蒸发工艺在所述第三层间绝缘层180上形成第四金属层,并进行第十道光刻工艺,图形化所述第四金属层,以形成第一驱动晶体管T12的源极S12和漏极D12、第二驱动晶体管T22的源极S22和漏极D22、电源线VDD。

[0224] 图22a是本发明实施例二中OLED显示面板的一个像素组形成接触孔后的平面示意图,图22b是本发明实施例二中OLED显示面板的第一子像素形成接触孔后的剖面示意图,图22c是本发明实施例二中OLED显示面板的第二子像素形成接触孔后的剖面示意图。

[0225] 如图22a、22b、22c所示,采用化学气相沉积(CVD)的方法在所述电源线VDD以及未被电源线VDD覆盖的第三层间绝缘层180上形成钝化绝缘层200,并进行第十一道光刻工艺,在所述钝化绝缘层200中形成接触孔200a,所述接触孔200a位于所述第一驱动晶体管T12和第二驱动晶体管T22的漏极位置,具体是贯穿所述第一驱动晶体管T12和第二驱动晶体管T22的漏极上方的钝化绝缘层200。

[0226] 图23a是本发明实施例二中OLED显示面板的一个像素组形成阳极后的平面示意图,图23b是本发明实施例二中OLED显示面板的第一子像素形成阳极后的剖面示意图,图23c是本发明实施例二中OLED显示面板的第二子像素形成阳极后的剖面示意图。

[0227] 如图23a、23b、23c所示,采用溅射或蒸发工艺在所述钝化绝缘层200上形成一电极层,并进行第十二道光刻工艺,图形化所述电极层,以形成第一有机发光二极管的阳极221和第二有机发光二极管的阳极222,所述第一有机发光二极管的阳极221通过所述接触孔200a与第一驱动晶体管T12的漏极D12电性连接,所述第二有机发光二极管的阳极222通过所述接触孔200a与第二驱动晶体管T22的漏极D22电性连接。

[0228] 进一步的,形成第一有机发光二极管的阳极221和第二有机发光二极管的阳极222之后,还可采用常规工艺形成像素限定层,后续还可采用常规工艺形成发光层和阴极,以完成OLED器件制备,在此不再赘述。

[0229] 综上,在实施例二所述的OLED显示面板中,两个子像素为一组,并根据电源线VDD镜像排列,且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。可在不缩小像素面积的情况下,使同层相邻的数据线之间的距离增加了一倍,使不同层相邻的数据线之间由层间绝缘层隔离,有效减少数据线之间发生短路的几率,且在使用中大幅度消除了数据线之间的串扰,不但提高了产品的成品率,而且提升了产品的画面品质。再者,由于同一像素组内两个子像素对应连接的数据线设置在不同的结构层上,也可基于现有设备和工艺条件缩小像素面积,提升OLED显示面板的PPI,提高OLED显示面板的分辨率。同时,所述第一存储电容C1的上极板C1-2和第二存储电容C2的上极板C2-2通过一次工艺形成,可简化制作工艺,降低成本。

[0230] 需要说明的是,本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的结构而言,由于与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0231] 上述描述仅是对本发明较佳实施例的描述,并非对本发明范围的任何限定,本发明领域的普通技术人员根据上述揭示内容做的任何变更、修饰,均属于权利要求书的保护范围。

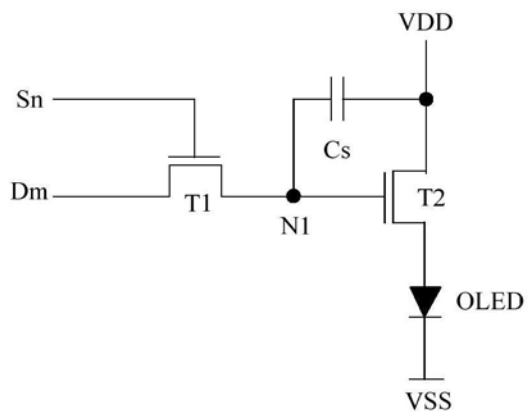


图1

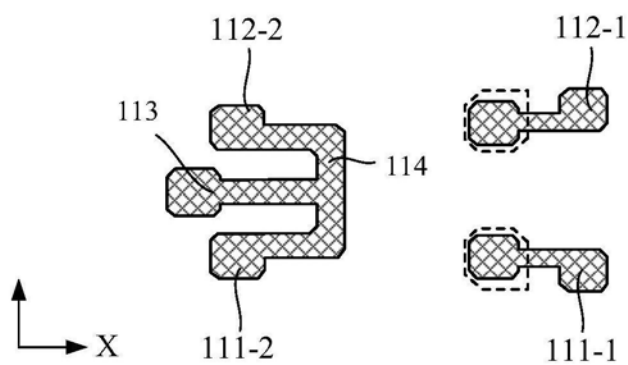


图2a

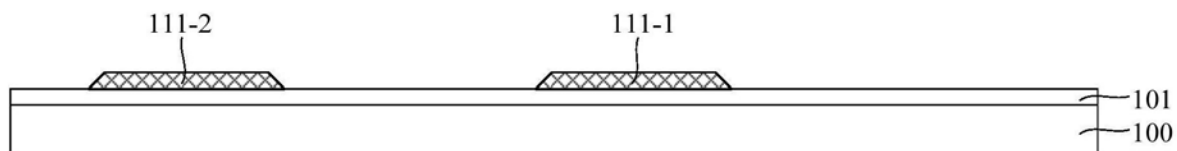


图2b

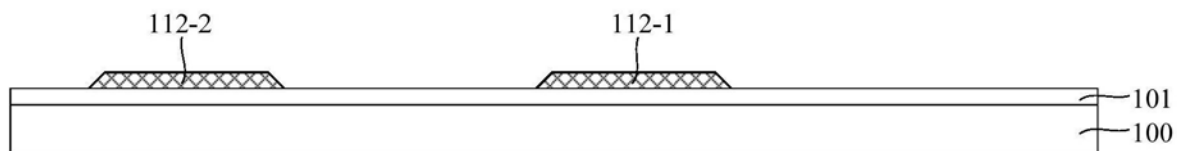


图2c

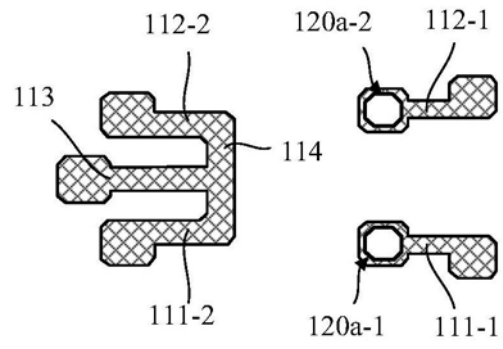


图3a

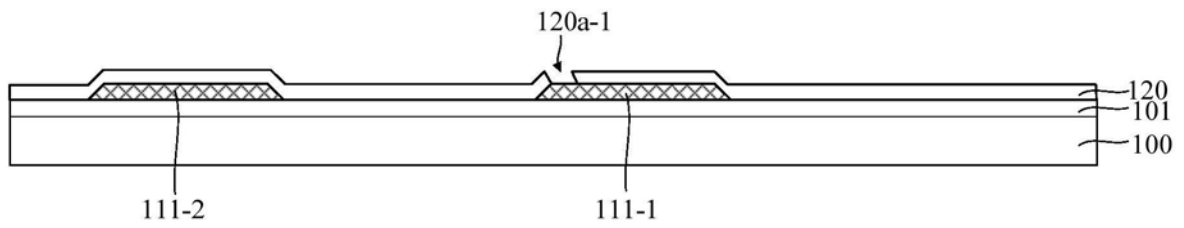


图3b

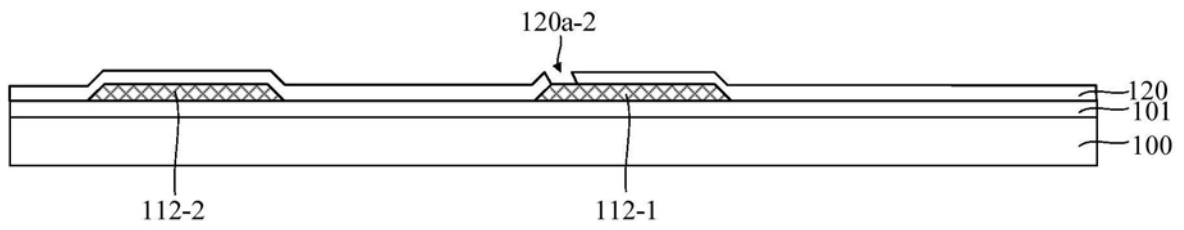


图3c

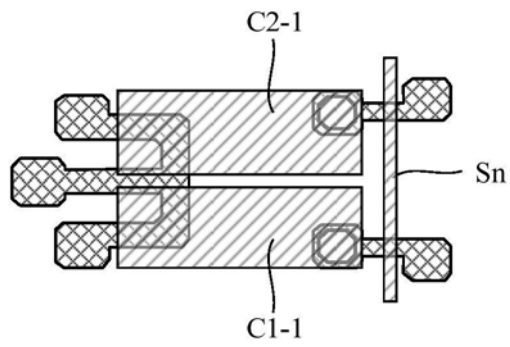


图4a

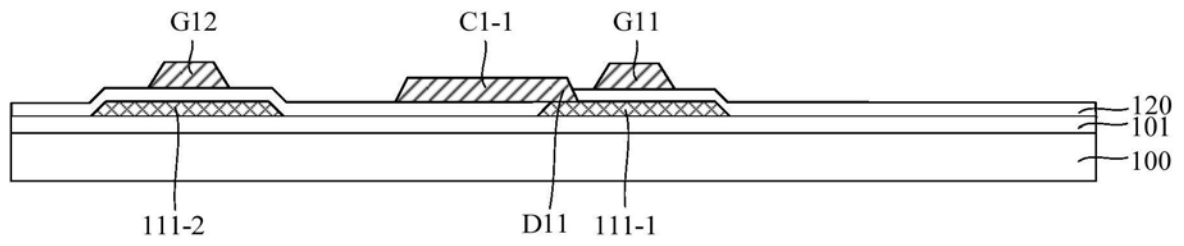


图4b

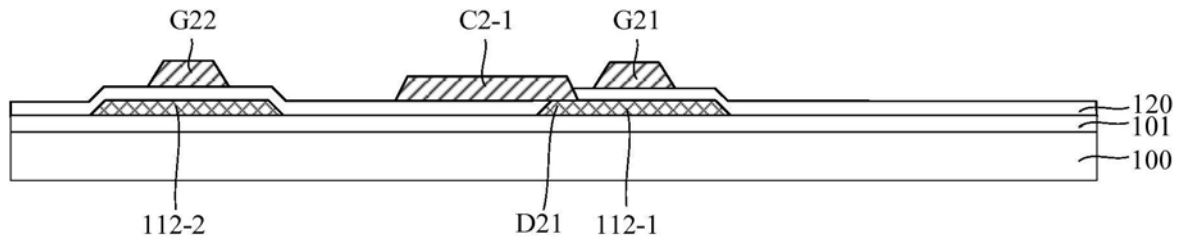


图4c

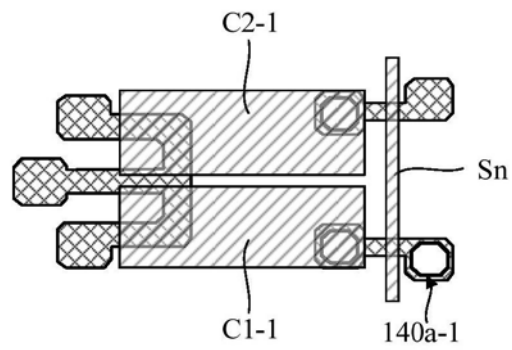


图5a

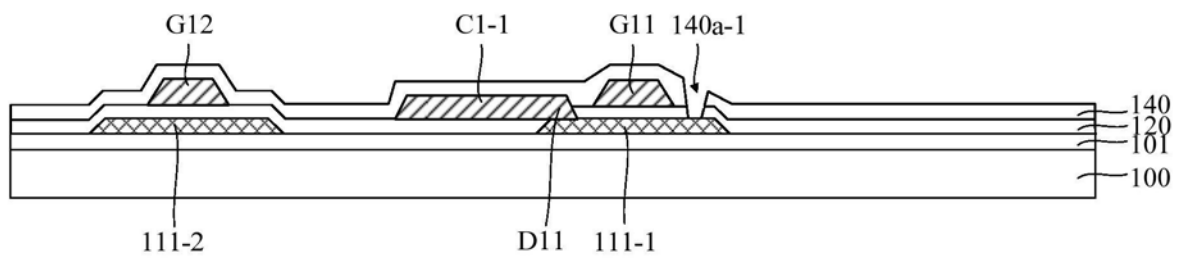


图5b

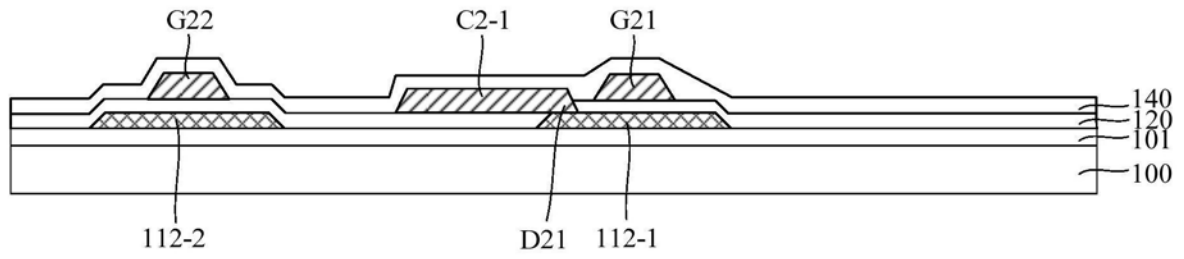


图5c

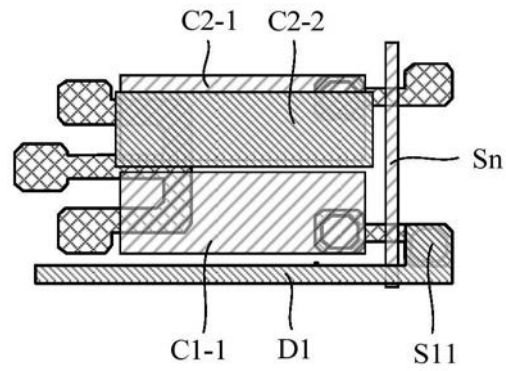


图6a

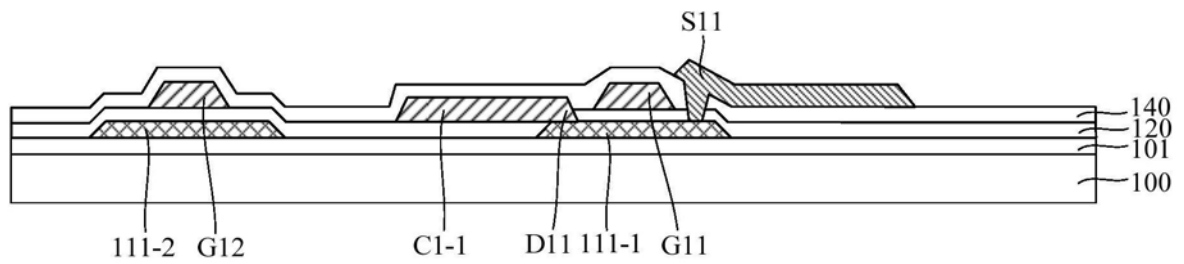


图6b

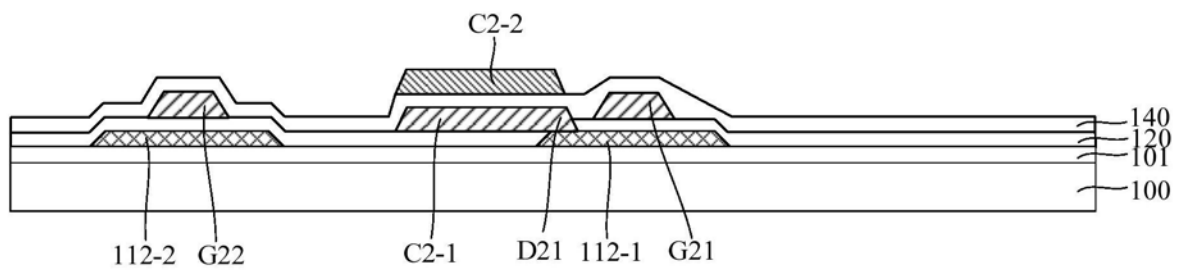


图6c

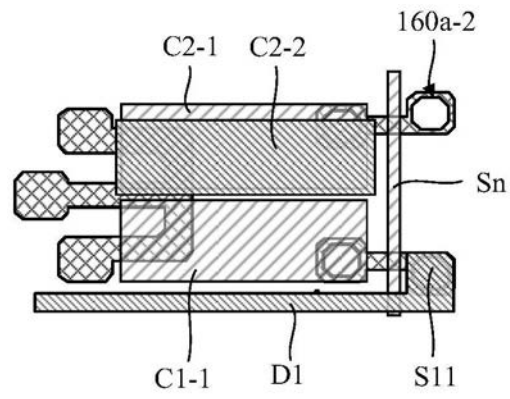


图7a

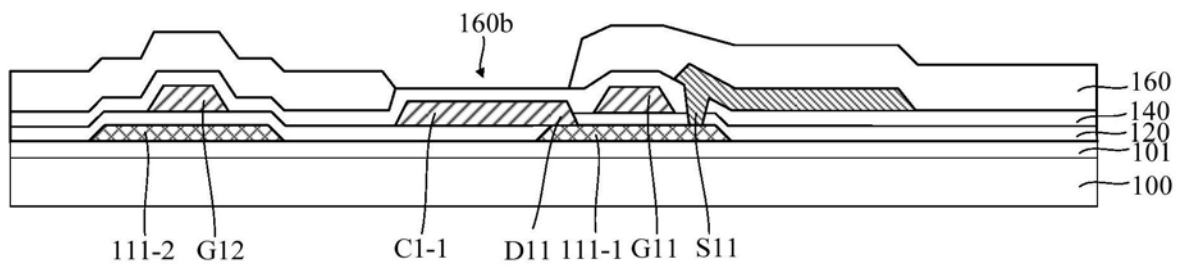


图7b

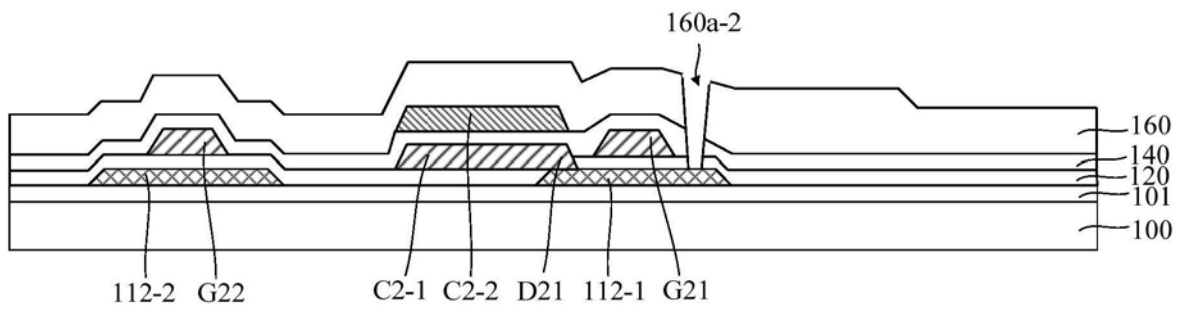


图7c

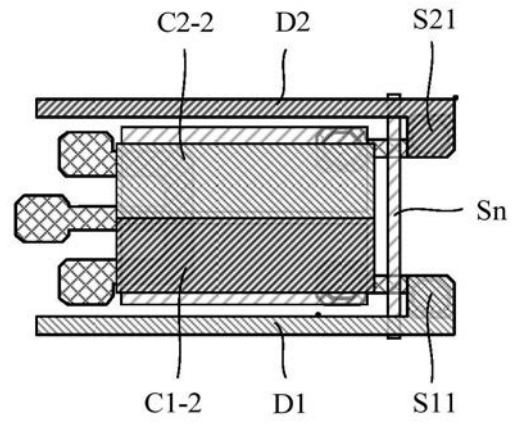


图8a

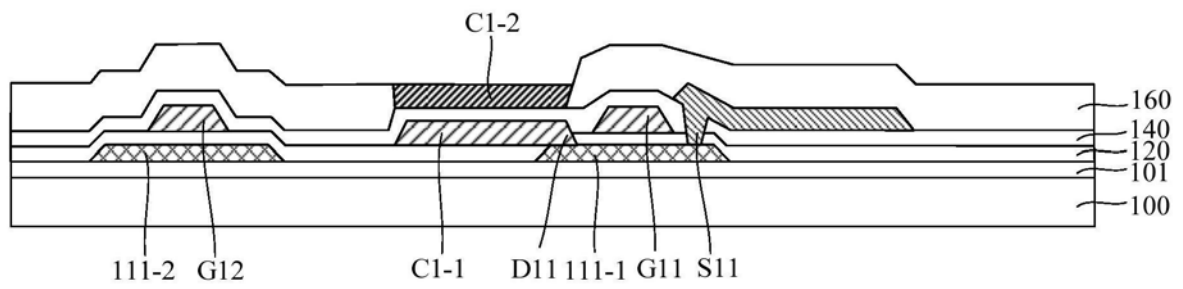


图8b

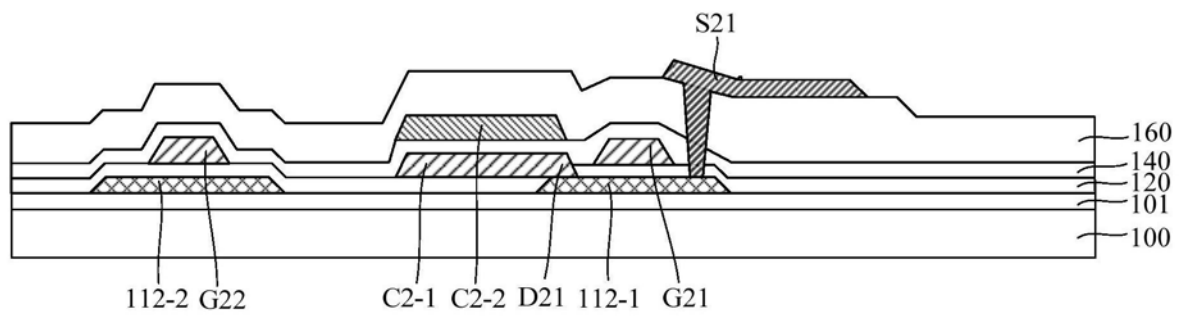


图8c

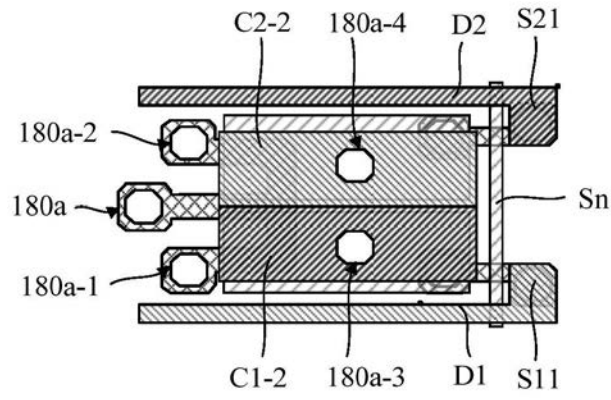


图9a

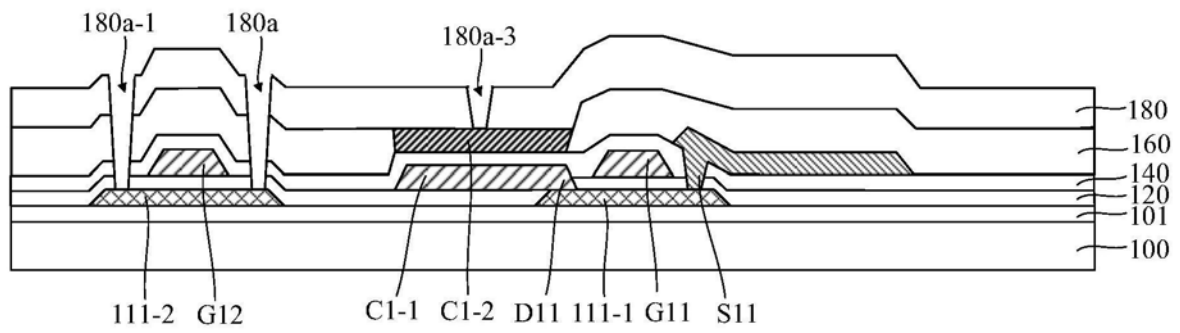


图9b

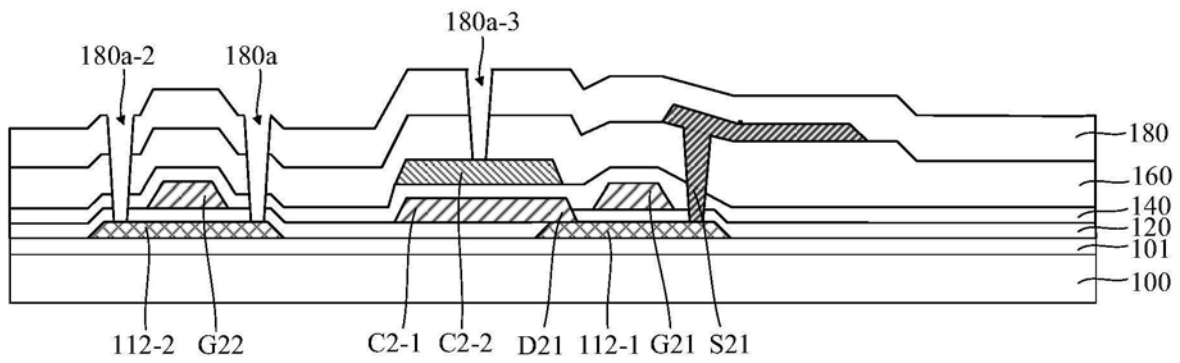


图9c

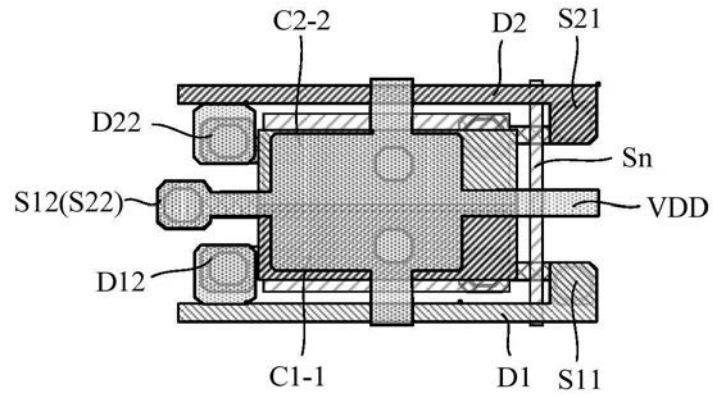


图10a

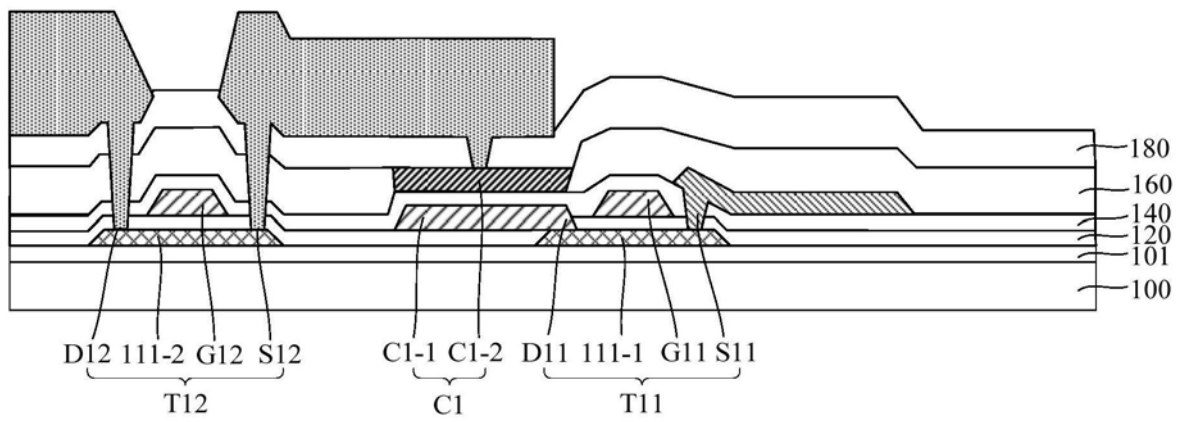


图10b

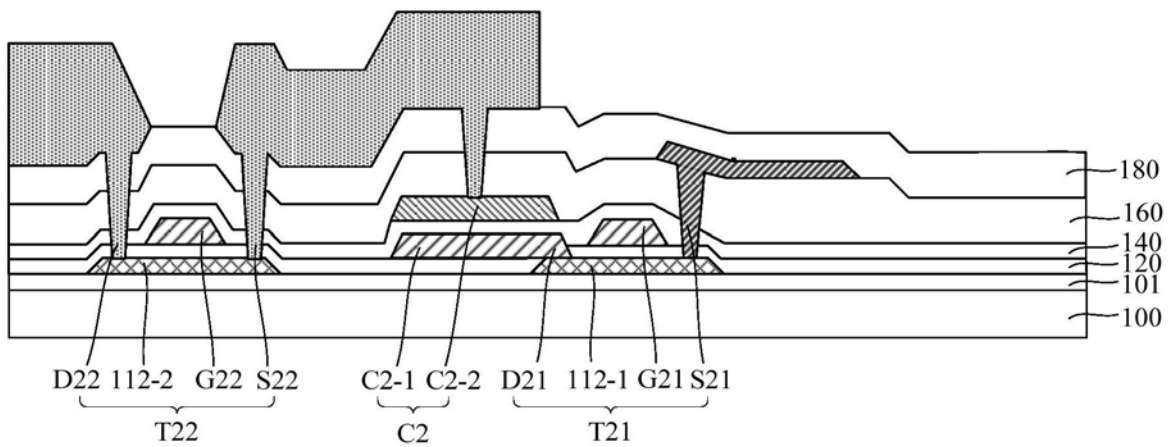


图10c

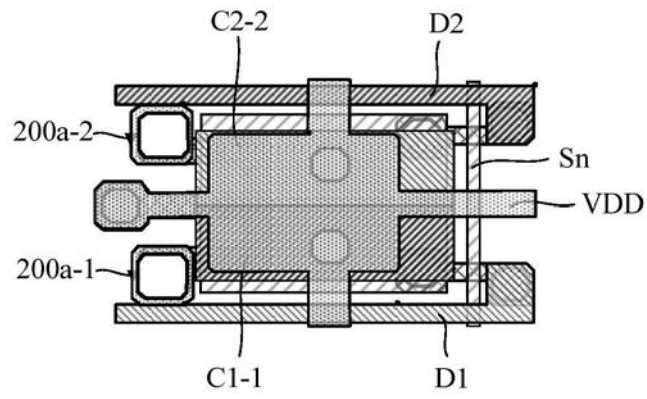


图11a

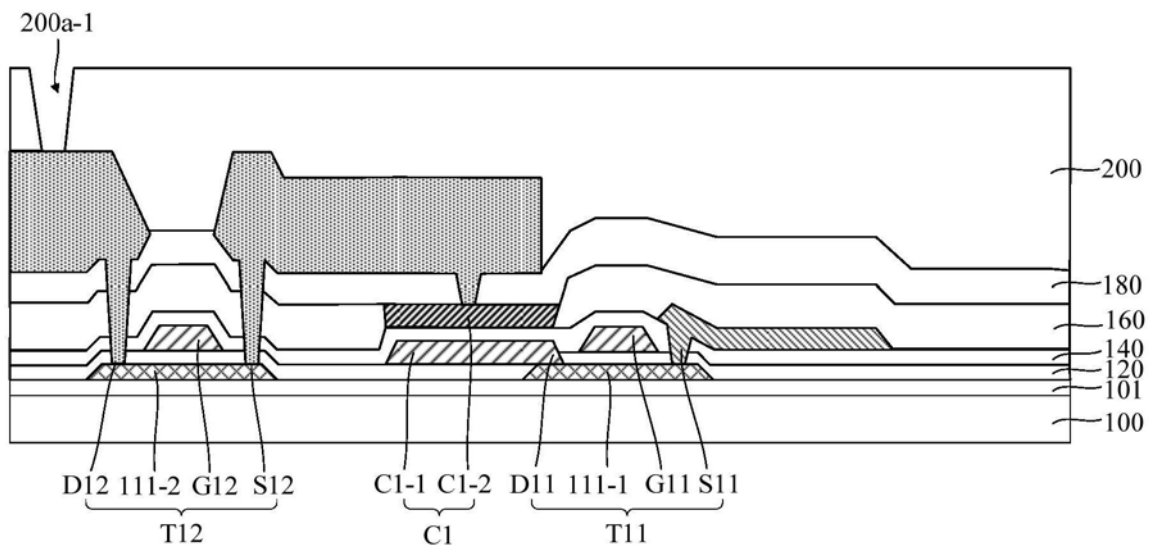


图11b

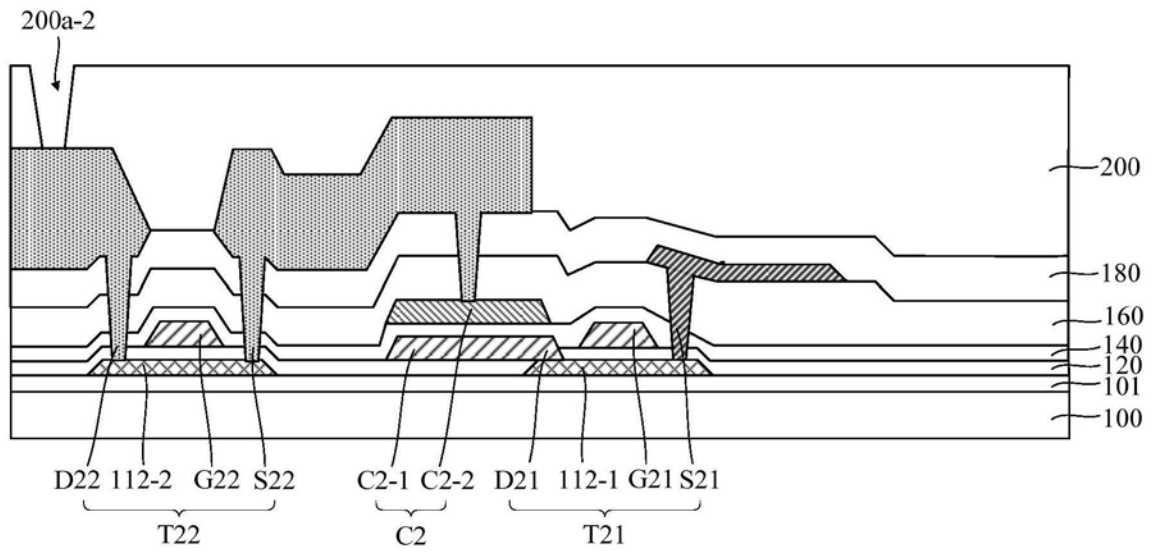


图11c

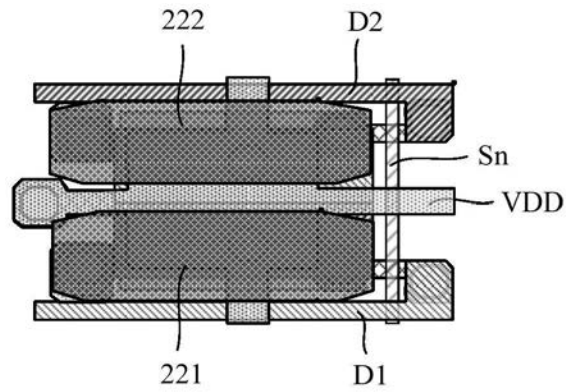


图12a

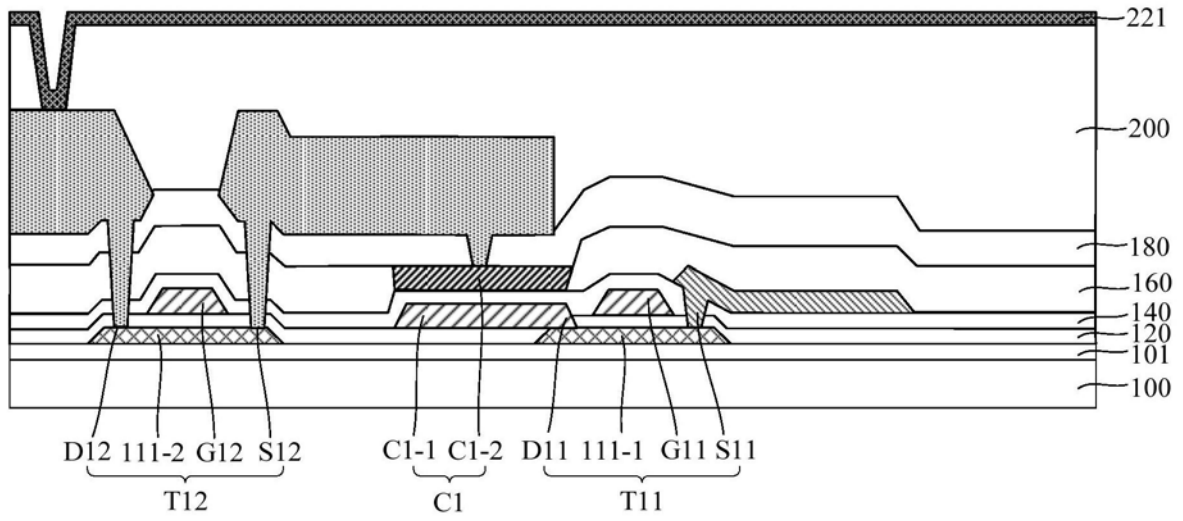


图12b

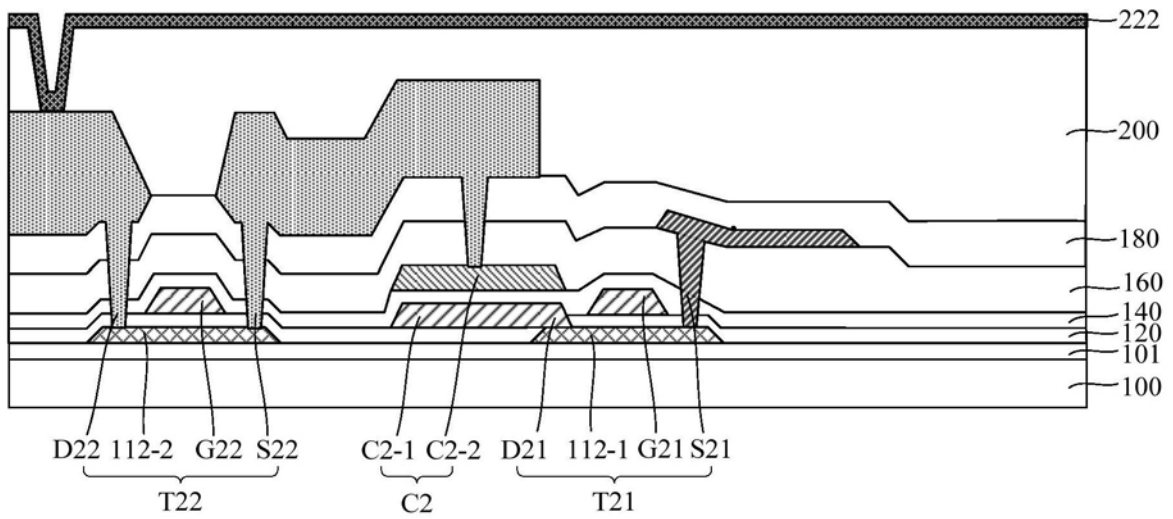


图12c

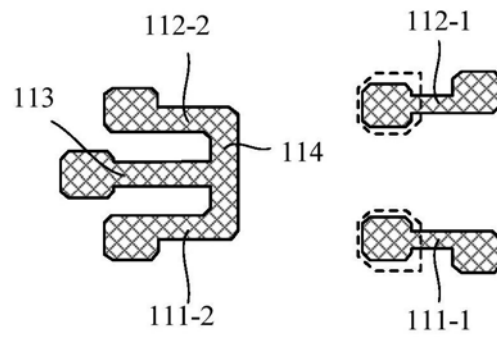


图13a

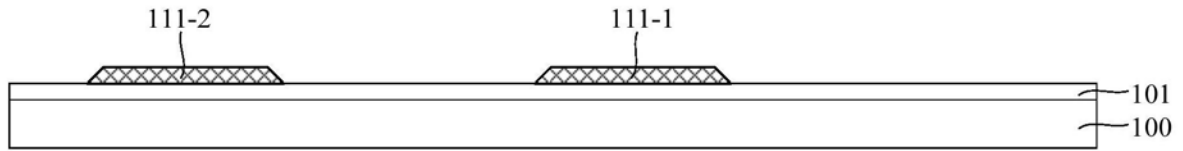


图13b

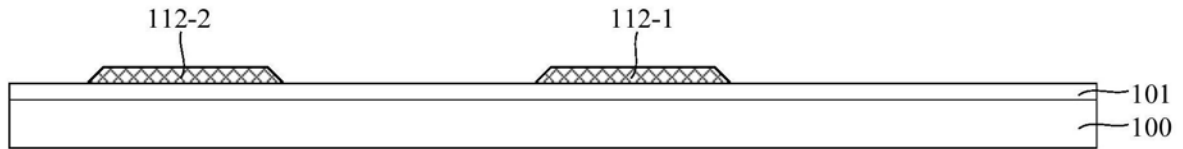


图13c

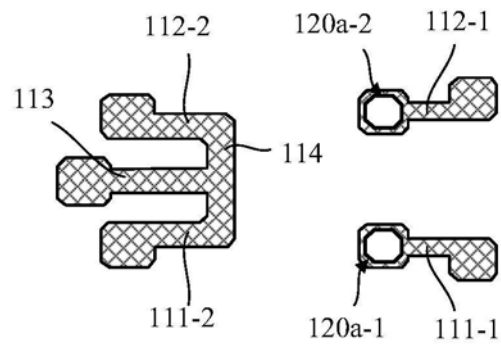


图14a

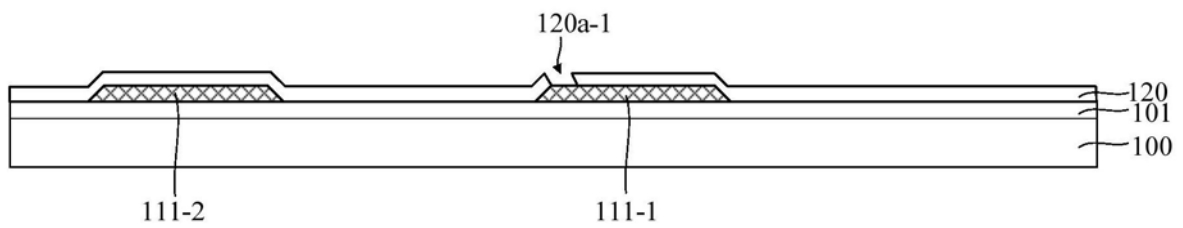


图14b

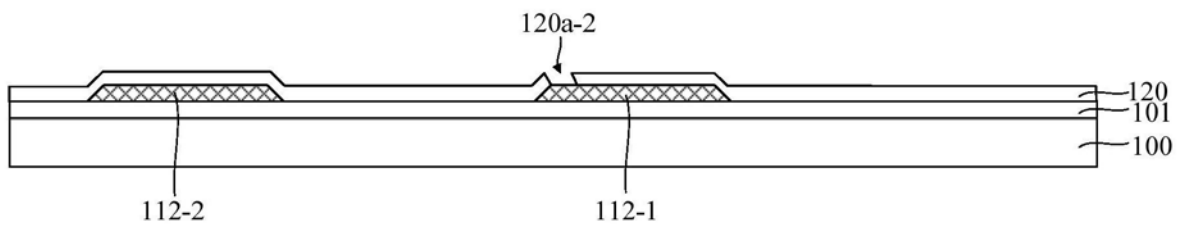


图14c

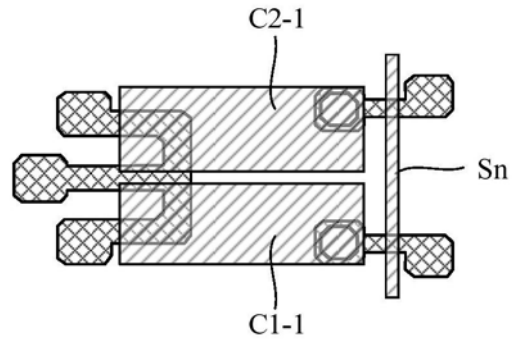


图15a

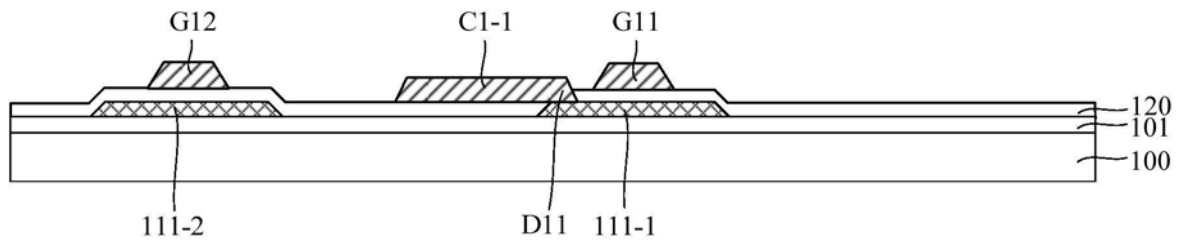


图15b

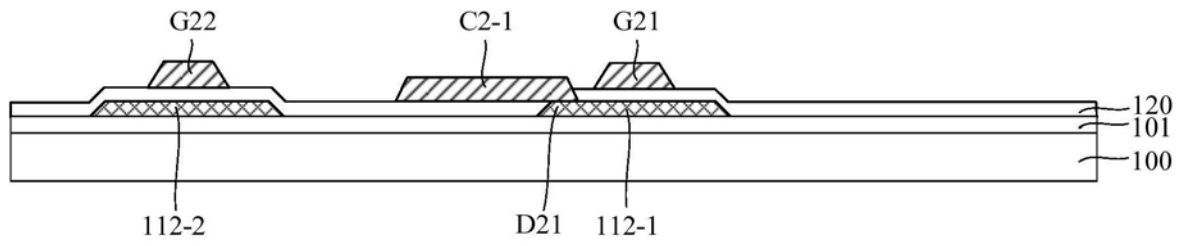


图15c

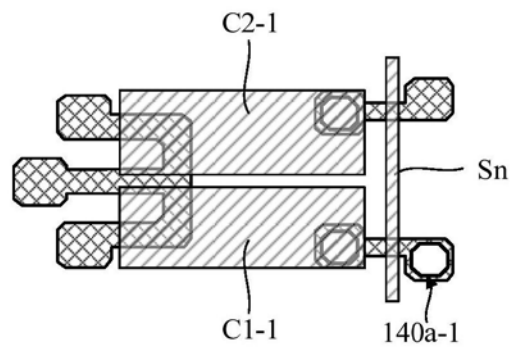


图16a

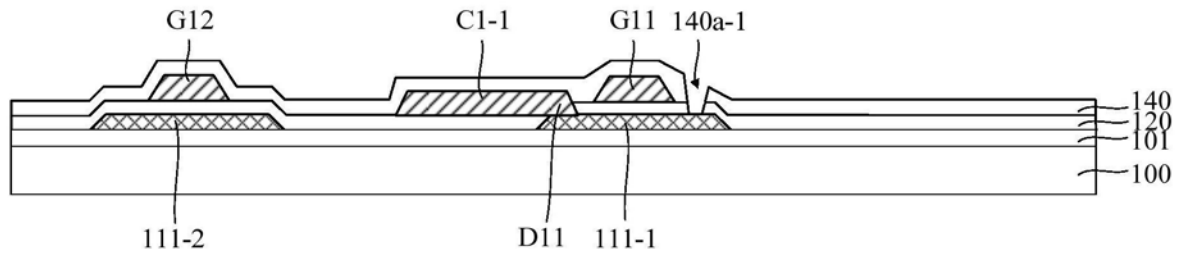


图16b

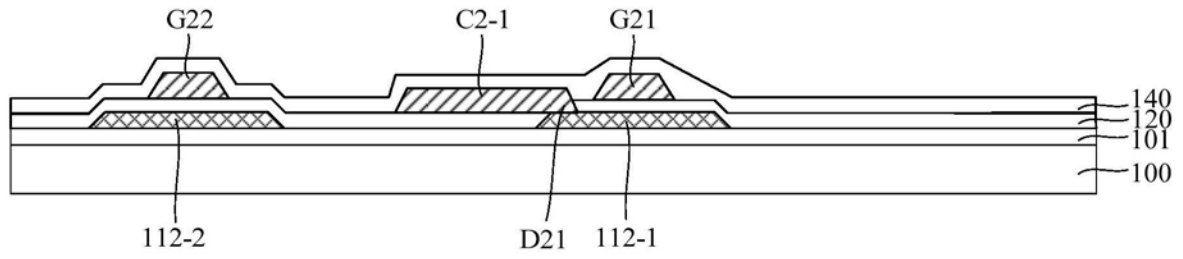


图16c

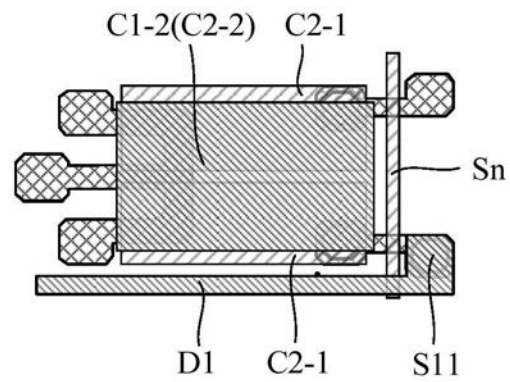


图17a

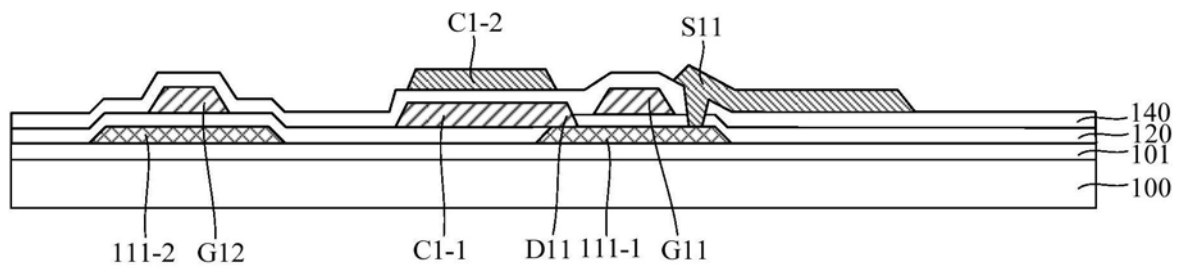


图17b

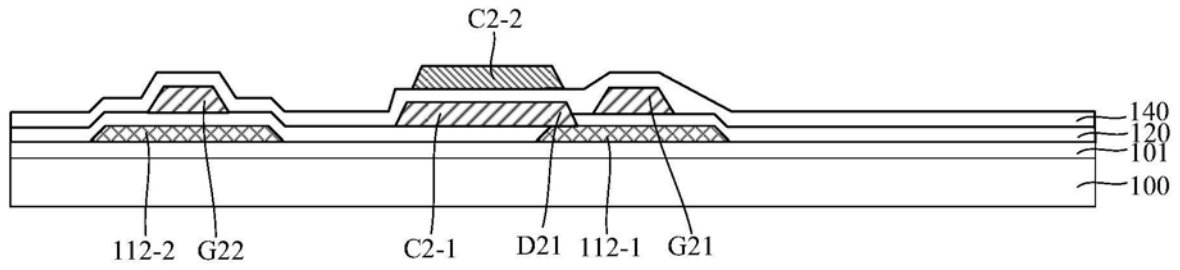


图17c

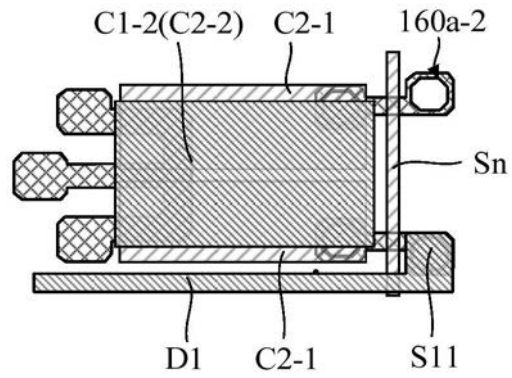


图18a

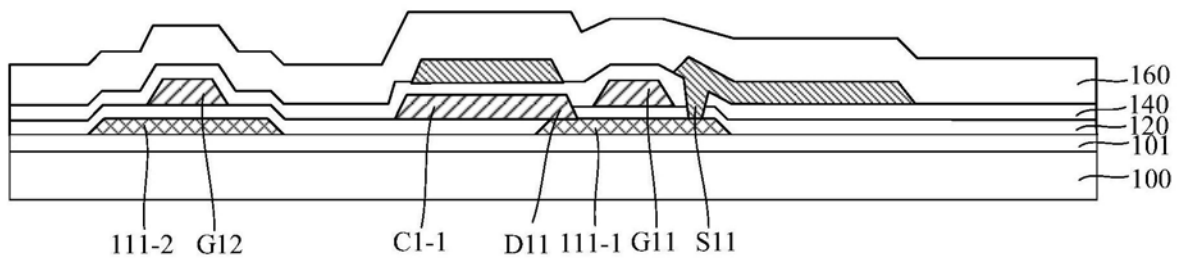


图18b

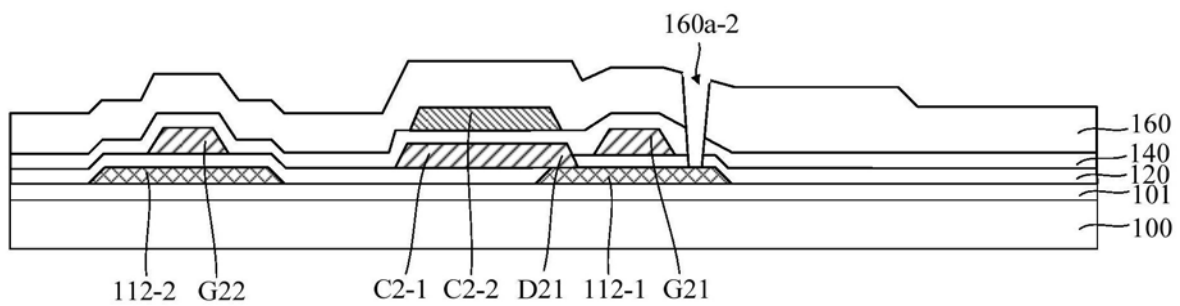


图18c

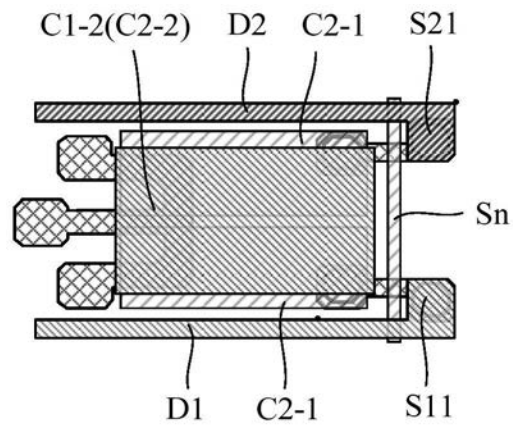


图19a

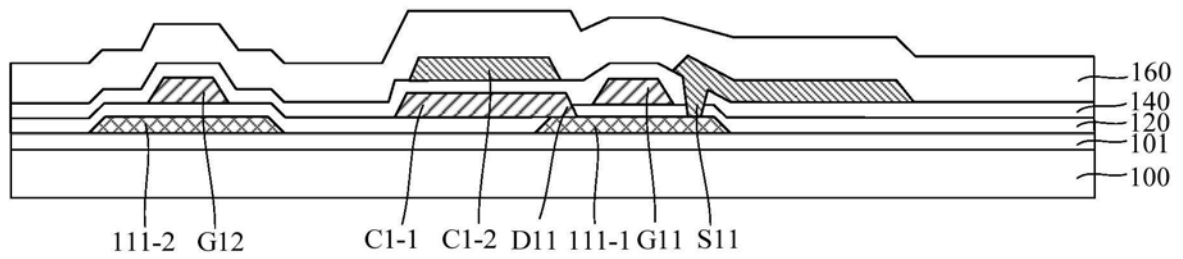


图19b

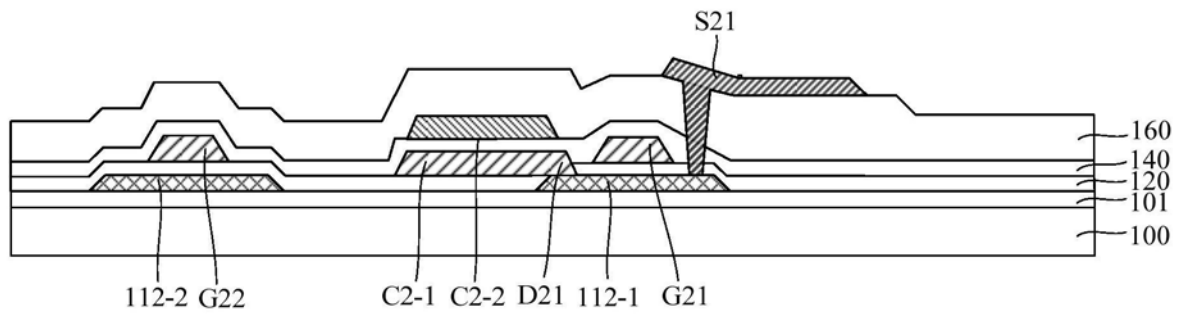


图19c

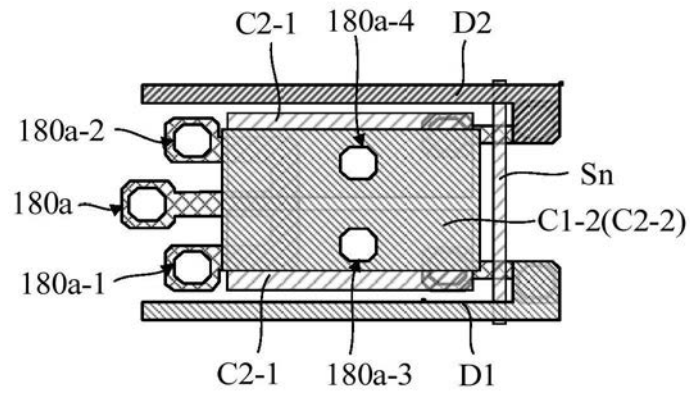


图20a

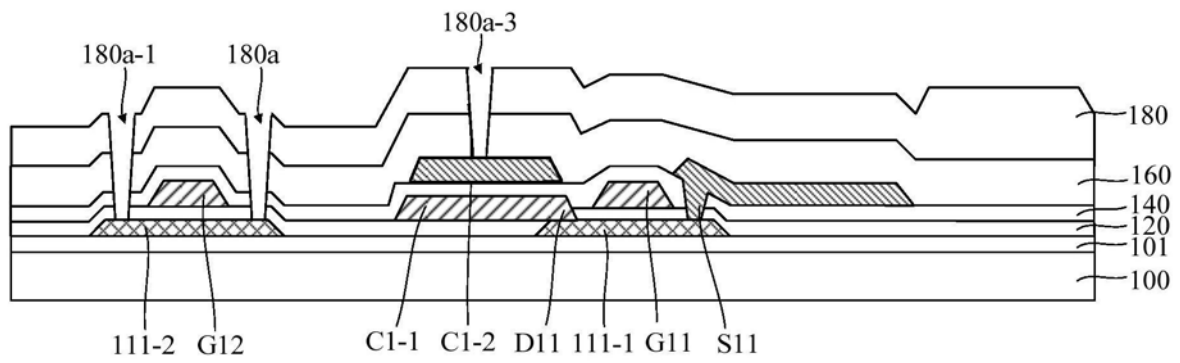


图20b

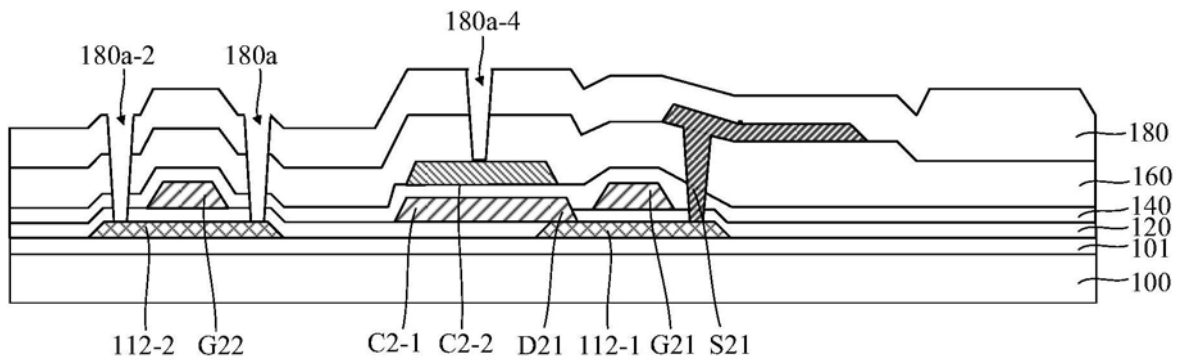


图20c

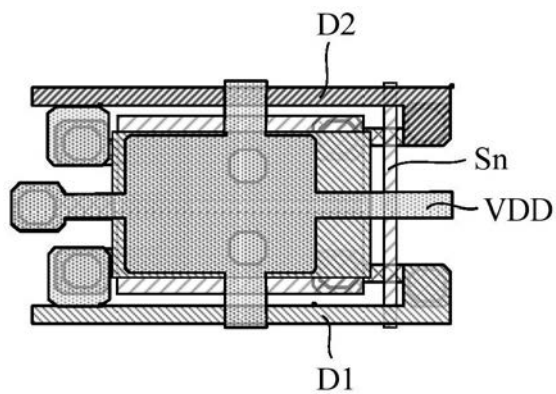


图21a

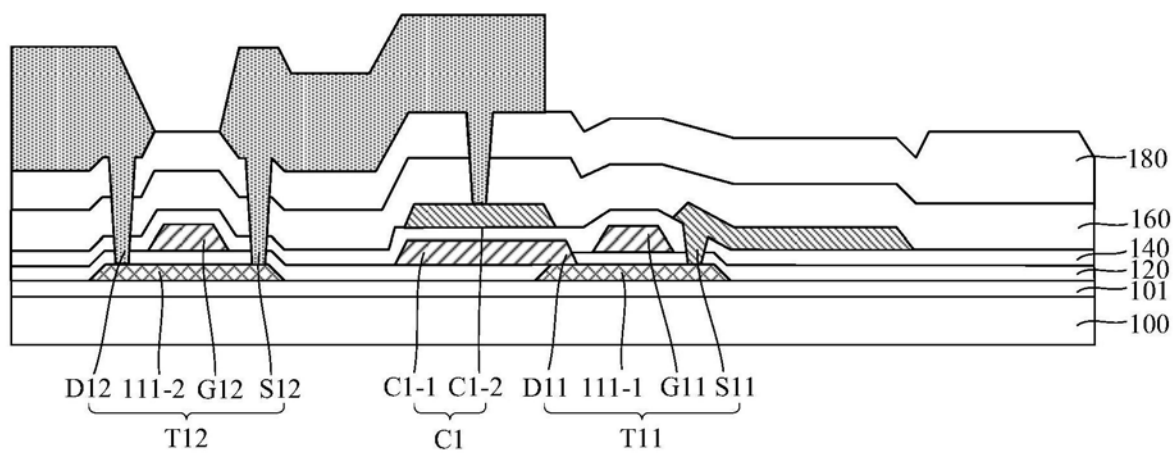


图21b

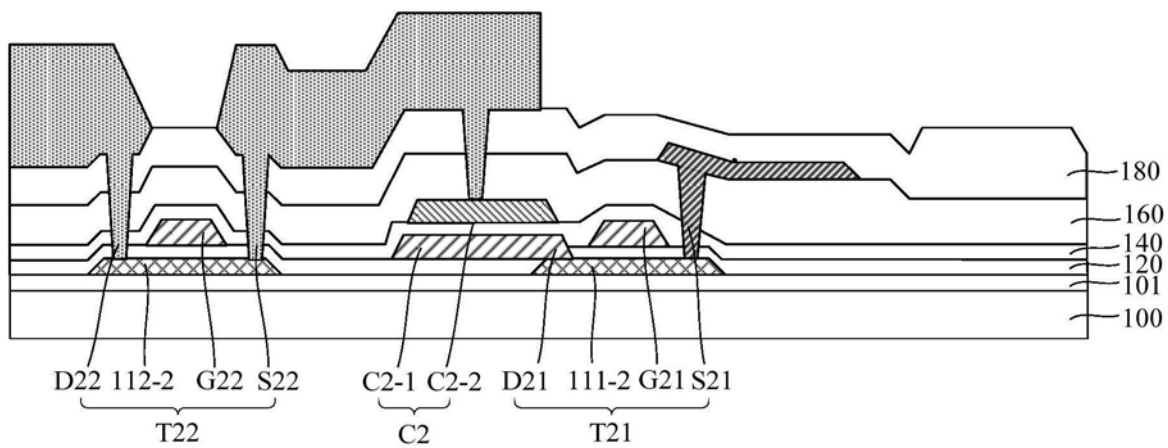


图21c

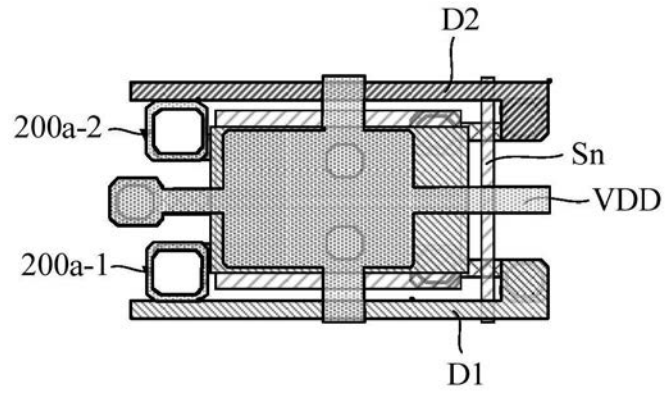


图22a

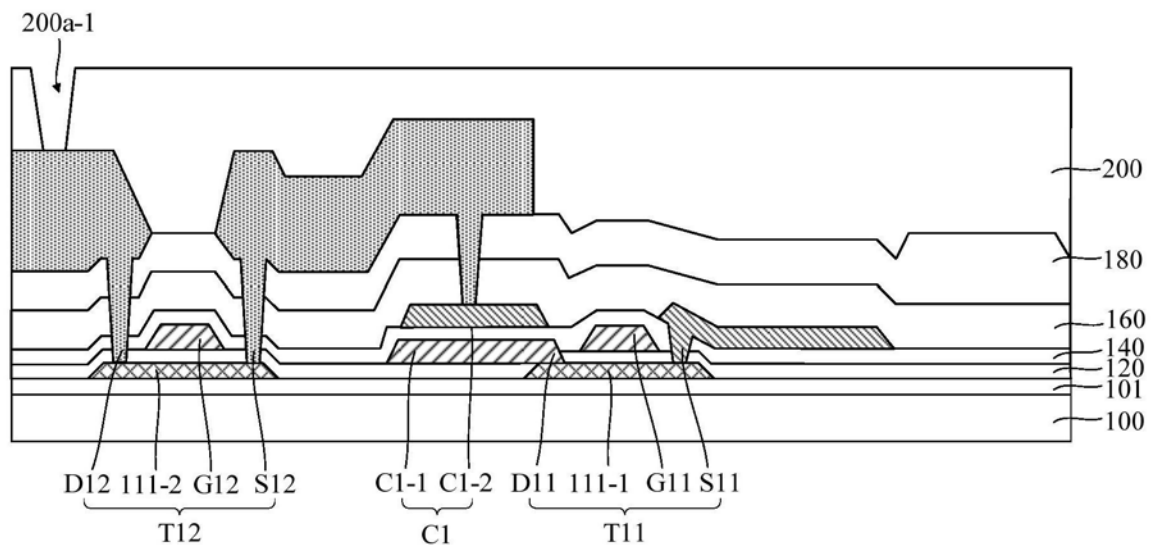


图22b

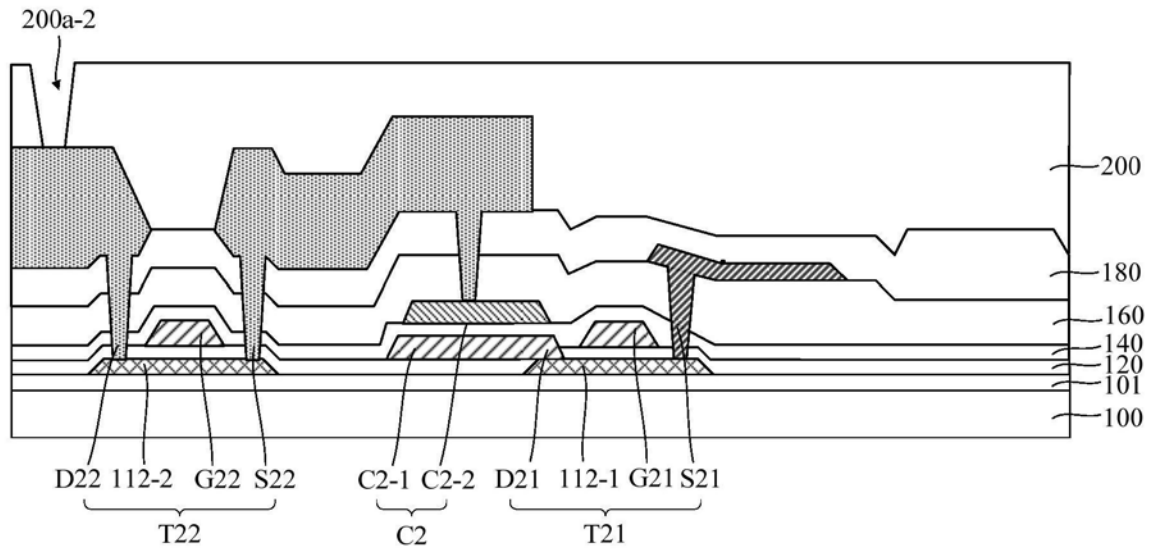


图22c

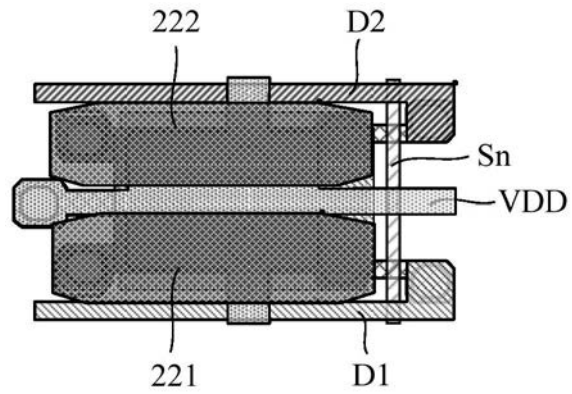


图23a

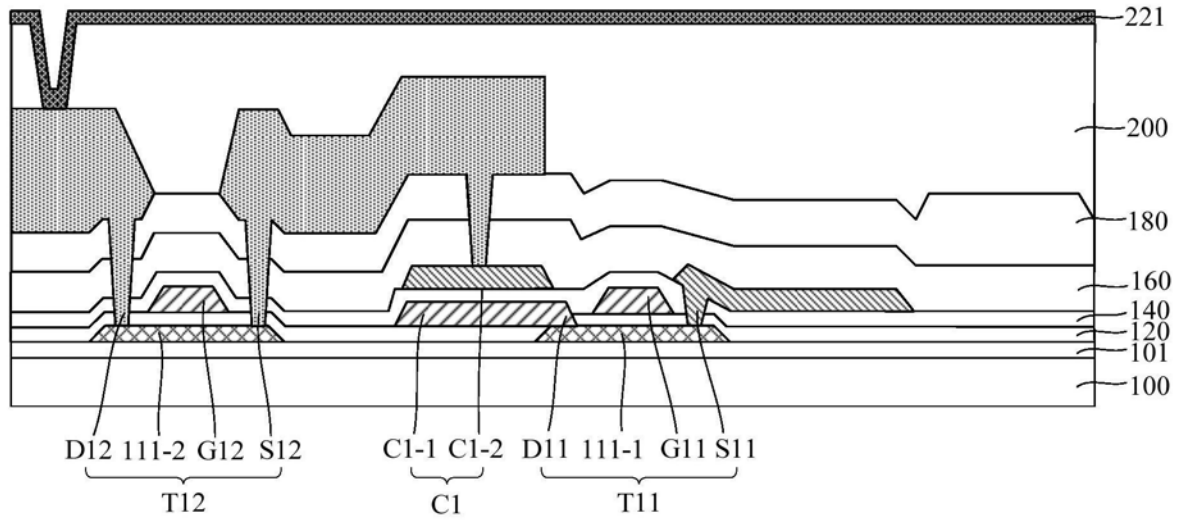


图23b

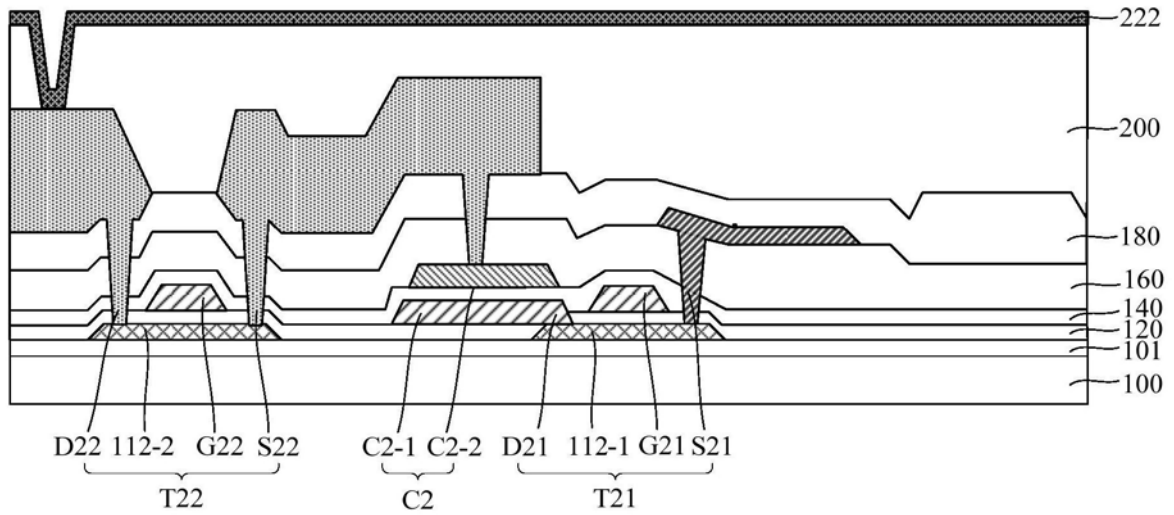


图23c

专利名称(译)	OLED显示面板以及OLED显示面板的制造方法		
公开(公告)号	CN107204352B	公开(公告)日	2020-06-16
申请号	CN201610149683.6	申请日	2016-03-16
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
当前申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
[标]发明人	张婷婷 黄秀颀 胡思明 朱晖 朱涛		
发明人	张婷婷 黄秀颀 胡思明 朱晖 朱涛		
IPC分类号	H01L27/32 H01L21/77		
CPC分类号	H01L27/3276 H01L2227/323 H01L27/1244 H01L27/1255 H01L27/3262 H01L27/3265 H01L27/3211 H01L27/3244 H01L51/50 H01L51/56 H01L21/77 H01L27/12 H01L27/3241 H01L2227/32		
审查员(译)	廉海峰		
其他公开文献	CN107204352A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种OLED显示面板以及OLED显示面板的制造方法，包括扫描线、数据线和电源线VDD，所述扫描线和数据线定义了以矩阵方式排列的多个像素组，每个像素组内具有两个子像素，同一像素组内的两个子像素连接同一电源线VDD并沿该电源线VDD镜像排列，且同一像素组内的两个子像素各自连接的数据线位于不同结构层上。一方面，可有效减少数据线之间发生短路的几率，且大幅度消除数据线之间的串扰；另一方面，也可基于现有设备和工艺条件缩小像素面积，提升OLED显示面板的PPI，提高OLED显示面板的分辨率。

